

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第3649877号  
(P3649877)

(45) 発行日 平成17年5月18日(2005.5.18)

(24) 登録日 平成17年2月25日(2005.2.25)

(51) Int.C1.<sup>7</sup>

F 1

HO4Q 11/04  
// HO4J 3/00HO4Q 11/04  
HO4J 3/00Z  
T

請求項の数 10 (全 12 頁)

(21) 出願番号 特願平9-276333  
 (22) 出願日 平成9年10月9日(1997.10.9)  
 (65) 公開番号 特開平10-136477  
 (43) 公開日 平成10年5月22日(1998.5.22)  
 審査請求日 平成12年3月6日(2000.3.6)  
 (31) 優先権主張番号 08/728814  
 (32) 優先日 平成8年10月10日(1996.10.10)  
 (33) 優先権主張国 米国(US)

(73) 特許権者 596092698  
 ルーセント テクノロジーズ インコーポ  
 レーテッド  
 アメリカ合衆国, O 7 9 7 4 - O 6 3 6  
 ニュージャーシー, マレイ ヒル, マウン  
 テン アヴェニュー 600  
 (74) 代理人 100064447  
 弁理士 岡部 正夫  
 (74) 代理人 100085176  
 弁理士 加藤 伸晃  
 (74) 代理人 100106703  
 弁理士 産形 和央  
 (74) 代理人 100096943  
 弁理士 白井 伸一

最終頁に続く

(54) 【発明の名称】時分割多重システムにおけるハイブリッド タイムスロット及びサブタイムスロット動作

## (57) 【特許請求の範囲】

## 【請求項 1】

各々が予め決められた持続時間有する複数のタイムスロットを定義する時分割多重交換機と、前記交換機に接続され、各々がいずれかのタイムスロットの間前記交換機を介して1つだけの情報転送を遂行するためだけの複数の第1のポート回路とを備えた交換システム用のポート回路であって、

各タイムスロットの間に複数のサブタイムスロットを定義する装置と、  
 前記サブタイムスロット定義装置に接続され、(a) 第1のポート回路を使用した、いずれかのタイムスロットの間に前記交換機を介する1つだけの情報転送と、(b) 別の第2のポート回路を使用して1タイムスロットの間に前記交換機を介して複数の情報転送を遂行するため、いずれかの1サブタイムスロットの間に前記交換機を介する1つの情報転送とのうちのいずれか一方の情報転送を、または両方を選択的に遂行する装置と、からなるポート回路。

## 【請求項 2】

請求項1記載のポート回路において、転送遂行装置は、1タイムスロットの間に交換機を介して1つだけの情報転送を第1のポート回路で遂行すると共に、1サブタイムスロットの間に交換機を介して1つの情報転送を、同様にサブタイムスロット定義装置と転送遂行装置とからなる他のポート回路で遂行するためのものであるポート回路。

## 【請求項 3】

さらに、全ポート回路に対してタイムスロットを定義する第1のクロック信号を搬送する

交換システム用の請求項 1 記載のポート回路において、サブタイムスロット定義装置は、受信した前記第 1 のクロック信号を乗算して、前記第 1 のクロック信号からサブタイムスロットを定義する第 2 のクロック信号を発生する装置を含むポート回路。

**【請求項 4】**

請求項 1 記載のポート回路において、サブタイムスロット定義装置は、複数のサブタイムスロットを 1 タイムスロットと同期させる装置を含むポート回路。

**【請求項 5】**

請求項 1 記載のポート回路において、転送遂行装置は、ポート回路用の制御信号を発生して、前記いずれかの 1 サブタイムスロットの間に交換機を介して 1 つの情報転送を遂行する有限状態装置を含むポート回路。 10

**【請求項 6】**

請求項 5 記載のポート回路において、有限状態装置は、複数のサブタイムスロットを 1 タイムスロットと同期させる手段を実行するポート回路。

**【請求項 7】**

各々が予め決められた持続時間有する複数のタイムスロットを定義する時分割多重交換機と、

前記交換機に接続され、各々がいずれかのタイムスロットの間に交換機を介して 1 つだけの情報転送を遂行するためだけの複数の第 1 のポート回路と、

前記交換機に接続される複数の第 2 のポート回路とからなり、各々の複数の第 2 のポート回路は前記の各タイムスロットの間に複数のサブタイムスロットを定義し、( a ) 第 1 のポート回路を使用した、いずれかのタイムスロットの間に前記交換機を介する 1 つだけの情報転送と、( b ) 別の第 2 のポート回路を使用して 1 タイムスロットの間に前記交換機を介して複数の情報転送を遂行するために、いずれかの 1 サブタイムスロットの間に前記交換機を介する 1 つの情報転送とのうちのいずれか一方の情報転送を、または両方を選択的に遂行する交換システム。 20

**【請求項 8】**

請求項 7 記載の交換システムにおいて、各々の第 2 のポート回路は、1 タイムスロットの間に区間構成を介して 1 つだけの情報転送を第 1 のポート回路で遂行すると共に、1 サブタイムスロットの間に交換機を介して 1 つの情報転送を他の第 2 のポート回路で遂行する交換システム。 30

**【請求項 9】**

請求項 7 記載の交換システムにおいて、交換機は、タイムスロットを定義する第 1 のクロック信号をポート回路に運ぶ信号リンクを含み、

各々の第 2 のポート回路は、前記信号リンクに接続され、受信した前記第 1 のクロック信号を乗算して、前記第 1 のクロック信号からサブタイムスロットを定義する第 2 のクロック信号を発生する装置を含む交換システム。

**【請求項 10】**

請求項 7 記載の交換システムにおいて、各々の第 2 のポート回路は、複数のサブタイムスロットを 1 タイムスロットと同期させる装置を含む交換システム。

**【発明の詳細な説明】** 40

**【0001】**

**【発明の属する技術分野】**

本発明は、一般に時分割多重(TDM)システムに関し、特にTDM通信交換システムに関する。

**【0002】**

**【従来の技術及び発明が解決しようとする課題】**

時分割多重化は、一般に、最新の通信交換システムの交換機に使用されている。その一例は、ルーセント テクノロジーズ インクのDefinity R 構内交換機(PBX)の TDM バスである。最新のアプリケーションやテクノロジーは、このような既存の TDM システムのバス容量を急速に使い尽くしてしまう。例えば、マルチメディア通信は、ライ 50

ンポートまたは中継線ポート当たり多数のタイムスロットを使用するが、最新のハードウェア テクノロジーは、ポートが各ポート回路パックを介して実行されるのを絶えず可能にする。したがって、TDMシステムのバス容量を増加させることが必要である。

#### 【0003】

TDMバス容量を増加させる方法の1つは、バスをより早く、すなわちより高いクロック速度で、走らせることがある。この方法は、TDMバスに接続してそれを使用する全ての回路パックの最新設計を必要とする。これは大規模な開発とコスト増加になる。したがって、この方法は、既存のシステムによる互換性が必要とされない新しいシステム設計においてのみ、使用に適している。

#### 【0004】

TDMバス容量を増加させる第2の方法は、より高速のマルチフェーズ クロック分配を既存のTDMバスに追加することである。この方法は、既存の回路パックが従来の動作のために既存のクロックを使用するのを可能にすると共に、新しい回路パックが、多数のサブタイムスロット転送が1タイムスロットにおいて生じるサブタイムスロット動作のために新しい多相クロックを使用するのを可能にする。このような方法の一例は、米国特許第4,656,627号に開示されている。この方法は、新しいバス バックプレーン及びクロック発生回路を必要とし、既存システムのグレードアップを難しくかつ高価にさせる。したがって、技術があまりない者には、既存のシステムに容易に再適合すると共に、既存のポート回路パック及びバス バックプレーンの動作と干渉せずかつそれらの変更を要しない、TDMシステムのバス容量を増加させる方法である。

10

#### 【0005】

##### 【課題を解決するための手段】

本発明は、従来技術の欠点を解決してその要求を満足させることに向けられている。本発明によれば、ポート回路は、従来のタイムスロット動作を遂行するばかりでなく、外部の支援なしにサブタイムスロット動作を遂行するように設計される。例えば、周波数乗算されたフェーズロックループ(PLL)等のクロック周波数乗算器と、PLL駆動式有限状態装置等の乗算器駆動式サブタイムスロット動作回路が、新しいポート回路パックに組み込まれる。クロック周波数乗算機及びサブタイムスロット動作回路は、1タイムスロットにおける多数のTDMバス転送を遂行するのに必要な追加の制御信号の全てを発生する。サブタイムスロット動作は、過タイムスロットを基礎として機能付与され、それにより、サブタイムスロット動作は同一TDMバス上の標準動作と共存することができる。また、それは、新しいポート回路パックが従来のポート回路パックと共に標準的なタイムスロット動作に従事するのを可能にする。新しいポート回路パックは、既存のポート回路パック及びTDMバス バックプレーンと干渉することなくまたはそれらのいかなる変更も必要とすることなく動作する。したがって、既存のTDMシステムへの再適合とそのアップグレードは、簡単であり、遂行が比較的安価である。

20

#### 【0006】

一般に本発明の一態様によれば、交換システムは、各々が予め決められた持続時間を持つ複数のタイムスロットを定義するTDM交換機と、前記交換機に接続され、各々がいずれかの1タイムスロットの間前記交換機を介して1つだけの情報転送を遂行する複数の第1の(従来の)ポート回路と、前記交換機に接続され、各々が、(a)いずれかの1タイムスロットの間前記交換機を介して1つだけの情報転送か、または(b)1タイムスロットの間前記交換機を介して複数回の情報転送を遂行するように、いずれかの1サブタイムスロットの間前記交換構造を介して1つの情報転送かのどちらかを選択的に遂行するためには、各々の前記タイムスロットの間複数のサブタイムスロットを定義する複数の第2のポート回路とからなる。したがって、サブタイムスロット機能付与されたポート回路は、好適に、TDM交換システムにおけるハイブリッド タイムスロット及びサブタイムスロット動作が可能である。サブタイムスロット機能付与されたポート回路は、第1のポート回路と共に1タイムスロットの間交換機を介して1つの転送を遂行し、それにより、第1のポート回路と互換性があり、また、他のサブタイムスロット機能付与されたポート回路と

30

40

50

と共に 1 サブタイムスロットの間交換機を介して 1 つの転送を遂行し、それにより、T D M 交換機の転送処理量を増加させる。

#### 【 0 0 0 7 】

好適には、交換システムは、全ポート回路へのタイムスロットを定義する第 1 のクロック信号を運び、サブタイムスロット機能付与されたポート回路は、受信した第 1 のクロック信号を乗算して、それからサブタイムスロットを定義する第 2 のクロック信号を発生する。したがって、サブタイムスロット機能付与されたポート回路は、交換システムが従来のポート回路に従来提供している支援以外の交換システムからのどんな支援もなしに、サブタイムスロット動作を遂行する。また、好適には、サブタイムスロット機能付与されたポート回路は、あるタイムスロットの複数のサブタイムスロットをそのタイムスロットと同期させ、それにより、タイムスロットの時間境界がサブタイムスロット転送により邪魔されないことを確実にする装置を含む。さらに、好適には、サブタイムスロット機能付与されたポート回路は、有限状態装置を使用して、サブタイムスロット同作用の制御信号を発生させる。有限状態装置は、制御メカニズムのリソース効率的な比較的安価な実行となる。好適には、有限状態装置は、その状態の一部として同期化装置を実行し、それにより、この機能を実行するための別個の回路の必要性をなくしている。10

#### 【 0 0 0 8 】

本発明のこれら及び他の利点及び特徴は、図面と共に行われる本発明の実施例の以下の説明からより明らかになるだろう。

#### 【 0 0 0 9 】

##### 【発明の実施の形態】

図 1 は、本発明の一実施例 1 0 8 を組み込んだ例示的な T D M 通信交換システム 1 0 0 を示す。交換システム 1 0 0 は、例えば、ルーセント テクノロジーズインクの Definity (登録商標) P B X である。交換システム 1 0 0 は制御プロセッサ 1 0 1 、メモリ 1 0 2 及び網インターフェース 1 0 3 からなり、これらはメモリバスで相互接続されている。網インターフェース 1 0 3 は、プロセッサ 1 0 1 に時分割多重化 (T D M ) バス 1 0 5 へのアクセスを提供する。T D M バス 1 0 5 は交換システム 1 0 0 の通信交換媒体 - - 交換機 - - として役立つ。Definity P B X では、T D M バス 1 0 5 は、並列に動作すると共に、各々が T D M バス 1 0 5 の半分の容量 ( タイムスロット ) を有する 2 つの T D M バス ( A + B ) からなる。制御プロセッサ 1 0 1 は、交換システム 1 0 0 の動作を制御すると共に通信機能を実行する。通信機能には、呼処理や、T D M バス 1 0 5 に接続された個々のポート回路 1 0 6 及び 1 0 8 で使用される T D M バス 1 0 5 のタイムスロットの割り当てが含まれる。その機能を実行するために、プロセッサ 1 0 1 は、T D M バス 1 0 5 を介して、ポート回路 1 0 6 及び 1 0 8 と、それに接続された通信線及び中継線 1 0 7 と通信する。ポート回路 1 0 6 及び 1 0 8 は、従来のポート回路 1 0 6 及びサブタイムスロット ポート回路 1 0 8 を含む。サブタイムスロット ポート回路 1 0 8 は本発明の原理に従って構成される。20

#### 【 0 0 1 0 】

Definity P B X の従来のポート回路 1 0 6 は、サニティ アンド コントロール インターフェース ( S A K I ) と、T D M バス用スイッチ カンファレンサー及び集中ハイウェイ ( S C O T C H ) と、一対の集中ハイウェイとによって T D M バス 1 0 5 に接続され、インターフェースされている。S A K I は、T D M バス 1 0 5 を介して制御プロセッサ 1 0 1 と制御メッセージをやり取りする。S A K I は、標準システム 1 0 0 制御メッセージを T D M バス 1 0 5 の通信プロトコルに変換したり、T D M バス 1 0 5 の通信プロトコルから標準システム 1 0 0 制御メッセージを変換したりする。S A K I は、T D M バス 1 0 5 からのメッセージの受信に基づいて中断を生じ、中断の受信に応答して T D M バス 1 0 5 への出力用のメッセージを受け入れる。S C O T C H は、集中ハイウェイと T D M バス 1 0 5 の間で多数の音声及び / またはデータ通信チャンネルを接続する集中 / 集中解除装置である。S C O T C H は、第 1 の集中ハイウェイを介して集中のための多数のチャンネルを受信し、集中解除されたチャンネルを第 2 の集中ハイウェイ上に出力する304050

。各集中ハイウェイは、各々の反復フレームにおいて 64 チャンネルまで適応する従来の受動シリアル TDM バスである。

#### 【0011】

サブタイムスロット ポート回路 108 では、従来のポート回路 106 の SCOTCH と集中ハイウェイは図 2 に示される回路で置換される。ポート回路 108 は、TDMAB バッファ 200 及び TDMB バッファ 201 で TDM バスのデータ線 209 に接続される。バッファ 200 及び 201 は、TDM バス 105 のタイムスロットヘノからデータ及び制御情報のバイトを送信 / 受信する。Definity PBX では、TDMAB バッファ 200 は、TDM バス 105 を構成する 2 つのバスのうちの一方のデータ線に接続し、TDMB バッファ 201 は、TDM バス 105 を構成する 2 つのバスのうちの他方のデータ線に接続する。回路 108 の内部で、バッファ 200 及び 201 は、それぞれ一対のバス TDMAB 210 及び TDMB 211 に接続し、これらを介して、TDM バス 105 から受信したバイトを送信すると共に、これらから、TDM バス 105 への送信のためのバイトを受信する。  
10

#### 【0012】

バス 210 及び 211 は、それぞれ、TDMAB 読み取り (AR) バッファ 205 及び TDMAB 書き込み (AW) ラッチ 206 と、TDMB 読み取り (BR) バッファ 207 及び TDMB 書き込み (BW) ラッチ 208 とによって MUX A+B バス 212 にインターフェースされる。AR バッファ 205 は、TDMAB バス 210 からの情報が MUX A+B バス 212 で読み取られるのを可能にし、AW ラッチ 206 は、MUX A+B バス 212 からの情報が TDMAB バス 210 上に書き込まれるのを可能にする。同様に、BR バッファ 207 は、TDMAB バス 211 からの情報が MUX A+B バス 212 で読み取られるのを可能にし、BW ラッチ 208 は、MUX A+B バス 212 からの情報が TDMAB バス 211 上に書き込まれるのを可能にする。同時に、構成要素 205 ~ 208 は、バス 212 とバス 210 ~ 211 間のマルチプレクサ / デマルチプレクサとして機能する。MUX A+B バス 212 は、ポート回路 108 の他の (従来の) 回路とデータ及び制御情報をやり取りする。  
20

#### 【0013】

また、TDM バス 105 の TDM CLK 線 213 及び FRAME CLK 線 214 も回路 108 に接続される。TDM CLK 線 213 は、TDM バス 105 上の全タイムスロットに時間が合ったクロック信号を交換システム 100 中に分配する。これらは例えば 2.048 MHz 信号である。FRAME CLK 線 214 は、TDM バス 105 上のタイムスロットのフレームに時間が合ったクロック信号を分配する。これらは例えば 8 KHz 信号である。TDM CLK 線 213 は従来の周波数多重化 PLL 202 に接続される。周波数多重化 PLL 202 は、TDM タイムスロット クロック信号を 32 倍だけ周波数乗算し、乗算した信号を TDM タイムスロット クロック信号と同期させる。PLL 202 は、乗算したクロック信号を TDM CLK × 32 線 215 に出力する。  
30

#### 【0014】

クロック信号線 213 及び 215 は、ポート回路 108 の他の回路ばかりでなく有限状態装置 203 にも接続される。状態装置 203 は、線 213 及び 215 より受信したクロック信号を使用して、ポート回路 108 の動作を制御するためのサブタイムスロット制御信号を発生する回路である。クロック信号のほかにも、状態装置 203 は、AREAD 信号線 218 及び BREAD 信号線 219 も入力として持っている。状態装置 203 は、AREAD 信号線 218 及び BREAD 信号線 219 より、それぞれ、TDMAB バス 210 及び TDMB バス 211 を読み取るかまたは書き込むべきかどうかに関するポート回路 108 の他の回路からの命令を受け取る。状態装置 203 は、さらに、TDM SUBA 信号線 220 及び TDM SUBB 信号線 221 も入力として持っている。状態装置 203 は、TDM SUBA 信号線 220 及び TDM SUBB 信号線 221 より、TDM バス 105 のそれぞれ一部 A 及び B において従来のタイムスロット動作またはサブタイムスロット動作に従事させるべきかどうかに関するポート回路 108 の他の回路からの命令を受け  
40  
50

取る。状態装置 203 は、例えばプログラマブル ロジックアレイ (PLA) で実行される。状態装置 203 は、図 3 に示される 32 状態とそれらの対応する制御信号を実行する。

#### 【0015】

図 4 に示されるように、TDM バス 105 上の各々の従来のタイムスロット 400 ~ 402 は、TDM CLK 線 213 上のクロック信号の 1 サイクル全体で定義され、そのクロック信号の立ち下がりエッジで終わる。状態装置 203 は、デジタル PLL 204 よりのタイムスロット クロック信号の立ち下がりエッジ 403 に同期される。デジタル PLL 204 は、好適には状態装置 203 の最後の 2 状態 30 及び 31 として実行される。状態装置 203 は図 3 の状態 30 でスタートし、ここで、タイムスロット クロック信号の立ち下がりエッジ 403 の間 TDM CLK 信号線 213 を監視する。図 4 の時間 t (31) で起こるタイムスロット クロック信号立ち下がりエッジ 403 はタイムスロットの終わりを合図し、状態装置 203 は図 3 の状態 31 に進み、ここで、図 2 の BUFA R / W 及び BUFB R / W 制御線 222 及び 223 上に “読み取り” 信号を発し、TDM A バッファ 200 及び TDM B バッファ 201 に TDM バス 105 から 1 バイトの情報 (データまたは制御) を読み取らせる。(これは、従来のポート回路 106 が TDM バス 105 の 1 タイムスロットを読み取る時間である。)

#### 【0016】

TDM CLK × 32 線 215 上の乗算された信号の次の瞬間は次のタイムスロット 400 ~ 402 の始まりを合図し、状態装置 203 は図 3 の状態 0 に進む。状態 0 では、状態装置 203 への READ 入力信号線 218 が、TDM A バス 210 が読み取られるべきであることを示す “読み取り” 状態にある場合は、状態装置 203 は、AR 制御線 222 上に “読み取り” 信号を発し、AR バッファ 205 に MUX A + B バス 212 上にその内容を出力させる。次いで、状態装置 203 は、次の 3 状態の間 AR 制御線 222 の “読み取り” 信号を維持し、MUX A + B バス 212 に取り付けられた装置にバス 212 を読み取るのに十分な時間を与える。乗算されたクロック信号の次の瞬間に、状態装置 203 は状態 1 に進む。状態 1 では、READ 線 218 が “書き込み” 状態にある場合は、状態装置 203 は、MUX A + B R / W 制御線 226 に “書き込み” 信号を発し、MUX A + B バス 212 に接続されたポート回路 108 の装置 (例えば DSP、図示しない) にバス 212 を書き込ませる。TDM CLK × 32 線 215 上の乗算された制御信号の次の瞬間に、状態装置 203 は状態 2 に進む。状態 2 では、READ 線 218 が “読み取り” 状態にある場合は、状態装置 203 は、MUX A + B R / W 線 226 上に “読み取り” 信号を発し、MUX A + B バス 212 に接続されたポート回路 108 の装置にバス 212 を読み取らせる。乗算されたクロック信号の次の瞬間に、状態装置 203 は状態 3 に進む。状態 3 では、READ 線 218 が “書き込み” 状態にある場合は、状態装置 203 は、AW 線 223 上に “書き込み” 信号を発し、AW ラッチ 206 に MUX A + B バス 212 からのデータをラッチさせる。乗算されたクロック信号の次の瞬間に、状態装置 203 は状態 4 に進む。状態 4 では、状態装置 203 への READ 入力信号線 219 が “読み取り” 状態にある場合は、状態装置 203 は、BR 制御線 224 上に “読み取り” 信号を発し、BR バッファ 207 に MUX A + B バス 212 上にその内容を出力させる。次いで、状態装置 203 は、次の 3 状態の間 BR 制御線 224 の “読み取り” 信号を維持する。乗算されたクロック信号の次の瞬間に、状態装置 203 は状態 5 に進む。

#### 【0017】

状態 5 では、READ 線 219 が “書き込み” 状態にある場合は、状態装置 203 は、MUX A + B R / W 制御線 226 に “書き込み” 信号を発し、MUX A + B バス 212 に接続されたポート回路 108 の装置にバス 212 を読み取らせる。乗算された制御信号の次の瞬間に、状態装置 203 は状態 6 に進む。状態 6 では、READ 線 218 が “読み取り” 状態にある場合は、状態装置 203 は、MUX A + B R / W 線 226 上に “読み取り” 信号を発し、MUX A + B バス 212 に接続されたポート回路 108 の

10

20

30

40

50

装置にバス 212 を読み取らせる。乗算されたクロック信号の次の瞬間に、状態装置 203 は状態 7 に進む。状態 7 では、BREAD 線 218 が“書き込み”状態にある場合は、状態装置 203 は、BW 制御線 225 上に“書き込み”信号を発し、BW ラッチ 208 に MUX A+B バス 212 からのデータをラッチさせる。乗算されたクロック信号の次の瞬間に、状態装置 203 は状態 8 に進む。

#### 【0018】

状態 8 では、AREAD 線 218 が“読み取り”状態にある場合は、状態装置 203 は、AR 線 222 上に“読み取り”信号を発し、AR バッファ 205 に MUX A+B バス 212 上にその内容を出力させる。次いで、状態装置 203 は、次の 3 状態の間 AR 制御線 223 の“読み取り”信号を維持する。また状態 8 で、AREAD 線 218 または BREAD 線 219 が“書き込み”状態にある場合は、状態装置 203 は、BUFA R/W 線 216 及び BUFB R/W 線 217 に“書き込み”信号を発し、バッファ 200 及び 201 にそれらの内容を TDM バス 105 上に書き込ませる。（これは、ほぼ、従来のポート回路 106 が TDM バス 105 の 1 タイムスロットを書き込む時間である。）乗算された制御信号の次の瞬間に、状態装置 203 は状態 9～14 に進み、ここでは、それぞれ状態 1～6 の作業を繰り返す。さらに状態 14 では、状態装置 203 は同様に BUFA R/W 線 216 及び BUFB R/W 線 217 に“読み取り”信号を発し、TDM A 及び TDM B バッファ 200 及び 201 に TDM バス 105 からのデータを読み取らせる。図 4 に示されるように、TDM バス 105 の 1 タイムスロットの第 1 のサブタイムスロットはこの時点で終わり、第 2 のサブタイムスロットが始まる。

#### 【0019】

図 3 に示される状態 15～30 の動作は、TDM SUBA 及び TDM SUBB 入力信号線 220 及び 221 が、ポート回路 108 がサブタイムスロット動作に従事すべきであることを示している場合のみ実行され、さもなければ、これらの状態は状態装置 203 により“不動作”になる。乗算されたクロック信号の次の瞬間に、状態装置 203 は状態 15 に進む。状態 15 では、状態装置 203 への TDM SUBB 入力信号線 221 が、サブタイムスロット動作が TDM バス 105 の一部 B で遂行されるべきであることを示す“イエス”状態にあり、かつ、BREAD 線 219 が、TDM B バス 211 が書き込まれるべきであることを示す“書き込み”状態にある場合は、状態装置 203 は BW 線 225 に“書き込み”信号を発し、BW ラッチ 208 に MUX A+B バス 212 からのデータをラッチさせる。乗算されたクロック信号の次の瞬間に、状態装置 203 は状態 16 に進む。

#### 【0020】

状態 16 では、状態装置 203 への TDM SUBA 入力信号線 220 が、サブタイムスロット動作が TDM バス 105 の一部 A で遂行されるべきであることを示す“イエス”状態にあり、かつ、AREAD 線 219 が、TDM B バス 211 が読み取られるべきであることを示す“読み取り”状態にある場合は、状態装置 203 は AR 線 222 に“読み取り”信号を発し、AR バッファ 205 にその内容を MUX A+B バス 212 に出力させる。次いで、状態装置 203 は次の 3 状態の間 AR 線 222 の“読み取り”信号を維持する。また状態 16 において、TDM SUBA 線 220 または TDM SUBB 線 221 - - あるいはその両方 - - が“イエス”状態にあり、かつ、対応する AREAD 線 218 または BREAD 線 219 - - あるいはその両方 - - が“書き込み”状態にある場合は、状態装置 203 は、BUFA R/W 線 216 または BUFB R/W 線 217 - - あるいはその両方 - - にそれぞれ“書き込み”を発し、それぞれ TDM A バッファ 200 または TDM B バッファ 201 - - あるいはその両方 - - にそれらの内容を TDM バス 105 に書き込ませる。乗算されたクロック信号の次の 3 回の瞬間に、状態装置 203 は状態 17～19 に進み、ここで、TDM SUBA 線 220 が“イエス”状態にある場合に、それぞれ状態 1～3 の作業を繰り返す。乗算されたクロック信号の次の 2 回の瞬間に、状態装置 203 は状態 20～21 に進み、ここで、TDM SUBB が“イエス”状態にある場合に、それぞれ状態 4～5 の作業を繰り返す。

10

20

30

40

50

## 【0021】

乗算されたクロック信号の次の瞬間に、状態装置203は状態22に進む。状態22では、TDM SUBB線221が“イエス”状態にあり、READ線219が“読み取り”状態にある場合は、状態装置203は、MUX A+B R/W線226に“読み取り”信号を発し、MUX A+Bバス212に接続されたポート回路108の装置にバス212を読み取らせる。また状態22では、TDM SUBA線220またはTDM SUBB線221--あるいはその両方--が“イエス”状態にあり、同様に、対応するAR EAD線218またはREAD線219--あるいはその両方--が“読み取り”状態にある場合は、状態装置203は、BUFA R/W線216またはBUFB R/W線217--あるいはその両方--にそれぞれ“読み取り”信号を発し、それぞれのTDM Aバッファ200またはTDM Bバッファ201--あるいはその両方--にTDMバス105からのデータを読み取らせる。この時点で、図3に示されるように、TDMバス105の1タイムスロットの第2のサブタイムスロットは終わりになり、次いで、第3のサブタイムスロットが始まる。

## 【0022】

乗算されたクロック信号の次の7回の瞬間では、状態装置203は状態23~29に進み、ここでは、それぞれ状態15~21の作業を繰り返す。乗算されたクロック信号の次の瞬間に、状態装置203は状態30に進む。状態30では、TDM SUBB線221が“イエス”状態にあり、READ線219が“読み取り”状態にある場合は、状態装置203は、MUX A+B R/W線226に“読み取り”信号を発し、MUX A+Bバス212に接続されたポート回路108の装置にバス212を読み取らせる。状態装置203は、タイムスロット クロック信号の立ち下がりエッジ403が生じたことを示すローレベルを検出するまで、状態30に留まる。その時点--通常、乗算されたクロック信号の次の瞬間に実質的に起こる--で、状態装置203は状態31に進む。状態31では、状態措置203は、BUFA R/W線216及びBUFB R/W線217に“読み取り”コマンドを発し、バッファ200及び201にTDMバス105からのデータを読み取らせて記憶させる。図3に示されるように、この時点で、TDMバス105の1タイムスロットと第3のサブタイムスロットは共に終わりになり、次いで、新しいTDMバス105の1タイムスロットとその第1のサブタイムスロットが始まる。

## 【0023】

図示され上記に説明されたように、ポート回路108は、TDMバスの1タイムスロット中にTDMバス105を介して従来の1つの転送か、またはTDMバス105の1タイムスロットの時間の間に、3回の転送すなわち3回のサブタイムスロット動作のどちらかを実行するように選択的に機能付与される。したがって、ポート回路108は、前の転送により従来のポート回路106との通信かまたは後の転送により他のサブタイムスロットポート回路108との通信のどちらかに従事することができる。後の転送は、TDMバス105の標準転送容量の3倍になる。その結果、従来及びサブタイムスロット ポート回路106及び108は、同一交換システム100において“調子を合わせる”ことができ、既存の交換システムへの再適合が可能になると共に実行も容易になる。さらに、従来の交換システムを修正する必要もない。

## 【0024】

もちろん、上記に説明された実施例の種々の変更や修正は当業者に明らかだろう。例えば、TDMバス105は二重バスである必要はなく単一バスでも良く、またはかけがえとして、バス212は多重化する必要がない。また、小分割されたタイムスロットにおいて複数の“話者”及び/または“聴取者”がいても良く、例えば、異なる装置が1タイムスロットの異なるサブタイムスロットにおいて送信及び/または受信することができる。このような変更や修正は、本発明の精神及び範囲を逸脱することなくかつ付随の利点をなくすことなく実行することができる。したがって、このような変更や修正は付随の請求の範囲で保護されるべきものである。

## 【図面の簡単な説明】

10

20

30

40

50

【図1】T D M通信交換システムの一例のブロック図である。

【図2】本発明に従って構成された図1のシステムのサブタイムスロットポート回路の一実施例のブロック図である。

【図3A】図2のポート回路の有限状態装置の状態図である。

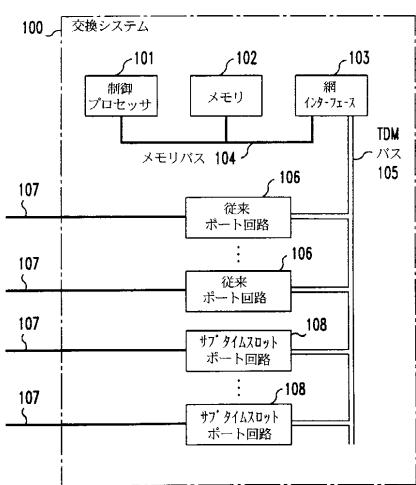
【図3B】図2のポート回路の有限状態装置の状態図である。

【図3C】図2のポート回路の有限状態装置の状態図である。

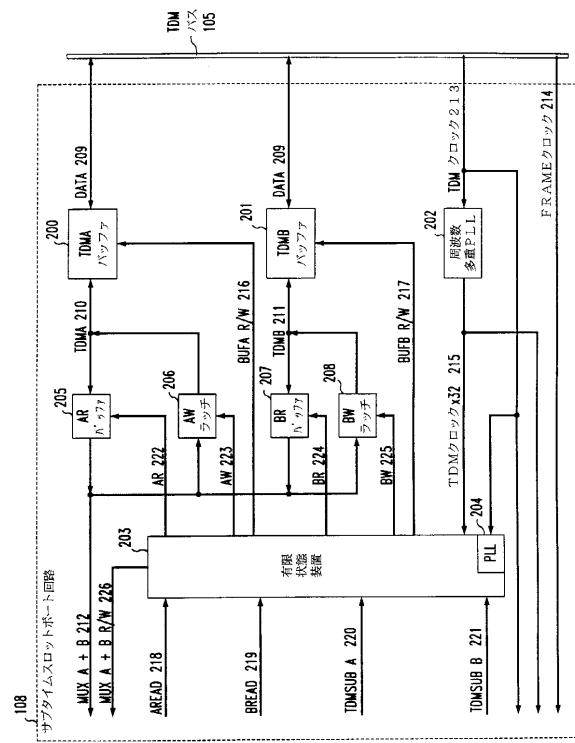
【図3D】図2のポート回路の有限状態装置の状態図である。

【図4】図2のポート回路の動作のタイミング図である。

【図1】



【図2】



【図 3 A】

STATE	AR LINE 222	BR LINE 224	AW LINE 223	BW LINE 225	MUX A+B R/W LINE 226	BUFA R/W LINE 216	BUBB R/W LINE 217
STATE	AR LINE 222	BR LINE 224	AW LINE 223	BW LINE 225	MUX A+B R/W LINE 226	BUFA R/W LINE 223	AW LINE 224
15		IF BREAD = R, THEN R			IF TONSUB B = YES AND BREAD = W, THEN W	BUBB R/W LINE 217	
16	IF TONSUB A = YES AND AREAD = R, THEN R				IF TONSUB A = YES AND AREAD = W, THEN W		
17	IF TONSUB A = R, THEN R				IF TONSUB A = YES AND AREAD = W, THEN W		
18	IF TONSUB A = YES AND AREAD = R, THEN R				IF TONSUB A = YES AND AREAD = R, THEN R		
19	IF TONSUB A = YES AND AREAD = R, THEN R				IF TONSUB A = YES AND AREAD = R, THEN R		
20		IF TONSUB B = YES AND BREAD = R, THEN R			IF TONSUB B = YES AND BREAD = R, THEN R		
21		IF TONSUB B = YES AND BREAD = R, THEN R			IF TONSUB B = YES AND BREAD = W, THEN W		
22		IF TONSUB B = YES AND BREAD = R, THEN R			IF TONSUB B = YES AND BREAD = R, THEN R		

【図 3 B】

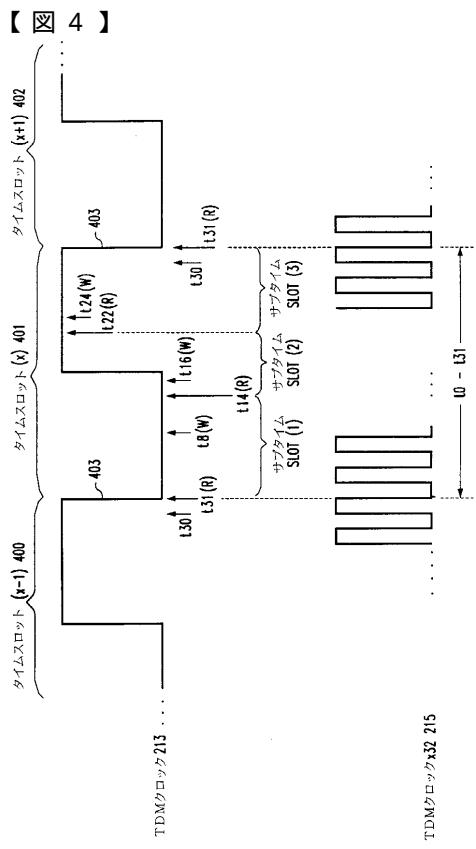
STATE	AR LINE 222	BR LINE 224	AW LINE 223	BW LINE 225	MUX A+B R/W LINE 226	BUFA R/W LINE 216	BUBB R/W LINE 217
STATE	AR LINE 222	BR LINE 224	AW LINE 223	BW LINE 225	MUX A+B R/W LINE 226	BUFA R/W LINE 223	AW LINE 224
6					IF BREAD = R, THEN R		
7					IF BREAD = R, THEN R		

【図 3 C】

STATE	AR LINE 222	BR LINE 224	AW LINE 223	BW LINE 225	MUX A+B R/W LINE 226	BUFA R/W LINE 216	BUBB R/W LINE 217
STATE	AR LINE 222	BR LINE 224	AW LINE 223	BW LINE 225	MUX A+B R/W LINE 226	BUFA R/W LINE 223	AW LINE 224
23		IF TONSUB B = YES AND BREAD = R, THEN R			IF TONSUB B = YES AND BREAD = W, THEN W	BUBB R/W LINE 217	
24	IF TONSUB A = YES AND AREAD = R, THEN R				IF TONSUB A = YES AND AREAD = W, THEN W		
25	IF TONSUB A = YES AND AREAD = R, THEN R				IF TONSUB A = YES AND AREAD = W, THEN W		
26	IF TONSUB A = YES AND AREAD = R, THEN R				IF TONSUB A = YES AND AREAD = R, THEN R		
27	IF TONSUB A = YES AND AREAD = R, THEN R				IF TONSUB A = YES AND AREAD = R, THEN R		
28		IF TONSUB B = YES AND BREAD = R, THEN R					
29		IF TONSUB B = YES AND BREAD = R, THEN R			IF TONSUB B = YES AND BREAD = W, THEN W		
30		IF TONSUB B = YES AND BREAD = R, THEN R			IF TONSUB B = YES AND BREAD = R, THEN R		
31		IF TONSUB B = YES AND BREAD = R, THEN R			WHEN EDGE = FALLING, R		

【図 3 D】

STATE	AR LINE 222	BR LINE 224	AW LINE 223	BW LINE 225	MUX A+B R/W LINE 226	BUFA R/W LINE 216	BUBB R/W LINE 217
STATE	AR LINE 222	BR LINE 224	AW LINE 223	BW LINE 225	MUX A+B R/W LINE 226	BUFA R/W LINE 223	AW LINE 224
8					IF BREAD = R, THEN R		
9					IF BREAD = R, THEN R		
10					IF BREAD = R, THEN R		
11					IF BREAD = R, THEN R		
12					IF BREAD = R, THEN R		
13					IF BREAD = R, THEN R		
14					IF BREAD = R, THEN R		



---

フロントページの続き

(74)代理人 100091889  
弁理士 藤野 育男

(74)代理人 100101498  
弁理士 越智 隆夫

(74)代理人 100096688  
弁理士 本宮 照久

(74)代理人 100102808  
弁理士 高梨 憲通

(74)代理人 100104352  
弁理士 朝日 伸光

(74)代理人 100107401  
弁理士 高橋 誠一郎

(74)代理人 100106183  
弁理士 吉澤 弘司

(72)発明者 ノーマン ダブリュ.ペティ  
アメリカ合衆国 80302 コロラド, ボールダー, オールド ステージ ロード 6709

(72)発明者 マイケル エー.スミス  
アメリカ合衆国 80020 コロラド, ブルームフィールド, ウエスト ワンハンドレッド ト  
エンティエイス ピー1.4745

(72)発明者 ダグラス エー.スペンサー  
アメリカ合衆国 80302 コロラド, ボールダー, ウィロー グレン コート 265

審査官 古市 徹

(56)参考文献 特開平05-244131(JP,A)  
特開平04-287441(JP,A)  
特開平07-336735(JP,A)

(58)調査した分野(Int.Cl.<sup>7</sup>, DB名)

H04Q 11/04

H04J 3/00