

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4597965号
(P4597965)

(45) 発行日 平成22年12月15日 (2010.12.15)

(24) 登録日 平成22年10月1日 (2010.10.1)

(51) Int. Cl.	F I
H03H 17/02 (2006.01)	H03H 17/02 613E
	H03H 17/02 601P
	H03H 17/02 633A
	H03H 17/02 635B

請求項の数 4 (全 9 頁)

(21) 出願番号	特願2006-506508 (P2006-506508)	(73) 特許権者	306043703
(86) (22) 出願日	平成16年4月22日 (2004.4.22)		エヌエックスピー ビー ヴィ
(65) 公表番号	特表2006-525716 (P2006-525716A)		N X P B. V.
(43) 公表日	平成18年11月9日 (2006.11.9)		オランダ国 5656 エイジー アイン
(86) 国際出願番号	PCT/IB2004/001226		ドーフエン ハイ テク キャンパス 6
(87) 国際公開番号	W02004/098054		O
(87) 国際公開日	平成16年11月11日 (2004.11.11)	(74) 代理人	100075812
審査請求日	平成19年4月20日 (2007.4.20)		弁理士 吉武 賢次
(31) 優先権主張番号	03101181.0	(74) 代理人	100088889
(32) 優先日	平成15年4月29日 (2003.4.29)		弁理士 橋谷 英俊
(33) 優先権主張国	欧州特許庁 (EP)	(74) 代理人	100107582
			弁理士 関根 毅
		(74) 代理人	100112793
			弁理士 高橋 佳大

最終頁に続く

(54) 【発明の名称】 デジタルフィルタ構造

(57) 【特許請求の範囲】

【請求項 1】

デジタルビデオ信号をフィルタ処理するためのデジタルフィルタ構造において、多相フィルタであるローパスフィルタの形態をなす一つのズームフィルタの機能と、ハイパスフィルタの形態をなす少なくとも一つのピーキングフィルタの機能とが実現され、二つのフィルタの機能が集積回路内において複合フィルタにより実現され、それにより、設定されるズームフィルタの各相毎に、ズームフィルタのこの相のために記憶されたフィルタ係数と、ピーキングフィルタのために記憶されたフィルタ係数との線形結合から、複合フィルタ係数が計算され、前記複合フィルタ係数は、フィルタリングプロセスにおいてフィルタ処理されるビデオ信号に適用され、それにより、このフィルタリングプロセスにおいては複合フィルタ係数を用いて両方のフィルタ機能が実行されることを特徴とするデジタルフィルタ構造。

【請求項 2】

係数の値の範囲がオフセットを受け、負の値がもはや生じず、従って、符号ビットが記憶されず、フィルタ係数の読み出し後であってフィルタにおけるその適用前に前記オフセットが取り消されるように、多相フィルタにおけるフィルタ係数が記憶されることを特徴とする請求項 1 に記載のデジタルフィルタ構造。

【請求項 3】

r は相の連続番号であり、q は相の総数であるとするとき、フィルタ係数が所望の q 個の相のうちの (q / 2) 個に関して記憶され且つ残余の相におけるフィルタ係数が記憶さ

れたフィルタ係数から計算されるように、多相フィルタにおける x 個のフィルタ係数のデータ整理が適用され、それにより、相 P_{q-r} の係数の組を計算すべく、相 p_r の記憶されたフィルタ係数が使用されて、それらの順番が逆転されることを特徴とする請求項 1 に記載のデジタルフィルタ構造。

【請求項 4】

前記複合フィルタのフィルタ係数の計算は、

【数 1】

$$\text{係数}_k = \sum_{z=0}^{y-1} F_{2(y-z)} * F_{1(k-y+1+z)}$$

10

に従って行われ、

F_1 = ズームフィルタの相の係数

x = ズームフィルタの相の係数 F_1 の量

F_2 = ピーキングフィルタの係数

y = ピーキングフィルタの係数 F_2 の量

n = 複合フィルタの係数の量

k = 複合フィルタの計算される係数の連続番号 (1, 2, n)

であり、

$n = x + y - 1$ である、

20

ことを特徴とする請求項 1 に記載のデジタルフィルタ構造。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、デジタルビデオ信号のフィルタ処理のためのデジタルフィルタ構造に関する。これにより、多相フィルタであるローパスフィルタの形態をなす一つのズームフィルタと、ハイパスフィルタの形態をなす少なくとも一つのピーキングフィルタとが設けられる。

【背景技術】

【0002】

30

この種の構造は、従来技術から知られている。ここで、これらの構造においては、一般に、ズームフィルタ及びピーキングフィルタが別個のフィルタとして個別に構成される。基本的には、ピーキングフィルタは、フィルタ目盛を設定するための特定数のフィルタ係数が与えられるフィルタ特性を示す。ズームフィルタは、多相フィルタの形態をなしている。即ち、ズームフィルタは、記憶された異なるフィルタ係数に応じて、異なるフィルタ特性を実現することができる。このフィルタは、ローパスフィルタの形態をなしている。両方のフィルタは、一般に、ビデオ信号の表示がディスプレイ上でズームインされるように、即ち、拡大された表示が得られるように、ビデオ信号を処理する機能を有する。これにより、ズームフィルタは、望ましくない高周波数成分を抑制する機能を有する。ズームインは鮮明度の損失を伴い、これは、ピーキングフィルタを用いて相殺されなければならない。

40

【0003】

ビデオ信号をフィルタ処理する構造及び方法であって、ズーム機能及びピーキング機能の両方が実現される構造及び方法は、米国特許第 5 4 2 2 8 2 7 号公報 (特許文献 1) から公知である。しかしながら、この公知の方法を用いても、保存された可能なフィルタ特性は個々に記憶された総てであり、新たに設定される総ての相毎に、記憶された値から、ズームフィルタの各相毎に記憶されたフィルタ係数から、ピーキングフィルタのフィルタ係数から、複合フィルタリングのためのフィルタ係数が読み取られるという欠点が存在する。従って、総ての可能なフィルタ係数のためのメモリ要求は、かなり多い。

【特許文献 1】 米国特許第 5 4 2 2 8 2 7 号公報

50

【発明の開示】

【発明が解決しようとする課題】

【0004】

本発明の目的は、ズームフィルタ及びピーキングフィルタのフィルタリング機能が最も簡単な方法により実現され且つ二つのフィルタの記憶されたフィルタ係数のそれぞれにおいて最も少ないメモリ要求が存在する前述した種類の構造を明示することである。

【課題を解決するための手段】

【0005】

この目的は、請求項1に記載された特徴により本発明に従って達成される。

【0006】

即ち、デジタルビデオ信号をフィルタ処理するためのデジタルフィルタ構造において、多相フィルタであるローパスフィルタの形態をなす一つのズームフィルタの機能と、ハイパスフィルタの形態をなす少なくとも一つのピーキングフィルタの機能とが実現され、二つのフィルタの機能が集積回路内において複合フィルタにより実現され、それにより、設定されるズームフィルタの各相毎に、ズームフィルタのこの相のために記憶されたフィルタ係数から、及び、ピーキングフィルタのために記憶されたフィルタ係数から、複合フィルタ係数が計算され、上記複合フィルタ係数は、フィルタリングプロセスにおいてフィルタ処理されるビデオ信号に適用され、それにより、このフィルタリングプロセスにおいては複合フィルタ係数を用いて両方のフィルタ機能が実行されることを特徴とするデジタルフィルタ構造である。

【0007】

デジタルビデオ信号をフィルタ処理するための本発明に係るデジタルフィルタ構造においては、多相フィルタの形態をなすズームフィルタ及びピーキングフィルタが複合フィルタリング機能により実現される。即ち、事実上、そのフィルタ係数がズームフィルタ及びピーキングフィルタのフィルタ係数から計算された複合フィルタ係数であるフィルタが使用される。

【0008】

ズームフィルタが16個の異なる設定を有し得る多相フィルタであるため、従来の技術の一部の解決策においては、例えばピーキングフィルタの3個のフィルタ係数とともに、これらの16個の相の総てに関して複合フィルタ係数が記憶されなければならない。これにより、かなりのメモリ要求が生じる。これに対して、本発明に係る解決策においては、複合フィルタ係数がリアルタイムで計算される。これにより、どの相がズームフィルタにより設定されるかが考慮される。その後、複合フィルタ係数は、デジタルフィルタ構造においては、ズームフィルタの設定相のフィルタ係数及びピーキングフィルタのフィルタ係数からリアルタイムで計算されるとともに、複合フィルタにおいて使用される。これにより、ズームフィルタの総ての相に関して複合フィルタ係数を記憶する必要がなくなる。多相フィルタ自体のフィルタ係数の記憶だけを行えば足りる。複合フィルタ係数は、ズームフィルタだけのフィルタ係数よりも個数が多いため、記憶空間を節減できる。

【0009】

また、ズームフィルタ及びピーキングフィルタの組み合わせにより、フィルタリング機能が向上する。フィルタ係数が同じであるとする、本発明に係る複合フィルタを用いる場合、これらと正に同じフィルタ係数を有する個々に与えられたフィルタを用いるよりも良好なピーキング機能が得られる。

【0010】

請求項2に記載された本発明の一つの実施の形態によれば、多相フィルタのフィルタ係数のための記憶空間の更なる減少が達成される。フィルタ係数は、適用できる場合、負の値を有していてもよい。従来の技術による解決策の場合、これらの負の値は、特定の符号ビットによりメモリ内において特定される。請求項2に記載された解決策においては、記憶される総てのフィルタ係数がオフセットを受け、それにより、負の値がもはや生じなくなる。このようにして、このオフセットを受けるフィルタ係数が記憶される。これにより

10

20

30

40

50

、符号のためのメモリビットがもはや必要なくなる。フィルタ係数の読み出し後であってフィルタリングにおけるその適用前に、オフセットが取り消される。

【0011】

請求項3に記載された本発明の更なる実施の形態においては、多相フィルタの半分の相のフィルタ係数だけが、多相フィルタのために記憶される。その結果、メモリ要求が更に半分になる。これは、フィルタ係数が互いに鏡面对称をなすような性質を多相フィルタの様々な相が有しているからこそ可能となる。多相フィルタの一つの相のフィルタ係数により、フィルタリングのために使用される様々な値に関して実質上の重みづけが行われる。フィルタの異なる相は、これらの数値範囲の異なる重みづけを行う。実際には、これらの重みづけは、多相フィルタの様々な相における鏡面对称を進行させる。従って、請求項3の下で提供されるように、記憶された相から記憶されていない相のフィルタ係数を得ることができ、それにより、相の総数が q 個の場合に、 P_1 乃至 $P_{q/2}$ の相だけが記憶される。例えば相 P_{q-r} の係数の組が得られなければならない場合には、相 P_r のフィルタ係数が使用され、それらの順番が逆転されるものとするといよい。これにより、フィルタ係数の半分以上を他の半分以上から計算することができ、フィルタ係数のためのメモリ要求が半分以上になる。

10

【0012】

請求項4に記載された本発明の更なる実施の形態においては、当該請求項に特定された式に従って複合フィルタ係数が有利に計算され得る。これにより、二つの個々のフィルタのフィルタ係数の合計よりも1だけ少ない量の複合フィルタ係数が生じる。ここでは、複合フィルタ係数がリアルタイムで計算され、従って、記憶される必要がないという事実が重要である。

20

【発明を実施するための最良の形態】

【0013】

図面に示される実施の形態を参照しながら本発明について更に説明するが、本発明は、これらの実施の形態に限定されない。

【0014】

概略的なブロック回路図の形態をなす図1に示されるフィルタ構造は、ディジタルビデオ信号をフィルタ処理する機能を有する。これによって、ローパスフィルタを含むズームフィルタリング機能及びハイパスフィルタを含むピーキング機能の両方が実現される。本発明に係る構造において、これらの二つのフィルタリング機能は、組み合わせられたフィルタ係数（複合フィルタ係数）を用いて動作する複合フィルタにおいて実現される。多相フィルタであるズームフィルタの設定に応じて、複合フィルタ係数がリアルタイムで計算される。

30

【0015】

図1は、三つのフィルタ係数が記憶されるメモリ1を示している。これらのフィルタ係数は、ピーキングフィルタのフィルタ係数である。また、調整可能なミキサ2が設けられており、このミキサにより、外部信号Peakに応じて、ピーキング機能の強さの設定を行うことができる。これにより、メモリ1からのフィルタ係数をもう一度変更して、ピーキング機能の強さを調整できる。このようにして再度変更されたピーキング機能のためのフィルタ係数は、複合フィルタ係数の計算のためにユニット3に送信される。

40

【0016】

また、多相フィルタの形態をなすズームフィルタの1相におけるフィルタ係数が記憶されるROMメモリ4も設けられている。

【0017】

また、多相フィルタの形態をなすズームフィルタの複数の相のために割り当てられた特定のフィルタ係数が記憶されるRAMメモリ5も設けられている。

【0018】

これにより、ROM4は、ディジタルフィルタのコールドスタート中にフィルタ係数の一組を最初に利用可能にする機能を有する。構造が動作に入ると、フィルタ係数の更なる

50

組がRAMメモリ5に書き込まれて様々な相に利用可能となる。外部信号Phに応じて、ユニット6内においてデータがRAMメモリ5から読み取られる。ユニット6は、割り当てられてフィルタ係数の再構成のためのユニット7へ送信されるこれらの特定のフィルタ係数に応じて、設定相を選択するためのものである。適用可能な場合、フィルタ係数は、後述するようにメモリ4, 5に完全には記憶されない。従って、ユニット7は、フィルタ係数の記憶に伴って引き起こされるデータ整理に応じて、実際のフィルタ係数を再構成することができる。この目的のため、フィルタ係数の半分だけがメモリ4, 5内に記憶されるか否かを示す信号MMがユニット7に送信される。また、フィルタ係数がオフセットとともに記憶されるか否かを示す信号VOがユニット7に送信される。さらに、与えられる相の全体の量を示す信号SPがユニット7に送信される。

10

【0019】

ユニット7は、ユニット6から送信されてくるフィルタ係数から、信号MM, SP, VOに応じて、実際のフィルタ係数を計算する。最初に、これらは、未だ単なるズームフィルタリング機能のためのフィルタ係数である。ユニット7は、特定の設定相におけるこれらのフィルタ係数を、複合フィルタ係数を計算するためのユニット3へ供給する。

【0020】

図1に示される実施の形態においては、ズームフィルタが1相毎に四つのフィルタ係数を示すとともに、ピーキングフィルタが1相毎に三つのフィルタ係数を示すものとする。この実施の形態においては、フィルタ係数を計算するためのユニット3が六つの複合フィルタ係数を計算し、その量は、二つのフィルタの個々のフィルタ係数の合計よりも少ない量である。これらのフィルタ係数は、フィルタ構造中に設けられる六つの乗算器11乃至16に送信される。これらの各乗算器に対しては、フィルタ処理されるビデオ信号のうちの一つの走査値S1乃至S6が送信される。例えば、ビデオ信号のズームング及びピーキングを垂直方向において行われなければならない場合、走査値S1乃至S6は、隣接する走査線において垂直に上下に配置された6ピクセルの値である。

20

【0021】

乗算器11乃至16において、これらのピクセルの値は、これらに加えられた特定のフィルタ係数を有している。それにより得られた値は、加算ステージ17において合計される。この下流側にある丸めステージ18では、得られた値が四捨五入され、その後、この値は、その下流側にあるステージ19において、所定の値により除算される。その結果、所望の数値範囲への値のスケールリングが行われる。デジタル信号ではフィルタリング機能の結果としてオーバーシュートが起こる場合があるため、オーバーシュートが所定の値を超える場合にこれらのオーバーシュートを排除すべく、クリッピングステージ20も設けられている。クリッピングステージ20は、デジタルフィルタ構造に対して出力信号を供給する。

30

【0022】

本発明に係るデジタルフィルタ構造の一つの重要な利点は、設定されたズームフィルタリング機能の相に応じてユニット3における複合フィルタ係数の計算がリアルタイムで行われるという事実にある。従って、複合フィルタ係数は、総ての相に関して記憶される必要がない。実際に記憶する必要がある総てのフィルタ係数は、非複合的であり、即ち、二つのフィルタリング機能の個々のフィルタ係数である。また、これによって、後述するように更なる記憶空間を節減できる。

40

【0023】

複合フィルタ係数を計算するためのユニット3は、以下の式に従ってその計算を有利に行うものとする。

【数1】

$$\text{係数}_k = \sum_{z=0}^{Y-1} F_{2(y-z)} * F_{1(k-y+1+z)}$$

ここで、 F_1 は、ズームフィルタの相の係数であり、 x_2 はその量である。それに対応

50

して、 F_2 は、一つの相だけを示すピーキングフィルタの係数であり、 y はその量である。 n は、 $n = x + y - 1$ から得られる複合フィルタの係数の量であり、 k は、1 から n まですく計算される係数の連続番号である。従って、各設定相毎に、この式から、割り当てられて組み合わせられたフィルタ係数の組を計算することができる。これについて、二つの実施例を参照して説明する。

【実施例 1】

【0 0 2 4】

$F_1 = A, B, C, D$ ここで、 A は第 1 の係数、 B は第 2 の係数、以下同様。

$F_2 = E, F, G$ ここで、 E は第 1 の係数、 F は第 2 の係数、以下同様。

10

係数 1 : ($k = 1, x = 4, y = 3$)

$$\begin{array}{lll} z = 0 & z = 1 & z = 2 \\ y - z = 3 \rightarrow G & y - z = 2 \rightarrow F & y - z = 1 \rightarrow E \\ k - y + 1 + z = -1 \rightarrow 0 & k - y + 1 + z = 0 \rightarrow 0 & k - y + 1 + z = 1 \rightarrow A \end{array}$$

$$\rightarrow G * 0 + F * 0 + E * A = E * A$$

$$\text{係数 1} = E * A$$

係数 2 : ($k = 2, x = 4, y = 3$)

20

$$\begin{array}{lll} z = 0 & z = 1 & z = 2 \\ y - z = 3 \rightarrow G & y - z = 2 \rightarrow F & y - z = 1 \rightarrow E \\ k - y + 1 + z = 0 \rightarrow 0 & k - y + 1 + z = 1 \rightarrow A & k - y + 1 + z = 2 \rightarrow B \end{array}$$

$$\rightarrow G * 0 + F * A + E * B = F * A + E * B$$

$$\text{係数 2} = F * A + E * B$$

上記式の対応する適用を用いて、残りの係数に関して以下が得られる。

30

$$\text{係数 3} = C * E + F * B + A * G$$

$$\text{係数 4} = D * E + C * F + B * G$$

$$\text{係数 5} = D * F + C * G$$

$$\text{係数 6} = G * D$$

【実施例 2】

【0 0 2 5】

$F_1 = E, F, G$ ここで、 E は第 1 の係数、 F は第 2 の係数、以下同様。

$F_2 = A, B, C, D$ ここで、 A は第 1 の係数、 B は第 2 の係数、以下同様。

係数 1 : ($k = 1, x = 3, y = 4$)

40

$$\begin{array}{lll} z = 0 & z = 1 & z = 2 \\ y - z = 4 \rightarrow D & y - z = 3 \rightarrow C & y - z = 2 \rightarrow B \\ k - y + 1 + z = -2 \rightarrow 0 & k - y + 1 + z = -1 \rightarrow 0 & k - y + 1 + z = 0 \rightarrow 0 \end{array}$$

$$z = 3$$

$$y - z = 1 \rightarrow A$$

$$k - y + 1 + z = 1 \rightarrow E$$

$$D * 0 + C * 0 + B * 0 + A * E = E * A$$

50

係数 1 = E * A

係数 2 : (k = 2、x = 3、y = 4)

$$\begin{array}{lll} z = 0 & z = 1 & z = 2 \\ y - z = 4 - > D & y - z = 3 - > C & y - z = 2 - > B \\ k - y + 1 + z = -1 - > 0 & k - y + 1 + z = 0 - > 0 & k - y + 1 + z = 1 - > E \end{array}$$

$$\begin{array}{l} z = 3 \\ y - z = 1 - > A \\ k - y + 1 + z = 2 - > F \end{array}$$

10

$$D * 0 + C * A + B * E + A * F = F * A + E * B$$

$$\text{係数 2} = F * A + E * B$$

上記式の対応する適用を用いて、残りの係数に関して以下が得られる。

$$\text{係数 3} = C * E + F * B + A * G$$

$$\text{係数 4} = D * E + C * F + B * G$$

$$\text{係数 5} = D * F + C * G$$

$$\text{係数 6} = G * D$$

20

【0026】

これらの二つの実施例は、一種の重畳によりフィルタ係数が「上下にシフトされ」ており、それにより、前述した複合フィルタ係数 1 乃至 6 が生じる。そして、これらの複合フィルタ係数が複合フィルタリングを実現し、その間に、ズームフィルタリング機能及びピーキングフィルタリング機能の両方が実現される。

【0027】

図 1 に係る構造のユニット 3 における複合フィルタ係数のこの計算の結果として、記憶空間をかなり節減することができる。これは、相設定に応じて、これらの複合フィルタ係数がリアルタイムで計算されて記憶される必要がないからである。

30

【0028】

前述したように、ズームフィルタリング機能の様々な相のためのフィルタ係数がメモリ 4、5 内に記憶される。図 2 は、8 個の相におけるこの種の想定し得るフィルタ係数の組を示している。図 2 に示される例においては、簡単のため、相毎に四つのフィルタ係数が想定されている。従って、一例として、図 2 に示される例では、相 0 におけるフィルタ係数は、-6、34、215、13 である。

【0029】

基本的に、図 2 に示されるようなパターンでメモリ 5 内にフィルタ係数を記憶する選択肢がある。

【0030】

40

しかしながら、本発明に係るフィルタ構造においては、記憶空間の更なる低減を図ることができる。この目的のため、図 3 の配列に示されるフィルタの組は、原則的に図 2 における配列と同じであるが、オフセットを受けており、それにより、どのフィルタ係数も 0 より小さくない。図 2 のフィルタデータの組が示すように、発生する最も小さい負の値は -6 の値である。ここで図 2 に示されるデータセットのフィルタ係数が +6 のオフセットを受ける場合には、図 3 に示されるようなフィルタ係数の組が得られる。図 3 に示されるフィルタデータセットにおいては、負のフィルタ係数がもはや生じない。これらのフィルタ係数が図 3 に示されるバージョンで記憶される場合には、この方法での記憶において、符号ビットを与える必要性はもはやない。これにより、フィルタ係数毎の記憶空間が節減される。

50

【0031】

図3の配列でも示すように、フィルタ係数は互いに鏡面对称で配列される。この場合、フィルタ係数の順番の逆転はない。例えば相0のフィルタ係数を相7のフィルタ係数と比較すると、この順番の逆転が適用される場合、これらのフィルタ係数は同一である。同じことが相1, 6、相2, 5、相3, 4にも当てはまる。従って、図4の概略図が示すように、相0乃至3のフィルタ係数を記憶するだけで十分である。このとき、相0乃至3から、相4乃至7におけるフィルタ係数を計算することができる。この場合、計算において前述した原理が適用される。その結果、メモリ5において、必要なメモリ要求の更なる低減即ち半減を実現することができる。

【0032】

10

全体としては、ズームフィルタ設定の相に応じてリアルタイムで行われる複合フィルタ係数の計算の結果として、適用可能な場合には、ズームフィルタリング機能の様々な相におけるデータの更なる減少の結果として、本発明に係るデジタルフィルタ構造を用いてメモリ要求のかなりの減少が達成される。これは、特に実際問題として重要である。なぜなら、記憶空間は、集積回路において比較的大きなチップ表面を要求するからである。

【図面の簡単な説明】

【0033】

【図1】複合フィルタを有する本発明に係るデジタルフィルタ構造の概略図を示している。

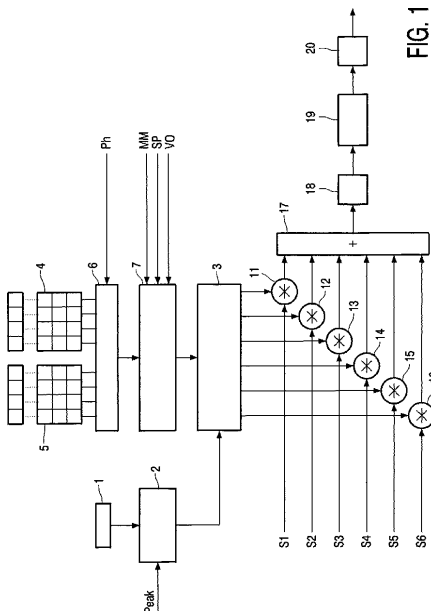
【図2】多相フィルタにおけるフィルタ係数の組の例を示している。

20

【図3】多相フィルタにおけるフィルタ係数の組の例を示している。

【図4】多相フィルタにおけるフィルタ係数の組の例を示している。

【図1】



【図3】

相				
0	0	40	221	19
1	2	68	196	14
2	5	86	177	12
3	6	131	136	7
4	7	136	131	6
5	12	177	86	5
6	14	196	68	2
7	19	221	40	0

【図4】

相				
0	0	40	221	19
1	2	68	196	14
2	5	86	177	12
3	6	131	136	7

【図2】

相				
0	-6	34	215	13
1	-4	62	190	8
2	-1	80	171	6
3	0	125	130	1
4	1	130	125	0
5	6	171	80	-1
6	8	190	62	-4
7	13	215	34	-6

フロントページの続き

(72)発明者 フランク、マチュラート

ドイツ連邦共和国アーヘン、パイスハウスシュトラッセ、2、ケアオブ、フィリップス、インテレ
クチュアル、プロパティ、アンド、スタンダーズ、ゲーエムベーハー

審査官 関 知子

(56)参考文献 特表2000-504520 (JP, A)

米国特許第05422827 (US, A)

米国特許出願公開第2002/0012390 (US, A1)

(58)調査した分野(Int.Cl., DB名)

H03H 17/00 - 17/08