

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成 18 年 5 月 11 日 (2006.5.11)

【公表番号】特表 2005-521288 (P2005-521288A)

【公表日】平成 17 年 7 月 14 日 (2005.7.14)

【年通号数】公開・登録公報 2005-027

【出願番号】特願 2003-577426 (P2003-577426)

【国際特許分類】

H 0 3 K 19/173 (2006.01)

【F I】

H 0 3 K 19/173 1 0 1

【手続補正書】

【提出日】平成 18 年 3 月 16 日 (2006.3.16)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

n 個の入力信号及び $s - 1$ 個の選択信号を受け取り、 $k < n + s - 1$ である k 個の出力信号を提供するためのプリプロセッシング・モジュールと、

前記プリプロセッシング・モジュールの前記 k 個の出力信号によってアドレスされる m 出力ルックアップ・テーブルと、

更なる $s - 2$ 個の選択信号の制御下で前記ルックアップ・テーブルの前記 m 個の出力信号のうちの 1 つを選択するための出力マルチプレクサと、を有する計算ユニット、を含む 1 つ又はそれより多くのリコンフィギャラブル処理ユニット、を有するリコンフィギャラブル処理装置。

【請求項 2】

請求項 1 記載のリコンフィギャラブル処理装置であって、前記ルックアップ・テーブルは、

k 個のアドレス信号を 2^k 個の制御信号にデコードするための $k : 2^k$ デコーダと、

それぞれが 2^k 個の記憶要素の m 個の行を有する記憶ユニットと、

を含むことを特徴とするリコンフィギャラブル処理装置。

【請求項 3】

請求項 1 記載のリコンフィギャラブル処理装置であって、

$n = k$ であり、

前記プリプロセッシング・ユニットは第 1 の選択信号を受け取るための第 1 の入力部を有し、

動作モードにおける該プリプロセッシングユニットは前記入力信号の各々に応じて出力信号を生成し、

該出力信号の半分の値は前記対応する入力信号と前記第 1 の選択信号との論理積関数であり、

前記入力信号の他の半分の値は前記対応する入力信号と前記第 1 の選択信号の反転値との論理積関数であること、

を特徴とするリコンフィギャラブル処理装置。

【請求項 4】

請求項 3 記載のリコンフィギャラブル処理装置であって、

前記プリプロセッシング・ユニットは更なる動作モードを選択するためのモード選択信号を有し、

該更なる動作モードにおいて、前記出力信号は該出力信号の対応する入力信号と同一であることを、
を特徴とするリコンフィギャラブル処理装置。

【請求項 5】

請求項 1 記載のリコンフィギャラブル処理装置であって、

プリプロセッシング・モジュール、 m 出力ルックアップ・テーブル、及び出力マルチプレкса、を各々有する第 1 及び第 2 の計算ユニットを有する拡張された計算ユニットを有し、

前記拡張された計算ユニットは、更なる選択信号に応じて、自身の出力信号として、前記第 1 の又は前記第 2 のユニットのいずれかの出力信号を選択するための更なるマルチプレксаを更に有すること、
を特徴とするリコンフィギャラブル処理装置。

【請求項 6】

入力マルチプレксаを介して通信ネットワークに結合される少なくとも 1 つの入力端子を有する 1 つ又はそれより多くの計算ユニット、を有するリコンフィギャラブル処理装置であって、

前記計算ユニットの前記入力マルチプレксаのための選択信号は補助の選択ユニットによって提供され、

各補助の選択ユニットは、構成メモリからの信号又は前記通信ネットワークからの信号のいずれかを、該構成メモリによって提供される補助の選択信号に応じて、自身の入力信号として選択すること、
を特徴とするリコンフィギャラブル処理装置。