844959

圖1

100



圖2

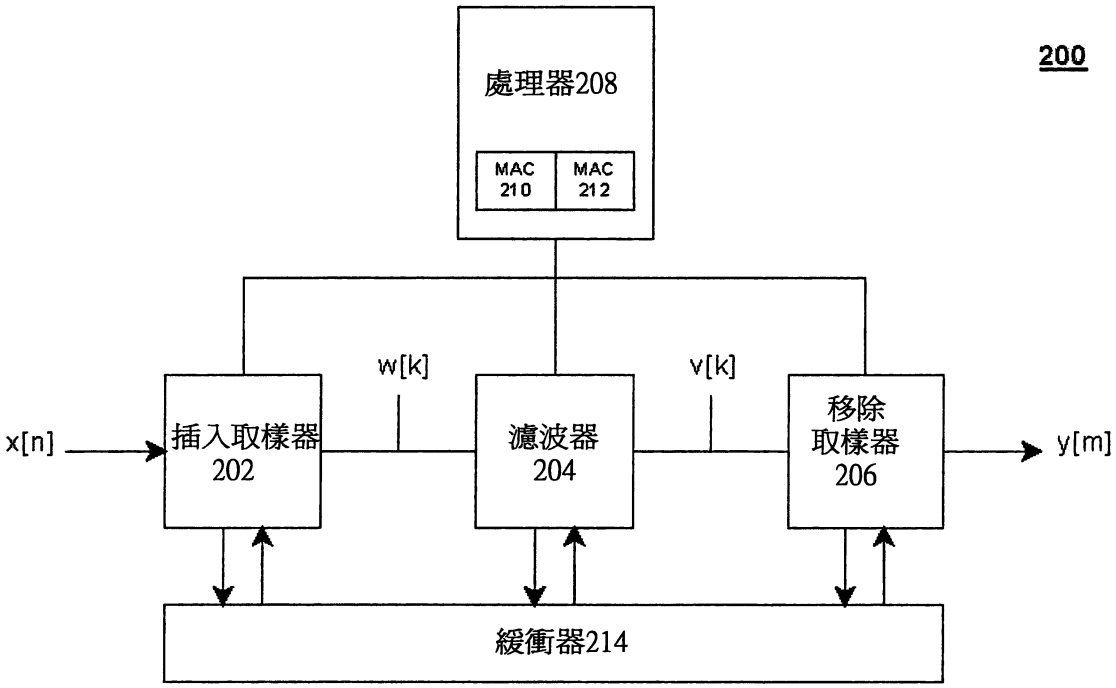

200
處理器208
MAC 210
MAC 212
x[n]
插入取樣器 202
w[k]
濾波器 204
v[k]
移除 取樣器 206
y[m]
緩衝器214

圖3

300

$$\begin{bmatrix} x_0 & 0 & 0 & . & . & 0 \\ x_1 & x_0 & 0 & . & . & 0 \\ x_2 & x_1 & x_0 & . & . & 0 \\ x_3 & x_2 & x_1 & . & . & . \\ . & . & . & . & . & . \\ x_{\left(\frac{N}{I}-1\right)(I-1)} & . & . & . & x_{N-I-1} & x_{N-I} \\ . & . & . & . & . & . \end{bmatrix} \otimes \begin{bmatrix} h_0 & h_1 & . & . & h_{I-1} \\ h_I & h_{I+1} & . & . & h_{2I-1} \\ h_{2I} & . & . & . & . \\ . & . & . & . & . \\ . & . & . & . & . \\ h_{N-I} & h_{N-I+1} & . & . & h_{N-1} \end{bmatrix} = \begin{bmatrix} y_0 & y_1 & y_2 & . & y_{I-1} \\ y_I & y_{I+1} & . & . & y_{2I-1} \\ y_{2I} & . & . & . & . \\ y_{3I} & . & . & . & . \\ . & . & . & . & . \\ . & . & . & . & . \\ . & . & . & . & . \end{bmatrix}$$

圖4

400

$$Y = \begin{bmatrix} \underline{y_0} & y_1 & y_2 & y_3 \\ y_4 & y_5 & y_6 & y_7 \\ y_8 & \underline{y_9} & y_{10} & y_{11} \\ y_{12} & y_{13} & y_{14} & y_{15} \\ y_{16} & y_{17} & \underline{y_{18}} & y_{19} \\ y_{20} & y_{21} & y_{22} & y_{23} \\ y_{24} & y_{25} & y_{26} & \underline{y_{27}} \\ y_{28} & y_{29} & y_{30} & y_{31} \\ y_{32} & y_{33} & y_{34} & y_{35} \\ \underline{y_{36}} & y_{37} & y_{38} & y_{39} \\ y_{40} & y_{41} & y_{42} & y_{43} \\ y_{44} & \underline{y_{45}} & y_{46} & y_{47} \\ y_{48} & y_{49} & y_{50} & y_{51} \\ y_{52} & y_{53} & \underline{y_{54}} & y_{55} \\ y_{56} & y_{57} & y_{58} & y_{59} \\ y_{60} & y_{61} & y_{62} & \underline{y_{63}} \end{bmatrix}$$

圖5

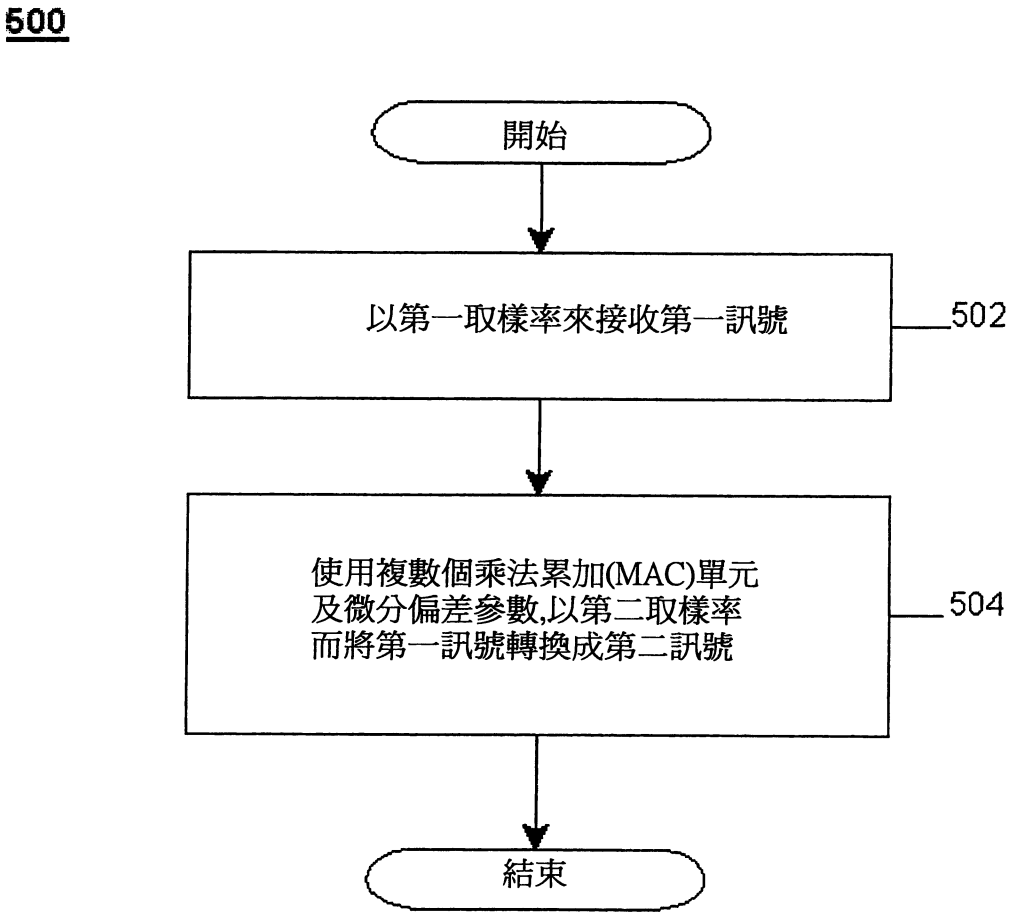
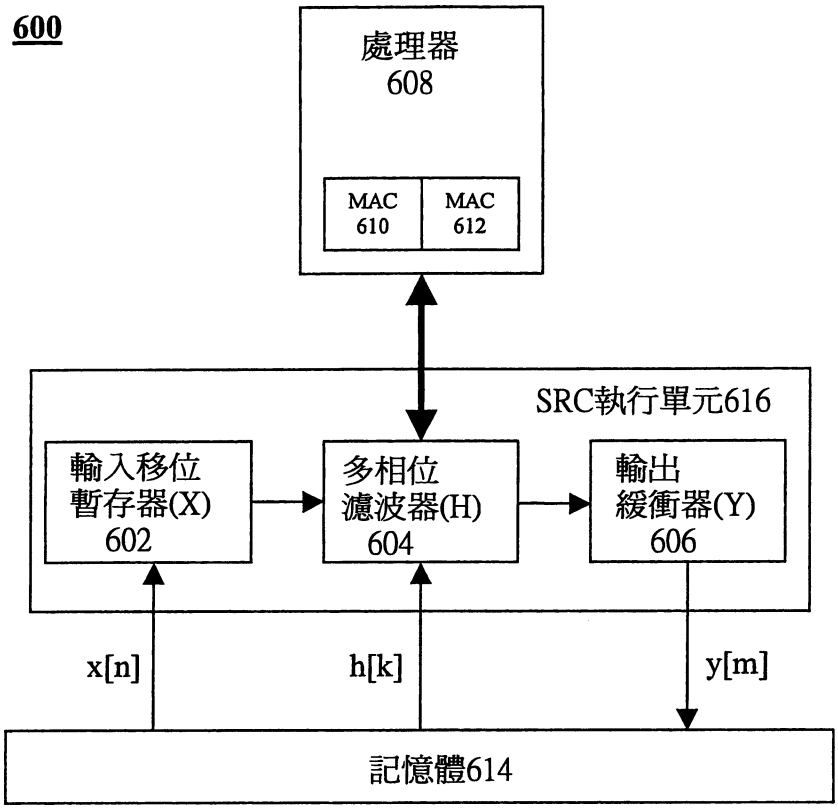

500
開始
以第一取樣率來接收第一訊號
502
使用複數個乘法累加(MAC)單元
及微分偏差參數,以第二取樣率
而將第一訊號轉換成第二訊號
504
結束

圖6


600
處理器
608
MAC
610
MAC
612
SRC執行單元616
輸入移位
暫存器(X)
602
多相位
濾波器(H)
604
輸出
緩衝器(Y)
606
x[n]
h[k]
y[m]
記憶體614

I292124
（此處由本局於收文時黏貼條碼）
附件 2：第 93118838 號專利申請案
中文說明書替換本（含圖式）
民國 96 年 9 月 3 日修正
96. 9. 3 日修(更)正本
844959
96. 9. 3
頃請委員明示所提之修正本有無超出原說明書或圖式所揭露之範圍

發明專利說明書

（本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※申請案號：93118838
※申請日期：93 年 06 月 28 日　　※IPC 分類：G06F 9/22 (2006.01)

一、發明名稱：

(中) 執行取樣率轉換之方法、用以執行取樣率轉換之多比率濾波器、相關之訊號處理系統、及記錄有相關指令之電腦可讀取儲存媒體

(英) Method to perform sampling rate conversion, multirate filter for performing sampling rate conversion, associated signal processing system, and computer readable storage medium recorded with associated instructions

二、申請人：(共 1 人)

1.姓　名：（中）英特爾股份有限公司
（英）INTEL CORPORATION
代表人：（中）1.大衛　賽門
（英）1.SIMON, DAVID
地　址：（中）美國加州聖大克拉瑞密遜學院路二二〇〇號
（英）2200 Mission College Blvd., Santa Clara, CA 95052, USA
國籍：（中英）美國　　U.S.A.

三、發明人：(共 1 人)

1.姓　名：（中）艾許　畢斯瓦
（英）BISWAS, ASHIM
國　籍：（中）印度
（英）INDIA

四、聲明事項:

◎本案申請前已向下列國家（地區）申請專利□主張國際優先權：
【格式請依：受理國家（地區）；申請日；申請案號數　順序註記】
1.美國　　；2003/06/30；10/611,078 ☑有主張優先權

I292124
（此處由本局於收文時黏貼條碼）
附件 2：第 93118838 號專利申請案
中文說明書替換本（含圖式）
民國 96 年 9 月 3 日修正
96. 9. 3 日修(更)正本
844959
96. 9. 3
頃請委員明示所提之修正本有無超出原說明書或圖式所揭露之範圍

發明專利說明書

（本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※申請案號：93118838
※申請日期：93 年 06 月 28 日　　※IPC 分類：G06F 9/22 (2006.01)

一、發明名稱：

(中) 執行取樣率轉換之方法、用以執行取樣率轉換之多比率濾波器、相關之訊號處理系統、及記錄有相關指令之電腦可讀取儲存媒體

(英) Method to perform sampling rate conversion, multirate filter for performing sampling rate conversion, associated signal processing system, and computer readable storage medium recorded with associated instructions

二、申請人：(共 1 人)

1.姓　名：（中）英特爾股份有限公司
（英）INTEL CORPORATION
代表人：（中）1.大衛　賽門
（英）1.SIMON, DAVID
地　址：（中）美國加州聖大克拉瑞密遜學院路二二〇〇號
（英）2200 Mission College Blvd., Santa Clara, CA 95052, USA
國籍：（中英）美國　　U.S.A.

三、發明人：(共 1 人)

1.姓　名：（中）艾許　畢斯瓦
（英）BISWAS, ASHIM
國　籍：（中）印度
（英）INDIA

四、聲明事項:

◎本案申請前已向下列國家（地區）申請專利□主張國際優先權：
【格式請依：受理國家（地區）；申請日；申請案號數　順序註記】
1.美國　　；2003/06/30；10/611,078 ☑有主張優先權

（1）

玖、發明說明

【發明所屬之技術領域】

本發明係關於執行取樣率轉換之方法及裝置。

【先前技術】

很多數位訊號處理系統需要多比率濾波器。多比率濾波器會將依特定頻率取樣的數位訊號轉換成依不同的指定頻率取樣的數位訊號。藉由增加轉換處理期間每秒執行的乘法總數，可以增進多比率濾波器的性能。結果，在裝置或網路中需要增進此種技術。

【發明內容】及【實施方式】

實施例係關於數位訊號處理系統，舉例而言，通訊系統。多比率濾波器可以將依第一取樣率（輸入取樣率）取樣的輸入訊號轉換成以第二取樣率（輸出取樣率）取樣的輸出訊號。換言之，多比率濾波器包括輸入取樣率與輸出取樣率不同的濾波器。此處所使用之「取樣率」一詞意指在分散的時間值取樣瞬間的訊號振幅變化。取樣率係以每秒的取樣數表示。舉例而言，假使訊號具有最大 5 仟赫茲（kHz）的頻率成份時，則取樣率可以包括秒 10,000 個取樣。此處，取樣率也稱爲取樣頻率。

多比率濾波器在將訊號從輸入取樣率轉換成輸出取樣率時，典型上執行大量的乘法－累加運算。乘法－累加運算可以由例如乘法－累加（MAC）單元所執行。MAC 單

元典型上是用以執行多比率濾波器之處理架構的一部份。與具有單一 MAC 單元的處理器於系統上操作之多比率濾波器，典型上每一計算循環處理單一取樣。但是，假使處理器包括多個 MAC 單元時，其能夠每一計算循環處理多個取樣。每一計算循環處理多個取樣會增加多比率濾波器的整體性能。

實施例包括對使用多個 MAC 單元之多比率濾波器執行取樣率轉換之方法及裝置。舉例而言，在一實施例中，以第一取樣率接收第一訊號。使用複數個 MAC 單元及微分偏差參數，將第一訊號轉換成具有第二取樣頻率的。有效的使用複數個 MAC 單元可以增加每一計算循環所執行的乘法數，因此，增加多比率濾波器的總處理能力。多比率濾波器的性能之增進會造成一般通訊系統提供更快及更可靠的通訊服務。

值得一提，說明書中所指之「一實施例」或「實施例」意指配合實施例所述之特別的特點、結構、或特徵包含於至少一實施例中。說明書中不同處出現的「在一實施例中」一詞不需均意指相同實施例。

此處揭示眾多特定細節以助於完整瞭實施例。但是，習於此技藝者將瞭解沒有這些特定細節仍可實施實施例。在其它情形中，爲了不使實施例模糊，並未詳述習知的方法、程序、元件及電路。應瞭解，此處所述的特定結構及功能細節是代表性的且無須限制實施例的範圍。

現在詳細參考附圖，其中，類似部份由類似代號所代

表，圖 1 中顯示適用於實施一實施例之系統。圖 1 係數位訊號處理系統 100 的方塊圖。在一實施例中，系統 100 包括資料源 102、多比率濾波器 104 及資料目的地 106。資料源 102 可以是產生依輸入取樣率取樣的訊號之任何裝置或元件。資料目的地 106 可以是接收依輸出取樣率的訊號之任何裝置或元件。多比率濾波器 104 可以將訊號從輸入取樣率轉換成輸出取樣率。雖然圖 1 僅顯示三元件，但是，可瞭解任何數目的系統元件可以加至系統 100 且仍落在實施例的範圍之內。

在一實施例中，一或更多通訊媒介可以連接不同的元件。此處所使用的「通訊媒介」一詞係指任何能夠載送資訊訊號的媒介。通訊媒介的實施例包含金屬導線、半導體材料、絞線對、同軸電纜、光纖、射頻等等。假使通訊媒介包括 RF 頻譜，則實施例具有傳送及接收資訊所需之必要要件，舉例而言，收發器及全方向天線。在文中，「連接」或「互連」等詞及其變異可指實體連接及／或邏輯連接。

舉例而言，系統 100 可以代表需要數位訊號處理元件之任何數目的系統。舉例而言，系統 100 可以代表多媒介通訊系統，其中，多媒介資訊會於稍後的時間被壓縮、儲存及／或播放。多媒介資訊的實施例包含例如音頻及視頻資訊等任何多媒介資料。音頻資訊的實施例包括聲音、聲調、背景雜訊、舒適雜訊、音調、音樂、控制訊號、等等。視頻資訊的實施例包括影像、框、視頻框、串流視頻、

圖形等等。多媒介通訊系統包括數位音頻系統、數位視頻系統、類比聲音私有系統、複用轉換器系統、多比率適應濾波器系統、分封上聲音（VOP）系統、蜂巢式系統、大尺寸電漿或其它顯示器、有線系統、衛星系統等等。在本文中並未限定實施例。

在一實施例中，舉例而言，資料源 102 可以包括立體聲記錄系統以記錄及儲存音樂。資料源 102 可以產生具有 48 kHz 的取樣率。資料目的地 106 包括光碟（CD）主系統。光碟主系統可以用以儲存音樂於多個光碟上。資料目的地 106 要求 44.1 kHz 的取樣率。在本實施例中，多比率濾波器 104 可以從資料源 102 接收 48 kHz 的第一訊號，將該訊號轉換成 44.1 kHz、以及傳送經過轉換的資料給資料目的地 106。在另一實施例中，資料目的地 106 包括要求 32 kHz 的取樣率之數位音頻廣播系統。在本實施例中，多比率 104 會將訊號從 48 kHz 轉換成 32 kHz。

在一實施例中，舉例而言，資料源 102 包括數位相機或數位攝影機，資料目的地 106 包括例如硬碟機等儲存系統。舉例而言，將接收自資料源 102 的影像壓縮而儲存於資料目的地 106 上以節省儲存資源。在另一實施例中，儲存系統可以與影像辨識系統一起使用。由用於資料源 102 之硬體所提供的高像素密度無須被要求執行影像辨識，因此，所收到的框可以由辨識引擎下降取樣、處理及／或儲存。

在一實施例中，舉例而言，資料源 102 包括數位電話

網路。在本實施例中，資料源 102 包括分時多工（TDM）系統，以及，資料目的地 106 包括分頻多工（FDM）系統、多比率濾波器 104 會將來自 TDM 系統的訊號轉換成 FDM 系統所需的取樣率。

在一實施例中，舉例而言，資料源 102 包括行動手機之部份。行動手機會從發聲者接收類比音頻訊號，並使用類比對數位（A/D）轉換器以將類比訊號轉換成數位訊號。數位音頻訊號需要被儲存於手機記憶體中，或者，轉換成用於語音編碼器／解碼器（編解碼）之較低取樣率。多比率濾波器 104 可以接收輸入取樣率之數位音頻訊號，轉換成輸出取樣率，輸入取樣率係顯著地高於準確地代表人類聲音所需之取樣率，輸出取樣率係是相當低以在儲存期間節省記憶體資源。在本實施例中，資料目的地 106 包括記憶體。經過轉換之具有輸出取樣率的數位音頻訊號可以被送至記憶體以用於稍後的處理。

更特別地，典型上有三種型式的多比率濾波器。第一型式的多比率濾波器包括插入取樣點濾波器。第二型式包括移除取樣點濾波器。第三型包括插入取樣點濾波器及移除取樣點濾波器的組合。

藉由在原始取樣值之間插入新的取樣點，插入取樣點濾波器可以用以增加輸出取樣率。舉例而言，插入取樣點濾波器可以是接近例如數位對類比（D/A）轉換器等。在此情形中，插入取樣點濾波器可以輸出具有增加的取樣率之訊號至 D/A 轉換器，因此，產生更多取樣值以造成更

平滑的波型。

藉由從原始的取樣值組中移除取樣值，移除取樣點濾波器可以用以降低輸出取樣率。移除取樣點濾波器也可以接近例如 A/D 轉換器等實體介面。使用移除取樣點濾波器以從 A/D 轉換器接收資訊可以允許資料被下降取樣至其可以在稍後被正確地恢復之點。插入取樣點濾波器及移除取樣點濾波器的組合可以用以以非整數因數來改變輸出取樣率。非整數因數可以以例如二整數的比數等有理數來表示。舉例而言，假使二整數分別以 I 及 D 表示，則 I/D 的比例儘可能接近所需的因數。I/D 的比例於此稱爲轉換率。典型上，在此組合濾波器中，以因數 I 執行第一插入取樣，接著以 D 因數移除取樣。雖然本文中的實施例並未特別限定，但是，由於移除取樣處理可以從訊號移除某些需要的頻率成份，所以，典型上先執行插入取樣。

值得一提，插入及移除取樣不是反轉處理，意指，經過移除取樣點濾波器跟隨在後的插入取樣點濾波器之訊號無須產生原始訊號。舉例而言，假定插入取樣因數爲 I=3，以及，移除取樣因數爲 D=2。本實施例之轉換率將爲 3/2 的非整數因數。插入取樣點濾波器會接收 2 kHz 訊號，並以因數 3 增加訊號至 6 kHz。經過增加的訊號會被濾波，接著由移除取樣點濾波器以因數 2 移除取樣至 3 kHz。以此方式，組合的插入及移除取樣點濾波器可使訊號從 2 kHz 增加至 3 kHz。

圖 2 係顯示根據一實施例之多比率濾波器。圖 2 顯示

多比率濾波器 200。舉例而言，多比率濾波器 200 可代表系統 100 的多比率濾波器 104。多比率濾波器 200 包括上述第三型的組合濾波器。在一般操作上，多比率濾波器 200 可以將數位訊號從輸入取樣率轉換至輸出取樣率。輸入取樣率及輸出取樣率可以不同，而且，可以爲特定實施所需的任何取樣頻率。

可以使用根據任何數目的因素而變之架構，實施多比率過率器 200 及其元件，舉例而言，因素可爲例如所需的計算率、電源位準、熱寬容度、處理循環預算、輸入資料例、輸出資料率、記憶體資源、資料匯流排速度及其它性能限制等。舉例而言，使用處理器所執行的軟體，實施一實施例。處理器可以爲一般用途或專用的。軟體包括電腦程式碼段、程式邏輯、指令或資料。軟體可以儲存於可由機器、電腦或其它處理系統存取之媒體上。可接受的媒體之實施例包含電腦可讀取的媒體，舉例而言，唯讀記憶體（ROM）、隨機存取記憶體（RAM）、可程式 ROM（PROM）、可抹拭 PROM（EPROM）、磁碟、光碟、等等。在一實施例中，媒體可以儲存壓縮及／或加密格式之程式指令、以及在由處理器執行前必須由安裝器編譯或安裝之指令。在另一實施例中，一實施例可以實施成專用硬體，舉例而言，特定應用積體電路（ASIC）、可程式邏輯裝置（PLD）或數位訊號處理器（DSP）及伴隨的硬體結構。在又另一實施例中，可以以程式化的一般用途電腦元件及訂作的硬體元件之任何組合，實施一實施例。在本文

中，實施例未限定。

在一實施例中，多比率濾波器 200 包括插入取樣器 202、低通濾波器（LPF）204、及移除取樣器 206，它們均可連接至處理器 208 及緩衝器 214。處理器 208 又包括 MAC 單元 210 和 212。雖然爲了說明起見而顯示單一處理器 208，但是，應瞭解多比率濾波器 200 可以利用任何數目的處理器且仍落在實施例的範圍之內。此外，可以瞭解，對於特定之實施，可以使用如同所需之任何數目的 MAC 單元、以及任何數目的緩衝器。此外，可以使用更多或更少元件以實施多比率過率器 200 的任何元件所提供之功能，且仍然落在實施例的範圍之內。

在一實施例中，插入取樣器 202 可以接收第一訊號[n]，第一訊號[n]代表以輸入取樣率取樣的複數個輸入取樣值。插入取樣器 202 可以藉由產生新取樣值以增加第一訊號 x[n]的輸入取樣率，新取樣值係被插入於輸入取樣值之間。插入取樣器 202 可以輸出包括複數個中間取樣率的中間取樣值之中間訊號 w[k]。更特別地，插入取樣器 202 可以在原始訊號 x[n]的二取樣之間插入 I-1 個零值化的取樣以形成新的 w[k]。

LPF 204 可以接收中間訊號 w[k]及對其執行低通濾波。將零插入取樣時域中的資料可以在頻率中產生原始頻譜的反射或訊號影像。反射可以代表雜訊。LPF 204 可以從中間訊號 w[k]移除雜訊。LPF 204 可以輸出中間取樣率之經過濾波的中間訊號 v[k]。LPF 204 有時也可以稱爲合成

濾波器。

LPF 204也有助於準備用於輸入至移除取樣器206之中間訊號。在此角色中，LPF 204藉由限定每一通道的頻寬於某數量以嘗試降低混淆現像。於提供此功能時，LPF 204有時也稱爲分析濾波器或抗混淆濾波器。

移除取樣器206會接收經過濾波的中間訊號v[k]及對經過濾波的中間訊號執行移除取樣。移除取樣器206會降低中間取樣率以造成輸出取樣率。移除取樣器206會藉由從尺寸D的取樣值之原始區塊移除D-1取樣值，以完成此點。移除取樣器206會以輸出取樣率輸出第二訊號y[m]。

在一實施例中，使用多相位結構以實施多比率濾波器200的每一元件或每一級，以降低計算率。多相位結構典型上包括多個在不同時間點操作之較短的濾波器。此技術可稱爲多相位分解。因此，在一實施例中，插入取樣器202可以作爲多相位插入取樣器操作，及移除取樣器206可以作爲多相位移除取樣器。使用多相位結構可以降低多比率濾波器200的整體性能需求。參考圖3-6，進一步說明此點。

圖3係說明根據一實施例之用於多相位濾波之矩陣組。圖3顯示用於多相位濾波器之矩陣組300。在一實施例中，用於多相位濾波器之濾波器係數$\{h_0, h_1, \ldots, h_{N-1}\}$的向量會形成爲I行及N/I列的矩陣H，其中，N代表向量h[n]的長度。向量h[n]可以代表以有限脈衝響應（FIR）

濾波器實施之濾波器。輸入陣列 x[n]可以形成爲具有 N/I 行的矩陣 X。X 的列代表依輸入取樣率之連續時間瞬間時用於濾波器之移位暫存器的狀態。所選取之用於輸入緩衝器 214 的長度可以決定列的數目。X 與 H 的捲積會產生 Y 矩陣，根據移除取樣因數 D 從 Y 矩陣取得取樣。將參考圖 4，說明 Y 矩陣的實施例。

圖 4 係顯示根據一實施例之 Y 矩陣。圖 4 顯示 Y 矩陣 400。以列方向迭代，從 Y 矩陣 400 選取每第 D 個元素，產生輸出取樣率。舉例而言，用於第二訊號 y[m]之輸出取樣值應包括{y_0, y_D, y_{2D}, y_{3D}…}。避免計算 Y 矩陣中未使用的元素又增加多比率濾波器 200 的效率。

更特別地，Y 矩陣 400 顯示用於取樣轉換率 I/D 的 Y 矩陣，其中，I=4 及 D=9，或 4/9。Y 矩陣 400 之加底線的元素代表用於第二訊號 y[m]之輸出取樣值。如同 Y 矩陣 400 中所示般，每第 9 個元素會加底線。

假使多比率濾波器 200 的處理器 208 包含單一 MAC 單元，則需要以每一計算循環一個之速率，計算用於第二訊號 y[m]之每一輸出元素。但是，如圖 2 所示之處理器 208 包括至少 2 MAC 單元 210 及 212。因此，多比率濾波器 200 應能夠每一計算循環平行地處理用於第二訊號 y[m]之多個輸出元素。

在一實施例中，可以被平行地計算之輸出取樣值的數目可以等於處理器 208 可以利用之 MAC 單元的數目。只要處理器 208 利用單指令多資料（SIMD）指令，即可完

成此點，SIMD 指令可以與一或更多 SIMD 指令平行地執行。應瞭解，在本文中並未限定用於處理器 208 之 MAC 單元的數目、以及經過平行處理的輸出取樣值。

如同矩陣 300 及矩陣 400 所示，Y 矩陣 400 的行係以 H 矩陣的單一行計算。由於處理器 208 包含 2 MAC 單元 210 及 212，所以，可以平行地計算輸出取樣值 $\{y_0, y_{36}\}$。使用 3 個用於緩衝器 214 之緩衝器指標，可以實施此點。第一緩衝器指標指向 x_0，第二緩衝器指標指向 x_9，第三緩衝器指標指向 H 矩陣的第一行。舉例而言，可以分別對其它輸出取樣值 $\{y_9, y_{45}\}$、$\{y_{18}, y_{54}\}$及 $\{y_{27}, y_{63}\}$繼續此處理。

應瞭解，X 矩陣的所有列可能不是有用的，因此，當計算多個輸出取樣值時，可以跳過它們。舉例而言，在 $3I > D > 2I$ 的情形中，此情形可能發生。在 $2I > D > I$ 的情形中，X 矩陣的所有列將是潛在上有用的。在 $I > D > 0$ 的情形中，X 的每一列將用以計算多個輸出取樣值。

在一實施例中，可以使用微分偏差參數以計算多個輸出取樣值。X 矩陣的輸入列向量應偏移（或未偏移）特定值，且需要與 X 矩陣的特定行捲積。標示何時偏移及以多少數量偏移之資訊會被編碼成微分偏差參數。使用微分偏差參數不僅便於多個輸出取樣值的計算，也可以降低或避免演繹法中使用 if-then-else。降低或避免 if-then-else 型式的陳述會進一步增加多比率濾波器 200 的性能。

表 1 顯示推導用於多比率濾波器 200 的微分偏差參數

之計算，多比率濾波器 200 具有取樣轉換率 I/D，其中，I=4 和 D=7，或 4/7 濾波器。

表 1

R 0 至 (I-1)	0	1	2	3	微分碼化偏差 0x29 （101001）
偏差 (r*D)/I	0	1	3	5	
微分偏差 (2-位元二進位)	-	1 (01)	2 (10)	2 (10)	

如同表 1 所示，特定實施所需之偏移值數目或偏差係取決於 I。一般而言，偏差應是小數目。因此，儲存微分偏差表中連續值之間的差異而非絕對值，將會更有效率。舉例而言，假使 2 位元用於每一微分偏差參數，則可以處理達到 3（亦即，D<4I）之偏移。由於當 D 大時且相對於彼此而言是主要時，濾波器會分成多個串接級的濾波器，所以，對於大部份的應用，這應已足夠。此外，2 位元值的 I 組會視處理器 208 的型式而被填塞 8 位元或 16 位元。

下述表 2 係顯示用於不同型式的 I/O 多比率濾波器之預定的微分偏差參數的清單。

表 2

濾波器	微分偏差（Hex）
4/9	0x002A
5/7	0x0065
7/5	0x0514
9/4	0x1110
9/8	0x5554

將參考圖 5 及附加實施例，進一步說明統 100 及 200 的操作。雖然此處所示之圖 5 包含特別的程式化邏輯，但是，應瞭解，程式化邏輯僅提供如何實施此處所述之一般功能的實施例。此外，除非特別指明，否則，所給定的邏輯並不一定須依所示次序執行。

圖 5 係根據一實施例之多比率濾波器所執行的操作之方塊圖。在一實施例中，多比率濾波器意指用以實施此處所述的一或更多實施例之功能的軟體及／或硬體。在本實施例中，多比率濾波器可以實施成 DSP 及附屬架構。但是，應瞭解此功能可以由位於系統 100 中任意處之任何元件、或元件的組合所實施且仍然落在實施例的範圍之內。

圖 5 係顯示根據一實施例之用於多比率濾波器的程式化邏輯之第一方塊流程圖。圖 5 係顯示程式化邏輯 500。程式化邏輯 500 顯示執行用於多比率濾波器之取樣率轉換的程式化邏輯。可以在區塊 502 接收具有第一取樣率之第一訊號。第一訊號具有複數個輸入取樣。在區塊 504，可以使用複數個 MAC 單元及微分偏差參數，將第一訊號轉換成具有第二取樣率之第二訊號。第二訊號也具有複數個

輸出取樣。

圖 6 係顯示用於根據一實施例之多相位多比率濾波器系統（PMFS）之方塊圖。圖 6 顯示 PMFS 600。雖然在本文中未限定實施例，但是，舉例而言，PMFS 600 可包括多比率濾波器 200 之實施。在一實施例中，PMFS 600 包括取樣率轉換（SRC）執行單元 616，其連接至處理器 608 和記憶體 614。SRC 616 又包括輸入移位暫存器（X）602、多相位濾波器（H）604 及輸出緩衝器（Y）606。雖然在本文中，實施例未被限定，但是，處理器 608 又包括 MAC 單元 616 和 612。

SRC 616 根據下述虛擬碼執行取樣率轉換。

```
Taps = N/I
for i = 0 to I-1 do
  x_array1 = x
  for j = 0 to M-1 do
      x_array2 = x_array1 + D
      x_array3 = x_array2 + D
        .
        .
      x_arrayλ = x_array<λ-1> + D
      sum1 = sum2 = .. = sumλ = 0
      for k = 0 to Taps-1 do
          sum1 = sum1 + x_array1[k]*h[i + k*I]
          sum2 = sum2 + x_array2[k]*h[i + k*I]
                .
                .
          sumλ = sumλ + x_arrayλ[k]*h[i + k*I]

      end for k
      y[i + j*λ*I]      = sum1
      y[i + j*λ*I + I]  = sum2
        .
        .
      y[i + j*λ*I + (λ-1)I]  = sumλ
  end for j
  x = x + (differential_offset & 3)
  differential_offset = differential_offset >> 2

end for I
```

在操作上，第一訊號可以配置成 X 矩陣，例如圖 3

所示之 X 矩陣。輸入移位暫存器（X）620 可以用以固持 X 矩陣。藉由輸入取樣的適當偏移，用於特定濾波器之微分偏差參數可以用以建構列。X 矩陣可以與時變濾波器（H 矩陣的行）相捲積，以在多相位濾波器 604 移除雜訊。捲積的結果會以移除取樣形式儲存於輸入緩衝器（Y）606。

上述所示的虛擬碼顯示用於實施一般 I/D 多比率濾波器之實施且可以對任何支援多 MAC 單元之處理器最佳化。爲了最佳化目的，此演繹法中有一限制。假使處理器能夠平行地計算 λ MAC，則本演繹法可以處理之輸入緩衝器將具有長度（λD）M，其中，M 是任何非零的正整數。輸出緩衝器的長度將爲（λI）M。輸入緩衝器會由 x 指向，且輸出緩衝器會由 y 指向。程式變數 x_array1、x_array2、...、x_arrayλ 將被用以指在以 D 分離的輸入陣列 x 之不同位置。變數 sum1、sum2、...、sumλ 將被用以固持累積的 FIR 輸出。變數 Taps 等於矩陣 H 的列數。演繹法假定陣列的啓始引數爲零。假使編譯器支援指標器數學，則具有適當的後增量之指標器可以取代被索引的陣列。始於「for k=0 to Taps-1 do」之最內部迴路中所有的陳述應被平行地執行。

雖然已如上述般說明實施例的某些特點，但是，習於此技藝者可作很多修改、替代、改變及均等。因此，須瞭解後附的申請專利範圍係涵蓋落在實施例的真實精神之內的所有這些修改及改變。

【圖式簡單說明】

在說明書的結論部份特別指出及明確地主張被視爲實施例之標的。配合附圖，參考上述說明，將可最佳地瞭解實施例有關的操作組織及方法、以及其目的、特點和優點，其中：

圖 1 係顯示實施一實施例之系統；

圖 2 係顯示根據一實施例之多比率濾波器之方塊圖；

圖 3 係顯示根據一實施例之多相位濾波之矩陣組；

圖 4 係顯示根據一實施例之 Y 矩陣；

圖 5 係根據一實施例由多比率濾波器所執行的程式化邏輯之流程圖；及

圖 6 係根據一實施例之多相位多比率濾波器系統（PMFS）的方塊圖。

主要元件對照表

100：數位訊號處理系統

102：資料源

104：多比率濾波器

106：資料目的地

200：多比率濾波器

202：插入取樣器

204：濾波器

206：移除取樣器

208：處理器

210：乘法累加單元

212：乘法累加單元

214：緩衝器

600：多相位多比率濾波器系統

602：輸入移位暫存器

604：多相位濾波器

606：輸出緩衝器

608：處理器

610：乘法累加單元

612：乘法累加單元

614：記憶體

616：取樣率轉換執行單元

伍、中文發明摘要

發明之名稱：執行取樣率轉換之方法、用以執行取樣率轉換之多比率濾波器、相關之訊號處理系統、及記錄有相關指令之電腦可讀取儲存媒體

一種使用複數個乘法累加(MAC)單元以執行取樣率轉換之方法及裝置，其中，以第一取樣率來接收第一訊號，使用複數個乘法累加(MAC)單元及微分偏差參數，以第二取樣率來將該第一訊號轉換成第二訊號，其他的實施例也被敘述和主張。

陸、英文發明摘要

發明之名稱：

METHOD TO PERFORM SAMPLING RATE CONVERSION, MULTIRATE FILTER FOR PERFORMING SAMPLING RATE CONVERSION, ASSOCIATED SIGNAL PROCESSING SYSTEM, AND COMPUTER READABLE STORAGE MEDIUM RECORDED WITH ASSOCIATED INSTRUCTIONS

A method and apparatus to perform sample rate conversion using multiple Multiply-Accumulate (MAC) units are described wherein a first signal is received at a first sampling rate and the first signal is converted to a second signal with a second sampling rate using a plurality of Multiply-Accumulator (MAC) units and a differential offset parameter. Other embodiments are described and claimed.

(1)

拾、申請專利範圍

1. 一種執行取樣率轉換之方法，包括：

以第一取樣率來接收第一訊號；及

使用複數個乘法累加(MAC)單元及微分偏差參數，以第二取樣率而將該第一訊號轉換成第二訊號。

2. 如申請專利範圍第 1 項之方法，其中，該第一訊號包括複數個輸入取樣，該第二訊號包括複數個輸出取樣。

3. 如申請專利範圍第 2 項之方法，其中，該轉換步驟包括：

對該第一訊號插入取樣以形成具有中間取樣率之中間訊號；

將該中間訊號濾波以移除雜訊；及

對該中間訊號移除取樣以形成該第二訊號。

4. 如申請專利範圍第 3 項之方法，其中，該插入取樣步驟包括：

決定插入取樣因數 I；及

使用該輸入取樣及該插入取樣因數 I，產生中間取樣的矩陣。

5. 如申請專利範圍第 4 項之方法，其中，該濾波步驟包括：

以複數個向量係數形成矩陣 H；及

將矩陣 X 與矩陣 H 捲積以形成矩陣 Y。

6. 如申請專利範圍第 5 項之方法，其中，該移除取

(2)

樣包括：

決定第一數目的乘法累加(MAC)單元；

決定移除取樣因數 D；

決定微分偏差參數；及

根據該第一數目、該移除取樣因數 D 及該微分偏差參數，平行地計算第二數目的輸出取樣。

7. 如申請專利範圍第 6 項之方法，其中，該計算步驟包括：

使用矩陣 X 的輸入列向量，計算第一輸出取樣；

使用該微分偏差參數，偏移矩陣 X 的該輸入列向量；及

使用矩陣 X 的該經過偏移之輸入列向量，計算第二輸出取樣。

8. 一種記錄有用以執行取樣率轉換指令之電腦可讀取儲存媒體，當該儲存的指令由處理器執行時，會造成藉由以第一取樣率來接收第一訊號、及使用複數個乘法－累加(MAC)單元及微分偏差參數而以第二取樣率將該第一訊號轉換成第二訊號，以執行取樣率轉換。

9. 如申請專利範圍第 8 項之電腦可讀取儲存媒體，其中，該儲存指令由處理器執行時又造成該第一訊號包括複數個輸入取樣，以及該第二訊號包括複數個輸出取樣。

10. 如申請專利範圍第 9 項之電腦可讀取儲存媒體，其中，該儲存指令由處理器執行時又藉由使用該輸入取樣及該插入取樣因數 I 以配置該第一訊號而形成矩陣 X，以

(3)

造成該轉換。

11. 如申請專利範圍第 10 項之電腦可讀取儲存媒體，其中，該儲存指令由處理器執行時又藉由以複數個向量係數形成矩陣 H、以該矩陣 X 與該矩陣 H 捲積以形成矩陣 Y，造成該濾波。

12. 如申請專利範圍第 11 項之電腦可讀取儲存媒體，其中，該儲存指令由處理器執行時又藉由決定第一數目的乘法累加(MAC)單元、決定移除取樣因數 D、決定微分偏差參數、及根據該第一數目、該移除取樣因數 D 和該微分偏差參數以平行地計算第二數目的輸出取樣，而造成該移除取樣。

13. 如申請專利範圍第 12 項之電腦可讀取儲存媒體，其中，該儲存指令由處理器執行時又藉由使用矩陣 X 的輸入列向量以計算第一輸出取樣、使用該微分偏差參數以偏移矩陣 X 的該輸入列向量、及使用矩陣 X 之該經過偏移的輸入列向量以計算第二輸出取樣，而造成該計算。

14. 一種用以執行取樣率轉換之多比率濾波器，包括：

輸入移位暫存器，用以固持矩陣 X；

連接至該輸入移位暫存器之多相位濾波器；

連接至該濾波器之輸出緩衝器；

處理器，具有複數個連接至該輸入移位暫存器、該多相位濾波器及該輸出緩衝器之乘法累加(MAC)單元；及

其中，該輸入移位暫存器、多相位濾波器及輸出緩衝

(4)

器會使用該複數個乘法累加(MAC)單元及微分偏差參數以平行地處理複數個取樣值，以將具有輸入取樣率的第一訊號轉換成具有輸出取樣率的第二訊號。

15. 如申請專利範圍第 14 項之多比率濾波器，其中，用插入取樣因數 I 以將該第一訊號配置成該矩陣 X，以及將該矩陣 X 傳送至該多相位濾波器。

16. 如申請專利範圍第 15 項之多比率濾波器，其中，該濾波器會接收該矩陣 X，及使用該複數個乘法累加(MAC)單元及該微分偏差參數以平行地濾波來自該矩陣 X 之多個取樣值，以在單一計算循環中形成預定數目的輸出取樣，以及，將該經過濾波的輸出取樣傳送給該輸出緩衝器，其中，該預定數目符合該複數個乘法累加(MAC)單元。

17. 如申請專利範圍第 16 項之多比率濾波器，其中，該輸出緩衝器接收該經過濾波的及經過移除取樣的訊號。

18. 一種用以執行取樣率轉換之訊號處理系統，包括：

資料源，產生具有複數個以輸入取樣率取樣的輸入取樣值之第一訊號；

多比率濾波器，用以接收該第一訊號及藉由平行地處理複數個輸入取樣值以將該第一訊號轉換成具有複數個以輸出取樣率取樣的輸出取樣值之第二訊號；

資料目的地，用以接收該第二訊號；及

天線，用以傳送及接收該訊號。

19. 如申請專利範圍第 18 項之系統，其中，該多比率濾波器又包括：

輸入移位暫存器；

濾波器，連接至該輸入移位暫存器；

輸出緩衝器，連接至該濾波器；

處理器，具有複數個連接至該輸入移位暫存器、該濾波器及該輸出緩衝器之乘法累加(MAC)單元；及

其中，該輸入移位暫存器、多相位濾波器及輸出緩衝器會使用該複數個乘法累加(MAC)單元及微分偏差參數以平行地處理該複數個取樣值。

20. 如申請專利範圍第 19 項之系統，其中，使用插入取樣因數以在該輸入移位暫存器中將該第一訊號配置矩陣 X，該矩陣 X 會被送至該多相位濾波器。

21. 如申請專利範圍第20項之系統，其中，該濾波器接收該矩陣X，及使用該複數個乘法累加(MAC)單元和該微分偏差參數以平行地濾波來自該矩陣X之複數個取樣值，以在單一計算循環中形成預定數目的輸出取樣，其中，該預定數目符合該複數個乘法累加(MAC)單元，以及將該經過濾波的輸出取樣傳送至該輸出緩衝器。

柒、指定代表圖：

（一）、本案指定代表圖為：第 2 圖

（二）、本代表圖之元件代表符號簡單說明：

202：插入取樣器

204：濾波器

206：移除取樣器

208：處理器

210：乘法累加單元

212：乘法累加單元

214：緩衝器

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：