

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021年9月30日 (30.09.2021)



(10) 国际公布号
WO 2021/189887 A1

(51) 国际专利分类号:
H01L 27/108 (2006.01) *G11C 11/401* (2006.01)

(21) 国际申请号: PCT/CN2020/131414

(22) 国际申请日: 2020年11月25日 (25.11.2020)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202010216794.0 2020年3月25日 (25.03.2020) CN

(71) 申请人: 长鑫存储技术有限公司 (CHANGXIN MEMORY TECHNOLOGIES, INC.) [CN/CN]; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230601 (CN)。

(72) 发明人: 甯树梁 (NING, Shuliang); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230601 (CN)。

(74) 代理人: 上海盈盛知识产权代理事务所 (普通合伙) (SHANGHAI WINSUN INTELLECTUAL

PROPERTY AGENCY); 中国上海市静安区俞泾港路11号金座1102室, Shanghai 200070 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,

(54) Title: SEMICONDUCTOR STRUCTURE AND PREHEATING METHOD THEREFOR

(54) 发明名称: 半导体结构及其预热方法

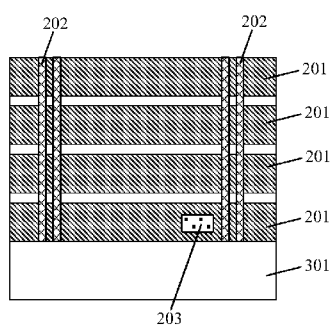


图 2

(57) Abstract: A semiconductor structure and a preheating method therefor. The semiconductor structure comprises: a storage chip; a temperature measurement unit used to measure a temperature of the storage chip before startup of the storage chip; a control chip used to heat the storage chip before startup of the storage chip, to determine whether the temperature obtained by the temperature measurement unit reaches a set threshold, and to control the storage chip to start up if the temperature reaches the set threshold. When a semiconductor structure of the present invention is operating in a low temperature environment, a control chip can be used to raise a temperature of a storage chip to a set threshold, thereby preventing resistances of a bit line, a word line and a metal connection line (metal contact portion) in the storage chip from increasing due to an excessively low ambient temperature, reducing a write time required to write data to a storage device at a low temperature environment, and improving write stability of the storage device.

(57) 摘要: 一种半导体结构及其预热方法, 其中所述半导体结构包括: 存储芯片; 温度检测单元, 用于在存储芯片启动之前检测存储芯片的温度; 控制芯片, 用于在存储芯片启动之前对存储芯片进行加热, 并判断所述温度检测单元检测的温度是否达到设定阈值, 若达到设定阈值, 则控制所述存储芯片启动。当本发明的半导体结构工作在低温环境时, 通过控制芯片可以使得存储芯片升温到设定阈值, 从而可以防止存储芯片中的位线、字线、以及金属连线 (金属接触部) 由于环境温度过低带来的电阻的增大, 从而减小了低温环境下的对存储器进行数据写入时的写入时间, 提高了存储器写入的稳定性。



WO 2021/189887 A1

RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

根据细则4.17的声明:

- 关于发明人身份(细则4.17(i))
- 关于申请人有权申请并被授予专利(细则4.17(ii))
- 关于申请人有权要求在先申请的优先权(细则4.17(iii))

本国际公布:

- 包括国际检索报告(条约第21条(3))。

半导体结构及其预热方法

相关申请引用说明

本申请要求于 2020 年 03 月 25 日递交的中国专利申请号 202010216794.0，申请名为“半导体结构及其预热方法”的优先权，其全部内容以引用的形式附录于此。

技术领域

本发明涉及存储器领域，尤其涉及一种半导体结构及其预热方法。

背景技术

动态随机存取存储器（Dynamic Random Access Memory，DRAM）是计算机中常用的半导体存储器件，其存储阵列区由许多重复的存储单元组成。每个存储单元通常包括电容器和晶体管，晶体管的栅极与字线相连、漏极与位线相连、源极与电容器相连，字线上的电压信号能够控制晶体管的打开或关闭，进而通过位线读取存储在电容器中的数据信息，或者通过位线将数据信息写入到电容器中进行存储。

现有在低温环境中，对存储器进行写入时，存在写入时间较长，写入的稳定性仍需要提高的问题。

发明内容

本发明所要解决的技术问题是怎样减小在低温环境中对存储器进行数据写入时的写入时间，提高写入的稳定性。

为此，本发明提供了一种半导体结构，包括：

存储芯片；

温度检测单元，用于在存储芯片启动之前检测存储芯片的温度；

控制芯片，用于在存储芯片启动之前对存储芯片进行加热，并判断所述温度检测单元检测的温度是否达到设定阈值，若达到设定阈值，则控制所述存储芯片启动。

可选的，所述存储芯片的数量为 1 个或者大于等于 2 个，所述存储芯片的数量大于等于 2 个时，若干存储芯片依次向上堆叠。

可选的，所述存储芯片位于控制芯片上，所述存储芯片与所述控制芯片电连接。

可选的，还包括线路基板，所述线路基板中具有连接线路，所述存储芯片以及控制芯片均位于线路基板上，所述存储芯片和控制芯片通过线路基板中的连接线路连接。

可选的，所述温度检测单元与所述控制芯片电连接，所述温度检测单元的数量为1个或者大于等于2个，所述温度检测单元位于控制芯片中或者位于存储芯片中，或者位于存储芯片和控制芯片之间的线路基板上。

可选的，所述温度检测单元数量为1个时，所述控制芯片判断所述1个温度检测单元检测的温度达到设定阈值时，则控制所有所述存储芯片启动。

可选的，所述温度检测单元数量为1个，且所述存储芯片的数量为大于等于2个时，所述控制芯片判断所述1个温度检测单元的温度达到设定阈值时，先控制离所述控制芯片最近的存储芯片启动，然后再控制上面的其他存储芯片依次启动。

可选的，所述温度检测单元数量为大于等于2个时，且所述存储芯片的数量大于等于2个时，每一个存储芯片中具有一个温度检测单元，所述控制芯片依次判断所有的所述温度检测单元检测的温度是否达到设定阈值时，若某一个温度检测单元检测的温度达到设定阈值，则控制该温度检测单元对应的存储芯片启动。

可选的，所述控制芯片控制所述存储芯片启动后，所述控制芯片还控制所述存储芯片进行写入、读取和擦除操作。

可选的，所述控制芯片对所述存储芯片进行加热之前，所述控制芯片先进行启动，所述控制芯片利用启动后自产生的热量对存储芯片进行加热。

可选的，所述控制芯片中具有额外的加热电路，用于对所述存储芯片进行加热。

可选的，所述控制芯片在对所述存储芯片进行加热之前或之后，所述控制芯片判断所述温度检测单元检测的存储芯片的温度是否达到设定阈值，若未达到设定阈值，则控制所述加热电路对存储芯片进行加热，如达到设定阈值，则控制所述加热电路停止对存储芯片进行加热。

可选的，所述存储芯片为 DRAM 存储芯片。

本发明还提供了一种对半导体结构进行预热的方法，包括：

提供半导体结构，所述半导体结构包括存储芯片，与所述存储芯片电连接的控制芯片，以及温度检测单元；

启动控制芯片；

通过控制芯片对未启动的存储芯片进行加热；

通过温度检测单元检测所述存储芯片的温度；

通过控制芯片判断所述温度检测单元检测的温度是否达到设定阈值，若达到设定阈值，则控制所述存储芯片启动。

可选的，所述温度检测单元的数量为1个或者大于等于2个，所述存储芯片的数量为1个或大于等于2个，所述存储芯片大于等于2个时，若干存储芯片依次向上堆叠。

可选的，所述温度检测单元数量为1个时，所述控制芯片判断所述1个温度检测单元检测的温度达到设定阈值时，则控制所有所述存储芯片启动。

可选的，所述温度检测单元数量为1个，且所述存储芯片的数量为大于等于2个时，所述控制芯片判断所述1个温度检测单元的温度达到设定阈值时，先控制离所述控制芯片最近的存储芯片启动，然后再控制上面的其他存储芯片依次启动。

可选的，所述温度检测单元数量为大于等于2个时，且所述存储芯片的数量大于等于2个时，每一个存储芯片中具有一个温度检测单元，所述控制芯片依次判断所有的所述温度检测单元检测的温度是否达到设定阈值时，若某一个温度检测单元检测的温度达到设定阈值，则控制该温度检测单元对应的存储芯片启动。

可选的，所述控制芯片控制所述存储芯片启动后，所述控制芯片还控制所述存储芯片进行写入、读取和擦除操作。

与现有技术相比，本发明技术方案具有以下优点：

本发明的半导体结构，包括：存储芯片；温度检测单元，用于在存储芯片启动之前检测存储芯片的温度；控制芯片，用于在存储芯片启动之前对存储芯片进行加热，并判断所述温度检测单元检测的温度是否达到设定阈值，若达到设定阈值，则控制所述存储芯片启动。通过控制芯片和温度检测单元的配合，所述控制芯片在存储芯片启动之前对存储芯片进行加热，所述温度检测单元在

存储芯片启动之前检测存储芯片的温度，所述控制芯片判断所述温度检测单元检测的温度是否达到设定阈值，若达到设定阈值，则控制所述存储芯片启动，因而当本发明的半导体结构工作在低温环境时，通过控制芯片可以使得存储芯片升温到设定阈值，从而可以防止存储芯片中的位线、字线、以及金属连线（金属接触部）由于环境温度过低带来的电阻的增大，从而减小了低温环境下的对存储器进行数据写入时的写入时间，提高了存储器写入的稳定性。

进一步，所述温度检测单元的数量为 1 个，具体的，所述 1 个温度检测单元可以位于控制芯片中，或者所述 1 个温度检测单元也可以位于存储芯片中，或者所述 1 个温度检测单元也可以位于存储芯片和控制芯片之间的线路基板上，所述控制芯片判断所述 1 个温度检测单元检测的温度达到设定阈值时，则控制所有所述存储芯片启动。对于半导体结构存在多个存储芯片时，前述的这种控制结构和控制方式相对简单，并能减小低温环境下的对存储芯片进行数据写入时的写入时间，提高了存储芯片写入的稳定性。

进一步，所述温度检测单元数量为 1 个，且所述存储芯片的数量为大于等于 2 个时，所述控制芯片判断所述 1 个温度检测单元的温度达到设定阈值时，先控制离所述控制芯片最近的存储芯片启动，然后再控制上面的其他存储芯片依次启动。对于半导体结构存在多个存储芯片时，前述的这种控制结构和控制方式能使得每一个存储芯片均能在达到设定阈值温度后启动，提高了每一个存储芯片启动时机的精度，并能减小低温环境下的对每一个存储芯片进行数据写入时的写入时间，提高了对每一个存储芯片写入的稳定性。

进一步，所述温度检测单元数量为大于等于 2 个时，且所述存储芯片的数量大于等于 2 个时，每一个存储芯片中具有一个温度检测单元，所述控制芯片依次判断所有的所述温度检测单元检测的温度是否达到设定阈值时，若某一个温度检测单元检测的温度达到设定阈值，则控制该温度检测单元对应的存储芯片启动。对于半导体结构存在多个存储芯片时，前述的这种控制结构和控制方式能使得每一个存储芯片每一个存储芯片启动时机的精度进一步提高，并能进一步减小低温环境下的对每一个存储芯片进行数据写入时的写入时间，进一步提高了对每一个存储芯片写入的稳定性。

进一步，所述控制芯片对所述存储芯片进行加热之前，所述控制芯片先进

行启动，所述控制芯片利用启动后自产生的热量对存储芯片进行加热，无需额外的加热电路，从而简化了半导体结构的结构。

进一步，所述控制芯片中可以具有额外的加热电路，用于对所述存储芯片进行加热。所述控制芯片在对所述存储芯片进行加热之前或之后，所述控制芯片判断所述温度检测单元检测的存储芯片的温度是否达到设定阈值，若未达到设定阈值，则控制所述加热电路对存储芯片进行加热，如达到设定阈值，则控制所述加热电路停止对存储芯片进行加热。从而实现对加热过程的精确控制，使得存储芯片的温度能保持在设定阈值附近，防止存储芯片的温度过高或过低，从而使得对存储器的写入时间始终能保持较短。

本发明对半导体结构进行预热的方法，在存储芯片未启动之前，通过控制芯片对未启动的存储芯片进行加热；通过温度检测单元检测所述存储芯片的温度；通过控制芯片判断所述温度检测单元检测的温度是否达到设定阈值，若达到设定阈值，则控制所述存储芯片启动。因而当本发明的半导体结构工作在低温环境时，通过控制芯片可以使得存储芯片升温到设定阈值，从而可以防止存储芯片中的位线、字线、以及金属连线（金属接触部）由于环境温度过低带来的电阻的增大，从而减小了低温环境下的对存储器进行数据写入时的写入时间，提高了存储器写入的稳定性。

附图说明

图 1-7 为本发明实施例中半导体结构的结构示意图；

图 8 为本发明实施例中半导体结构预热方法的流程示意图。

具体实施方式

如背景技术所言，现有在低温环境中对存储器进行写入时，存在写入时间较长，写入的稳定性仍需要提高的问题。

研究发现，现有的存储器工作在低温环境中时，由于温度下降会使得存储器中的位线、字线、以及金属连线（金属接触部）等的电阻会增大，电阻的增大，会使得向存储器中写入数据时的时间会变化或加长，影响了存储器写入的稳定性。

为此，本发明提供了一种半导体结构及其预热方法，其中所述半导体结构包括：存储芯片；温度检测单元，用于在存储芯片启动之前检测存储芯片的温

度；控制芯片，用于在存储芯片启动之前对存储芯片进行加热，并判断所述温度检测单元检测的温度是否达到设定阈值，若达到设定阈值，则控制所述存储芯片启动。通过控制芯片和温度检测单元的配合，所述控制芯片在存储芯片启动之前对存储芯片进行加热，所述温度检测单元在存储芯片启动之前检测存储芯片的温度，所述控制芯片判断所述温度检测单元检测的温度是否达到设定阈值，若达到设定阈值，则控制所述存储芯片启动，因而当本发明的半导体结构工作在低温环境时，通过控制芯片可以使得存储芯片升温到设定阈值，从而可以防止存储芯片中的位线、字线、以及金属连线（金属接触部）由于环境温度过低带来的电阻的增大，从而减小了低温环境下的对存储器进行数据写入时的写入时间，提高了存储器写入的稳定性。

为使本发明的上述目的、特征和优点能够更加明显易懂，下面结合附图对本发明的具体实施方式做详细的说明。在详述本发明实施例时，为便于说明，示意图会不依一般比例作局部放大，而且所述示意图只是示例，其在此不应限制本发明的保护范围。此外，在实际制作中应包含长度、宽度及深度的三维空间尺寸。

图 1-7 为本发明实施例中半导体结构的结构示意图；图 8 为本发明实施例中半导体结构预热方法的流程示意图。

参考图 1，本发明实施例提供了一种半导体结构，包括：

存储芯片 201；

温度检测单元 203，用于在存储芯片 201 启动之前检测存储芯片 201 的温度；

控制芯片 301，用于在存储芯片 201 启动之前对存储芯片 201 进行加热，并判断所述温度检测单元 203 检测的温度是否达到设定阈值，若达到设定阈值，则控制所述存储芯片 201 启动。

所述存储芯片 201 为现有能进行数据写入、数据读取和/或数据删除的的存储器，所述存储芯片 201 通过半导体集成制作工艺形成，具体的所述存储芯片 201 可以包括存储阵列和与存储阵列连接的外围电路，所述存储阵列包括若干存储单元和与存储单元连接的位线、字线、以及金属连线（金属接触部），所述存储单元用于存储数据，所述外围电路为在对存储阵列进行操作时的相关

电路。本实施例中，所述存储芯片 201 为 DRAM 存储芯片，所述 DRAM 存储芯片中包括若干存储单元，所述存储单元通常包括电容器和晶体管，所述晶体管的栅极与字线相连、漏极与位线相连、源极与电容器相连。在其他实施例中所述存储芯片 201 可以为其他类型的存储芯片。

所述存储芯片 201 的数量至少为一个，具体的，所述存储芯片 201 的数量可以为 1 个或者大于等于 2 个。当所述存储芯片的数量大于等于 2 个时，若干存储芯片依次向上堆叠形成存储芯片堆叠结构。本实施例中，请参考图 2，以所述存储芯片 201 的数量为 4 个作为示例，所述 4 个存储芯片 201 从下向上依次堆叠形成存储芯片堆叠结构，相邻存储芯片 201 通过键合工艺或者粘合工艺贴合在一起。在一实施例中，所述存储芯片 201 中形成有硅通孔互连结构（TSV），通过硅通孔互连结构（TSV）将存储芯片 201 与控制芯片 301 进行电连接。当存在多个存储芯片 201 堆叠时，每一个存储芯片 201 可以通过不同的硅通孔互连结构（TSV）与控制芯片 201 连接。在其他实施例中，所述存储芯片 201 还可以通过金属引线（通过引线键合工艺形成）与所述控制芯片 301 连接。

本实施例中，所述存储芯片 201 位于控制芯片 301 上，所述存储芯片 201 与所述控制芯片 301 电连接。具体的，当只有一个存储芯片 201 时，所述控制芯片 301 与该存储芯片 201 键合在一起，当有多个存储芯片 201 形成存储芯片堆叠结构时，所述控制芯片 301 与堆叠结构中最底层的存储芯片 201 键合在一起。

在其他实施例中，所述存储芯片 201 和控制芯片 301 可以采用不同的连接方式，请参考图 4（或者参考图 4-图 7），所述半导体结构还包括线路基板 401，所述线路基板 401 中具有连接线路，所述存储芯片 201 以及控制芯片 301 均位于线路基板 104 上，所述存储芯片 201 和控制芯片 301 通过线路基板 104 中的连接线路连接，具体的所述线路基本 401 可以为 PCB 基板。

参考图 1 或图 4，所述控制芯片 301 通过半导体集成制作工艺形成。所述控制芯片 301 能用于对所述存储芯片 201 进行加热，以使得存储芯片 201 的温度能够达到设定阈值（所述设定阈值可以设定在控制芯片 301 中，设定阈值的具体大小可以根据实际需要或者经验进行设定），所述控制芯片 301 还用于控

制存储芯片 201 的启动（存储芯片的启动包括上电以及自检测）以及对存储芯片 201 进行相关的操作（所述相关操作包括向存储芯片 201 中写入数据，从存储芯片 201 读取数据，以及将存储芯片 201 中存取的数据删除等）。

所述半导体结构还包括温度检测单元 203，所述温度检测单元 203 用于在存储芯片 201 启动之前测量所述存储芯片 201 的温度，所述温度检测单元 203 与控制芯片 301 电连接，所述温度检测单元 203 检测的温度传送给控制芯片，所述温度检测单元 203 测量的温度作为控制芯片 301 控制所述存储芯片 201 启动的依据。具体的，通过控制芯片 301 和温度检测单元 203 的配合，所述控制芯片 301 在存储芯片 201 启动之前对存储芯片 201 进行加热，所述温度检测单元 203 在存储芯片 201 启动之前检测存储芯片 201 的温度，所述控制芯片 301 判断所述温度检测单元 203 检测的温度是否达到设定阈值，若达到设定阈值，则控制所述存储芯片 201 启动，因而当本发明的半导体结构工作在低温环境时，通过控制芯片 301 可以使得存储芯片 201 升温到设定阈值，从而可以防止存储芯片中的位线、字线、以及金属连线（金属接触部）由于环境温度过低带来的电阻的增大，从而减小了低温环境下的对存储器进行数据写入时的写入时间，提高了存储器写入的稳定性。

所述温度检测单元 203 中包括温度传感器，所述温度传感器用于感应温度，将感应的温度转化为电信号。在具体的实施例中，所述温度传感器为 PN 结温度传感器或者电容式温度传感器，所述温度传感器可以通过半导体集成制作工艺形成在存储芯片 201 中或者控制芯片 301 中，或者位于存储芯片 201 和控制芯片 301 之间的线路基板 104（参考图 5）上

所述温度检测单元 203 的数量可以为 1 个或者大于等于 2 个，所述温度检测单元 203 可以位于控制芯片 301 中或者位于存储芯片 201 中。

在一实施例中，所述温度检测单元 203 的数量为 1 个，具体的，所述 1 个温度检测单元 203 可以位于控制芯片 301 中（参考图 1 或图 4），或者所述 1 个温度检测单元 203 也可以位于存储芯片 201 中（当只有一个存储芯片 201 中，所述一个温度检测单元 203 直接位于该存储芯片 201 中；当多个存储芯片 201 形成堆叠结构时，所述一个温度检测单元 203 位于其中一个存储芯片 201，优选的位于堆叠结构中最底层的存储芯片 201 中（参考图 2 或图 6）），或者所述

1 个温度检测单元 203 也可以位于存储芯片 201 和控制芯片 301 之间的线路基板 104（参考图 5）上，所述控制芯片 301 判断所述 1 个温度检测单元检测的温度达到设定阈值时，则控制所有所述存储芯片 201 启动。对于半导体结构存在多个存储芯片 201 时，前述的这种控制结构和控制方式相对简单，并能减小低温环境下的对存储芯片进行数据写入时的写入时间，提高了存储芯片写入的稳定性。

在另一实施例中，参考图 1（或者图 2，或者图 4-图 6），所述温度检测单元 203 数量为 1 个，且所述存储芯片 201 的数量为大于等于 2 个时，所述控制芯片 301 判断所述 1 个温度检测单元的温度达到设定阈值时，先控制离所述控制芯片 301 最近的存储芯片 201 启动，然后再控制上面的其他存储芯片 201 依次启动。具体的，参考图 2，当存在 4 个存储芯片 201 时，所述控制芯片 301 判断所述 1 个温度检测单元的温度达到设定阈值时，先控制离所述控制芯片 301 最近的存储芯片 201（堆叠结构中最底层的一个存储芯片）启动，然后再控制上面的其他 3 个存储芯片 201 依次启动。对于半导体结构存在多个存储芯片 201 时，前述的这种控制结构和控制方式能使得每一个存储芯片 201 均能在达到设定阈值温度后启动，提高了每一个存储芯片 201 启动时机的精度，并能减小低温环境下的对每一个存储芯片进行数据写入时的写入时间，提高了对每一个存储芯片写入的稳定性。

在另一实施例中，参考图 3（或者图 7），所述温度检测单元 203 数量为大于等于 2 个时，且所述存储芯片 201 的数量大于等于 2 个时，每一个存储芯片 201 中具有一个温度检测单元 203，所述控制芯片 301 依次判断所有的所述温度检测单元 203 检测的温度是否达到设定阈值时，若某一个温度检测单元 203 检测的温度达到设定阈值，则控制该温度检测单元 203 对应的存储芯片启动。具体的图 3（或者图 7）所示的堆叠结构中有 4 个存储芯片 201，每一个存储芯片 201 中对应具有一个温度检测单元 203，因而每一个温度检测单元 203 会对对应的存储芯片 201 的温度进行检测，获得四个温度检测值，所述控制单片 301 会依次判断 4 个所述温度检测单元 203 检测的温度是否达到设定阈值时，若某一个温度检测单元 203 检测的温度达到设定阈值，则控制该温度检测单元 203 对应的存储芯片启动，比如堆叠结构中最底层的存储芯片 201 中的温度检测单

元 203 检测的温度先达到设定阈值时,则控制芯片 301 先控制所述堆叠结构最底层的那一个存储芯片 201 启动,接着,堆叠结构中倒数第二层中那个存储芯片 201 中对应的温度检测单元 203 检测的温度也达到设定阈值时,则控制单元 301 接着控制堆叠结构中倒数第二层的那个存储芯片 201 启动,上面两层的存储芯片 201 的启动以此类推。对于半导体结构存在多个存储芯片 201 时,前述的这种控制结构和控制方式能使得每一个存储芯片 201 每一个存储芯片 201 启动时机的精度进一步提高,并能进一步减小低温环境下的对每一个存储芯片进行数据写入时的写入时间,进一步提高了对每一个存储芯片写入的稳定性。

在一实施例中,所述控制芯片 301 对所述存储芯片 201 进行加热之前,所述控制芯片 301 需要先进行启动,比如对控制芯片 301 上电以及自检测,控制芯片 301 启动时,控制芯片 301 不会给存储芯片 201 下达指令,只有当所述温度检测单元检测的温度是达到设定阈值,所述控制芯片 301 才会控制所述存储芯片 201 启动,所述控制芯片 301 利用启动后自产生的热量对存储芯片进行加热,因而无需额外的加热电路,从而简化了半导体结构的结构。

在一实施例中,所述控制芯片 301 控制所述存储芯片 201 启动后,所述控制芯片 301 还控制所述存储芯片 201 进行写入、读取和擦除操作。具体的,所述控制芯片 301 中具有控制电路,所述控制电路用于控制所述存储芯片 201 启动并控制所述存储芯片 201 进行写入、读取和擦除操作。

在另一实施例中,所述控制芯片 301 中可以具有额外的加热电路,用于对所述存储芯片 201 进行加热。所述控制芯片 301 在对所述存储芯片 201 进行加热之前或之后,所述控制芯片判断所述温度检测单元检测的存储芯片的温度是否达到设定阈值,若未达到设定阈值,则控制所述加热电路对存储芯片进行加热,如达到设定阈值,则控制所述加热电路停止对存储芯片进行加热。从而实现对加热过程的精确控制,使得存储芯片 201 的温度能保持在设定阈值附近,防止存储芯片 201 的温度过高或过低,从而使得对存储器的写入时间始终能保持较短。

参考图 8,本发明还提供了一种对半导体结构进行预热的方法,包括步骤:

步骤 S101,提供半导体结构,所述半导体结构包括存储芯片,与所述存储芯片电连接的控制芯片,以及温度检测单元;

步骤 S102, 启动控制芯片;

步骤 S103, 通过控制芯片对未启动的存储芯片进行加热;

步骤 S104, 通过温度检测单元检测所述存储芯片的温度;

步骤 S105, 通过控制芯片判断所述温度检测单元检测的温度是否达到设定阈值, 若达到设定阈值, 则控制所述存储芯片启动。

具体的, 所述温度检测单元的数量为 1 个或者大于等于 2 个, 所述存储芯片的数量为 1 个或大于等于 2 个, 所述存储芯片大于等于 2 个时, 若干存储芯片依次向上堆叠。

在一实施例中, 所述温度检测单元数量为 1 个时, 所述控制芯片判断所述 1 个温度检测单元检测的温度达到设定阈值时, 则控制所有所述存储芯片启动。

在一实施例中, 所述温度检测单元数量为 1 个, 且所述存储芯片的数量为大于等于 2 个时, 所述控制芯片判断所述 1 个温度检测单元的温度达到设定阈值时, 先控制离所述控制芯片最近的存储芯片启动, 然后再控制上面的其他存储芯片依次启动。

在一实施例中, 所述温度检测单元数量为大于等于 2 个时, 且所述存储芯片的数量大于等于 2 个时, 每一个存储芯片中具有一个温度检测单元, 所述控制芯片依次判断所有的所述温度检测单元检测的温度是否达到设定阈值时, 若某一个温度检测单元检测的温度达到设定阈值, 则控制该温度检测单元对应的存储芯片启动。

在一实施例中, 所述控制芯片控制所述存储芯片启动后, 所述控制芯片还控制所述存储芯片进行写入、读取和擦除操作。

需要说明的是, 本实施例与前述实施例中相同或者相似部分的限定或描述在本实施例中不再赘述, 具体请参考前述半导体结构实施例中的相应部分的限定或描述。

本发明虽然已以较佳实施例公开如上, 但其并不是用来限定本发明, 任何本领域技术人员在不脱离本发明的精神和范围内, 都可以利用上述揭示的方法和技术内容对本发明技术方案做出可能的变动和修改, 因此, 凡是未脱离本发明技术方案的内容, 依据本发明的技术实质对以上实施例所作的任何简单修改、等同变化及修饰, 均属于本发明技术方案的保护范围。

权利要求书

1. 一种半导体结构，其特征在于，包括：
存储芯片；
温度检测单元，用于在存储芯片启动之前检测存储芯片的温度；
控制芯片，用于在存储芯片启动之前对存储芯片进行加热，并判断所述温度检测单元检测的温度是否达到设定阈值，若达到设定阈值，则控制所述存储芯片启动。
2. 如权利要求 1 所述的半导体结构，其特征在于，所述存储芯片的数量为 1 个或者大于等于 2 个，所述存储芯片的数量大于等于 2 个时，若干存储芯片依次向上堆叠。
3. 如权利要求 2 所述的半导体结构，其特征在于，所述存储芯片位于控制芯片上，所述存储芯片与所述控制芯片电连接。
4. 如权利要求 2 所述的半导体结构，其特征在于，还包括线路基板，所述线路基板中具有连接线路，所述存储芯片以及控制芯片均位于线路基板上，所述存储芯片和控制芯片通过线路基板中的连接线路连接。
5. 如权利要求 3 或 4 所述的半导体结构，其特征在于，所述温度检测单元与所述控制芯片电连接，所述温度检测单元的数量为 1 个或者大于等于 2 个，所述温度检测单元位于控制芯片中或者位于存储芯片中，或者位于存储芯片和控制芯片之间的线路基板上。
6. 如权利要求 5 所述的半导体结构，其特征在于，所述温度检测单元数量为 1 个时，所述控制芯片判断所述 1 个温度检测单元检测的温度达到设定阈值时，则控制所有所述存储芯片启动。
7. 如权利要求 5 所述的半导体结构，其特征在于，所述温度检测单元数量为 1 个，且所述存储芯片的数量为大于等于 2 个时，所述控制芯片判断所述 1 个温度检测单元的温度达到设定阈值时，先控制离所述控制芯片最近的存储芯片启动，然后再控制上面的其他存储芯片依次启动。
8. 如权利要求 5 所述的半导体结构，其特征在于，所述温度检测单元数量为大于等于 2 个时，且所述存储芯片的数量大于等于 2 个时，每一个存储芯片中具有一个温度检测单元，所述控制芯片依次判断所有的所述温度检测

- 单元检测的温度是否达到设定阈值时，若某一个温度检测单元检测的温度达到设定阈值，则控制该温度检测单元对应的存储芯片启动。
9. 如权利要求 1 所述的半导体结构，其特征在于，所述控制芯片控制所述存储芯片启动后，所述控制芯片还控制所述存储芯片进行写入、读取和擦除操作。
 10. 如权利要求 9 所述的半导体结构，其特征在于，所述控制芯片对所述存储芯片进行加热之前，所述控制芯片先进行启动，所述控制芯片利用启动后自产生的热量对存储芯片进行加热。
 11. 如权利要求 1 所述的半导体结构，其特征在于，所述控制芯片中具有额外的加热电路，用于对所述存储芯片进行加热。
 12. 如权利要求 11 所述的半导体结构，其特征在于，所述控制芯片在对所述存储芯片进行加热之前或之后，所述控制芯片判断所述温度检测单元检测的存储芯片的温度是否达到设定阈值，若未达到设定阈值，则控制所述加热电路对存储芯片进行加热，如达到设定阈值，则控制所述加热电路停止对存储芯片进行加热。
 13. 如权利要求 1 所述的半导体结构，其特征在于，所述存储芯片为 DRAM 芯片。
 14. 一种对半导体结构进行预热的方法，其特征在于，包括：
 - 提供半导体结构，所述半导体结构包括存储芯片，与所述存储芯片电连接的控制芯片，以及温度检测单元；
 - 启动控制芯片；
 - 通过控制芯片对未启动的存储芯片进行加热；
 - 通过温度检测单元检测所述存储芯片的温度；
 - 通过控制芯片判断所述温度检测单元检测的温度是否达到设定阈值，若达到设定阈值，则控制所述存储芯片启动。
 15. 如权利要求 14 所述的预热的方法，其特征在于，所述温度检测单元的数量为 1 个或者大于等于 2 个，所述存储芯片的数量为 1 个或大于等于 2 个，所述存储芯片大于等于 2 个时，若干存储芯片依次向上堆叠。

16. 如权利要求 15 所述的预热的方法，其特征在于，所述温度检测单元数量为 1 个时，所述控制芯片判断所述 1 个温度检测单元检测的温度达到设定阈值时，则控制所有所述存储芯片启动。
17. 如权利要求 15 所述的预热的方法，其特征在于，所述温度检测单元数量为 1 个，且所述存储芯片的数量为大于等于 2 个时，所述控制芯片判断所述 1 个温度检测单元的温度达到设定阈值时，先控制离所述控制芯片最近的存储芯片启动，然后再控制上面的其他存储芯片依次启动。
18. 如权利要求 15 所述的预热的方法，其特征在于，所述温度检测单元数量为大于等于 2 个时，且所述存储芯片的数量大于等于 2 个时，每一个存储芯片中具有一个温度检测单元，所述控制芯片依次判断所有的所述温度检测单元检测的温度是否达到设定阈值时，若某一个温度检测单元检测的温度达到设定阈值，则控制该温度检测单元对应的存储芯片启动。
19. 如权利要求 14 所述的预热的方法，其特征在于，所述控制芯片控制所述存储芯片启动后，所述控制芯片还控制所述存储芯片进行写入、读取和擦除操作。

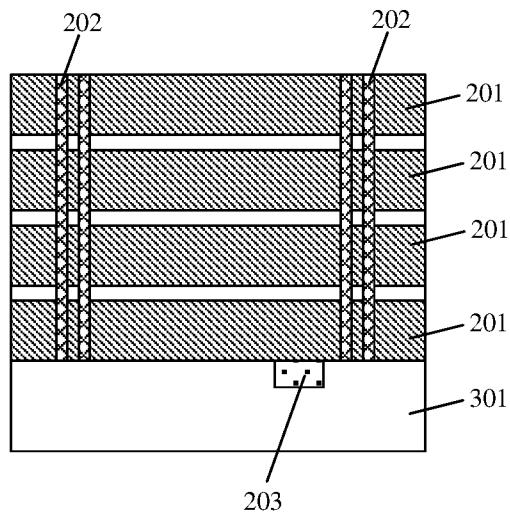


图 1

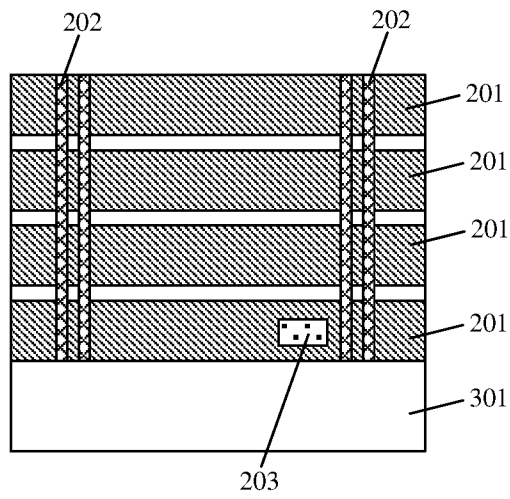


图 2

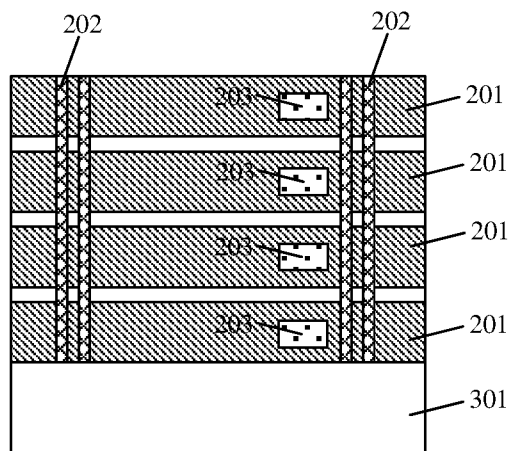


图 3

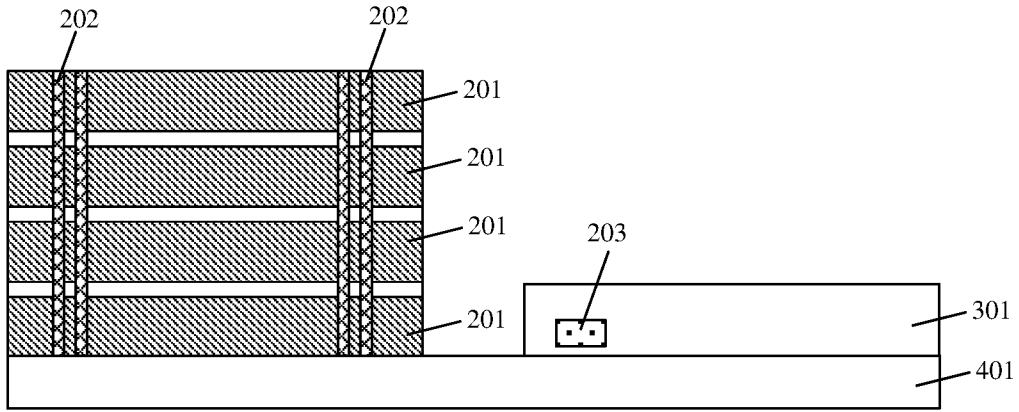


图 4

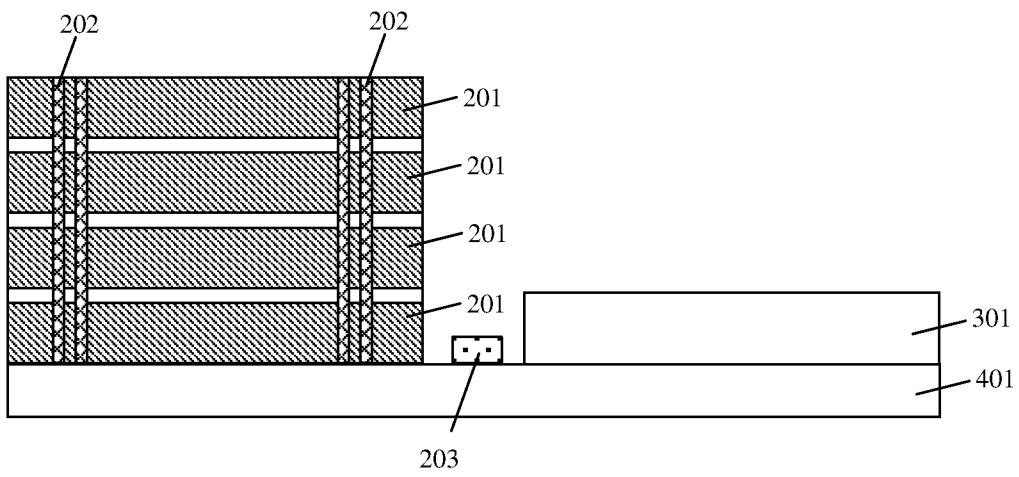


图 5

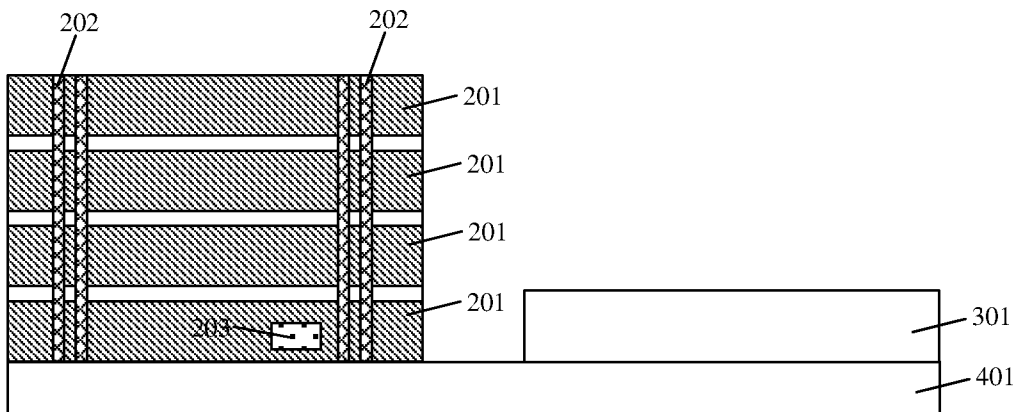


图 6

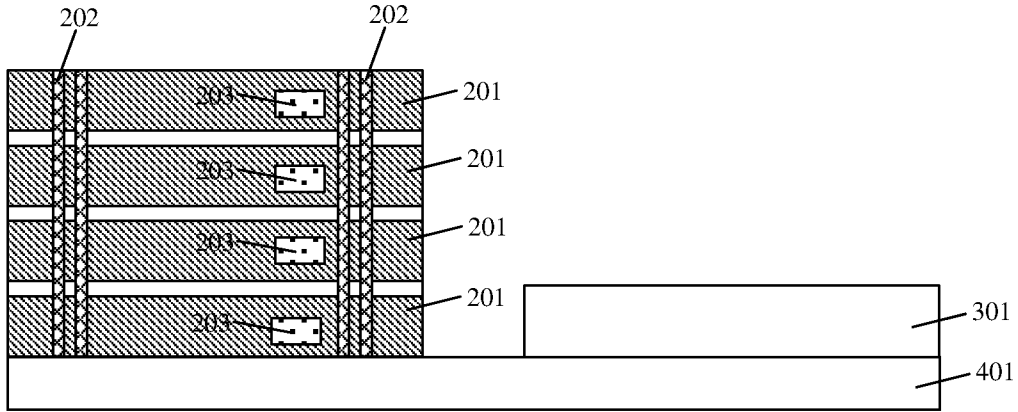


图 7

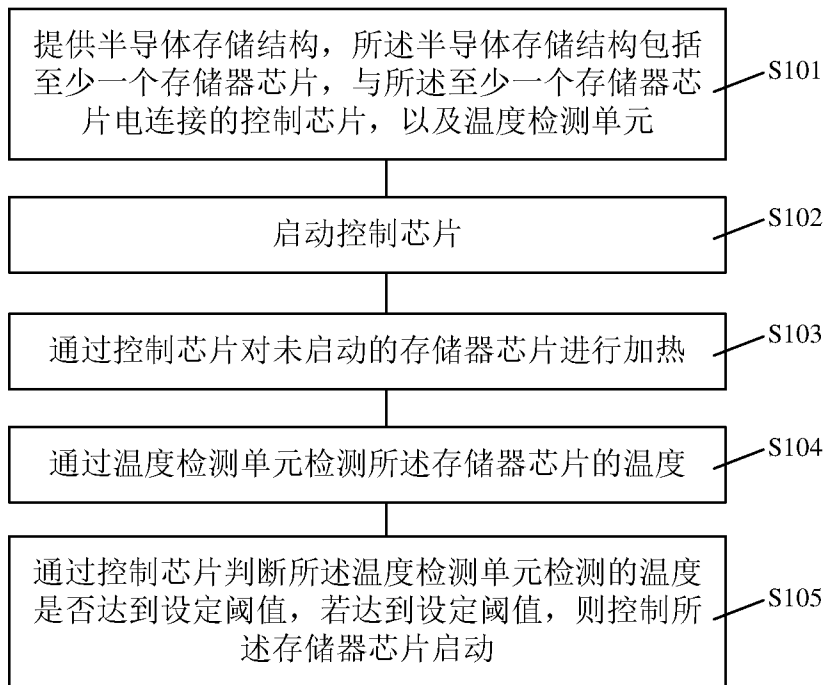


图 8

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/131414

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/108(2006.01)i; G11C 11/401(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L27/-;G11C11/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; VEN; USTXT; EPTXT; WOTXT; CNKI: 加热, 预热, 温度, 检测, 感测, 传感器, 稳定, 低温, 存储, 动态随机存取存储器, heat, warm up, temperature, detect, sensor, stability, low temperature, memory, DRAM

C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|-----------|--|-----------------------|
| PX | CN 211507637 U (CHANGXIN MEMORY TECHNOLOGIES, INC.) 15 September 2020 (2020-09-15) claims 1-13, description, paragraphs 35-62 and figures 1-8 | 1-19 |
| E | CN 212303077 U (CHANGXIN MEMORY TECHNOLOGIES, INC.) 05 January 2021 (2021-01-05) description, paragraphs 1, 39-96 | 1-19 |
| E | CN 212303079 U (CHANGXIN MEMORY TECHNOLOGIES, INC.) 05 January 2021 (2021-01-05) description, paragraphs 1, 38-89 and figures 1-6 | 1-19 |
| E | CN 212303078 U (CHANGXIN MEMORY TECHNOLOGIES, INC.) 05 January 2021 (2021-01-05) description, paragraphs 1, 37-80 and figures 1-6 | 1-19 |
| X | CN 107810530 A (WESTERN DIGITAL TECHNOLOGIES, INC.) 16 March 2018 (2018-03-16) claims 1-9, description, paragraphs 26-66 and figure 1 | 1-19 |

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

02 February 2021

Date of mailing of the international search report

23 February 2021

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088
China

Authorized officer

Facsimile No. (86-10)62019451

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/131414

| C. DOCUMENTS CONSIDERED TO BE RELEVANT | | |
|---|--|-----------------------|
| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| X | CN 110489055 A (SILICON MOTION TECHNOLOGY CORP.) 22 November 2019 (2019-11-22) description paragraphs 32-52 and figures 1, 2A-2B, 3 | 1-19 |
| A | JP 2018097903 A (FUJITSU LTD.) 21 June 2018 (2018-06-21) entire document | 1-19 |
| A | CN 101866690 A (ACER INC.) 20 October 2010 (2010-10-20) entire document | 1-19 |

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2020/131414

| Patent document cited in search report | | | Publication date (day/month/year) | Patent family member(s) | Publication date (day/month/year) |
|--|------------|---|-----------------------------------|-------------------------|-----------------------------------|
| CN | 211507637 | U | 15 September 2020 | None | |
| CN | 212303077 | U | 05 January 2021 | None | |
| CN | 212303079 | U | 05 January 2021 | None | |
| CN | 212303078 | U | 05 January 2021 | None | |
| CN | 107810530 | A | 16 March 2018 | CN | 110853681 A 28 February 2020 |
| | | | | CN | 107810530 B 06 December 2019 |
| | | | | EP | 3295458 B1 14 August 2019 |
| | | | | US | 2017257940 A1 07 September 2017 |
| | | | | US | 9668337 B2 30 May 2017 |
| | | | | US | 2017071056 A1 09 March 2017 |
| | | | | EP | 3295458 A1 21 March 2018 |
| | | | | EP | 3557578 A1 23 October 2019 |
| | | | | US | 10021777 B2 10 July 2018 |
| | | | | WO | 2017044339 A1 16 March 2017 |
| CN | 110489055 | A | 22 November 2019 | JP | 2019200831 A 21 November 2019 |
| | | | | US | 2019348083 A1 14 November 2019 |
| | | | | TW | I659311 B 11 May 2019 |
| | | | | TW | 201947413 A 16 December 2019 |
| | | | | US | 10789995 B2 29 September 2020 |
| JP | 2018097903 | A | 21 June 2018 | US | 2018166123 A1 14 June 2018 |
| | | | | JP | 6756965 B2 16 September 2020 |
| | | | | US | 10224078 B2 05 March 2019 |
| CN | 101866690 | A | 20 October 2010 | CN | 101866690 B 24 July 2013 |

国际检索报告

国际申请号

PCT/CN2020/131414

| <p>A. 主题的分类</p> <p>H01L 27/108(2006.01)i; G11C 11/401(2006.01)i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p> | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
|--|---|---|-----|-------------------|---------|----|---|------|---|--|------|---|---|------|---|---|------|---|---|------|---|---|------|---|---|------|---|--|------|
| <p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>H01L27/-;G11C11/-</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))</p> <p>CNABS;CNTXT;VEN;USTXT;EPTXT;WOTXT;CNKI:加热, 预热, 温度, 检测, 感测, 传感器, 稳定, 低温, 存储, 动态随机存取存储器, heat, warm up, temperature, detect, sensor, stability, low temperature, memory, DRAM</p> | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| <p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 211507637 U (长鑫存储技术有限公司) 2020年 9月 15日 (2020 - 09 - 15) 权利要求1-13、说明书第35-62段及图1-8</td> <td>1-19</td> </tr> <tr> <td>E</td> <td>CN 212303077 U (长鑫存储技术有限公司) 2021年 1月 5日 (2021 - 01 - 05) 说明书第1、39-96段</td> <td>1-19</td> </tr> <tr> <td>E</td> <td>CN 212303079 U (长鑫存储技术有限公司) 2021年 1月 5日 (2021 - 01 - 05) 说明书第1、38-89段及图1-6</td> <td>1-19</td> </tr> <tr> <td>E</td> <td>CN 212303078 U (长鑫存储技术有限公司) 2021年 1月 5日 (2021 - 01 - 05) 说明书第1、37-80段及图1-6</td> <td>1-19</td> </tr> <tr> <td>X</td> <td>CN 107810530 A (西部数据技术公司) 2018年 3月 16日 (2018 - 03 - 16) 权利要求1-9, 说明书第26-66段及图1</td> <td>1-19</td> </tr> <tr> <td>X</td> <td>CN 110489055 A (慧荣科技股份有限公司) 2019年 11月 22日 (2019 - 11 - 22) 说明书第32-52段及图1、2A-2B、3</td> <td>1-19</td> </tr> <tr> <td>A</td> <td>JP 2018097903 A (FUJITSU LTD) 2018年 6月 21日 (2018 - 06 - 21) 全文</td> <td>1-19</td> </tr> <tr> <td>A</td> <td>CN 101866690 A (宏碁股份有限公司) 2010年 10月 20日 (2010 - 10 - 20) 全文</td> <td>1-19</td> </tr> </tbody> </table> | | | 类型* | 引用文件, 必要时, 指明相关段落 | 相关的权利要求 | PX | CN 211507637 U (长鑫存储技术有限公司) 2020年 9月 15日 (2020 - 09 - 15) 权利要求1-13、说明书第35-62段及图1-8 | 1-19 | E | CN 212303077 U (长鑫存储技术有限公司) 2021年 1月 5日 (2021 - 01 - 05) 说明书第1、39-96段 | 1-19 | E | CN 212303079 U (长鑫存储技术有限公司) 2021年 1月 5日 (2021 - 01 - 05) 说明书第1、38-89段及图1-6 | 1-19 | E | CN 212303078 U (长鑫存储技术有限公司) 2021年 1月 5日 (2021 - 01 - 05) 说明书第1、37-80段及图1-6 | 1-19 | X | CN 107810530 A (西部数据技术公司) 2018年 3月 16日 (2018 - 03 - 16) 权利要求1-9, 说明书第26-66段及图1 | 1-19 | X | CN 110489055 A (慧荣科技股份有限公司) 2019年 11月 22日 (2019 - 11 - 22) 说明书第32-52段及图1、2A-2B、3 | 1-19 | A | JP 2018097903 A (FUJITSU LTD) 2018年 6月 21日 (2018 - 06 - 21) 全文 | 1-19 | A | CN 101866690 A (宏碁股份有限公司) 2010年 10月 20日 (2010 - 10 - 20) 全文 | 1-19 |
| 类型* | 引用文件, 必要时, 指明相关段落 | 相关的权利要求 | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| PX | CN 211507637 U (长鑫存储技术有限公司) 2020年 9月 15日 (2020 - 09 - 15) 权利要求1-13、说明书第35-62段及图1-8 | 1-19 | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| E | CN 212303077 U (长鑫存储技术有限公司) 2021年 1月 5日 (2021 - 01 - 05) 说明书第1、39-96段 | 1-19 | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| E | CN 212303079 U (长鑫存储技术有限公司) 2021年 1月 5日 (2021 - 01 - 05) 说明书第1、38-89段及图1-6 | 1-19 | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| E | CN 212303078 U (长鑫存储技术有限公司) 2021年 1月 5日 (2021 - 01 - 05) 说明书第1、37-80段及图1-6 | 1-19 | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| X | CN 107810530 A (西部数据技术公司) 2018年 3月 16日 (2018 - 03 - 16) 权利要求1-9, 说明书第26-66段及图1 | 1-19 | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| X | CN 110489055 A (慧荣科技股份有限公司) 2019年 11月 22日 (2019 - 11 - 22) 说明书第32-52段及图1、2A-2B、3 | 1-19 | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| A | JP 2018097903 A (FUJITSU LTD) 2018年 6月 21日 (2018 - 06 - 21) 全文 | 1-19 | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| A | CN 101866690 A (宏碁股份有限公司) 2010年 10月 20日 (2010 - 10 - 20) 全文 | 1-19 | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| <p><input type="checkbox"/> 其余文件在C栏的续页中列出。</p> <p><input checked="" type="checkbox"/> 见同族专利附件。</p> | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| <p>* 引用文件的具体类型:</p> <p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p> <p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&” 同族专利的文件</p> | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| <p>国际检索实际完成的日期</p> <p>2021年 2月 2日</p> | | <p>国际检索报告邮寄日期</p> <p>2021年 2月 23日</p> | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| <p>ISA/CN的名称和邮寄地址</p> <p>中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088</p> <p>传真号 (86-10)62019451</p> | | <p>授权官员</p> <p>谢中亮</p> <p>电话号码 86-(20)-28958386</p> | | | | | | | | | | | | | | | | | | | | | | | | | | | |

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2020/131414

| 检索报告引用的专利文件 | | | 公布日 (年/月/日) | 同族专利 | 公布日 (年/月/日) |
|-------------|------------|---|----------------|------|-----------------------------|
| CN | 211507637 | U | 2020年 9月 15日 | 无 | |
| CN | 212303077 | U | 2021年 1月 5日 | 无 | |
| CN | 212303079 | U | 2021年 1月 5日 | 无 | |
| CN | 212303078 | U | 2021年 1月 5日 | 无 | |
| CN | 107810530 | A | 2018年 3月 16日 | CN | 110853681 A 2020年 2月 28日 |
| | | | | CN | 107810530 B 2019年 12月 6日 |
| | | | | EP | 3295458 B1 2019年 8月 14日 |
| | | | | US | 2017257940 A1 2017年 9月 7日 |
| | | | | US | 9668337 B2 2017年 5月 30日 |
| | | | | US | 2017071056 A1 2017年 3月 9日 |
| | | | | EP | 3295458 A1 2018年 3月 21日 |
| | | | | EP | 3557578 A1 2019年 10月 23日 |
| | | | | US | 10021777 B2 2018年 7月 10日 |
| | | | | WO | 2017044339 A1 2017年 3月 16日 |
| CN | 110489055 | A | 2019年 11月 22日 | JP | 2019200831 A 2019年 11月 21日 |
| | | | | US | 2019348083 A1 2019年 11月 14日 |
| | | | | TW | 1659311 B 2019年 5月 11日 |
| | | | | TW | 201947413 A 2019年 12月 16日 |
| | | | | US | 10789995 B2 2020年 9月 29日 |
| JP | 2018097903 | A | 2018年 6月 21日 | US | 2018166123 A1 2018年 6月 14日 |
| | | | | JP | 6756965 B2 2020年 9月 16日 |
| | | | | US | 10224078 B2 2019年 3月 5日 |
| CN | 101866690 | A | 2010年 10月 20日 | CN | 101866690 B 2013年 7月 24日 |