

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6167646号
(P6167646)

(45) 発行日 平成29年7月26日 (2017. 7. 26)

(24) 登録日 平成29年7月7日 (2017. 7. 7)

(51) Int. Cl.

F I

G 0 6 F 12/16 (2006.01)

G 0 6 F 12/16 3 1 0 A

G 1 1 C 16/34 (2006.01)

G 1 1 C 16/34 1 6 6

請求項の数 9 (全 35 頁)

(21) 出願番号 特願2013-96046 (P2013-96046)
 (22) 出願日 平成25年4月30日 (2013. 4. 30)
 (65) 公開番号 特開2014-220021 (P2014-220021A)
 (43) 公開日 平成26年11月20日 (2014. 11. 20)
 審査請求日 平成28年1月13日 (2016. 1. 13)

(73) 特許権者 000005223
 富士通株式会社
 神奈川県川崎市中原区上小田中4丁目1番
 1号
 (74) 代理人 100089118
 弁理士 酒井 宏明
 (72) 発明者 日下田 雅紀
 神奈川県川崎市中原区上小田中4丁目1番
 1号 富士通株式会社内
 (72) 発明者 早坂 和美
 神奈川県川崎市中原区上小田中4丁目1番
 1号 富士通株式会社内
 審査官 堀田 和義

最終頁に続く

(54) 【発明の名称】 情報処理装置、制御回路、制御プログラム、および制御方法

(57) 【特許請求の範囲】

【請求項 1】

記憶装置と、

前記記憶装置が有する複数の記憶領域の各々に記憶されたデータが移動の対象であるか判定する処理が、前記記憶装置が記憶する全てのデータに対して実行されるとカウント値を更新する計数部と、

前記記憶装置にデータが書込まれる際に、前記計数部のカウント値を前記データと対応付けて記憶する計数値記憶部と、

前記記憶装置が記憶するデータごとに、前記計数値記憶部が記憶する値と前記計数部のカウント値とを比較して、各データが移動の対象であるか判定する判定部と、

前記記憶装置に対して発行されたデータの読出し要求、または、前記記憶装置に対して発行されたデータの書込み要求の数を計数する要求計数部と、

前記要求計数部が計数した前記読出し要求の数、または、前記書込み要求の数に応じて、前記データが移動の対象であるか判定するための閾値を設定する設定部と、

を有し、

前記判定部は、前記計数部のカウント値に前記設定部が設定した閾値を加算した値が、前記計数値記憶部が記憶する値以上となる場合は、当該値と対応付けて前記計数値記憶部が記憶するデータが移動の対象であると判定する、

ことを特徴とする情報処理装置。

【請求項 2】

10

20

前記計数値記憶部は、前記記憶領域を識別する領域識別子と、前記領域識別子が示す記憶領域にデータが書込まれる際に、前記計数部のカウント値を前記データと対応付けて記憶し、

前記判定部は、前記領域識別子ごとに、前記計数値記憶部が記憶する値と前記計数部のカウント値とを比較して、前記領域識別子が示す記憶領域に書込まれたデータが移動の対象であるか判定することを特徴とする請求項 1 に記載の情報処理装置。

【請求項 3】

前記判定部は、前記記憶装置が記憶する各データが移動の対象であるか判定する処理を開始してから所定の時間が経過した場合は、最後に移動の対象であるか判定したデータが書込まれた記憶領域を示す領域識別子を記憶して前記処理を中断し、前記処理を再開する場合は、記憶した前記領域識別子の次番の領域識別子が示す記憶領域に書込まれたデータから前記処理を再開することを特徴とする請求項 1 または 2 に記載の情報処理装置。

10

【請求項 4】

前記判定部は、前記記憶装置が有する複数の記憶領域を複数のグループに分割し、当該グループごとに、前記グループに含まれる記憶領域に書込まれたデータが移動の対象であるか判定する処理を実行することを特徴とする請求項 1 または 2 に記載の情報処理装置。

【請求項 5】

前記計数部は、更新の結果、前記カウント値が所定の値となった場合は、カウント値を初期値に戻し、

前記判定部は、前記計数部のカウント値に 1 を加算した値と、前記計数値記憶部が記憶する値とが一致する場合は、当該値と対応付けられたデータが移動の対象であると判定することを特徴とする請求項 1 ～ 4 のいずれか 1 つに記載の情報処理装置。

20

【請求項 6】

前記要求計数部は、前記読出し要求が発行された数、または、前記書込み要求が発行された数を、前記記憶領域ごとに計数し、

前記設定部は、前記要求計数部が計数した前記読出し要求の数、または、前記書込み要求の数に応じて、前記閾値を前記記憶領域ごとに設定し、

前記判定部は、前記記憶装置が有する記憶領域ごとに、前記設定部が設定した閾値と前記計数部のカウント値とを加算した値が、前記記憶領域に書込まれたデータと対応付けて前記計数値記憶部が記憶する値以上となる場合は、前記記憶領域に書込まれたデータが移動の対象であると判定することを特徴とする請求項 1 ～ 5 のいずれか 1 つに記載の情報処理装置。

30

【請求項 7】

記憶装置が有する複数の記憶領域の各々に記憶されたデータが移動の対象であるか判定する処理が、前記記憶装置が記憶する全てのデータに対して実行されるとカウント値を更新する計数部と、

前記記憶装置にデータが書込まれる際に、前記計数部のカウント値を前記データと対応付けて記憶する計数値記憶部と、

前記記憶装置が記憶するデータごとに、前記計数値記憶部が記憶する値と前記計数部のカウント値とを比較して、各データが移動の対象であるか判定する判定部と、

40

前記記憶装置に対して発行されたデータの読出し要求、または、前記記憶装置に対して発行されたデータの書込み要求の数を計数する要求計数部と、

前記要求計数部が計数した前記読出し要求の数、または、前記書込み要求の数に応じて、前記データが移動の対象であるか判定するための閾値を設定する設定部と、

を有し、

前記判定部は、前記計数部のカウント値に前記設定部が設定した閾値を加算した値が、前記計数値記憶部が記憶する値以上となる場合は、当該値と対応付けて前記計数値記憶部が記憶するデータが移動の対象であると判定する、

ことを特徴とする前記記憶装置の制御回路。

【請求項 8】

50

コンピュータに、

記憶装置が有する複数の記憶領域の各々に記憶されたデータが移動の対象であるか判定する処理が、前記記憶装置が記憶する全てのデータに対して実行されるとカウント値を更新し、

前記記憶装置にデータが書込まれる際に、カウント値と前記データとを対応付けて所定の記憶部に記憶し、

前記記憶装置が記憶するデータごとに、前記所定の記憶部が記憶する値と前記カウント値とを比較して、各データが移動の対象であるか判定し、

前記記憶装置に対して発行されたデータの読出し要求、または、前記記憶装置に対して発行されたデータの書込み要求の数を計数し、

10

計数した前記読出し要求の数、または、前記書込み要求の数に応じて、前記データが移動の対象であるか判定するための閾値を設定する、各処理を実行させ、

前記判定する処理は、前記計数する処理のカウント値に前記設定する処理が設定した閾値を加算した値が、前記記憶する処理が記憶する値以上となる場合は、当該値と対応付けて前記記憶する処理が記憶するデータが移動の対象であると判定する、

ことを特徴とする制御プログラム。

【請求項 9】

情報処理装置が、

記憶装置が有する複数の記憶領域の各々に記憶されたデータが移動の対象であるか判定する処理が、前記記憶装置が記憶する全てのデータに対して実行されるとカウント値を更新し、

20

前記記憶装置にデータが書込まれる際に、カウント値と前記データとを対応付けて所定の記憶部に記憶し、

前記記憶装置が記憶するデータごとに、前記所定の記憶部が記憶する値と前記カウント値とを比較して、各データが移動の対象であるか判定し、

前記記憶装置に対して発行されたデータの読出し要求、または、前記記憶装置に対して発行されたデータの書込み要求の数を計数し、

計数した前記読出し要求の数、または、前記書込み要求の数に応じて、前記データが移動の対象であるか判定するための閾値を設定する、各処理を実行し、

前記判定する処理は、前記計数する処理のカウント値に前記設定する処理が設定した閾値を加算した値が、前記記憶する処理が記憶する値以上となる場合は、当該値と対応付けて前記記憶する処理が記憶するデータが移動の対象であると判定する、

30

ことを特徴とする前記記憶装置の制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、情報処理装置、制御回路、制御プログラム、および制御方法に関する。

【背景技術】

【0002】

従来、磁気ディスクよりも高速に動作する不揮発性メモリを用いた情報処理装置が知られている。このような情報処理システムの一例として、NANDフラッシュメモリデバイスをストレージ等の記憶装置として使用する情報処理装置が知られている。なお、以下の説明では、NANDフラッシュメモリデバイスをNANDデバイスと記載する。

40

【0003】

ここで、NANDデバイスの各記憶領域は、情報を消去する際に劣化する。このため、頻繁に更新される情報が書込まれた記憶領域と、あまり更新されない情報が書込まれた記憶領域とでは、劣化する速度にばらつきが存在する。また、NANDデバイスは、情報を書込んだままにしておくと、データを書込んだ記憶領域の素子から電荷が抜け、ビット化けを発生させる場合がある。

【0004】

50

かかる記憶領域の劣化を平準化したり、各記憶領域の素子から電荷が抜けることによるビット化けを防ぐため、情報を書込んだ際の時刻を記憶し、記憶した時刻と現在の時刻との比較結果に応じて情報の再書込みを行う技術が知られている。例えば、情報処理装置は、記憶領域ごとに、情報を書込んだ際の時刻を記憶する。そして、情報処理装置は、記憶した時刻と現在の時刻とを比較し、情報を書込んでから経過した経過時間を演算する。その後、情報処理装置は、経過時間と所定の閾値との比較結果に応じて、情報の再書込みを実行するか否かを判定する。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開平08-147988号公報

【特許文献2】特開平05-198198号公報

【特許文献3】特開2006-252695号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、上述した情報の再書込みを実行する技術では、記憶領域ごとに、情報を書込んだ時刻をそのまま記憶するので、経過時間を演算するために記憶する時刻の総情報量が増大するという問題がある。

【0007】

例えば、時刻の総情報量が増大した場合は、時刻を記憶する記憶装置の規模が増大するので、情報処理装置の回路規模が増大する。また、時刻の総情報量が増大すると、判定対象となる記憶領域にデータを書込んだ際の時刻を検索する時間が増大するので、NANDデバイスに対するアクセス性能が低下する。

【0008】

1つの側面では、データを書込んだ時刻を示す情報の情報量を削減する情報処理装置、制御回路、制御プログラム、および制御方法を提供することを目的とする。

【課題を解決するための手段】

【0009】

一態様の情報処理装置は、記憶装置を有する。また、情報処理装置は、記憶装置が有する複数の記憶領域の各々に記憶されたデータが移動の対象であるか判定する処理が、記憶装置が記憶する全てのデータに対して実行されるとカウント値を更新する計数部を有する。また、情報処理装置は、記憶装置にデータが書込まれる際に、計数部のカウント値をデータと対応付けて記憶する計数値記憶部を有する。また、情報処理装置は、記憶装置が記憶するデータごとに、計数値記憶部が記憶する値と計数部のカウント値とを比較して、各データが移動の対象であるか判定する判定部を有する。また、情報処理装置は、記憶装置に対して発行されたデータの読出し要求、または、記憶装置に対して発行されたデータの書込み要求の数を計数する要求計数部を有する。また、情報処理装置は、要求計数部が計数した読出し要求の数、または、書込み要求の数に応じて、データが移動の対象であるか判定するための閾値を設定する設定部を有する。また、判定部は、計数部のカウント値に設定部が設定した閾値を加算した値が、計数値記憶部が記憶する値以上となる場合は、当該値と対応付けて計数値記憶部が記憶するデータが移動の対象であると判定する。

【発明の効果】

【0010】

一実施形態によれば、データを書込んだ時刻を示す情報の情報量を削減できる。

【図面の簡単な説明】

【0011】

【図1】図1は、実施例1に係る情報処理装置を説明する図である。

【図2】図2は、メモリアクセスの一例を説明する図である。

【図3】図3は、従来のNANDコントローラが実行する処理の一例を説明する図である

10

20

30

40

50

。

【図 4】図 4 は、従来のタイムスタンプを用いた処理を説明する図である。

【図 5】図 5 は、従来のタイムスタンプを用いた処理の問題を説明する図である。

【図 6】図 6 は、実施例 1 に係る N A N D コントローラの機能構成を説明する図である。

【図 7】図 7 は、実施例 1 に係るアドレス変換テーブルに格納された情報の一例を説明する図である。

【図 8】図 8 は、実施例 1 に係る管理情報テーブルに格納された情報の一例を説明する図である。

【図 9】図 9 は、N A N D コントローラが実行する処理を説明する図である。

【図 10】図 10 は、データ移動制御を説明する図である。

10

【図 11】図 11 は、実施例 1 に係る N A N D コントローラが実行する処理の流れを説明するフローチャートである。

【図 12】図 12 は、実施例 2 に係る N A N D コントローラの機能構成を説明する図である。

【図 13】図 13 は、実施例 2 に係る N A N D コントローラが実行する処理の流れを説明する第 1 のフローチャートである。

【図 14】図 14 は、実施例 2 に係る N A N D コントローラが実行する処理の流れを説明する第 2 のフローチャートである。

【図 15】図 15 は、実施例 3 に係る N A N D コントローラの機能構成を説明する図である。

20

【図 16】図 16 は、平均要求発行数に応じた閾値の一例を説明する図である。

【図 17】図 17 は、実施例 3 に係る N A N D コントローラが実行する処理の流れを説明するフローチャートである。

【図 18】図 18 は、書込ビットを用いた処理の一例を説明する図である。

【図 19】図 19 は、制御プログラムを実行する N A N D コントローラの一例を説明する図である。

【発明を実施するための形態】

【0012】

以下に添付図面を参照して本願に係る情報処理装置、制御回路、制御プログラム、および制御方法の実施例を図面に基づいて詳細に説明する。なお、以下の実施例により開示技術が限定されるものではない。また、各実施例は、矛盾しない範囲で適宜組みあわせてもよい。

30

【実施例 1】

【0013】

以下の実施例 1 では、図 1 を用いて、本願に係る情報処理装置の一例を説明する。図 1 は、実施例 1 に係る情報処理装置を説明する図である。図 1 に示す例では、情報処理装置 1 は、複数のメモリ 2 a、2 b、複数の C P U (Central Processing Unit) 3 a、3 b、I / O (Input Output) ハブ 4、複数の S S D (Solid State Drive) 5 a、5 b を有する。また、S S D 5 a は、N A N D コントローラ 6 a、および複数の N A N D デバイス 7 a ~ 10 a を有する。

40

【0014】

また、S S D 5 b は、N A N D コントローラ 6 b、および複数の N A N D デバイス 7 b ~ 10 b を有する。なお、以下の説明では、N A N D コントローラ 6 b、および複数の N A N D デバイス 7 b ~ 10 b は、N A N D コントローラ 6 a、および複数の N A N D デバイス 7 a ~ 10 a と同様の機能を発揮するものとして、説明を省略する。

【0015】

各メモリ 2 a、2 b は、各 C P U 3 a、3 b が演算処理に用いるデータを記憶する記憶装置である。また、各 C P U 3 a、3 b は、メモリ 2 a、2 b が記憶するデータを用いて、各種演算処理を行う演算処理装置である。例えば、C P U 3 a、3 b は、N U M A (Non-Uniform Memory Access) の技術を用いて、メモリ 2 a、2 b が記憶するデータを取

50

得し、取得したデータを用いて演算処理を実行する。

【0016】

また、CPU 3a、3bは、I/Oハブ4を介して、各SSD 5a、5bが記憶するデータを取得し、取得したデータを用いて演算処理を実行する。詳細には、CPU 3aは、SSD 5aに対し、データの読出し要求や書込み要求を発行し、各NANDデバイス7a~10aからデータの読出しや書込みを行う。例えば、CPU 3aは、SSD 5aに対し、読出し対象となるデータを指定する論理アドレスが格納された読出し要求を発行する。また、CPU 3aは、データの書込み先を指定する論理アドレスと、書込み対象となるデータとが格納された書込み要求を発行する。

【0017】

NANDデバイス7aは、各種データを記憶する不揮発性メモリである。詳細には、NANDデバイス7aは、データの記憶領域であるページを複数有し、ページ単位でデータの書込みを行う。また、NANDデバイス7aは、複数のページを有するブロックを複数有し、ブロック単位でデータの消去を行う。

【0018】

NANDコントローラ6aは、各NANDデバイス7a~10aに対してアクセスし、データの読出しや書込みを行う。例えば、NANDコントローラ6aは、各CPU 3a、3bがデータが記憶された記憶領域を指定する際に用いる論理アドレスと、データが格納されたNANDデバイス7a~10aの記憶領域を示す物理アドレスとを対応付けたアドレス変換テーブルを有する。

【0019】

そして、NANDコントローラ6aは、読出し要求とともに論理アドレスを受信すると、アドレス変換テーブルを用いて、論理アドレスと対応付けられた物理アドレスを識別し、識別した物理アドレスが示す記憶領域からデータの読出しを行う。その後、NANDコントローラ6aは、I/Oハブ4を介して、読出したデータをCPU 3aに送信する。

【0020】

なお、以下の説明では、理解を容易にするため、各ページの先頭アドレスとなる論理アドレスを単に論理アドレスと記載し、各ページの先頭アドレスとなる物理アドレスを単に物理アドレスと記載する。また、情報処理装置1が実行するシステムは、各ページの先頭アドレスとなる論理アドレスに対する読出し要求や書込み要求を発行するものとする。

【0021】

例えば、NANDコントローラ6aは、NANDデバイス7a~10aが、複数のブロックを有し、各ブロックに2^q個のページが含まれている場合は、以下の処理を行う。まず、NANDコントローラ6aは、論理アドレスの下位qビットを論理的な1つのブロック内において、ページを識別するための論理ページ番号とし、残りの論理アドレスの上位pビットを論理的な1つのブロックを示す論理ブロックアドレスとする。

【0022】

また、NANDコントローラ6aは、物理アドレスの上位pビットを物理的な1つのブロックを示す物理ブロックアドレスとし、物理アドレスの下位qビットを物理的な1つのブロック内において、各ページを識別するための物理ページ番号とする。つまり、NANDコントローラ6aは、論理アドレスを、論理ブロックを示す論理ブロックアドレスと、論理ページを論理ブロックごとに示す論理ページ番号とに分割する。また、NANDコントローラ6aは、物理アドレスを、物理ブロックを示す物理ブロックアドレスと、物理ページを物理ブロックごとに示す物理ページ番号とに分割する。

【0023】

例えば、図2は、メモリアクセスの一例を説明する図である。なお、図2に示す例では、理解を容易にするため、ブロック数を「8」とし、各ブロック内のページ数が「4」のNANDデバイス7aについて記載した。また、図2に示す例では、論理ブロックアドレスと物理ブロックアドレスとを対応付けたアドレス変換テーブルを有するNANDコントローラ6aが実行する処理について記載した。

10

20

30

40

50

【 0 0 2 4 】

例えば、CPU 3 a が実行するファイルシステムは、図 2 中 (a) に示すように、論理ブロックアドレス「L 4」に含まれる論理ページのうち、論理ページ番号「1」が示す論理ページに対する書込み要求を発行する。すなわち、ファイルシステムは、論理アドレス「L 4 - 1」に対する書込み要求を発行する。すると、NANDコントローラ 6 a は、図 2 中 (b) に示すように、論理ブロックアドレス「L 4」に対応付けられた物理ブロックアドレス「P 7」を取得し、図 2 中 (c) に示すように、書込み対象となるページを含むブロックを識別する。

【 0 0 2 5 】

続いて、NANDコントローラ 6 a は、図 2 中 (d) に示すように、物理ブロックアドレス「P 7」が示す物理ブロックの全データを予備ブロックにコピーする。この際、NANDコントローラ 6 a は、書込み要求の対象となる論理ページ番号「1」と同じ物理ページ番号「1」のデータを書込み対象となるデータで更新する。その後、NANDコントローラ 6 a は、図 2 中 (e) に示すように、論理ブロックアドレス「L 4」と対応付けられていた物理ブロックアドレス「P 7」を予備ブロックの物理ブロックアドレス「P 8」に更新する。そして、NANDコントローラ 6 a は、物理ブロックアドレス「P 7」が示すブロックのデータを消去する。

【 0 0 2 6 】

ここで、従来のNANDコントローラは、劣化速度のばらつきを平準化したり、電荷が素子から抜けることで発生するビット化けを防ぐため、NANDデバイスの各ブロックにデータを書込んだ際の時刻をタイムスタンプとして記憶する。そして、従来のNANDコントローラは、各ブロックについて、記憶したタイムスタンプと現在の時刻との差が所定の閾値よりも大きい場合は、ブロックに格納されたデータを他のブロックに移動することで、データの再書込みを行う。

【 0 0 2 7 】

以下、図 3 を用いて、従来のNANDコントローラが実行する処理の一例を説明する。図 3 は、従来のNANDコントローラが実行する処理の一例を説明する図である。例えば、NANDコントローラは、図 3 中 (f) に示すように、I/Oハブから読出し又は書込み要求を受信する。すると、NANDコントローラは、読出し/書込み制御を実行する。例えば、NANDコントローラは、図 3 中 (g) に示すように、アドレス変換テーブルを用いて論理アドレスを物理アドレスに変換する。そして、NANDコントローラは、図 3 中 (h) に示すように、変換後の論理アドレスを用いて、NANDデバイスに対する読出しや書込み処理を実行する。

【 0 0 2 8 】

ここで、NANDコントローラは、NANDデバイスが有する各ブロックの物理アドレスと、データの書込みを行ったか否かを示すバリッドビットと、データの書込みを行った時刻を示すタイムスタンプとを対応付けた管理情報テーブルを有する。そして、NANDコントローラは、NANDデバイスに対する書込み処理を実行した場合は、図 3 中 (i) に示すように、書込み処理を行った時刻と、データを書込んだブロックと、バリッドビットとを対応付けて管理情報テーブルに格納する。例えば、NANDコントローラは、図 3 中 (j) に示すように、データの書込みを行った際に時刻カウンタがカウントしていた時刻と、データの書込みを行ったブロックの物理ブロックアドレスと、バリッドビット「1」とを対応付けて管理情報テーブルに格納する。

【 0 0 2 9 】

また、NANDコントローラは、データ移動制御を実行する。例えば、NANDコントローラは、図 3 中 (k) に示すように、管理情報テーブルに格納された時刻と、時刻カウンタがカウントする現在の時刻とを比較し、書込まれてから所定の時間が経過したデータを識別する。そして、NANDコントローラは、図 3 中 (l) に示すように、識別したデータを他のブロックに移動させる。その後、NANDコントローラは、図 3 中 (m) に示すように、データの移動に応じて、アドレス変換テーブルを更新し、図 3 中 (n) に示す

10

20

30

40

50

ように、管理情報テーブルを更新する。

【 0 0 3 0 】

次に、図 4 を用いて、従来の N A N D コントローラが、タイムスタンプを用いて移動するデータを識別する処理について説明する。図 4 は、従来のタイムスタンプを用いた処理を説明する図である。なお、図 4 には、従来の N A N D コントローラが有する管理情報テーブルの内容と、時刻カウンタがカウントする値とを記載した。

【 0 0 3 1 】

例えば、N A N D コントローラは、時刻カウンタ値が「 1 2 」の際に、物理ブロックアドレス「 P 1 」が示すブロックにデータを書込んだ場合は、以下の処理を実行する。すなわち、N A N D コントローラは、図 4 中 (o) に示すように、物理ブロックアドレス「 P 1 」とバリッドビット「 1 」とタイムスタンプ「 1 2 」を対応付けて格納する。

10

【 0 0 3 2 】

また、N A N D コントローラは、時刻カウンタ値が「 8 1 0 」の際に物理ブロックアドレス「 P 5 」が示すブロックにデータを書込んだ場合は、以下の処理を実行する。すなわち、N A N D コントローラは、図 4 中 (p) に示すように、物理ブロックアドレス「 P 5 」とバリッドビット「 1 」とタイムスタンプ「 8 1 0 」とを対応付けて管理情報テーブルに格納する。

【 0 0 3 3 】

また、N A N D コントローラは、時刻カウンタ値が「 5 2 0 0 」の際に物理ブロックアドレス「 P 6 」が示すブロックにデータを書込んだ場合は、以下の処理を実行する。すなわち、N A N D コントローラは、図 4 中 (q) に示すように、物理ブロックアドレス「 P 6 」とバリッドビット「 1 」とタイムスタンプ「 5 2 0 0 」とを対応付けて管理情報テーブルに格納する。

20

【 0 0 3 4 】

また、N A N D コントローラは、所定の時間間隔で、管理情報テーブルに格納された各タイムスタンプの値を参照し、タイムスタンプの値と現在の時刻カウンタの値との差が所定の閾値よりも大きい物理ブロックを識別する。例えば、図 4 に示す例では、N A N D コントローラは、現在の時刻カウンタの値「 5 5 1 0 」との差分が大きいタイムスタンプ「 1 2 」が対応付けられた物理ブロックアドレス「 P 1 」を識別する。そして、N A N D コントローラは、物理ブロックアドレス「 P 1 」が示すブロックのデータを、例えば、物理ブロックアドレス「 P 7 」が示すブロックに移動させる。

30

【 0 0 3 5 】

その後、N A N D コントローラは、図 4 中 (r) に示すように、物理ブロックアドレス「 P 7 」と対応付けられたバリッドビットを「 1 」に更新し、タイムスタンプとして現在の時刻の値「 5 5 1 0 」を対応付ける。また、N A N D コントローラは、図 4 中 (s) に示すように、物理ブロックアドレス「 P 1 」と対応付けられたバリッドビットを「 0 」に更新し、タイムスタンプの値を削除する。

【 0 0 3 6 】

しかしながら、従来の N A N D コントローラは、各物理ブロックアドレスごとに、タイムスタンプを記憶するので、管理情報テーブルのデータサイズを増大させてしまう。例えば、N A N D コントローラは、1 ページの大きさが 8 キロバイトで、1 つのブロックに 1 2 8 ページが含まれる場合は、1 メガバイトごとに複数桁のタイムスタンプを管理情報テーブルに格納する。このため、N A N D デバイス 7 a ~ 1 0 a の容量が多くなるほど、管理情報テーブルのサイズが大きくなる。この結果、従来の N A N D コントローラは、管理情報テーブルを記憶するために回路規模が増大したり、タイムスタンプを参照する際の時間が増大し、N A N D デバイスに対するアクセス性能を低下させてしまう。

40

【 0 0 3 7 】

なお、管理情報テーブルのデータサイズを減少させるため、所定の桁数で時刻カウンタの値を初期値に戻す方法が考えられる。しかしながら、所定の桁数で時刻カウンタの値を初期値に戻した場合は、時刻カウンタの値が一巡した際に、誤動作が発生する場合がある

50

。以下、図 5 を用いて、時刻カウンタの値が一巡した際に発生する誤動作の一例について説明する。

【 0 0 3 8 】

図 5 は、従来のタイムスタンプを用いた処理の問題を説明する図である。なお、図 5 に示す例では、時刻カウンタの値が「 9 9 9 9 」で桁あふれを起こし、初期値「 0 」に戻る例について説明する。例えば、NANDコントローラは、図 5 中 (t) に示すように、時刻カウンタの値が「 1 2 」、「 8 1 0 」、「 5 2 0 0 」の際に、物理ブロックアドレス「 P 1 」、「 P 5 」、「 P 6 」が示すブロックにデータを書込んだ旨を管理情報テーブルに格納する。

【 0 0 3 9 】

続いて、NANDコントローラは、図 5 中 (u) に示すように、時刻カウンタの値が「 8 1 0 0 」の際に、物理ブロックアドレス「 P 2 」が示すブロックにデータを書込んだ旨を管理情報テーブルに格納する。また、NANDコントローラは、時刻カウンタの値が一巡し、「 3 5 」となった際に、物理ブロックアドレス「 P 3 」が示すブロックにデータを書込んだ旨を管理情報テーブルに格納する。

【 0 0 4 0 】

そして、NANDコントローラは、図 5 中 (v) に示すように、時刻カウンタの値が「 5 0 」の際に、各タイムスタンプの値を参照し、時刻カウンタの値が一巡することを考慮して、時刻カウンタの値「 5 0 」と差分が大きいタイムスタンプを検索する。ここで、NANDデバイス 7 a ~ 1 0 a が記憶するデータのうち、最も古いデータは、タイムスタンプ「 1 2 」と対応付けられた物理ブロックアドレス「 P 1 」が示すブロックに格納されたデータである。

【 0 0 4 1 】

しかしながら、NANDコントローラは、優先度が高い読出し要求や書込み要求が集中して発行された際に、データの移動処理が延期された場合や、移動処理の完了が遅れた場合等には、時刻カウンタの値がタイムスタンプの値を追い越す場合がある。かかる場合は、NANDコントローラは、タイムスタンプの値が、時刻カウンタの値が一巡する前の値であるか否かを判別できない。

【 0 0 4 2 】

この結果、NANDコントローラは、図 5 中 (w) に示すように、物理ブロックアドレス「 P 5 」と対応付けられたタイムスタンプの値「 8 1 0 」が最も古いタイムスタンプの値であると判定する。そして、NANDコントローラは、物理ブロックアドレス「 P 5 」と対応付けられたタイムスタンプの値「 8 1 0 」を削除する。また、NANDコントローラは、図 5 中 (x) に示すように、物理ブロックアドレス「 P 5 」が示すブロックに格納されていたデータを、物理ブロックアドレス「 P 7 」が示すブロックに移動させる。

【 0 0 4 3 】

このように、従来のNANDコントローラは、図 5 中 (y) に示すように、物理ブロックアドレス「 P 1 」が示すブロックに格納されたデータが最も古いデータであるにもかかわらず、古いデータであると検出できない。そこで、実施例 1 に係るNANDコントローラ 6 a は、以下の処理を実行する。

【 0 0 4 4 】

まず、NANDコントローラ 6 a は、NANDデバイス 7 a ~ 1 0 a が記憶するデータが移動の対象であるか判定する処理が、全てのデータに対して実行されると、カウント値を更新する巡回回数カウンタを有する。また、NANDコントローラ 6 a は、NANDデバイス 7 a ~ 1 0 a にデータを書込む際に、巡回回数カウンタのカウント値を記憶する。詳細には、NANDコントローラ 6 a は、データの書込み先となるブロックの物理ブロックアドレスと巡回回数カウンタのカウント値とを対応付けて記憶する。

【 0 0 4 5 】

そして、NANDコントローラ 6 a は、データごとに、データが格納された物理ブロックアドレスと対応付けて記憶するカウント値と、巡回回数カウンタのカウント値とを比較

10

20

30

40

50

して、各ブロックのデータが移動の対象であるか判定する。この結果、NANDコントローラ6aは、巡回回数カウンタが計数するカウント値の桁数を少なくとも、データ書込み時やデータ移動時に記憶したカウント値を追越す状態を防ぐことができる。

【0046】

次に、図6を用いて、NANDコントローラ6aが有する機能構成の一例について説明する。図6は、実施例1に係るNANDコントローラの機能構成を説明する図である。図6に示す例では、NANDコントローラ6aは、テーブル記憶部11、リクエストインターフェース部12、リクエスト調停部13、テーブル制御部14、デバイスアクセス制御部15を有する。また、NANDコントローラ6aは、巡回回数カウンタ16、巡回参照制御部17、データ移動制御部18を有する。また、テーブル記憶部11は、アドレス変換テーブル19、管理情報テーブル20を記憶する。

10

【0047】

まず、図7、図8を用いて、テーブル記憶部11が記憶するアドレス変換テーブル19と、管理情報テーブル20に格納された情報について説明する。図7は、実施例1に係るアドレス変換テーブルに格納された情報の一例を説明する図である。図7に示すように、アドレス変換テーブル19には、論理ブロックアドレスと、物理ブロックアドレスとが対応付けて格納されている。

【0048】

例えば、図7に示す例では、アドレス変換テーブル19には、論理ブロックアドレス「L0」と物理ブロックアドレス「P4」とが対応付けて格納されている。すなわち、アドレス変換テーブル19は、物理ブロックアドレス「P4」が示すブロックに論理ブロックアドレス「L0」が指定するデータが格納されている旨を示す。

20

【0049】

同様に、図7に示す例では、アドレス変換テーブル19には、論理ブロックアドレス「L1」と物理ブロックアドレス「P2」とが対応付けて格納され、論理ブロックアドレス「L2」と物理ブロックアドレス「P3」とが対応付けて格納される。また、アドレス変換テーブル19には、論理ブロックアドレス「L3」と物理ブロックアドレス「P6」とが対応付けて格納され、論理ブロックアドレス「L4」と物理ブロックアドレス「P7」とが対応付けて格納される。

【0050】

また、アドレス変換テーブル19には、論理ブロックアドレス「L5」と物理ブロックアドレス「P1」とが対応付けて格納され、論理ブロックアドレス「L6」と物理ブロックアドレス「P0」とが対応付けて格納される。また、アドレス変換テーブル19には、論理ブロックアドレス「L7」と物理ブロックアドレス「P5」とが対応付けて格納される。

30

【0051】

次に、図8を用いて、管理情報テーブル20に格納される情報について説明する。図8は、実施例1に係る管理情報テーブルに格納された情報の一例を説明する図である。図8に示すように、管理情報テーブル20には、物理ブロックアドレスと、バリッドビットと、タイムスタンプとが対応付けて格納される。ここで、バリッドビットとは、対応付けられた物理ブロックアドレスが示すブロックにデータが書込まれているか否かを示す情報である。また、タイムスタンプとは、対応付けられた物理ブロックアドレスが示すブロックにデータを書込んだ際に、巡回回数カウンタ16がカウントしていたカウント値である。すなわち、NANDコントローラ6aは、データを書込んだ際のカウント値を物理ブロックアドレスと対応付けて記憶する。

40

【0052】

例えば、図8に示す例では、管理情報テーブル20には、物理ブロックアドレス「P0」と、バリッドビット「1」と、タイムスタンプ「2」とが対応付けて格納される。すなわち、管理情報テーブル20は、物理ブロックアドレス「P0」が示す記憶領域に対し、巡回回数カウンタ16のカウント値が「2」であったことを示す。

50

【 0 0 5 3 】

同様に、図 8 に示す例では、管理情報テーブル 20 には、物理ブロックアドレス「P1」と、バリッドビット「1」と、タイムスタンプ「7」とが対応付けて格納される。また、管理情報テーブル 20 には、物理ブロックアドレス「P5」と、バリッドビット「1」と、タイムスタンプ「7」とが対応付けて格納される。このように、管理情報テーブル 20 には、データが書込まれた際の巡回回数カウンタ 16 の値が格納される。なお、管理情報テーブル 20 を記憶するテーブル記憶部 11 は、特許請求の範囲に記載の計数値記憶部の一例である。

【 0 0 5 4 】

図 6 に戻り、リクエストインターフェース部 12 は、CPU 3a、3b から NAND デバイス 7a ~ 10a に対するリクエストのインターフェースである。例えば、リクエストインターフェース部 12 は、CPU 3a、3b から I/O ハブ 4 を介して、論理アドレスを含む読出し要求を受信する。かかる場合は、リクエストインターフェース部 12 は、読出し要求をリクエスト調停部 13 に出力する。また、リクエストインターフェース部 12 は、NAND デバイス 7a ~ 10a から読出したデータをリクエスト調停部 13 から受信すると、読出し要求の発行元となる CPU 3a、3b に対して、データを送信する。

【 0 0 5 5 】

また、リクエストインターフェース部 12 は、CPU 3a、3b から、NAND デバイス 7a ~ 10a に対して書込むデータと、書込み対象となるデータの論理アドレスとを含む書込み要求を受信する。かかる場合は、リクエストインターフェース部 12 は、受信した書込み要求をリクエスト調停部 13 に出力する。また、リクエストインターフェース部 12 は、リクエスト調停部 13 から、データ書込みが完了した旨の応答を受信すると、受信した応答を、書込み要求の発行元となる CPU 3a、3b に対して、応答を送信する。

【 0 0 5 6 】

リクエスト調停部 13 は、リクエストインターフェース部 12、データ移動制御部 18、巡回参照制御部 17 が発行する各種リクエストの調停を行う。詳細には、リクエスト調停部 13 は、リクエストインターフェース部 12 から受信する読出し要求、又は、書込み要求を受信する。また、リクエスト調停部 13 は、データ移動制御部 18 から、NAND デバイス 7a ~ 10a が記憶するデータを、現在記憶するブロックから他のブロックに移動するよう要求する移動要求を受信する。また、リクエスト調停部 13 は、巡回参照制御部 17 から、管理情報テーブル 20 の参照を要求するテーブル参照要求を受信する。

【 0 0 5 7 】

そして、リクエスト調停部 13 は、リクエストインターフェース部 12、データ移動制御部 18、巡回参照制御部 17 から受信する読出し要求、書込み要求、移動要求、テーブル参照要求の調停を行う。例えば、リクエスト調停部 13 は、CPU 3a、3b から NAND デバイス 7a ~ 10a に対するデータの読出しや書込みが阻害されないよう、リクエストインターフェース部 12 が発行する読出し要求、および、書込み要求を最優先で実行する。また、例えば、リクエスト調停部 13 は、移動要求をテーブル参照要求よりも優先して実行する。なお、リクエスト調停部 13 が各要求を調停するルールについては、上述した処理に限定されるものではなく、任意のルールを適用してよい。

【 0 0 5 8 】

以下、リクエスト調停部 13 が読出し要求、書込み要求、移動要求、テーブル参照要求を受信した際に実行する処理の一例を説明する。例えば、リクエスト調停部 13 は、読出し要求を受信すると、読出し要求に含まれる論理アドレスをテーブル制御部 14 に出力する。そして、リクエスト調停部 13 は、テーブル制御部 14 から、読出し対象となる物理アドレスを受信すると、受信した物理アドレスを格納した読出し要求をデバイスアクセス制御部 15 に発行する。その後、リクエスト調停部 13 は、読出し対象となるデータをデバイスアクセス制御部 15 から受信すると、受信したデータをリクエストインターフェース部 12 に出力する。

【 0 0 5 9 】

また、リクエスト調停部 13 は、書込み要求を受信すると、書込み要求に含まれる論理アドレスをテーブル制御部 14 に出力する。この結果、リクエスト調停部 13 は、書込み対象のデータが新たなデータである場合は、データが格納されていない予備ブロックのうち、データの書込み先となるページの物理アドレスをテーブル制御部 14 から受信する。

【0060】

その後、リクエスト調停部 13 は、テーブル制御部 14 から受信した物理アドレスと、書込み対象のデータとを含む書込み要求をデバイスアクセス制御部 15 に発行する。また、リクエスト調停部 13 は、データの書込み先となるページの物理アドレスと、書込み要求に含まれる論理アドレスとを含むテーブル更新要求をテーブル制御部 14 に出力する。

【0061】

また、リクエスト調停部 13 は、書込みがデータの更新を目的とする場合は、更新元のデータが格納されたページの物理アドレスを更新元物理アドレスとしてテーブル制御部 14 から受信する。また、リクエスト調停部 13 は、テーブル制御部 14 から、予備ブロックに含まれるページの物理アドレス、すなわちデータの書込み先となるページの物理アドレスを更新先物理アドレスとして受信する。

【0062】

そして、リクエスト調停部 13 は、更新元物理アドレスと、更新先物理アドレスとをテーブル制御部 14 から受信した場合は、データの更新を要求する更新要求をデバイスアクセス制御部 15 に発行する。詳細には、リクエスト調停部 13 は、更新元物理アドレスと、更新先物理アドレスと、書込むデータとを含む更新要求をデバイスアクセス制御部 15

【0063】

また、リクエスト調停部 13 は、更新元物理アドレスと、更新先物理アドレスと、書込み要求に含まれる論理アドレスとを含むテーブル更新要求をテーブル制御部 14 に出力する。その後、リクエスト調停部 13 は、デバイスアクセス制御部 15 からデータの書込みが完了した旨の応答を受信すると、受信した応答をリクエストインターフェース部 12 に出力する。

【0064】

また、リクエスト調停部 13 は、移動対象のデータが格納されたブロックの物理ブロックアドレスを含む移動要求を受信する。以下、移動対象のデータが格納されたブロックの物理ブロックアドレスを移動元物理ブロックアドレスと記載する。また、リクエスト調停部 13 は、テーブル制御部 14 に問い合わせる等して、予備ブロックの物理ブロックアドレス、すなわちデータの移動先となるブロックの物理ブロックアドレスを移動先物理ブロックアドレスとして取得する。

【0065】

そして、リクエスト調停部 13 は、移動元物理ブロックアドレスと、移動先物理ブロックアドレスとを含む移動要求をデバイスアクセス制御部 15 に発行する。また、リクエスト調停部 13 は、移動元物理ブロックアドレスと、移動先物理ブロックアドレスとを含むテーブル更新要求をテーブル制御部 14 に出力する。その後、リクエスト調停部 13 は、デバイスアクセス制御部 15 からデータの移動が完了した旨の応答を受信すると、データ移動制御部 18 に対して、データの移動が完了した旨の応答を出力する。

【0066】

また、リクエスト調停部 13 は、テーブル参照要求を受信した場合は、テーブル制御部 14 に対し、管理情報テーブル 20 の参照要求を送信する。そして、リクエスト調停部 13 は、テーブル制御部 14 から管理情報テーブル 20 を受信すると、受信した情報を巡回参照制御部 17 に出力する。

【0067】

テーブル制御部 14 は、論理アドレスを物理アドレスに変換する。例えば、テーブル制御部 14 は、リクエスト調停部 13 から読出し要求に格納された論理アドレスを受信すると、受信した論理アドレスに含まれる論理ブロックアドレスを抽出する。また、テーブル

10

20

30

40

50

制御部 14 は、アドレス変換テーブル 19 を参照し、抽出した論理ブロックアドレスと対応付けられた物理ブロックアドレスを取得する。

【 0 0 6 8 】

そして、テーブル制御部 14 は、受信した論理アドレスに含まれる論理ページ番号と、取得した物理ブロックアドレスとを組み合わせる物理アドレスを生成する。つまり、テーブル制御部 14 は、論理アドレスの上位ビットを物理ブロックアドレスに変換し、物理ブロックアドレスと、論理アドレスの下位ビットとを組み合わせる物理アドレスを生成する。そして、テーブル制御部 14 は、生成した物理アドレスをリクエスト調停部 13 に出力する。

【 0 0 6 9 】

また、テーブル制御部 14 は、リクエスト調停部 13 から書込み要求に格納された論理アドレスを受信すると、論理ブロックアドレスと対応付けられた物理ブロックアドレスをアドレス変換テーブル 19 から検索する。そして、テーブル制御部 14 は、論理ブロックアドレスと対応付けられた物理ブロックアドレスがアドレス変換テーブル 19 に格納されていない場合、すなわち、書込み対象のデータが新たなデータである場合は、以下の処理を実行する。

【 0 0 7 0 】

まず、テーブル制御部 14 は、管理情報テーブル 20 を参照し、データが格納されていない物理ブロックアドレス、すなわち、予備ブロックの物理ブロックアドレスを識別する。例えば、テーブル制御部 14 は、管理情報テーブル 20 を参照し、バリッドビット「0」と対応付けられた物理ブロックアドレスを検索し、検出した物理ブロックアドレスを予備ブロックの物理ブロックアドレスとする。そして、テーブル制御部 14 は、識別した物理ブロックアドレスと、受信した論理アドレスの論理ページ番号とを組み合わせる物理アドレスをリクエスト調停部 13 に出力する。

【 0 0 7 1 】

一方、テーブル制御部 14 は、受信した論理ブロックアドレスと対応付けられた物理ブロックアドレスがアドレス変換テーブル 19 に格納されている場合、すなわち、書込みがデータの更新を目的とする場合は、以下の処理を実行する。まず、テーブル制御部 14 は、受信した論理ブロックアドレスと対応付けられた物理ブロックアドレスを取得し、取得した物理ブロックアドレスに論理ページ番号を組み合わせる物理アドレスを更新元物理アドレスとしてリクエスト調停部 13 に出力する。また、テーブル制御部 14 は、予備ブロックの物理ブロックアドレスと、受信した論理アドレスの論理ページ番号とを組み合わせる物理アドレスを更新先物理アドレスとしてリクエスト調停部 13 に出力する。

【 0 0 7 2 】

また、テーブル制御部 14 は、リクエスト調停部 13 が移動要求を受信した際には、リクエスト調停部 13 から予備ブロックの物理ブロックアドレスの問い合わせを受ける。かかる場合は、テーブル制御部 14 は、管理情報テーブル 20 を参照し、バリッドビット「0」と対応付けられた物理ブロックアドレスを識別する。そして、テーブル制御部 14 は、識別した物理ブロックアドレスを移動先物理ブロックアドレスとしてリクエスト調停部 13 に出力する。

【 0 0 7 3 】

また、テーブル制御部 14 は、データの書込みや移動に応じて、アドレス変換テーブル 19、および、管理情報テーブル 20 の更新を行う。例えば、テーブル制御部 14 は、リクエスト調停部 13 が新たなデータの書込みを行う場合は、データの書込み先となるページの物理アドレスと、書込み要求に含まれる論理アドレスとを含むテーブル更新要求を受信する。

【 0 0 7 4 】

かかる場合は、テーブル制御部 14 は、書込み要求に含まれる論理アドレスから論理ブロックアドレスを抽出し、書込み要求に含まれる物理アドレスから物理ブロックアドレスを抽出する。そして、テーブル制御部 14 は、抽出した論理ブロックアドレスと抽出した

10

20

30

40

50

物理ブロックアドレスとを対応付けてアドレス変換テーブル 19 に格納する。

【0075】

また、テーブル制御部 14 は、管理情報テーブル 20 のエントリのうち、抽出した物理ブロックアドレスが格納されたエントリを抽出し、抽出したエントリに格納されたバリッドビットを「1」に更新する。また、テーブル制御部 14 は、巡回回数カウンタ 16 の値を取得し、取得した値をタイムスタンプとして、抽出したエントリに格納する。

【0076】

例えば、テーブル制御部 14 は、巡回回数カウンタ 16 のカウント値が「7」である際に、物理ブロックアドレス「P1」を含む物理アドレスが格納されたテーブル更新要求を受信する。かかる例では、テーブル制御部 14 は、物理ブロックアドレス「P1」が格納されたエントリを管理情報テーブル 20 から抽出する。

10

【0077】

そして、テーブル制御部 14 は、抽出したエントリの、バリッドビットを「1」に更新し、タイムスタンプ「7」を格納する。この結果、管理情報テーブル 20 は、物理ブロックアドレス「P1」と、バリッドビット「1」と、タイムスタンプ「7」とを対応付けて記憶する。

【0078】

また、テーブル制御部 14 は、リクエスト調停部 13 がデータの更新を行う場合は、更新元物理アドレスと、更新先物理アドレスと、書き込み要求に含まれる論理アドレスとを含むテーブル更新要求を受信する。かかる場合は、テーブル制御部 14 は、更新元物理アドレスに含まれる物理ブロックアドレスを更新元物理ブロックアドレスとして抽出し、更新先物理アドレスに含まれる物理ブロックアドレスを更新先物理ブロックアドレスとして抽出する。また、テーブル制御部 14 は、テーブル更新要求に含まれる論理アドレスから論理ブロックアドレスを抽出する。

20

【0079】

また、テーブル制御部 14 は、論理ブロックアドレスが格納されたエントリをアドレス変換テーブル 19 から抽出する。そして、テーブル制御部 14 は、抽出したエントリに格納された物理ブロックアドレスを、更新先物理ブロックアドレスに更新する。

【0080】

また、テーブル制御部 14 は、管理情報テーブル 20 から、更新元物理ブロックアドレスが格納されたエントリを抽出し、抽出したエントリに格納されたバリッドビットを「0」に更新し、タイムスタンプの値を削除する。また、テーブル制御部 14 は、管理情報テーブル 20 から、更新先物理ブロックアドレスが格納されたエントリを抽出し、抽出したエントリに格納されたバリッドビットを「1」に更新する。そして、テーブル制御部 14 は、巡回回数カウンタ 16 の値を取得し、取得した値をタイムスタンプとして、抽出したエントリに格納する。

30

【0081】

また、テーブル制御部 14 は、リクエスト調停部 13 がデータの移動を行う場合は、移動元物理ブロックアドレスと、移動先物理ブロックアドレスとを含むテーブル更新要求を受信する。かかる場合は、テーブル制御部 14 は、移動元物理ブロックアドレスが格納されたエントリをアドレス変換テーブル 19 から抽出する。そして、テーブル制御部 14 は、抽出したエントリに格納された移動元物理ブロックアドレスを、移動先物理ブロックアドレスに更新する。

40

【0082】

また、テーブル制御部 14 は、管理情報テーブル 20 から、移動元物理ブロックアドレスが格納されたエントリを抽出し、抽出したエントリに格納されたバリッドビットを「0」に更新し、タイムスタンプの値を削除する。そして、テーブル制御部 14 は、管理情報テーブル 20 から、移動先物理ブロックアドレスが格納されたエントリを抽出し、抽出したエントリに格納されたバリッドビットを「1」に更新する。また、テーブル制御部 14 は、巡回回数カウンタ 16 の値を取得し、取得した値をタイムスタンプとして、抽出した

50

エントリに格納する。

【 0 0 8 3 】

例えば、テーブル制御部 1 4 は、巡回回数カウンタ 1 6 のカウント値が「 7 」である際に、移動元物理ブロックアドレス「 P 0 」、移動先物理ブロックアドレス「 P 4 」が格納されたテーブル更新要求を受信する。かかる例では、テーブル制御部 1 4 は、論理アドレスブロック「 P 0 」が格納されたエントリをアドレス変換テーブル 1 9 から抽出し、抽出したエントリの物理ブロックアドレス「 P 0 」を移動先物理ブロックアドレス「 P 4 」に更新する。

【 0 0 8 4 】

また、テーブル制御部 1 4 は、移動元物理ブロックアドレス「 P 0 」が格納されたエントリを管理情報テーブル 2 0 から抽出する。そして、テーブル制御部 1 4 は、抽出したエントリのバリッドビット「 1 」を「 0 」に更新し、タイムスタンプの値を削除する。また、テーブル制御部 1 4 は、移動先物理ブロックアドレス「 P 4 」が格納されたエントリを管理情報テーブル 2 0 から抽出し、抽出したエントリのバリッドビットを「 1 」に更新する。そして、テーブル制御部 1 4 は、抽出したエントリに、巡回回数カウンタ 1 6 の値「 7 」をタイムスタンプとして格納する。

10

【 0 0 8 5 】

また、テーブル制御部 1 4 は、テーブル参照要求を受信した場合は、テーブル記憶部 1 1 から管理情報テーブル 2 0 を取得する。そして、テーブル制御部 1 4 は、取得した管理情報テーブル 2 0 をリクエスト調停部 1 3 に出力する。

20

【 0 0 8 6 】

デバイスアクセス制御部 1 5 は、リクエスト調停部 1 3 からの各種リクエストに従って、NAND デバイス 7 a ~ 1 0 a に対するデバイスアクセスを実行する。例えば、デバイスアクセス制御部 1 5 は、リクエスト調停部 1 3 から、物理アドレスを含む読出し要求を受信する。かかる場合は、デバイスアクセス制御部 1 5 は、NAND デバイス 7 a ~ 1 0 a が有するページのうち、読出し要求に格納されていた物理アドレスが示すページに格納されたデータの読み出しを実行する。そして、デバイスアクセス制御部 1 5 は、読み出したデータをリクエスト調停部 1 3 に出力する。

【 0 0 8 7 】

また、例えば、デバイスアクセス制御部 1 5 は、リクエスト調停部 1 3 から、物理アドレスと、書込み対象のデータとを含む書込み要求を受信する。係る場合は、デバイスアクセス制御部 1 5 は、書込み要求に含まれる物理アドレスが示すページに書込み対象のデータを格納する。その後、デバイスアクセス制御部 1 5 は、データの書込みを終了した旨の応答をリクエスト調停部 1 3 に出力する。

30

【 0 0 8 8 】

また、例えば、デバイスアクセス制御部 1 5 は、更新元物理アドレスと、更新先物理アドレスと、書込むデータとを含む更新要求をリクエスト調停部 1 3 から受信する。かかる場合は、デバイスアクセス制御部 1 5 は、更新元物理アドレスが示すページを含むブロックのデータを読み出す。続いて、デバイスアクセス制御部 1 5 は、読み出したデータのうち、更新元物理アドレスが示すページに格納されたデータを更新要求に含まれるデータに更新する。

40

【 0 0 8 9 】

そして、デバイスアクセス制御部 1 5 は、更新したデータを含む各データを、更新先物理アドレスが示すページを含むブロックに格納する。なお、デバイスアクセス制御部 1 5 は、データ更新元に各データが格納されたページのページ番号と、データ更新先に各データが格納されるページのページ番号とが同一となるように、データを格納する。その後、デバイスアクセス制御部 1 5 は、データの書込みを終了した旨の応答をリクエスト調停部 1 3 に出力する。

【 0 0 9 0 】

また、デバイスアクセス制御部 1 5 は、移動元物理ブロックアドレスと、移動先物理ブ

50

ロックアドレスとを含む移動要求をリクエスト調停部 13 から受信する。かかる場合は、デバイスアクセス制御部 15 は、移動元物理ブロックアドレスが示すブロックからデータの読み出しを行う。そして、デバイスアクセス制御部 15 は、移動先物理ブロックアドレスが示すブロックに、読み出したデータを格納する。なお、デバイスアクセス制御部 15 は、移動元と移動先とで、各データが格納されたページのページ番号が同一となるように、データを格納する。その後、デバイスアクセス制御部 15 は、データの移動を終了した旨の応答をリクエスト調停部 13 に出力する。

【0091】

巡回回数カウンタ 16 は、NAND デバイス 7a ~ 10a の全ブロックについて、データが書込まれてから所定の期間が経過したか否かを判定する巡回参照処理を NAND コントローラ 6a が実行した回数をカウントする。つまり、巡回回数カウンタ 16 は、時間等の独立したタイミングでカウントを行うカウンタではなく、NAND コントローラ 6a が実行する巡回参照処理が終了した際にカウント値を更新するカウンタである。また、巡回回数カウンタ 16 は、所定の桁数、例えば 1 桁のみのカウンタであり、桁あふれが発生した場合には、カウント値が初期値「0」に戻るカウンタである。なお、巡回回数カウンタ 16 は、特許請求の範囲に記載の計数部の一例である。

【0092】

巡回参照制御部 17 は、所定のタイミングで、巡回参照制御を実行する。例えば、巡回参照制御部 17 は、所定の時間間隔、所定の時刻、情報処理装置 1 が実行するアプリケーションプログラムの指示等を契機として、巡回参照制御を実行する。

【0093】

以下、巡回参照制御部 17 が実行する巡回参照制御の処理内容について説明する。例えば、巡回参照制御部 17 は、管理情報テーブル 20 の参照要求をリクエスト調停部 13 に出力する。また、巡回参照制御部 17 は、巡回回数カウンタ 16 のカウント値を取得する。また、巡回参照制御部 17 は、リクエスト調停部 13 から管理情報テーブル 20 を受信すると、管理情報テーブル 20 から先頭のエントリを抽出し、以下の判定処理を実行する。

【0094】

まず、巡回参照制御部 17 は、抽出したエントリのバリッドビットが「1」であるか否かを判定する。また、巡回参照制御部 17 は、抽出したエントリのバリッドビットが「1」ではない場合は、管理情報テーブル 20 から、次のエントリを抽出する。一方、巡回参照制御部 17 は、抽出したエントリのバリッドビットが「1」である場合は、抽出したエントリに格納されたタイムスタンプの値と、巡回回数カウンタ 16 のカウント値とを比較する。

【0095】

そして、巡回参照制御部 17 は、比較結果に応じて、データの移動を行うか否かを判定する。例えば、巡回参照制御部 17 は、データが書き込まれてから所定の期間が経過するまでの間、データが更新されていない場合は、データの移動を行うと判定する。その後、巡回参照制御部 17 は、データの移動を行うと判定した場合は、抽出したエントリの物理ブロックアドレスをデータ移動制御部 18 に出力する。そして、巡回参照制御部 17 は、データの移動が終了した旨の応答をデータ移動制御部 18 から受信した場合は、管理情報テーブル 20 から次のエントリを抽出し、抽出したエントリに対して、判定処理を実行する。

【0096】

例えば、巡回参照制御部 17 は、巡回回数カウンタ 16 の値に 1 を加算した値と抽出したエントリに格納されたタイムスタンプの値とが一致した場合は、抽出したエントリに格納された物理ブロックアドレスをデータ移動制御部 18 に出力する。すなわち、巡回参照制御部 17 は、抽出したエントリに格納された物理ブロックアドレスが示すブロックにデータを書込んでから、巡回回数カウンタ 16 が一巡するまでの間、移動や更新が行われなかった場合は、データの移動をデータ移動制御部 18 に依頼する。

【 0 0 9 7 】

また、巡回参照制御部 17 は、移動すると判定した全てのデータについて、データ移動制御部 18 から移動が終了した旨の応答を受信した場合は、巡回回数カウンタ 16 の値を 1 つインクリメントする。つまり、巡回回数カウンタ 16 の値は、管理情報テーブル 20 の全てのエントリについて、判定処理を実行した場合には、巡回回数カウンタ 16 の値を 1 インクリメントする。このため、NAND コントローラ 6a は、移動対象のデータを確実に移動させるので、巡回回数カウンタ 16 のカウント値が管理情報テーブル 20 に格納されるタイムスタンプの値を追い越すことが無い。この結果、情報処理装置 1 は、巡回回数カウンタ 16 の桁数を削減することができる。

【 0 0 9 8 】

10

詳細な例を挙げると、巡回参照制御部 17 は、図 8 に示す管理情報テーブル 20 から、物理ブロックアドレス「P0」が格納されたエントリを抽出し、抽出したエントリのタイムスタンプの値と、巡回回数カウンタ 16 のカウント値、例えば「1」、とを比較する。この結果、巡回参照制御部 17 は、巡回回数カウンタ 16 のカウント値「1」に 1 を加算した値「2」と、物理ブロックアドレス「P0」が格納されたエントリのタイムスタンプ「2」とが一致するので、物理ブロック「P0」をデータ移動制御部 18 に出力する。

【 0 0 9 9 】

その後、巡回参照制御部 17 は、データ移動制御部 18 から応答を受信すると、管理情報テーブル 20 から物理ブロックアドレス「P1」が格納されたエントリを抽出し、抽出したエントリについて、判定処理を実行する。また、巡回参照制御部 17 は、管理情報テーブル 20 の最後のエントリについて判定処理を行い、データの移動を行わないと判定した場合や、データの移動が完了した旨の応答を受信した場合は、巡回回数カウンタ 16 のカウント値「1」を「2」に更新する。

20

【 0 1 0 0 】

なお、巡回参照制御部 17 は、設定に応じて、書込まれてから任意の期間が経過したデータが格納されているブロックの物理ブロックアドレスをデータ移動制御部 18 に出力することができる。例えば、巡回参照制御部 17 は、任意の閾値「N」を巡回回数カウンタ 16 のカウント値に加算した値よりも、管理情報テーブル 20 に格納されたタイムスタンプの値が小さい場合は、データを移動すると判定してよい。なお、巡回参照制御部 17 は、特許請求の範囲に記載の判定部の一例である。

30

【 0 1 0 1 】

データ移動制御部 18 は、書込まれてから所定の期間が経過したデータを他のブロックに移動させる。すなわち、データ移動制御部 18 は、書込まれてから所定の期間が経過したデータの移動を行う。例えば、データ移動制御部 18 は、巡回参照制御部 17 から物理ブロックアドレスを受信した場合は、受信した物理ブロックアドレスを含む移動要求をリクエスト調停部 13 に出力する。

【 0 1 0 2 】

また、データ移動制御部 18 は、データの移動が終了した場合は、リクエスト調停部 13 から、データの移動が終了した旨の応答を受信する。かかる場合は、データ移動制御部 18 は、巡回参照制御部 17 に対し、データの移動が終了した旨の応答を出力する。

40

【 0 1 0 3 】

なお、例えば、リクエストインターフェース部 12、リクエスト調停部 13、テーブル制御部 14、デバイスアクセス制御部 15、巡回回数カウンタ 16、巡回参照制御部 17、データ移動制御部 18 とは、電子回路である。ここで、電子回路の例として、ASIC (Application Specific Integrated Circuit) や FPGA (Field Programmable Gate Array) などの集積回路、または CPU (Central Processing Unit) や MPU (Micro Processing Unit) などを適用する。

【 0 1 0 4 】

また、テーブル記憶部 11 とは、RAM (Random Access Memory)、フラッシュメモリ (flash memory) などの半導体メモリ素子などの記憶装置である。

50

【 0 1 0 5 】

次に、図 9 を用いて、NAND コントローラ 6 a が実行する処理の流れについて説明する。図 9 は、NAND コントローラが実行する処理を説明する図である。例えば、NAND コントローラ 6 a は、図 9 中 (A) に示すように、I / O ハブ 4 を介して、読出し要求や書込み要求を受信すると、読出し / 書込み制御を実行する。詳細には、NAND コントローラ 6 a は、図 9 中 (B) に示すように、アドレス変換テーブル 1 9 を参照して、論理アドレスと物理アドレスとのアドレス変換を実行する。

【 0 1 0 6 】

そして、NAND コントローラ 6 a は、図 9 中 (C) に示すように、アドレス変換した物理アドレスを用いて、NAND デバイス 7 a ~ 1 0 a に対する読出しや書込みを実行する。また、NAND コントローラ 6 a は、データの書込みを実行した場合は、図 9 中 (D) に示すように、管理情報テーブル 2 0 の更新を行う。詳細には、NAND コントローラ 6 a は、図 6 中 (E) に示すように、データ書込みの際に巡回回数カウンタ 1 6 がカウントしていたカウント値を管理情報テーブル 2 0 に格納する。

10

【 0 1 0 7 】

また、NAND コントローラ 6 a は、所定の時間間隔等で、巡回参照制御を実行する。詳細には、NAND コントローラ 6 a は、図 9 中 (F) に示すように、巡回回数カウンタ 1 6 の値を取得する。そして、NAND コントローラ 6 a は、図 9 中 (G) に示すように、管理情報テーブル 2 0 の各エントリごとに、タイムスタンプの値と巡回回数カウンタ 1 6 の値とを比較し、データが書込まれてから所定の期間が経過したブロックを識別する。

20

【 0 1 0 8 】

そして、NAND コントローラ 6 a は、図 9 中 (H) に示すように、識別したブロックのデータ移動制御を実行する。例えば、NAND コントローラ 6 a は、図 9 中 (I) に示すように、識別したブロックから他のブロックにデータを移動させる。そして、NAND コントローラ 6 a は、データの移動に従って、図 9 中 (J) に示すように、アドレス変換テーブル 1 9 を更新し、図 9 中 (K) に示すように、管理情報テーブル 2 0 を更新する。

【 0 1 0 9 】

また、NAND コントローラ 6 a は、管理情報テーブル 2 0 の全エントリについて、タイムスタンプの値と巡回回数カウンタ 1 6 の値との比較が終了した場合は、図 9 中 (L) に示すように、巡回回数カウンタ 1 6 の値をインクリメントする。この結果、NAND コントローラ 6 a は、カウンタの桁数を少ない桁数とした場合にも、カウント値が管理情報テーブル 2 0 に格納されたタイムスタンプの値を追越さないので、書込まれてから所定の期間が経過したデータの移動を行うことができる。

30

【 0 1 1 0 】

次に、図 1 0 を用いて、NAND コントローラ 6 a が管理情報テーブル 2 0 を用いてデータ移動制御の対象となるデータを識別し、データ移動後に管理情報テーブル 2 0 を更新する例について説明する。図 1 0 は、データ移動制御を説明する図である。なお、図 1 0 に示す例では、巡回回数カウンタ 1 6 のカウント値は 1 桁であるものとする。

【 0 1 1 1 】

また、図 1 0 に示す例では、NAND コントローラ 6 a は、タイムスタンプの値と、巡回回数カウンタ 1 6 のカウント値に「 5 」を加算した値とが一致する場合は、データの移動を行うものとする。また、図 1 0 に示す例では、物理ブロックアドレス「 P 0 」が示すブロックのデータを物理ブロックアドレス「 P 4 」が示すブロックに移動する例について説明する。

40

【 0 1 1 2 】

例えば、NAND コントローラ 6 a は、巡回回数カウンタ 1 6 のカウント値が「 7 」の際に、物理ブロックアドレス「 P 1 」、「 P 5 」が示すブロックにデータを格納する。この結果、NAND コントローラ 6 a は、図 1 0 中 (M) に示すように、物理ブロックアドレス「 P 1 」が格納されたエントリのバリッドビットを「 1 」に更新し、タイムスタンプとして、巡回回数カウンタ 1 6 のカウント値「 7 」を格納する。また、NAND コントロ

50

ーラ 6 a は、図 10 中 (N) に示すように、物理ブロックアドレス「P 5」が格納されたエントリのバリッドビットを「1」に更新し、タイムスタンプとして、巡回回数カウンタ 16 のカウント値「7」を格納する。

【0113】

ここで、巡回回数カウンタ 16 のカウント値「7」に「5」を加算した値は「12」であるが、桁あふれを考慮すると、加算した値は「2」となる。この結果、NAND コントローラ 6 a は、図 10 中 (O) に示すように、物理ブロックアドレス「P 0」が格納されたエントリのタイムスタンプが「2」であるので、物理ブロックアドレス「P 0」が示すブロックのデータを移動する。また、NAND コントローラ 6 a は、物理ブロックアドレス「P 0」が格納されたエントリのバリッドビットを「0」に更新し、タイムスタンプの値を削除する。

10

【0114】

また、NAND コントローラ 6 a は、図 10 中 (P) に示すように、データの移動先ブロックを示す物理ブロックアドレス「P 4」のエントリを抽出する。そして、NAND コントローラ 6 a は、抽出したエントリのバリッドビットを「1」に更新し、タイムスタンプとして、巡回回数カウンタ 16 のカウント値「7」を格納する。その後、NAND コントローラ 6 a は、図 10 中 (Q) に示すように、巡回回数カウンタ 16 のカウント値を「8」にインクリメントする。

【0115】

次に、図 11 を用いて、NAND コントローラ 6 a が実行する処理の流れについて説明する。図 11 は、実施例 1 に係る NAND コントローラが実行する処理の流れを説明するフローチャートである。例えば、NAND コントローラ 6 a は、管理情報テーブル 20 を参照する (ステップ S 101)。そして、NAND コントローラ 6 a は、参照した管理情報テーブル 20 からエントリを 1 つ抽出し、抽出したエントリのタイムスタンプの値が巡回回数カウンタ 16 のカウント値に 1 を加算した値か否かを判定する (ステップ S 102)。

20

【0116】

また、NAND コントローラ 6 a は、タイムスタンプの値が巡回回数カウンタ 16 のカウント値に 1 を加算した値であると判定した場合は (ステップ S 102 肯定)、以下のステップ S 103 ~ S 105 に示すデータ移動制御を実行する。詳細には、NAND コントローラ 6 a は、抽出したエントリに格納された物理ブロックアドレスが示すブロック内のデータを読み出す (ステップ S 103)。次に、NAND コントローラ 6 a は、読み出したデータを新たなブロックに書込む (ステップ S 104)。

30

【0117】

そして、NAND コントローラ 6 a は、データの移動に応じて、アドレス変換テーブル 19、および、管理情報テーブル 20 の更新を行う (ステップ S 105)。なお、ステップ S 103 ~ ステップ S 105 の処理は、リクエスト調停部 13、テーブル制御部 14 によってアトミックに実行される。一方、NAND コントローラ 6 a は、タイムスタンプの値が巡回回数カウンタ 16 のカウント値に 1 を加算した値ではないと判定した場合は (ステップ S 102 否定)、ステップ S 103 ~ S 105 に示すデータ移動制御をスキップする。

40

【0118】

また、NAND コントローラ 6 a は、管理情報テーブル 20 の全てのエントリについて、ステップ S 102 ~ S 105 の処理を実行したか否かを判定する (ステップ S 106)。そして、NAND コントローラ 6 a は、管理情報テーブル 20 の全てのエントリについて、ステップ S 102 ~ S 105 の処理を実行していないと判定した場合は (ステップ S 106 否定)、以下の処理を実行する。すなわち、NAND コントローラ 6 a は、管理情報テーブル 20 の各エントリのうち、ステップ S 102 の処理を実行していない他のエントリについてステップ S 102 を再度実行する。

【0119】

50

また、NANDコントローラ6aは、管理情報テーブル20の全てのエントリについて、ステップS102～S105の処理を実行したと判定した場合は（ステップS106肯定）、以下の処理を実行する。すなわち、NANDコントローラ6aは、巡回回数カウンタ16の値を1進め（ステップS107）、処理を終了する。

【0120】

[情報処理装置1の効果]

上述したように、情報処理装置1は、NANDデバイス7a～10aが記憶するデータが移動の対象であるか判定する処理が、全てのデータに対して実行された場合は、巡回回数カウンタ16のカウンタ値を更新する。また、情報処理装置1は、NANDデバイス7a～10aにデータが書込まれる際に、巡回回数カウンタ16のカウンタ値をデータの書込み先となるブロックの物理ブロックアドレスと対応付けて記憶する。そして、情報処理装置1は、データごとに、データが書込まれた物理ブロックアドレスと対応付けて記憶するカウンタ値と、巡回回数カウンタ16のカウンタ値とを比較して、各ブロックのデータが移動の対象であるか判定する。

10

【0121】

このため、情報処理装置1は、巡回回数カウンタ16のカウンタ値が少ない桁数であっても、管理情報テーブル20が記憶するタイムスタンプの値の追い越しを防げる。この結果、情報処理装置1は、タイムスタンプの桁数を削減することができる。また、テーブル記憶部11の記憶容量を削減できるので、NANDコントローラ6aの回路規模を小さくすることができる。また、情報処理装置1は、管理情報テーブル20のサイズを削減する結果、検索処理の時間を短縮し、NANDデバイス7a～10aに対するアクセス性能を向上させることができる。

20

【0122】

また、情報処理装置1は、物理ブロックアドレスと、物理ブロックアドレスが示すブロックにデータを書込んだ際のカウンタ値であるタイムスタンプとを対応付けて管理情報テーブル20に格納する。そして、情報処理装置1は、物理ブロックアドレスごとに、巡回回数カウンタ16のカウンタ値と管理情報テーブル20に格納された各タイムスタンプの値とを比較して、各データを再度NANDデバイス7a～10aに書込むか否か判定する。

【0123】

このため、情報処理装置1は、各ブロックごとに、データが書込まれてから所定の期間が経過したデータを判定できる。この結果、情報処理装置1は、NANDデバイス7a～10aが有する各ブロックごとに、素子の劣化を平準化し、電荷が抜けることによるビット化けを防げる。

30

【0124】

また、情報処理装置1は、巡回回数カウンタ16のカウンタ値を所定の値で初期値に戻す。そして、情報処理装置1は、カウンタ値に1を加算した値と、あるデータについて管理情報テーブル20に格納されたタイムスタンプの値とが一致する場合は、データが移動の対象であると判定する。この結果、情報処理装置1は、NANDデバイス7a～10aに格納されたデータのうち、最も古いデータの移動を行うことができる。

40

【実施例2】

【0125】

上述したNANDコントローラ6aは、1回の巡回参照制御で、全ての物理ブロックアドレスについて、データの移動を行うか否か判定した。しかし、実施例はこれに限定されるものではない。例えば、実施例2に係るNANDコントローラ6cは、1回の巡回参照処理で、全ての物理ブロックアドレスのうち、一部の物理ブロックアドレスのみについて判定処理を行ってもよい。

【0126】

以下、NANDコントローラ6cが実行する処理について説明する。まず、図12を用いて、NANDコントローラ6cの機能構成について説明する。図12は、実施例2に係

50

るNANDコントローラの機能構成を説明する図である。なお、図12に示すNANDコントローラ6cの機能構成のうち、図6に示すNANDコントローラ6aの機能構成と同様の機能構成については、同一の符号を付し、説明を省略する。

【0127】

図12に示す例では、NANDコントローラ6cは、巡回参照制御部17aと巡回済対象記憶部21とを有する。巡回済対象記憶部21は、巡回参照制御部17aが判定処理を行った対象を記憶するためのメモリである。巡回参照制御部17aは、図6に示す巡回参照制御部17と同様の機能を有し、所定の時間間隔で巡回参照制御を実行する。

【0128】

ここで、巡回参照制御部17aは、管理情報テーブル20の各エントリのうち、物理ブ
ロックアドレスが「P0」のエントリから順番に判定処理を実行する。例えば、巡回参照
制御部17aは、物理ブロックアドレスが「P0」のエントリを抽出し、抽出したエント
リのタイムスタンプの値と巡回回数カウンタ16のカウント値とを比較し、判定処理を実
行する。次に、巡回参照制御部17aは、物理ブロックアドレスが「P1」のエントリを
抽出し、抽出したエントリについて判定処理を実行する。

10

【0129】

ここで、巡回参照制御部17aは、巡回参照制御を開始してから所定の時間が経過した
場合は、最後に判定処理を実行したエントリに格納された物理ブロックアドレスを巡回済
対象記憶部21に格納する。その後、巡回参照制御部17aは、巡回参照処理を再開した
場合は、巡回済対象記憶部21に格納した物理ブロックアドレスの次の物理ブロックアド
レスが格納されたエントリから、順番に判定処理を実行する。その後、巡回参照制御部1
7aは、管理情報テーブル20の全てのエントリについて判定処理を実行した場合は、巡
回回数カウンタ16の値を1つインクリメントする。

20

【0130】

例えば、巡回参照制御部17aは、物理ブロックアドレス「P7」のエントリについて
判定処理を終了した際に、所定の時間が経過した場合は、物理ブロックアドレス「P7」
を巡回済対象記憶部21に格納する。かかる場合は、巡回参照制御部17aは、巡回参照
制御を再開した際に、巡回済対象記憶部21から物理ブロックアドレス「P7」を取得す
る。そして、巡回参照制御部17aは、管理情報テーブル20から、物理ブロックアドレ
ス「P7」の次の物理ブロックアドレス「P8」が格納されたエントリを抽出し、抽出し
たエントリに対して判定処理を実行する。

30

【0131】

なお、巡回参照制御部17aは、所定の時間内で判別対象を区切るのではなく、他の方
法で判別対象を区切ってもよい。例えば、巡回参照制御部17aは、物理ブロックアドレ
スを所定の数ごとにグループ分けする。そして、巡回参照制御部17aは、一回の巡回参
照制御で、1つのグループに含まれる物理ブロックアドレスに対して判定処理を実行して
もよい。

【0132】

例えば、巡回参照制御部17aは、物理ブロックアドレス「P0」～「P7」をグルー
プ「No1」とし、物理ブロックアドレス「P8」～「P15」をグループ「No2」と
する。すなわち、巡回参照制御部17aは、物理ブロックアドレスの上位ビットの値ごと
に、8個の連続する物理ブロックアドレスを1つのグループとする。そして、巡回参照制
御部17aは、管理情報テーブル20の各エントリのうち、グループ「No1」に含まれ
る物理ブロックアドレスが格納された各エントリについて判定処理を実行する。

40

【0133】

また、巡回参照制御部17aは、グループ「No1」に含まれる物理ブロックアドレス
が格納された各エントリについて判定処理を実行した場合は、判定処理を実行したグルー
プを示す情報として、「No1」を巡回済対象記憶部21に格納する。そして、巡回参照
制御部17aは、巡回参照制御の再開時には、巡回済対象記憶部21からグループを示す
情報「No1」を取得する。かかる場合は、巡回参照制御部17aは、管理情報テーブル

50

20 から、グループ「No 1」の次のグループ「No 2」に含まれる物理ブロックアドレスが格納された各エントリについて判定処理を実行する。

【0134】

なお、巡回参照制御部 17a は、グループを示す情報として、任意の情報を用いることができる。例えば、巡回参照制御部 17a は、物理ブロックアドレスの上位ビットでグループ分けを行う場合は、判定処理を終了したグループの物理ブロックアドレスの上位ビットを巡回済対象記憶部 21 に格納してもよい。

【0135】

次に、図 13 を用いて、NAND コントローラ 6c が実行する処理の流れについて説明する。図 13 は、実施例 2 に係る NAND コントローラ が実行する処理の流れを説明する第 1 のフローチャートである。なお、図 13 に示す例では、NAND コントローラ 6c が、所定の時間内で判別対象となるブロックを区切る例について記載した。また、図 13 に示す処理のうち、ステップ S203 ~ ステップ S207 の処理については、図 11 に示すステップ S101 ~ ステップ S105 と同様の処理であるものとして、説明を省略する。

10

【0136】

まず、NAND コントローラ 6c は、巡回済対象記憶部 21 から、前回、判定処理が終了したブロックの物理ブロックアドレスを読み出す（ステップ S201）。次に、NAND コントローラ 6c は、読み出した物理ブロックアドレスの次の物理ブロックアドレスが示すブロックを開始ブロックに設定する（ステップ S202）。そして、NAND コントローラ 6c は、ステップ S203 ~ ステップ S207 の処理を実行する。

20

【0137】

また、NAND コントローラ 6c は、ステップ S207 を実行すると、判定対象とした物理ブロックアドレスが示すブロックが、最終ブロックであるか否かを判定する（ステップ S208）。そして、NAND コントローラ 6c は、判定対象とした物理ブロックアドレスが示すブロックが、最終ブロックであると判定した場合は（ステップ S208 肯定）、巡回回数カウンタ 16 のカウント値を 1 進める（ステップ S209）。一方、NAND コントローラ 6c は、判定対象とした物理ブロックアドレスが示すブロックが、最終ブロックではないと判定した場合は（ステップ S208 否定）、ステップ S209 をスキップする。

【0138】

次に、NAND コントローラ 6c は、巡回参照処理を開始してから所定の時間が経過したか否かを判定する（ステップ S210）。そして、NAND コントローラ 6c は、巡回参照処理を開始してから所定の時間が経過したと判定した場合は（ステップ S210 肯定）、判定処理が終了したブロックの物理ブロックアドレスを巡回済対象記憶部 21 に保存し（ステップ S211）、処理を終了する。一方、NAND コントローラ 6c は、巡回参照処理を開始してから所定の時間が経過していないと判定した場合は（ステップ S210 否定）、ステップ S203 の処理を実行する。

30

【0139】

次に、図 14 を用いて、NAND コントローラ 6c が実行する処理の他の例について説明する。図 14 は、実施例 2 に係る NAND コントローラ が実行する処理の流れを説明する第 2 のフローチャートである。なお、図 14 に示す例では、NAND コントローラ 6c が、物理ブロックアドレスを所定の数ごとにグループ分けし、1 回の巡回参照制御で 1 つのグループに含まれるブロックを判定処理の対象となる例について記載した。また、図 14 に示す処理のうち、ステップ S303 ~ ステップ S307 の処理については、図 11 に示すステップ S101 ~ ステップ S105 と同様の判定処理であるものとして、説明を省略する。

40

【0140】

まず、NAND コントローラ 6c は、巡回済対象記憶部 21 から、前回、判定処理が終了したグループのグループ No を読み出す（ステップ S301）。次に、NAND コントローラ 6c は、読み出したグループ No の次のグループ No が示すグループを巡回参照処

50

理の対象に設定する（ステップS302）。そして、NANDコントローラ6cは、巡回参照処理の対象となるグループに含まれる各ブロックについて、ステップS303～ステップS307の処理を実行する。

【0141】

また、NANDコントローラ6cは、ステップS307を実行すると、判定対象とした物理ブロックアドレスが示すブロックが、巡回参照処理の対象となるグループの最終ブロックであるか判定する（ステップS308）。そして、NANDコントローラ6cは、判定対象とした物理ブロックアドレスが示すブロックが、巡回参照処理の対象となるグループの最終ブロックであると判定した場合は（ステップS308肯定）、以下の処理を実行する。すなわち、NANDコントローラ6cは、巡回参照処理の対象となるグループのグループNoを巡回済対象記憶部21に格納する（ステップS309）。

10

【0142】

また、NANDコントローラ6cは、巡回参照処理を実行したグループが最終グループであるか否かを判定する（ステップS310）。すなわち、NANDコントローラ6cは、管理情報テーブル20の全てのエントリについて判定処理を実行したか否かを判定する。そして、NANDコントローラ6cは、巡回参照処理を実行したグループが最終グループであると判定した場合は（ステップS310肯定）、巡回回数カウンタ16のカウント値を1進め（ステップS311）、処理を終了する。

【0143】

一方、NANDコントローラ6cは、巡回参照処理を実行したグループが最終グループではないと判定した場合は（ステップS310否定）、ステップS311をスキップして処理を終了する。また、NANDコントローラ6cは、判定対象とした物理ブロックアドレスが示すブロックが、巡回参照処理の対象となるグループの最終ブロックではないと判定した場合は（ステップS308否定）、ステップS303の処理を実行する。

20

【0144】

[NANDコントローラ6cの効果]

上述したように、NANDコントローラ6cは、巡回参照制御を開始してから所定の時間が経過した場合は、最後に判定処理の対象となったブロックの物理ブロックアドレスを記憶する。その後、NANDコントローラ6cは、巡回参照処理の再開時には、記憶した物理ブロックアドレスの次の物理ブロックアドレスが示すブロックから、物理ブロックアドレスの順で、巡回参照処理を実行する。

30

【0145】

このため、NANDコントローラ6cは、巡回参照処理を1回実行する際の処理時間を短縮することができる。この結果、NANDコントローラ6cは、例えば、情報処理装置1が処理を実行していない夜間等に、巡回参照処理を実行する等、柔軟なスケジューリングを実現することができる。また、NANDコントローラ6cは、巡回参照処理によってNANDデバイス7a～10aにアクセスできない時間を短縮化するので、NANDデバイス7a～10aに対するアクセス性能を向上させることができる。

【0146】

また、NANDコントローラ6cは、NANDデバイス7a～10aの記憶領域を複数のグループに分割し、グループごとに、巡回参照処理を実行する。このため、NANDコントローラ6cは、巡回参照処理を1回実行する際の処理時間を短縮し、柔軟なスケジューリングを実現できる。また、NANDコントローラ6cは、NANDデバイス7a～10aに対するアクセス性能を向上させることができる。

40

【実施例3】

【0147】

上述したNANDコントローラ6a～6cは、巡回回数カウンタ16のカウント値に所定の閾値を加算した値と、タイムスタンプの値とが一致した場合は、データの移動処理を実行した。しかし、実施例は、これに限定されるものではない。例えば、NANDコントローラ6a～6cは、各ブロックに対するリクエストの数に応じて、閾値を動的に設定し

50

てもよい。

【 0 1 4 8 】

以下、実施例 3 に係る N A N D コントローラとして、各ブロックに対するリクエストの数に応じて、異なる閾値を設定する N A N D コントローラ 6 d について説明する。まず、図 1 5 を用いて、N A N D コントローラ 6 d の機能構成について説明する。図 1 5 は、実施例 3 に係る N A N D コントローラの機能構成を説明する図である。なお、図 1 5 に示す N A N D コントローラ 6 d の機能構成のうち、図 6 に示す N A N D コントローラ 6 a の機能構成と同様の機能構成については、同一の符号を付し、説明を省略する。

【 0 1 4 9 】

例えば、N A N D コントローラ 6 d は、巡回参照制御部 1 7 b と、リクエスト数計測部 2 2 とを有する。リクエスト数計測部 2 2 は、N A N D デバイス 7 a ~ 1 0 a が有するブロックごとに、以下の処理を実行する。まず、リクエスト数計測部 2 2 は、リクエスト調停部 1 3 とテーブル制御部 1 4 とを接続する信号線やバスを監視し、各ブロックに対して発行されたリクエストの数を計数する。詳細には、リクエスト数計測部 2 2 は、所定の時間間隔で、各ブロックに対して発行されたリクエストの数、例えば、読出し要求や書込み要求の数をブロックごとに計測する。

【 0 1 5 0 】

なお、リクエスト数計測部 2 2 は、読出し要求、又は、書込み要求のいずれか一方の数を計数してもよい。また、リクエスト数計測部 2 2 は、リクエスト調停部 1 3 とデバイスアクセス制御部 1 5 とを接続する信号線やバスを監視することで、各ブロックに対するリ

【 0 1 5 1 】

また、リクエスト数計測部 2 2 は、計測結果から、1 0 秒間に発行されたリクエストの平均値である平均要求発行数をブロックごとに算出する。そして、リクエスト数計測部 2 2 は、算出した平均要求発行数に応じた閾値をブロックごとに設定する。その後、リクエスト数計測部 2 2 は、ブロックごとに設定した閾値を巡回参照制御部 1 7 b に出力する。なお、リクエスト数計測部 2 2 は、特許請求の範囲に記載の要求計数部、および、設定部の一例である。

【 0 1 5 2 】

ここで、図 1 6 を用いて、リクエスト数計測部 2 2 が、平均要求発行数に応じて設定する閾値の一例について説明する。図 1 6 は、平均要求発行数に応じた閾値の一例を説明する図である。例えば、図 1 6 に示すように、リクエスト数計測部 2 2 は、平均要求発行数が「0」から「9」の間であるブロックの閾値を「4」とし、平均要求発行数が「10」から「49」の間であるブロックの閾値を「3」とする。

【 0 1 5 3 】

また、リクエスト数計測部 2 2 は、平均要求発行数が「50」から「99」の間であるブロックの閾値を「2」とし、平均要求発行数が「100」以上であるブロックの閾値を「1」とする。なお、図 1 6 に示す平均要求発行数と閾値との対応は、あくまで一例であり、N A N D コントローラ 6 d は、平均要求発行数の数に応じた閾値を設定するのであれば、任意の閾値を設定できる。

【 0 1 5 4 】

図 1 5 に戻り、巡回参照制御部 1 7 b は、図 6 に示す巡回参照制御部 1 7 と同様の機能を発揮する。また、巡回参照制御部 1 7 b は、管理情報テーブル 2 0 の各エントリについて、判定処理を実行する場合は、以下の処理を実行する。まず、巡回参照制御部 1 7 b は、管理情報テーブル 2 0 から判定処理の対象となるエントリを抽出する。

【 0 1 5 5 】

また、巡回参照制御部 1 7 b は、抽出したエントリに格納された物理ブロックアドレスが示すブロックに対してリクエスト数計測部 2 2 が設定した閾値と、現在の巡回回数カウンタ 1 6 のカウント値との和の値を算出する。そして、巡回参照制御部 1 7 b は、抽出したエントリに格納されたタイムスタンプの値が算出した和の値以下となるか否かを判定す

10

20

30

40

50

る。

【 0 1 5 6 】

また、巡回参照制御部 1 7 b は、抽出したエントリに格納されたタイムスタンプの値が算出した和の値以下となる場合は、抽出したエントリに格納された物理ブロックアドレスをデータ移動制御部 1 8 に出力し、データを移動させる。一方、巡回参照制御部 1 7 b は、抽出したエントリに格納されたタイムスタンプの値が算出した和の値より大きい場合は、データを移動させずに、管理情報テーブル 2 0 の次のエントリについて判定処理を実行する。

【 0 1 5 7 】

この結果、NANDコントローラ 6 d は、読出し要求や書込み要求が頻繁に発行されるブロックについては、データの移動を先延ばしするので、読出し要求や書込み要求が阻害されずに実行される結果、アクセス性能の悪化を防ぐことができる。一方、NANDコントローラ 6 d は、読出し要求や書込み要求があまり発行されていないブロックについては、データの移動を前倒しで実行するので、アクセス性能の悪化を防ぎつつ、ビット化けを防ぐことができる。

【 0 1 5 8 】

次に、図 1 7 を用いて、NANDコントローラ 6 d が実行する処理の他の例について説明する。図 1 7 は、実施例 3 に係る NANDコントローラが実行する処理の流れを説明するフローチャートである。また、図 1 7 に示す処理のうち、ステップ S 4 0 1、ステップ S 4 0 3 ~ ステップ S 4 0 7 の処理については、図 1 1 に示すステップ S 1 0 1、ステップ S 1 0 3 ~ ステップ S 1 0 7 と同様の判定処理であるものとして、説明を省略する。

【 0 1 5 9 】

例えば、NANDコントローラ 6 d は、判定処理の対象となるエントリについて、巡回回数カウンタ 1 6 のカウント値に平均要求発行数に応じた閾値を加算した値がタイムスタンプの値以上か否かを判定する（ステップ S 4 0 2）。そして、NANDコントローラ 6 d は、巡回回数カウンタ 1 6 のカウント値に平均要求発行数に応じた閾値を加算した値がタイムスタンプの値以上である場合は（ステップ S 4 0 2 肯定）、ステップ S 4 0 3 の処理を実行する。一方、NANDコントローラ 6 d は、巡回回数カウンタ 1 6 のカウント値に平均要求発行数に応じた閾値を加算した値がタイムスタンプの値より少ない場合は（ステップ S 4 0 2 否定）、ステップ S 4 0 6 を実行する。

【 0 1 6 0 】

[NANDコントローラ 6 d の効果]

上述したように、NANDコントローラ 6 d は、ブロックごとに、発行された読出し要求、および、書込み要求の数を計数する。また、NANDコントローラ 6 d は、計数した数に応じて、各ブロックのデータを移動させるか否かを判定するための閾値、すなわち、各ブロックのデータが移動の対象であるか判定するための閾値をブロックごとに設定する。

【 0 1 6 1 】

そして、NANDコントローラ 6 d は、ブロックごとに、巡回回数カウンタ 1 6 のカウント値と設定した閾値との和を算出し、算出した値が管理情報テーブル 2 0 に格納されたタイムスタンプの値以上となるか否かを判定する。その後、NANDコントローラ 6 d は、算出した値が管理情報テーブル 2 0 に格納されたタイムスタンプの値以上となる場合は、判断対象のブロックに格納されたデータが移動の対象であると判定する。

【 0 1 6 2 】

このため、NANDコントローラ 6 d は、CPU 3 a、3 b が発行するリクエストの数に応じて、データの移動のを行うことができる。例えば、NANDコントローラ 6 d は、読出し要求や書込み要求が頻繁に発行されるブロックについては、データの移動を先延ばし、読出し要求や書込み要求があまり発行されていないブロックについては、データの移動を前倒しして実行する。この結果、NANDコントローラ 6 d は、アクセス性能の悪化や、ビット化けを防ぐことができる。

【実施例 4】

【0163】

これまで本発明の実施例について説明したが実施例は、上述した実施例以外にも様々な異なる形態にて実施されてよいものである。そこで、以下では実施例 4 として本発明に含まれる他の実施例を説明する。

【0164】

(1) データ移動の粒度について

上述した NAND コントローラ 6 a ~ 6 d は、NAND デバイス 7 a ~ 10 a が有するブロックごとに、データを移動させるか否かを判定した。しかしながら、実施例はこれに限定されるものではない。すなわち、NAND コントローラ 6 a ~ 6 d は、任意の単位でデータの移動を行うか否かを判定することができる。例えば、NAND コントローラ 6 a ~ 6 d は、複数のブロックごとにデータの移動を行うか否かを判定してもよい。また、NAND コントローラ 6 a ~ 6 d は、管理情報テーブル 20 がタイムスタンプを管理する単位と、データ書込みの単位とに異なる粒度を採用してもよい。

10

【0165】

(2) NAND コントローラ 6 a ~ 6 d の機能構成について

上述した NAND コントローラ 6 a ~ 6 d の機能構成は、あくまで一例であり、NAND コントローラ 6 a ~ 6 d として同様の処理を実行できるのであれば、任意の構成を採用することができる。例えば、NAND コントローラ 6 a は、巡回参照制御部 17 とデータ移動制御部 18 との機能を有する移動制御部を有してもよい。

20

【0166】

なお、上述した例では、NAND コントローラ 6 a ~ 6 d が NAND デバイス 7 a ~ 10 a に格納されたデータの移動を判定する処理について記載した。しかしながら、実施例はこれに限定されるものではない。すなわち、NAND コントローラ 6 a ~ 6 d は、データの移動を行うのであれば、任意の技術が適用された記憶媒体、例えばメモリ等のメモリコントローラとして動作してもよい。

【0167】

(3) リクエストの調停について

上述した NAND コントローラ 6 a ~ 6 d は、リクエストインターフェース部 12 から受信する読出し要求や書込み要求を優先して実行した。しかし、実施例はこれに限定されるものではなく、NAND コントローラ 6 a ~ 6 d は、NAND デバイス 7 a ~ 10 a の各セルの寿命が平準化するように、各リクエストの調停を行ってもよい。

30

【0168】

(4) 予備ブロックについて

上述したテーブル制御部 14 は、データが格納されていない予備ブロックをデータの移動先とした。しかしながら、実施例はこれに限定されるものではない。例えば、テーブル制御部 14 は、データが格納されていないブロックのうち、最も余命が長いブロックを識別する。そして、テーブル制御部 14 は、識別したブロックを示す物理ブロックアドレスをリクエスト調停部 13 に通知してもよい。かかる処理を実行した場合は、NAND コントローラ 6 a ~ 6 d は、NAND デバイス 7 a ~ 10 a が有する各ブロックのセルの劣化を平準化し、寿命を使いこなすことができる。

40

【0169】

(5) 巡回回数カウンタについて

上述した NAND コントローラ 6 a ~ 6 d は、「0」から「9」までカウントする巡回回数カウンタ 16 を有する。しかしながら、実施例はこれに限定されるものではない。すなわち、巡回回数カウンタ 16 がカウントする値は、任意の範囲や桁数を設定することができる。例えば、NAND コントローラ 6 a ~ 6 d は、「0」または「1」をカウントする巡回回数カウンタ 16 を有し、2 回の巡回参照制御で全てのデータを移動させてもよい。

【0170】

50

また、NANDコントローラ6a～6dは、カウンタを巡回回数カウンタ16として有する必要はない。例えば、NANDコントローラ6a～6dは、所定の桁数の数値を記憶可能なメモリを有し、メモリ上にカウント値を格納する。そして、NANDコントローラ6a～6dは、管理情報テーブル20の全てのエントリについて判定処理を完了した場合は、メモリ上のカウント値を読み出し、読み出した値に1を加算した値を再度メモリに書込むことで、巡回回数カウンタ16を再現してもよい。

【0171】

なお、NANDコントローラ6a～6dは、任意の記憶装置に巡回参照制御を実行した回数を格納し、巡回参照制御を実行後に、記憶装置に格納した回数を更新することで、巡回回数カウンタ16の機能を実現してもよい。

10

【0172】

また、NANDコントローラ6a～6dは、各ブロックごとに、巡回参照制御を行った後でデータの書込みが行われたか否かを示す書込ビットを管理情報テーブル20に格納する。そして、NANDコントローラ6a～6dは、管理情報テーブル20の書込ビットを参照し、巡回参照制御を行った後でデータの書込みが行われなかったブロックを識別する。その後、NANDコントローラ6a～6dは、識別したブロックのデータを移動させ、管理情報テーブル20のフラグをリセットしてもよい。

【0173】

すなわち、NANDコントローラ6a～6dは、前回巡回参照処理を行ってから書込みが行われなかったブロックについて、データの再書込を行う場合は、巡回回数カウンタ16を有さず、書込ビットを用いて処理を行っても良い。以下、図18を用いて、NANDコントローラ6aが巡回回数カウンタ16を用いずに、巡回参照処理を実行する処理の一例について説明する。

20

【0174】

図18は、書込ビットを用いた処理の一例を説明する図である。なお、図18に示す例では、NANDコントローラ6aが、巡回回数カウンタ16を用いずに巡回参照処理を実行する際に、管理情報テーブル20に格納する情報について記載した。図18に示すように、NANDコントローラ6aは、管理情報テーブル20に、タイムスタンプに変えて書込ビットを格納する。ここで、書込ビットとは、前回巡回参照処理が実行されてから、データの書込みや移動が行われたか否かを示す情報である。

30

【0175】

例えば、図18に示す例では、管理情報テーブル20は、物理ブロックアドレス「P0」、「P5」が示すブロックにデータが格納されている旨を示す。ここで、NANDコントローラ6aは、データの更新や移動を行った結果、物理ブロックアドレス「P5」が示すブロックに格納されたデータを物理ブロックアドレス「P1」が示すブロックに移動する。

【0176】

そして、NANDコントローラ6aは、管理情報テーブル20の各エントリのうち、物理ブロックアドレス「P5」のバリッドビットを「0」に更新し、物理ブロックアドレス「P1」のバリッドビットを「1」に更新する。また、NANDコントローラ6aは、図18中(R)に示すように、物理ブロックアドレス「P1」の書込ビットを「1」に更新する。

40

【0177】

ここで、NANDコントローラ6aは、巡回参照処理を実行する場合は、以下の処理を実行する。まず、NANDコントローラ6aは、管理情報テーブル20の各エントリのうち、バリッドビットが「1」で書込ビットが「0」のエントリを識別する。すなわち、NANDコントローラ6aは、前回巡回参照処理が実行された後で書込みや移動が行われたブロックの物理ブロックアドレスを識別する。そして、NANDコントローラ6aは、識別した物理ブロックアドレスが示すブロックのデータを他のブロックに移動する。

【0178】

50

例えば、NANDコントローラ6aは、図18に示す管理情報テーブル20から、バリッドビットが「1」で書込みビットが「0」のエントリに格納された物理ブロックアドレス「P0」を識別する。そして、NANDコントローラ6aは、図18中(S)に示すように、物理ブロックアドレス「P0」が示すブロックのデータを物理ブロックアドレス「P2」が示すブロックに移動させ、管理情報テーブル20を更新する。また、NANDコントローラ6aは、管理情報テーブル20の全エントリについて、上述した処理を実行し、全エントリについて処理が終了した場合は、管理情報テーブル20に格納された全ての書込みビットを「0」にリセットする。

【0179】

この結果、NANDコントローラ6aは、カウンタを用いずとも、書込みから所定の期間が経過したデータを移動させることができるので、管理情報テーブル20のデータ量を削減できる。なお、NANDコントローラ6aは、データの移動を行った際に書込ビットの値を「1」に更新し、全エントリについて処理が終了した場合は、管理情報テーブル20に格納された全ての書込ビットを「0」にリセットしなくともよい。かかる場合は、NANDコントローラ6aは、任意のタイミングで、書込ビットのリセットを行えばよい。

【0180】

(6) リクエスト数計測の粒度について

上述したNANDコントローラ6dは、各ブロックに対して発行されたリクエストの数をリクエスト数計測部22がブロックごとに計測し、ブロックごとに閾値を設定した。しかし、実施例はこれに限定されるものではなく、NANDコントローラ6dは、異なる粒度でリクエスト数の計測と閾値の設定を行ってもよい。例えば、NANDコントローラ6dは、すべてのブロックに対して発行されたリクエストを共通のカウンタで計測し、NANDコントローラ6d全体で共通の閾値を1つ設定してもよい。また、NANDコントローラ6dは、複数のブロックを含むグループごとに、リクエストが発行された数に応じた閾値を設定してもよい。

【0181】

このように、NANDコントローラ6dは、すべてのブロックに対して発行されたリクエストの数に応じて、データの移動を判定する閾値を設定した場合は、例えば、読出しや書込みが頻繁に発行される場合は、データの移動を先延ばしできる。また、NANDコントローラ6dは、読出し要求や書込み要求があまり発行されていない場合は、データの移動を前倒しして実行できる。この結果、NANDコントローラ6dは、アクセス性能の悪化や、ビット化けを防ぐことができる。

【0182】

(7) プログラム

上記の実施例で説明したNANDコントローラ6a～6dが発揮する機能は、予め用意された制御プログラムをNANDコントローラ内の演算処理装置が実行することで実現してもよい。そこで、以下では、図19を用いて、上記のNANDコントローラ6aと同様の機能を有する制御プログラムを実行するコンピュータの一例について説明する。

【0183】

図19は、制御プログラムを実行するNANDコントローラの一例を説明する図である。図19に示すように、NANDコントローラ6eは、CPU40、デバイスアクセス制御部15を有する。また、CPU40は、メモリデバイス11aと接続される。なお、メモリデバイス11aは、NANDコントローラ6eに内蔵されるメモリであってもよい。

【0184】

メモリデバイス11aには、巡回回数カウンタ16、アドレス変換テーブル19、管理情報テーブル20があらかじめ記憶される。ここで、CPU40が制御プログラム30を読出して展開して実行することにより、制御プログラム30は、以下の様に機能する。すなわち、制御プログラム30は、CPU40をテーブル制御部31、リクエスト調停部32、巡回参照制御部33、データ移動制御部34として動作させる。ここで、テーブル制御部31、リクエスト調停部32、巡回参照制御部33、データ移動制御部34は、図6

10

20

30

40

50

に示すテーブル制御部 14、リクエスト調停部 13、巡回参照制御部 17、データ移動制御部 18と同様の機能を発揮する。

【0185】

なお、上記の制御プログラム 30は、CPU 40に、巡回参照制御の実行回数を巡回回数カウンタ 16としてメモリデバイス 11a上に格納させる。そして、制御プログラム 30は、CPU 40に、全てのブロックに対して巡回参照制御を実行させた場合は、巡回回数カウンタ 16の値を更新させる。また、NANDコントローラ 6eは、CPUではなく、例えばMPUやFPGA等の演算装置を用いて制御プログラム 30を実行しても良い。

【0186】

また、上記の制御プログラム 30については、例えば、メモリデバイス 11aや、NANDデバイス 7a～10aに記憶させてもよいし、他の方法でCPU 40に実行させてもよい。例えば、フレキシブルディスク、いわゆるFD (Flexible Disk)、CD (Compact Disk) - ROM、DVD (Digital Versatile Disk)、光磁気ディスク、ICカードなどの「可搬用の物理媒体」に各プログラムを記憶させる。

【0187】

そして、NANDコントローラ 6eが各CPU 3a、3bを介して、これらの可搬用の物理媒体から各プログラムを取得して実行するようにしてもよい。また、公衆回線、インターネット、LAN、WAN (Wide Area Network)などを介して他のコンピュータまたはサーバ装置などに記憶させた各プログラムを取得して実行するようにしてもよい。

【符号の説明】

【0188】

- 1 情報処理装置
- 2a、2b メモリ
- 3a、3b、40 CPU
- 4 I/Oハブ
- 5a、5b SSD
- 6a～6e NANDコントローラ
- 7a～10a、7b～10b NANDデバイス
- 11 テーブル記憶部
- 12 リクエストインターフェース部
- 13、32 リクエスト調停部
- 14、31 テーブル制御部
- 15 デバイスアクセス制御部
- 16 巡回回数カウンタ
- 17、33 巡回参照制御部
- 18、34 データ移動制御部
- 19 アドレス変換テーブル
- 20 管理情報テーブル
- 21 巡回済対象記憶部
- 22 リクエスト数計測部
- 30 制御プログラム

10

20

30

40

【図 5】

従来のタイムスタンプを用いた処理の問題を説明する図

(u)		物理ブロックアドレス	バリッドビット	タイムスタンプ	
P0	0	-			
P1	1	12			
P2	1	8100			
P3	1	35			
P4	0	-			
P5	1	810			
P6	1	5200			
P7	0	-			
...			
		時刻カウンタ値	5200		

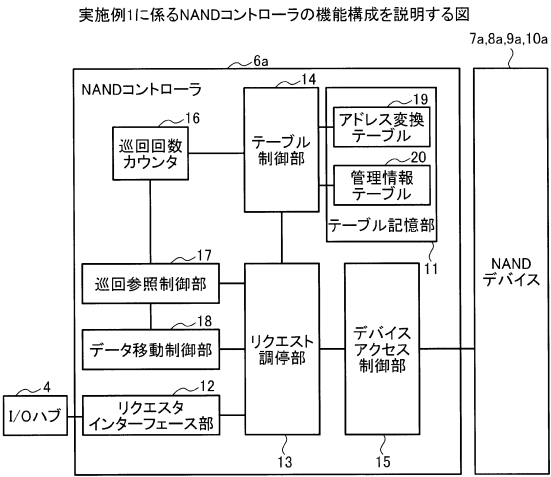
↑

(v)		物理ブロックアドレス	バリッドビット	タイムスタンプ	
P0	0	-			
P1	1	12			
P2	1	8100			
P3	1	35			
P4	0	-			
P5	1	810			
P6	1	5200			
P7	0	-			
...			
		時刻カウンタ値	40		

↑

(w)		物理ブロックアドレス	バリッドビット	タイムスタンプ	
P0	0	-			
P1	1	12			
P2	1	8100			
P3	1	35			
P4	0	-			
P5	1	810			
P6	1	5200			
P7	0	-			
...			
		時刻カウンタ値	50		

【図 6】



【図 7】

実施例1に係るアドレス変換テーブルに格納された情報の一例を説明する図

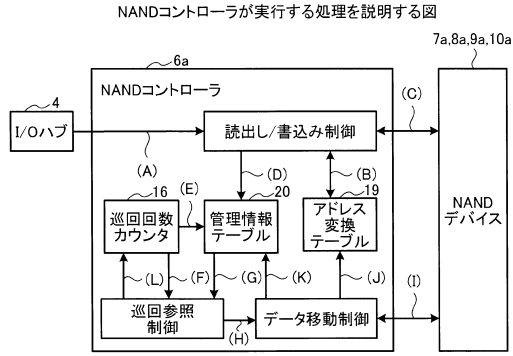
19	
論理ブロックアドレス	物理ブロックアドレス
L0	P4
L1	P2
L2	P3
L3	P6
L4	P7
L5	P1
L6	P0
L7	P5

【図 8】

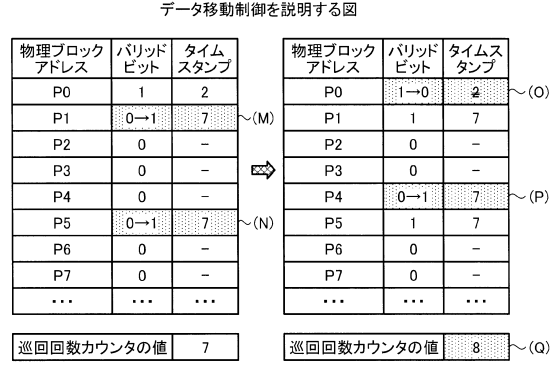
実施例1に係る管理情報テーブルに格納された情報の一例を説明する図

20		
物理ブロックアドレス	バリッドビット	タイムスタンプ
P0	1	2
P1	1	7
P2	0	-
P3	0	-
P4	0	-
P5	1	7
P6	0	-
P7	0	-
⋮	⋮	⋮
⋮	⋮	⋮
⋮	⋮	⋮

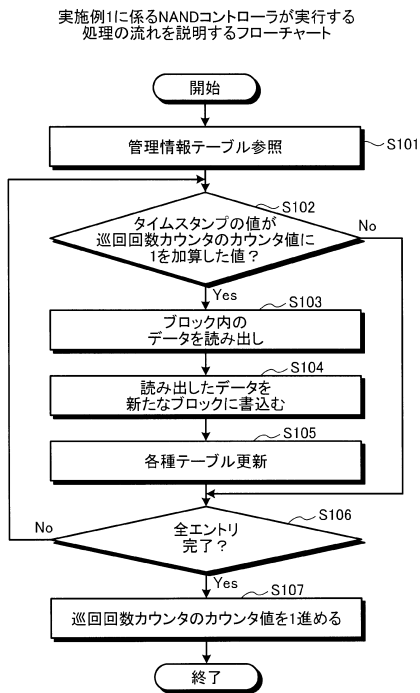
【図 9】



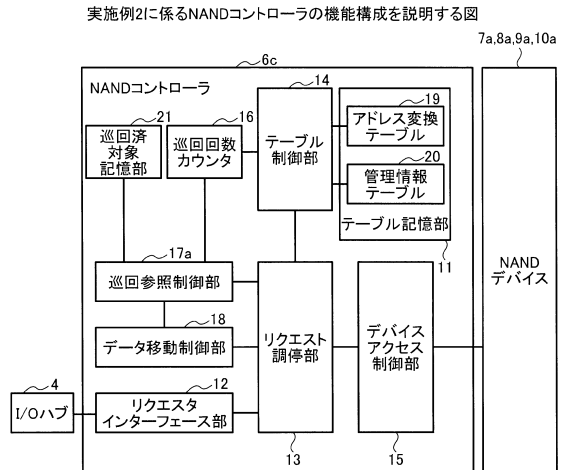
【図 10】



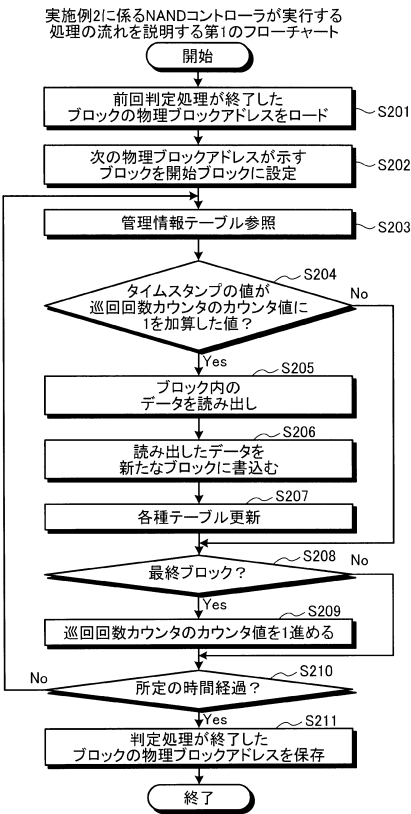
【図 11】



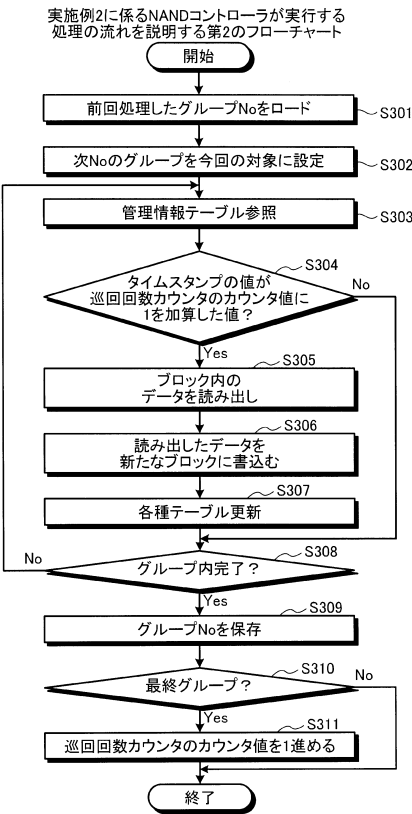
【図 12】



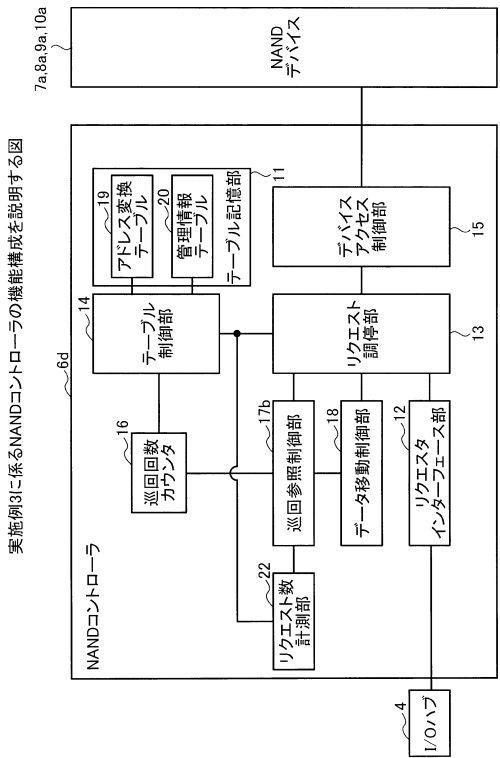
【図 1 3】



【図 1 4】



【図 1 5】

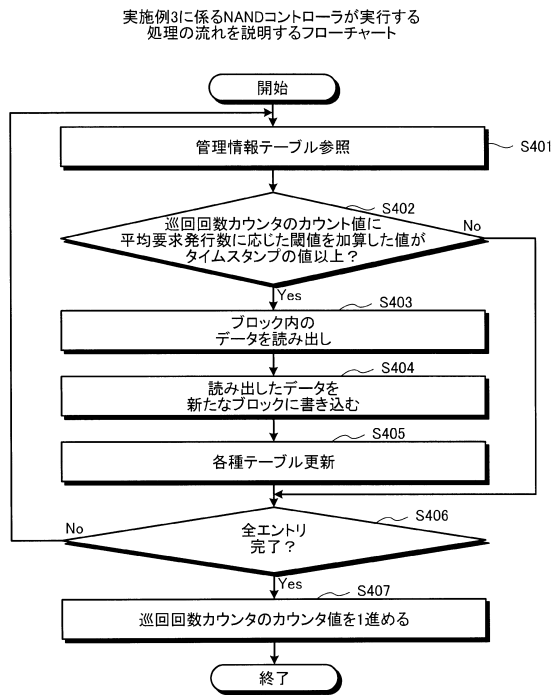


【図 1 6】

平均要求発行数に応じた閾値の一例を説明する図

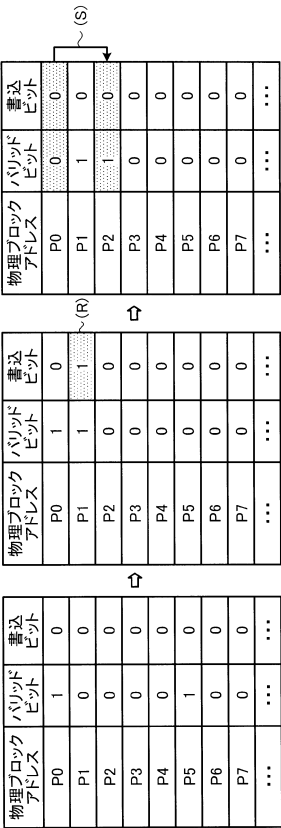
10秒間の平均要求発行数	閾値
0～9	4
10～49	3
50～99	2
100～	1

【図 17】



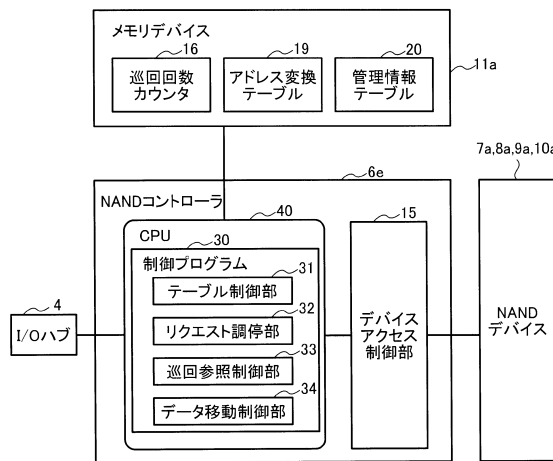
【図 18】

書込ビットを用いた処理の一例を説明する図



【図 19】

制御プログラムを実行するNANDコントローラの一例を説明する図



フロントページの続き

(56)参考文献 特開2009-110314(JP,A)
特開2010-146512(JP,A)
特開2010-146515(JP,A)
特開2010-250413(JP,A)
特表2007-507804(JP,A)
特表2009-512119(JP,A)
特開平6-19778(JP,A)
特開2012-33047(JP,A)

(58)調査した分野(Int.Cl., DB名)
G06F 12/16
G11C 16/34