

公告

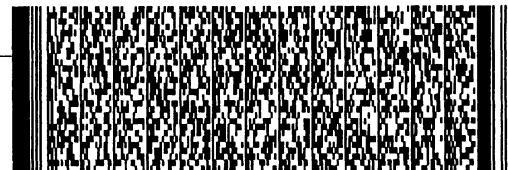
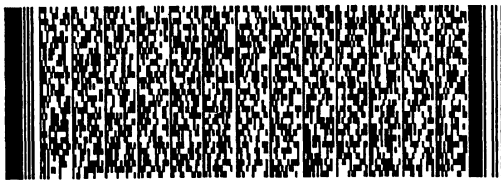
申請日期: 91.11.7.	IPC分類
申請案號: 91132825	G03F 1/16

(以上各欄由本局填註)

發明專利說明書

559687

一、發明名稱	中文	光罩圖案定義方法及其應用
	英文	METHOD OF DETERMINING MASK FEATURE AND APPLICATION THEREOF
二、發明人 (共2人)	姓名 (中文)	1. 許照榮 2. 游展汶
	姓名 (英文)	1. SHIN, Jaw-Jung 2. YOU, Jan-Wen
	國籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW
	住居所 (中文)	1. 新竹市北區南寮街90巷5號 2. 桃園縣中壢市中豐路2巷11弄29號
	住居所 (英文)	1. No. 5, Lane 90, Nan Liao St., S. Dist., Hsinchu 2. No. 29, Alley 11, Lane 2, Chung Feng Rd., Chung Li City, Taoyuan Hsien
三、申請人 (共1人)	名稱或姓名 (中文)	1. 台灣積體電路製造股份有限公司
	名稱或姓名 (英文)	1. TAIWAN SEMICONDUCTOR MANUFACTURING CO., LTD.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 新竹科學工業園區新竹縣園區三路121號 (本地址與前向貴局申請者不同)
	住居所 (營業所) (英文)	1. NO. 121, PARK AVE. III, SCIENCE-BASED INDUSTRIAL PARK, HSINCHU, TAIWAN, R. O. C.
	代表人 (中文)	1. 張 忠 謀
代表人 (英文)	1. Chang, Chung-Mou	



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

二、主張專利法第二十五條之一第一項優先權：

申請案號：

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

熟習該項技術者易於獲得,不須寄存。

五、發明說明 (1)

發明領域：

本發明係有關於積體電路的微影製程，特別是有關於微影製程中交替式相位移光罩 (alternating phase-shifting mask; Alt PSM) 的光罩圖案定義方法。

發明背景：

在半導體之製造過程中，主要係將矽或砷化鎵 (Galium Arsenide; GaAs) 等半導體材料製作成電子裝置的組成元件，例如電容、電阻或開關等，並利用沉積、蝕刻、微影 (Photolithography) 等技術，將電子裝置之體積及重量予以縮減。其中，由於微影技術不但可用以將設置在光罩上之電路佈局的圖案轉移至半導體基材上，且在蝕刻製程以及離子植佈製程時，大都需利用微影製程的輔助，因此微影技術為積體電路工業中不可或缺的重要技術。

微影製程中，光罩一般以透明平板為基底，在平板上形成不透明的線路來定義所需的圖案。透明平板一般由石英構成，不透明線路則藉由蝕刻鉻 (Chrome) 層定義出所需的電路圖案。以輻射光源發出之入射光照射光罩，經過光罩的圖案遮蔽以及光繞射形成圖像，並且經過投影系統將虛擬圖像投射在光阻層上。其中，評估轉移圖案品質的良窳主要係依據解析度 (resolution) 以及聚焦深度 (depth of focus; DOF) 兩項指標，其中解析度越高、聚焦深度越深



五、發明說明 (2)

代表圖案之轉移品質越佳。

然而，隨著半導體尺寸的縮小，單位面積製作的元件數增加，而提高半導體元件的複雜度。相對地，光罩圖案的複雜度也增加，使得光罩上的圖案更加密集，不透光區域之間的距離更加縮短。當數值孔隙 (Numerical Aperture; NA) 減小，光穿透光罩圖案時，會發生光繞射現象，這使得傳統光微影技術無法提昇。因此，為了製作出更小的尺寸，如何提昇解析度與聚焦深度便是一個相當困難的課題。

在眾多解決方法之中，其中之一即是使用相位移光罩 (phase shifting mask, PSM)。相位移光罩係在傳統的光罩上製作相位移層，利用相位移層將入射光的相位延遲 180 度，相反於原來之入射光的相位，通常藉由使用不同厚度或是不同折射率之透光層來達成，使穿透相位移層的入射光與鄰近的光罩元件的入射光形成破壞性干涉，來形成導線圖案，並且藉此改善解析度與聚焦深度。所以，相位移光罩的優點之一即為在不需改變曝光波長的情況下，增加定義圖案的解析度。

其中，交替式相位移光罩 (alternating phase-shifting mask; Alt PSM) 為 Levenson 等人所發明，主要在鉻膜特徵圖案 (chrome feature) 間加入相位移材料，藉由相位移材料使得入射光產生 180 度的相位差，降低繞射所引起的干涉效應，使得鉻膜圖案邊界的對比提高。一般交替式相位移光罩的圖案定義方法如第 1a 圖至第 1c 圖以及第 2a 圖至第



五、發明說明 (3)

2c圖所示，其中第1a圖至第1c圖為單一圖案的定義方法，而第2a圖至第2c圖為密集圖案的定義方法。

請參照第1a圖，其所繪示為交替式相位移光罩上具有電路所需的單一圖案10的上視圖。首先，在電路所需的單一圖案10的周圍，且與單一圖案10相隔一預設距離處，植佈相輔助圖案12(phase assist feature)，並使所加入的數個相輔助圖案12與原已設置之單一圖案10呈規則排列，如第1b圖所示。接著，進行相配置(phase assignment)步驟，使交替式相移光罩上之任兩相鄰之圖案的相位差約為180度，如第1c圖所示。

另外，請參照第2a圖，其所繪示為交替式相位移光罩上具有電路所需的密集圖案52的上視圖，其中密集圖案52係由數個單一圖案50所構成。首先，在電路所需的密集圖案52的周圍，且與密集圖案52相隔一預設距離處，植佈相輔助圖案54，並使所加入的數個相輔助圖案54與原已設置之密集圖案52中的單一圖案50呈規則排列，如第2b圖所示。接著，進行相配置步驟，使交替式相移光罩上，不論是密集圖案52中的單一圖案50或相輔助圖案54等，任兩相鄰圖案的相位差約為180度，如第2c圖所示。

發明目的及概述：

在積體電路朝高密度、小體積持續發展的同時，若微影製程的聚焦深度不足，會使得光阻在顯影時無法顯像至光阻



五、發明說明 (4)

層底部，而導致接觸金屬導線與元件之間接觸不完全，甚至在接觸金屬導線與元件之間形成斷路，造成半導體元件的電性穩定度降低。因此，如何提高微影製程的解析度與聚焦深度是急待克服的技術課題。

本發明之一目的為提供一種光罩圖案定義方法，先在已形成電路所需圖案之光罩上，於圖案的前後及左右方，設置數個相輔助圖案。接著於相配置步驟後，在原已設置之圖案的對角處，再設置另些相輔助圖案。藉由上述步驟，除了可降低相衝突 (phase conflict) 的可能性外，更可減少相配置步驟中的轉換時間 (conversion time) 與輸出資料量 (output data size)。

本發明的另一目的為提供一種交替式相位移光罩，係利用上述圖案定義方法以及一般微影製程來製造，此交替式相位移光罩上藉由上述步驟所形成的相位移輔助圖形，可在後續的曝光顯影過程中，提高積體電路所需圖案的聚焦深度。

根據以上所述之目的，本發明所提供之圖案定義方法包括：首先，在光罩上形成所需的電路圖案；接著，在電路圖案的前後方與左右方，形成數個第一相輔助圖案，並使這些第一相輔助圖案與該電路圖案保持一距離且呈規則排列；隨後，進行相配置步驟，使上述第一相輔助圖案與電路圖案中任兩單一圖案之間具有一相位差；之後，在電路圖案的對角線方向形成數個第二相輔助圖案，並使這些第二相輔助圖案和電路圖案與第一相輔助圖案之間也呈規則



五、發明說明 (5)

排列。其中，後續形成之第二相輔助圖案的相位，係與位於第二相輔助圖案相鄰兩側，並介於其與電路圖案之間的第一相輔助圖案相同。

本發明之光罩圖案定義方法可應用製造交替式相位移光罩，而在交替式相位移光罩中同時形成交替型相輔助特徵圖案與環型相輔助特徵圖案，以提高電路圖案的聚焦深度。

發明詳細說明：

本發明揭露一種光罩圖案定義方法及其應用，係運用不同於習知技術的定義方法來形成交替式相位移光罩，並在不變動光學曝光系統之數值孔徑以及光源下，使積體電路微影製程的聚焦深度與解析度增加。為了使本發明之敘述更加詳盡與完備，可參照下列描述並配合第 3a 圖至第 8d 圖之圖示。

第 3a 圖至第 3d 圖所繪示為本發明交替式相位移光罩中，單一圖案的定義流程圖。請參照第 3a 圖，其所繪示為交替式相位移光罩上具有電路所需的單一圖案 100 的上視圖。首先，在電路所需的單一圖案 100 的前後方及左右方，且與單一圖案 100 相隔一預設距離處，分別植佈相輔助圖案 102、相輔助圖案 104、相輔助圖案 106 以及相輔助圖案 108，並使所加入的相輔助圖案 102、相輔助圖案 104、相輔助圖案 106 以及相輔助圖案 108 與原已設置之單一圖案



五、發明說明 (6)

100呈規則排列，如第3b圖所示。

接著，進行相配置步驟，使交替式相移光罩上之任兩相鄰之圖案的相位差約為180度，亦即單一圖案100不論與相輔助圖案102、相輔助圖案104、相輔助圖案106或相輔助圖案108之間，都具有約180度的相位差，如第3c圖所示。其中上述約180度的相位差僅為舉例，而且其他具有180度之奇數倍的相位差，本發明不限於此。

隨後，在電路所需的單一圖案100的對角線方向，亦即相輔助圖案102與相輔助圖案104之間、相輔助圖案104與相輔助圖案106之間、相輔助圖案106與相輔助圖案108之間以及相輔助圖案108與相輔助圖案102之間，分別植佈與上述相輔助圖案同相，亦即不具相位差的另些相輔助圖案110、相輔助圖案112、相輔助圖案114以及相輔助圖案116，並使所加入的相輔助圖案110、相輔助圖案112、相輔助圖案114以及相輔助圖案116與原已設置之單一圖案100與先前設置的相輔助圖案102、相輔助圖案104、相輔助圖案106以及相輔助圖案108皆呈規則排列，如第3d所示。其中，如第3d圖所示之形式，利用同相的相位移輔助圖形將單一圖案100包圍的方法，可稱為環型 (ring type) 輔助特徵圖案。

另外，第4a圖至第4d圖所繪示為本發明交替式相位移光罩中，密集圖案的定義流程圖。請參照第4a圖，其所繪示為交替式相位移光罩上具有電路所需的密集圖案152的上視圖，其中密集圖案152係由數個單一圖案150所構成。首



五、發明說明 (7)

先，在電路所需的密集圖案 152 的前後方及左右方，且與密集圖案 152 相隔一預設距離處，植佈相輔助圖案群 154、相輔助圖案群 156、相輔助圖案群 158 以及相輔助圖案群 160。

其中，相輔助圖案群 154、相輔助圖案群 156、相輔助圖案群 158 係分別由數個單一相輔助圖案所組成，例如第 4b 圖中，相輔助圖案群 154 係由相輔助圖案 162a、相輔助圖案 162b 以及相輔助圖案 162c 所組成；相輔助圖案群 156 係由相輔助圖案 164a、相輔助圖案 164b 以及相輔助圖案 164c 所組成；相輔助圖案群 158 係由相輔助圖案 166a、相輔助圖案 166b 以及相輔助圖案 166c 所組成；以及，相輔助圖案群 160 係由相輔助圖案 168a、相輔助圖案 168b 以及相輔助圖案 168c 所組成。並且，使得所加入的相輔助圖案群 154、相輔助圖案群 156、相輔助圖案群 158 以及相輔助圖案群 160 中的數個單一相輔助圖案與原已設置之密集圖案 152 中的單一圖案 150，皆呈規則排列，如第 4b 圖所示。

接著，進行相配置步驟，使交替式相移光罩上之任兩相鄰之圖案的相位差約為 180 度，亦即不論在先前所加入之相輔助圖案群 154、相輔助圖案群 156、相輔助圖案群 158 以及相輔助圖案群 160 中的數個單一相輔助圖案之間、原已設置之密集圖案 152 中的單一圖案 150 之間、或者單一相輔助圖案和單一圖案 150 之間，都具有約 180 度的相位差，如第 4c 圖所示。

隨後，在電路所需的密集圖案 152 的對角線方向，亦即在

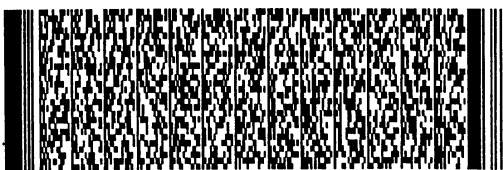


五、發明說明 (8)

相輔助圖案群 154 之相輔助圖案 162c 與相輔助圖案群 156 之相輔助圖案 164a 之間、相輔助圖案群 156 之相輔助圖案 164c 與相輔助圖案群 158 之相輔助圖案 166c 之間、相輔助圖案群 158 之相輔助圖案 166a 與相輔助圖案群 160 之相輔助圖案 168c 之間、以及相輔助圖案群 160 之相輔助圖案 168a 與相輔助圖案群 154 之相輔助圖案 162a 之間，分別植佈相輔助圖案 170、相輔助圖案 172、相輔助圖案 174n 以及相輔助圖案 176，並使所加入的相輔助圖案 170、相輔助圖案 172、相輔助圖案 174 以及相輔助圖案 176，與原已設置密集圖案 152 之數個單一圖案 150、先前設置的數個相輔助圖案群 154、相輔助圖案群 156、相輔助圖案群 158 以及相輔助圖案群 160 中的數個相輔助圖案，皆呈規則排列，如第 4d 圖所示。

其中，上述所加入的相輔助圖案係與其相鄰的相輔助圖案同相，並不具有相位差。依第 4d 圖來說，後來加入的相輔助圖案 170 係與相鄰之相輔助圖案 162c 和相輔助圖案 164a 同相；同理，相輔助圖案 172 係與相鄰之相輔助圖案 164c 和相輔助圖案 166c 同相；相輔助圖案 174 係與相鄰之相輔助圖案 166a 和相輔助圖案 168c 同相；相輔助圖案 176 係與相鄰之相輔助圖案 168a 和相輔助圖案 162a 同相。而如第 4d 圖所示之形式，可稱為交替型 (alternative type) 輔助特徵圖案。

請比較第 1c 圖與第 3d 圖，本發明光罩圖案定義方法所形成的相輔助圖案 110、相輔助圖案 112、相輔助圖案 114 與相

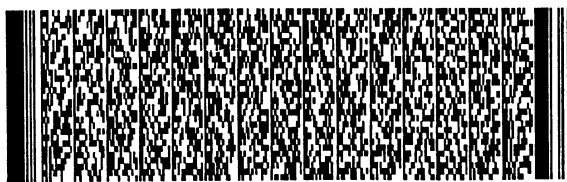


五、發明說明 (9)

輔助圖案 116，和利用習知光罩圖案定義方法所形成且位於同樣位置的相輔助圖案，兩者的形成時間點與相位皆不相同。同樣地，在第 2c 圖與第 4d 圖中，本發明所形成的相輔助圖案 170、相輔助圖案 172、相輔助圖案 174 與相輔助圖案 176，和利用習知方法所形成且位於同樣位置的相輔助圖案，兩者的形成時間點與相位亦不相同。

由此可知，本發明的特點在於先在已形成電路所需圖案之光罩上，於圖案的前後及左右方，設置數個相輔助圖案。接著進行一相配置步驟。並且在相配置步驟後，在電路所需圖案的對角處，再另外設置已決定相位的數個相輔助圖案。並且，利用本發明光罩圖案定義方法，位於對角部分的電路圖案，會因為環繞較多同相位的相輔助圖案，而提高提聚焦深度，尤其在被環型相輔助圖案所包圍的電路圖案，其聚焦深度的改善更為明顯。

第 5 圖與第 6 圖為分別利用習知與本發明之光罩圖案定義方法所製得之光罩，其所形成之圖案示意圖。請參照第 5 圖，圖案 200 與圖案 202 係為原電路所需之接觸洞圖案，而圍繞在其周圍，例如圖案 210，係為所增加的相輔助圖案。其中，在 $NA=0.75$ ，且 $\sigma=0.3$ 的條件下，所得到圖案 200 之聚焦深度為 0.34，而圖案 210 之聚焦深度亦為 0.34。另外，請參照第 6 圖，圖案 250 與圖案 252 係為原電路所需之接觸洞圖案，而圍繞在其周圍並具有約 180 度相位差，例如圖案 260，係為所增加的相輔助圖案。其中，在與第 5 圖相同條件下，亦即 $NA=0.75$ ，且 $\sigma=0.3$ ，所



五、發明說明 (10)

得到圖案 250 之聚焦深度為 0.61，而圖案 260 之聚焦深度則非常微小。

將本發明光罩圖案定義方法應用於實際交替式相位移光罩的製造上，除了可具有提高聚焦深度的優點外，更可節省相配置的轉換時間與輸出資料量，並且可在光罩上製作交替型輔助特徵圖案的同時，根據圖案特性而同時製作出環型輔助特徵圖案，以提高小尺寸圖案的聚焦深度。

第 7a 圖至第 7c 圖所繪示係為一般交替式光罩定義流程。首先請參照第 7a 圖，在交替式相位移光罩 300 上形成所需的電路圖案 302、電路圖案 304、電路圖案 306、電路圖案 308 與電路圖案 310 的上視圖。接著，分別在電路圖案 302 的周圍，以及電路圖案 304、電路圖案 306、電路圖案 308 與電路圖案 310 的四周圍，相隔一預設距離處，形成相輔助圖案 320 與相輔助圖案 330，並且使所加入的數個相輔助圖案 320 與電路圖案 302，以及數個相輔助圖案 330 與電路圖案 304、電路圖案 306、電路圖案 308、電路圖案 310 之間，呈現如第 7b 圖所示的規則排列。隨後，進行相配置步驟，使交替式相移光罩 300 上之任兩相鄰圖案的相位差約為 180 度，如第 7c 圖所示。

而第 8a 圖至第 8d 圖所繪示係為本發明交替式光罩定義流程。首先請參照第 8a 圖，在交替式相位移光罩 400 上形成電路所需的電路圖案 402、電路圖案 404、電路圖案 406、電路圖案 408 與電路圖案 410 的上視圖。接著，分別在電路圖案 402 的前後左右方，以及電路圖案 404、電路圖案



五、發明說明 (11)

406、電路圖案 408與電路圖案 410的前後左右方，相隔一預設距離處，形成數個相輔助圖案 420與數個相輔助圖案 430，並且使所加入的數個相輔助圖案 420與電路圖案 402，以及數個相輔助圖案 430與電路圖案 404、電路圖案 406、電路圖案 408、電路圖案 410之間，呈現如第 8b圖所示的規則排列。隨後，接著，進行相配置步驟，使交替式相移光罩 300上之任兩相鄰圖案的相位差約為 180度，如第 8c圖所示。之後，在上述電路圖案的對角處，形成另些相輔助圖案：在電路圖案 402的對角處，形成相輔助圖案 450；在電路圖案 404的對角處，形成相輔助圖案 460；在電路圖案 406的對角處，形成相輔助圖案 470；在電路圖案 410的對角處，形成相輔助圖案 480。其中，由於電路圖案 408的對角處已填滿先前設置的相輔助圖案 430，因此不在設置另外的相輔助圖案。並且，這些後續形成的相輔助圖案，其相位係決定於相鄰兩側的相輔助圖案，亦即後續形成的相輔助圖案會與兩旁先前形成的相輔助圖案具有同相位。

請參照第 7c圖與第 8c圖，其中在第 7c圖之相配置步驟共有 53個單一圖案需進行計算以進行相配置，而在第 8c圖之相配置步驟中，則共有 40個單一圖案需進行計算以進行相配置。因此比較之下可知，利用本發明光罩圖案定義方法的交替式光罩製造流程可較習知流程縮短相配置的轉換時間以及輸出資料量。

除了上述增加聚焦深度、縮短相配置的轉換時間以及輸出



五、發明說明 (12)

資料量等優點外，將上述本發明之光罩圖案定義方法應用於任何圖案中，更可減少主要特徵圖案的相衝突機率。並且，請參照第8d圖，本發明交替式光罩定義流程可同時在交替式相位移光罩100中，同時製造環型輔助特徵圖案與交替型輔助特徵圖案。對單一圖案來說，被環型輔助特徵圖案所包圍的電路圖案402，可較被交替型輔助特徵圖案所包圍的電路圖案302，具有較深的聚焦深度，更有利於小尺寸圖案的製作。

值得注意的是，本發明一較佳實施例係應用於接觸洞結構之製造，其他積體電路結構亦可應用於本發明之結構，本發明不限於此。另外，上述實施例中的電路圖案與相輔助圖案的位置、數量與形狀僅為舉例，更可視產品或製程需要而加以改變或增減，並不影響本發明之申請專利範圍。如熟悉此技術之人員所瞭解的，以上所述僅為本發明之較佳實施例而已，並非用以限定本發明之申請專利範圍；凡其它未脫離本發明所揭示之精神下所完成之等效改變或修飾，均應包含在下述之申請專利範圍內。



圖式簡單說明

圖式簡單說明：

本發明的較佳實施例將於往後之說明文字中輔以下列圖形做更詳細的闡述，其中：

第 1a 圖至第 1c 圖所繪示為一般交替式相位移光罩中，單一圖案的定義流程圖；

第 2a 圖至第 2c 圖所繪示為一般交替式相位移光罩中，密集圖案的定義流程圖；

第 3a 圖至第 3d 圖所繪示為本發明交替式相位移光罩中，單一圖案的定義流程圖；

第 4a 圖至第 4d 圖所繪示為本發明交替式相位移光罩中，密集圖案的定義流程圖；

第 5 圖所繪示為利用習知光罩圖案定義方法所製得之光罩，其所形成之圖案示意圖；

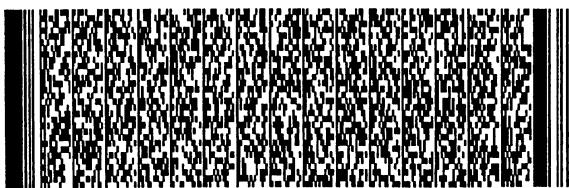
第 6 圖所繪示為利用本發明光罩圖案定義方法所製得之光罩，其所形成之圖案示意圖；

第 7a 圖至第 7c 圖所繪示為將一般光罩圖案定義方法應用於製造交替式相位移光罩之流程示意圖；以及

第 8a 圖至第 8d 圖所繪示為將本發明光罩圖案定義方法應用於製造交替式相位移光罩之流程示意圖。

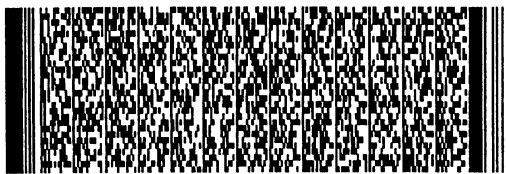
圖號對照說明：

10 單一圖案 12 相輔助圖案



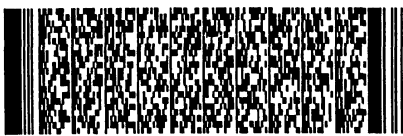
圖式簡單說明

- 50 單一圖案 52 密集圖案
- 54 相輔助圖案 100 單一圖案
- 102 相輔助圖案 104 相輔助圖案
- 106 相輔助圖案 108 相輔助圖案
- 110 相輔助圖案 112 相輔助圖案
- 114 相輔助圖案 116 相輔助圖案
- 150 單一圖案 152 密集圖案
- 154 相輔助圖案群 156 相輔助圖案群
- 158 相輔助圖案群 160 相輔助圖案群
- 162a 相輔助圖案 162b 相輔助圖案
- 162c 相輔助圖案 164a 相輔助圖案
- 164b 相輔助圖案 164c 相輔助圖案
- 166a 相輔助圖案 166b 相輔助圖案
- 166c 相輔助圖案 168a 相輔助圖案
- 168b 相輔助圖案 168c 相輔助圖案
- 170 相輔助圖案 172 相輔助圖案
- 174 相輔助圖案 176 相輔助圖案
- 200 圖案 202 圖案
- 210 圖案 250 圖案
- 252 圖案 260 圖案
- 300 交替式相位移光罩 302 電路圖案
- 304 電路圖案 306 電路圖案
- 308 電路圖案 308 電路圖案
- 320 相輔助圖案 330 相輔助圖案



圖式簡單說明

- 400 交替式相位移光罩 402 電路圖案
- 404 電路圖案 406 電路圖案
- 408 電路圖案 408 電路圖案
- 420 相輔助圖案 430 相輔助圖案
- 450 相輔助圖案 460 相輔助圖案
- 470 相輔助圖案 480 相輔助圖案

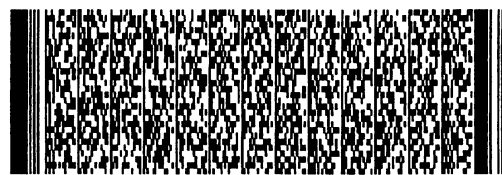
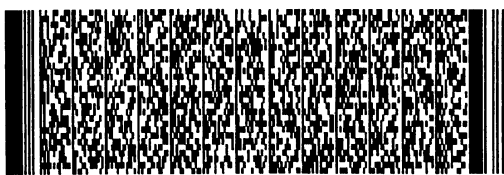


四、中文發明摘要 (發明名稱：光罩圖案定義方法及其應用)

一種光罩圖案定義方法及其應用，係在交替式相位移光罩的製造過程中，在原已設置之電路圖案的前後及左右方設置相輔助圖案，並使相輔助圖案和原電路圖案呈規則排列。接著，進行相配置步驟，使原電路圖案與相輔助圖案間，任兩相鄰圖案之間具有180度的相位差。隨後，在原電路圖案的對角處，再設置另些相輔助圖案。其中，後來設置的相輔助圖案之相位，係與其相鄰兩側的相輔助圖案相同。

陸、英文發明摘要 (發明名稱：METHOD OF DETERMINING MASK FEATURE AND APPLICATION THEREOF)

A method of determining mask features and an application thereof are disclosed. In the process of manufacturing alternating phase-shifting mask, a plurality of first phase assist features are added at the front, rear, left and right sides of a main contact feature, and the phase assist features and the main contact feature are arranged in regularly. Then, a phase assignment step is



四、中文發明摘要 (發明名稱：光罩圖案定義方法及其應用)

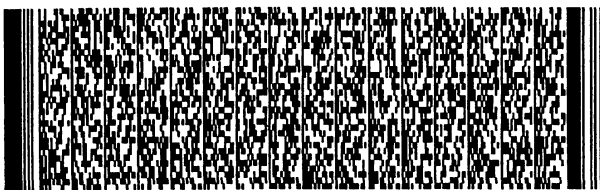
伍、(一)、本案代表圖為：第 8a圖 至 第 8d圖

(二)、本案代表圖之元件代表符號簡單說明：

400	交替式相位移光罩	402	電路圖案
404	電路圖案	406	電路圖案
408	電路圖案	408	電路圖案
420	相輔助圖案	430	相輔助圖案
450	相輔助圖案	460	相輔助圖案
470	相輔助圖案	480	相輔助圖案

陸、英文發明摘要 (發明名稱：METHOD OF DETERMINING MASK FEATURE AND APPLICATION THEREOF)

performed, for obtaining 180 degrees optical phase difference between any two patterns of the main contact feature and the phase assist features. After, a plurality of second phase assist features are added at the diagonal direction of the main contact feature, wherein the second phase assist features have the same phase with the first phase assist features located in the next side.



六、申請專利範圍

1. 一種光罩圖案定義方法，至少包括：
形成一電路圖案於一光罩上；
形成複數個第一相輔助圖案於該電路圖案之前後方與左右方，其中該些第一相輔助圖案與該電路圖案係具有一預設距離；
進行一相配置步驟，使該些第一相輔助圖案與該電路圖案中任兩單一圖案之間具有一相位差；以及
形成複數個第二相輔助圖案於該電路圖案之對角線方向。
2. 如申請專利範圍第1項所述之光罩圖案定義方法，其中上述之第一相輔助圖案與該電路圖案係呈規則排列。
3. 如申請專利範圍第1項所述之光罩圖案定義方法，其中上述之第二相輔助圖案係與該電路圖案以及該些第一相輔助圖案呈規則排列。
4. 如申請專利範圍第1項所述之光罩圖案定義方法，其中上述之相位差為180度的奇數倍。
5. 如申請專利範圍第1項所述之光罩圖案定義方法，其中上述之第二相輔助圖案係與位於相鄰兩側並介於與該電路圖案之間的該些第一相輔助圖案，具有同相位。
6. 如申請專利範圍第1項所述之光罩圖案定義方法，其中



六、申請專利範圍

上述之電路圖案係為一單一圖案。

7.如申請專利範圍第1項所述之光罩圖案定義方法，其中上述之電路圖案係為一密集圖案，且該密集圖案係由複數個單一圖案所構成。

8.如申請專利範圍第1項所述之光罩圖案定義方法，其中上述之電路圖案為一接觸洞結構。

9.如申請專利範圍第1項所述之光罩圖案定義方法，其中上述之光罩為一交替式相位移光罩。

10.如申請專利範圍第1項所述之光罩圖案定義方法，其中每一該些第一相輔助圖案與每一該些第二相輔助圖案具有同相位，而形成一環型相輔助特徵圖案。

11.一種根據申請專利範圍第1項所述之光罩圖案定義方法而製造之光罩。

12.一種交替式相位移光罩，係適用於製造複數個接觸洞，該交替式相位移光罩至少包括：
一背景；
複數個接觸洞圖案位於該背景上；以及
複數個相輔助圖案位於該背景上並包圍該些接觸洞圖案，



六、申請專利範圍

其中該些相輔助圖案係依據申請專利範圍第 1 項所述之光罩定義方法而製造。

13. 如申請專利範圍第 12 項所述之交替式相位移光罩，其中上述之交替式相位移光罩具有一環型相輔助特徵圖案與一交替型相輔助特徵圖案，且該環型相輔助特徵圖案與該交替型相輔助特徵圖案係於申請專利範圍第 1 項所述之光罩定義方法中同時形成。

14. 一種光罩，至少包括：

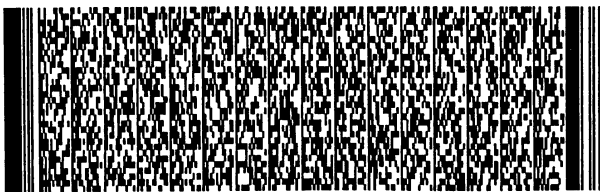
一 電路圖案；

複數個第一相輔助圖案位於該電路圖案之前後方與左右方，其中該些第一相輔助圖案與該電路圖案係具有一預設距離，且該些第一相輔助圖案與該電路圖案中任兩單一圖案之間具有一相位差；以及

複數個第二相輔助圖案位於該電路圖案之對角線方向，其中該些第二相輔助圖案之一者係與介於與該電路圖案之間並位於相鄰兩側之該些第一相輔助圖案，具有同相位。

15. 如申請專利範圍第 14 項所述之光罩，其中上述之第一相輔助圖案與該電路圖案係呈規則排列。

16. 如申請專利範圍第 14 項所述之光罩，其中上述之第二相輔助圖案係與該電路圖案以及該些第一相輔助圖案呈規



六、申請專利範圍

則排列。

17.如申請專利範圍第14項所述之光罩，其中上述之相位差為180度的奇數倍。

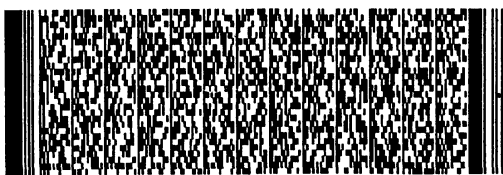
18.如申請專利範圍第14項所述之光罩，其中上述之電路圖案係為一單一圖案。

19.如申請專利範圍第14項所述之光罩，其中上述之電路圖案係為一密集圖案，且該密集圖案係由複數個單一圖案所構成。

20.如申請專利範圍第14項所述之光罩，其中上述之電路圖案為一接觸洞結構。

21.如申請專利範圍第14項所述之光罩，其中上述之光罩為一交替式相位移光罩。

22.如申請專利範圍第14項所述之光罩，其中每一該些第一相輔助圖案與每一該些第二相輔助圖案具有同相位，而形成一環型相輔助特徵圖案。

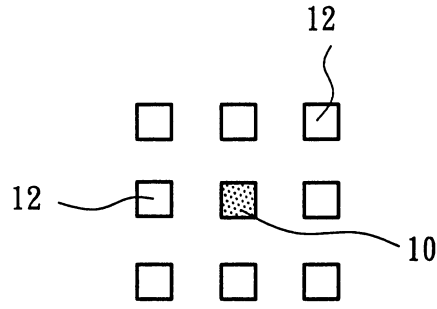


10



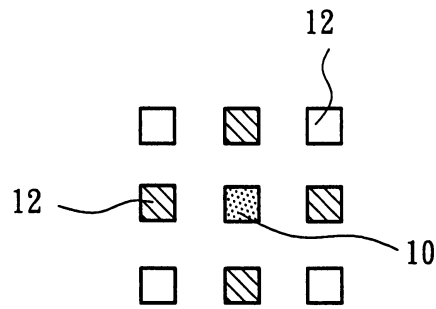
第 1a 圖

12

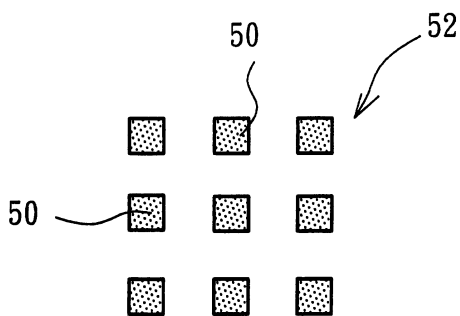


第 1b 圖

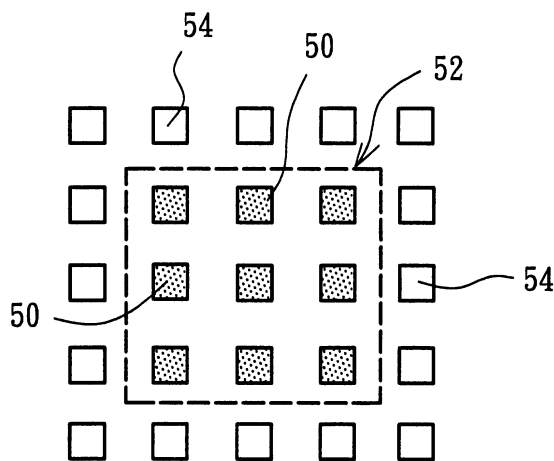
12



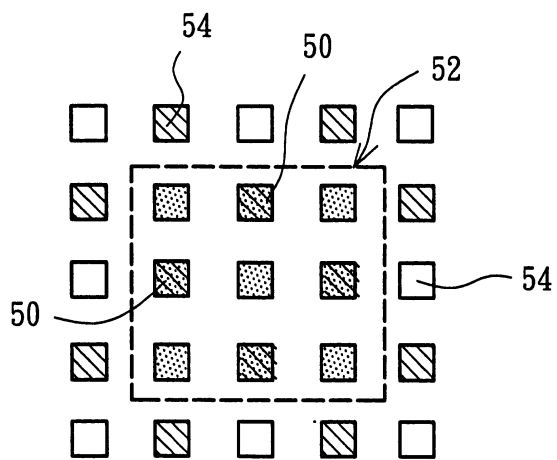
第 1c 圖



第 2a 圖



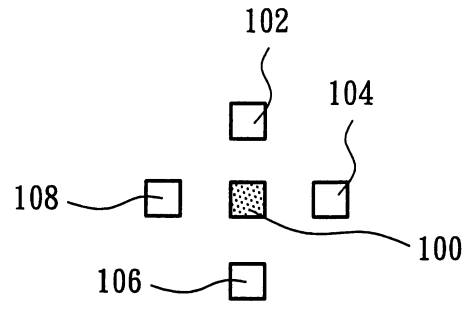
第 2b 圖



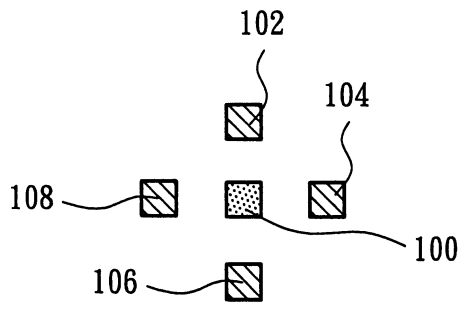
第 2c 圖



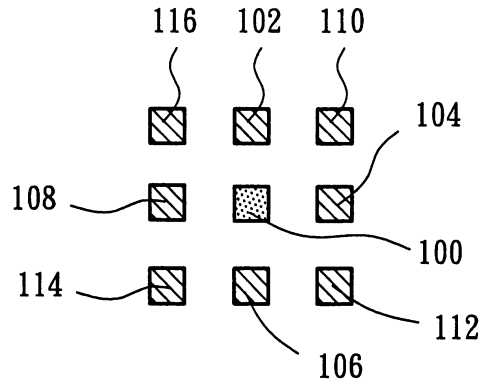
第 3a 圖



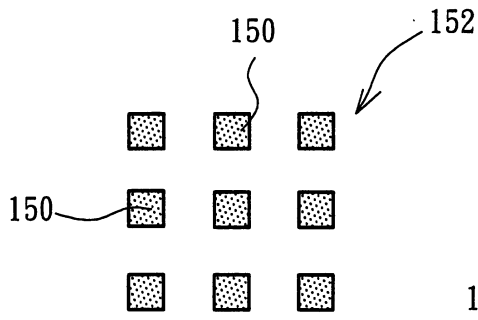
第 3b 圖



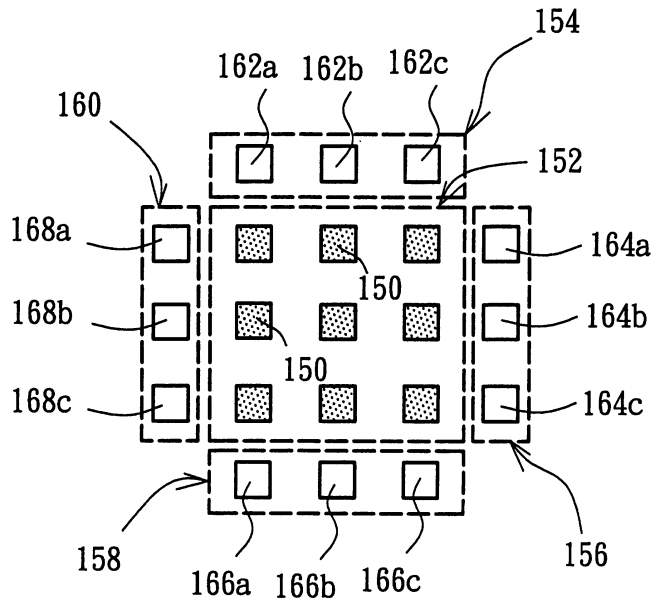
第 3c 圖



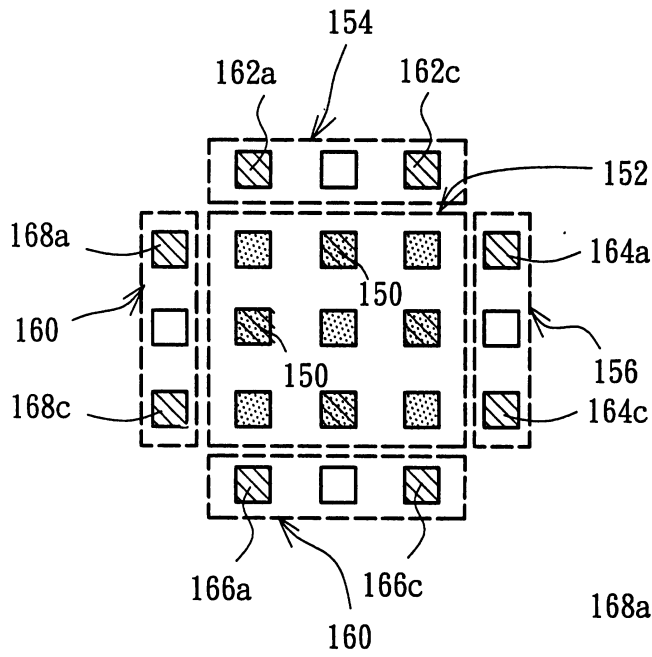
第 3d 圖



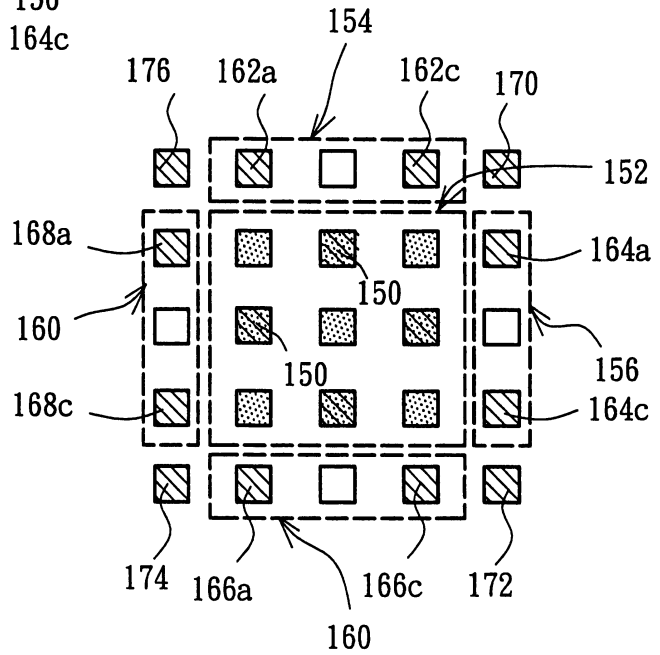
第 4a 圖



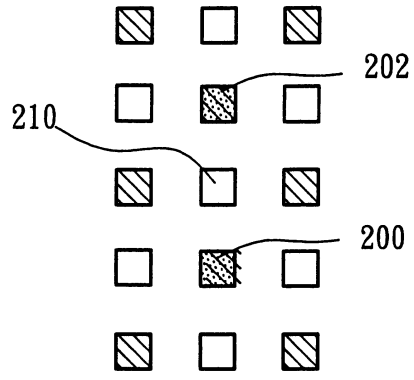
第 4b 圖



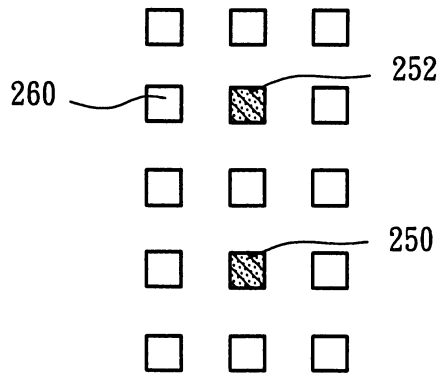
第 4c 圖



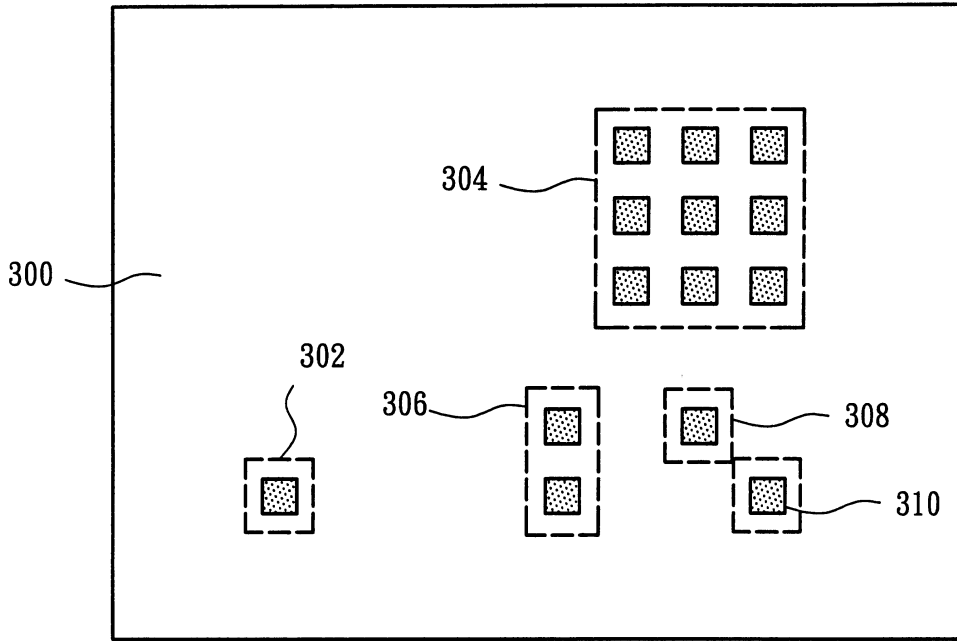
第 4d 圖



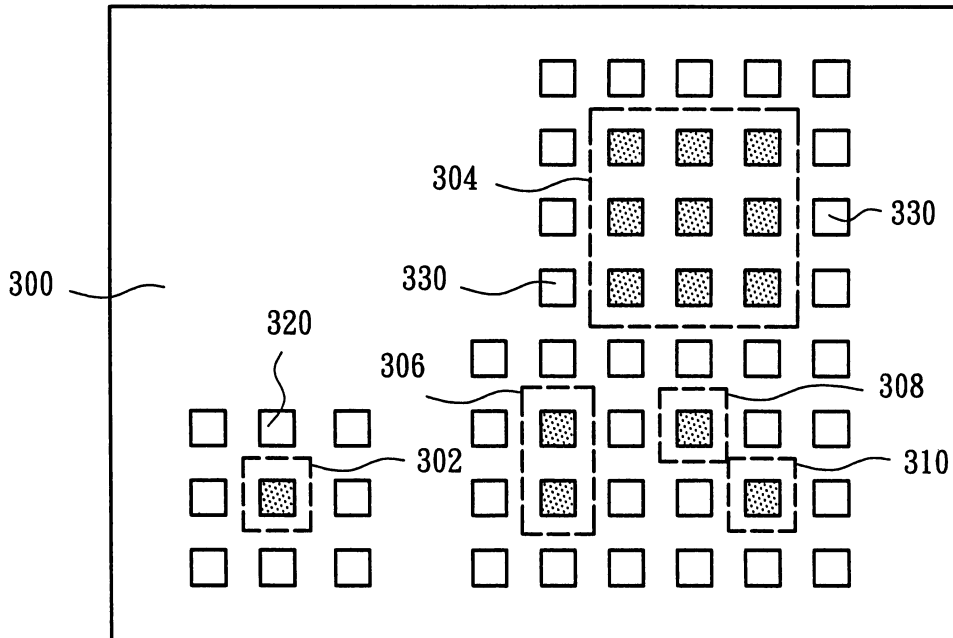
第 5 圖



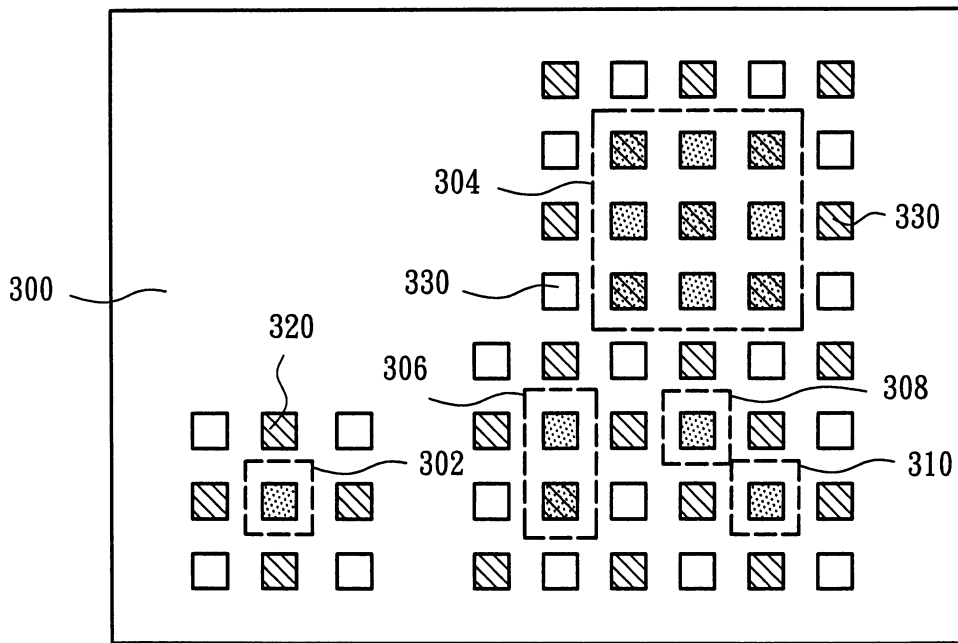
第 6 圖



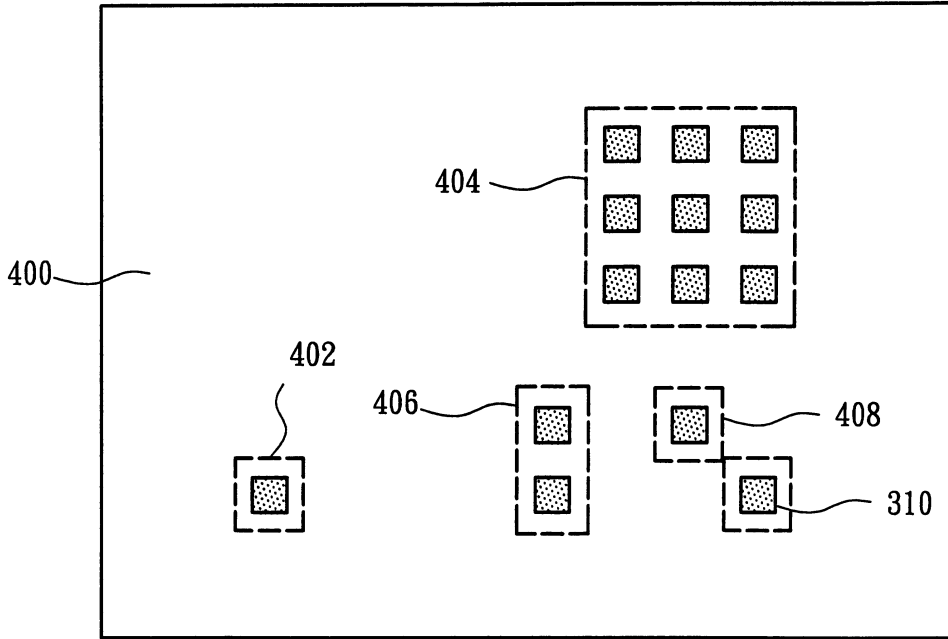
第 7a 圖



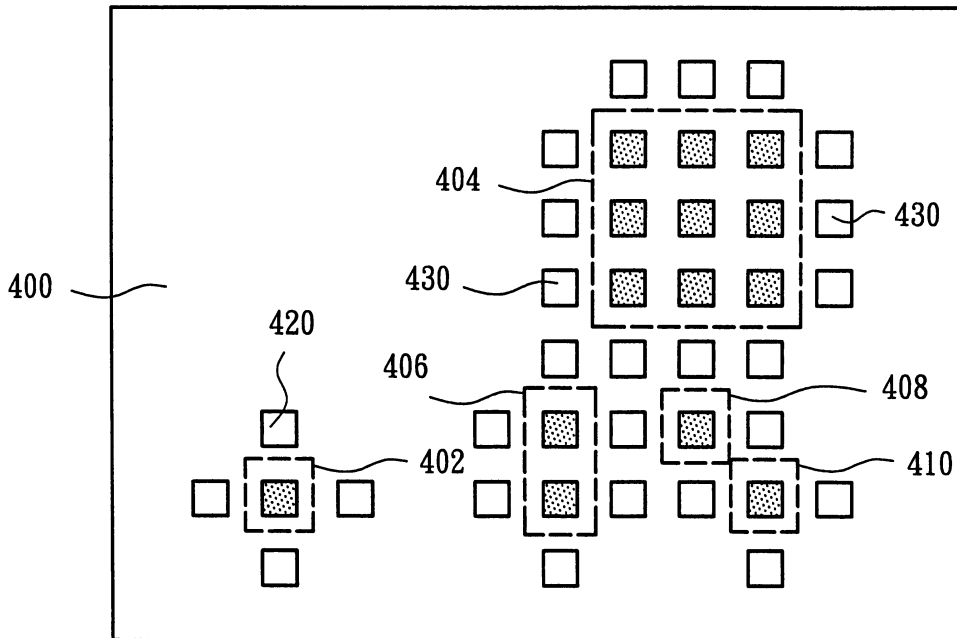
第 7b 圖



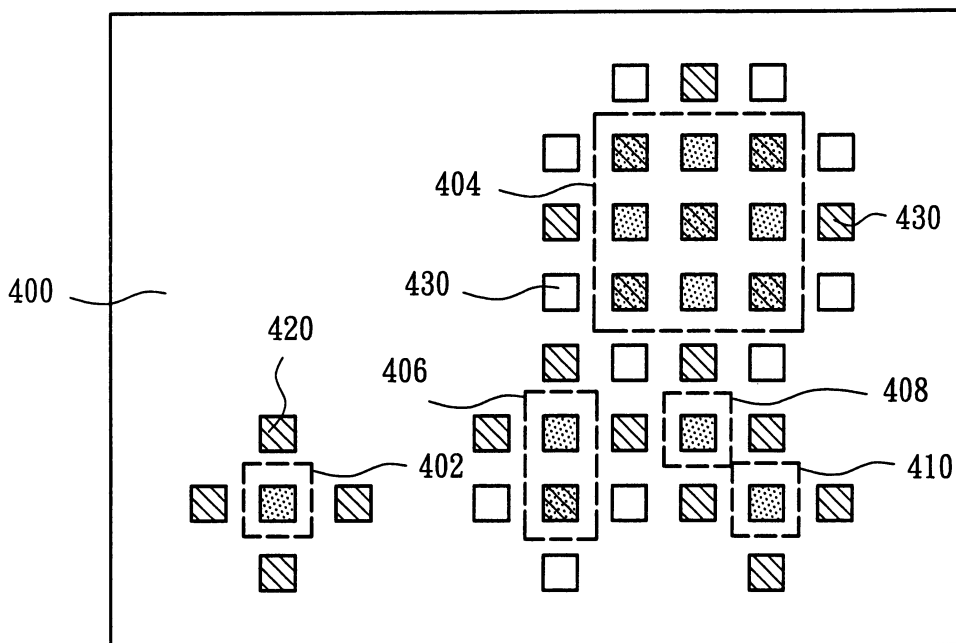
第 7c 圖



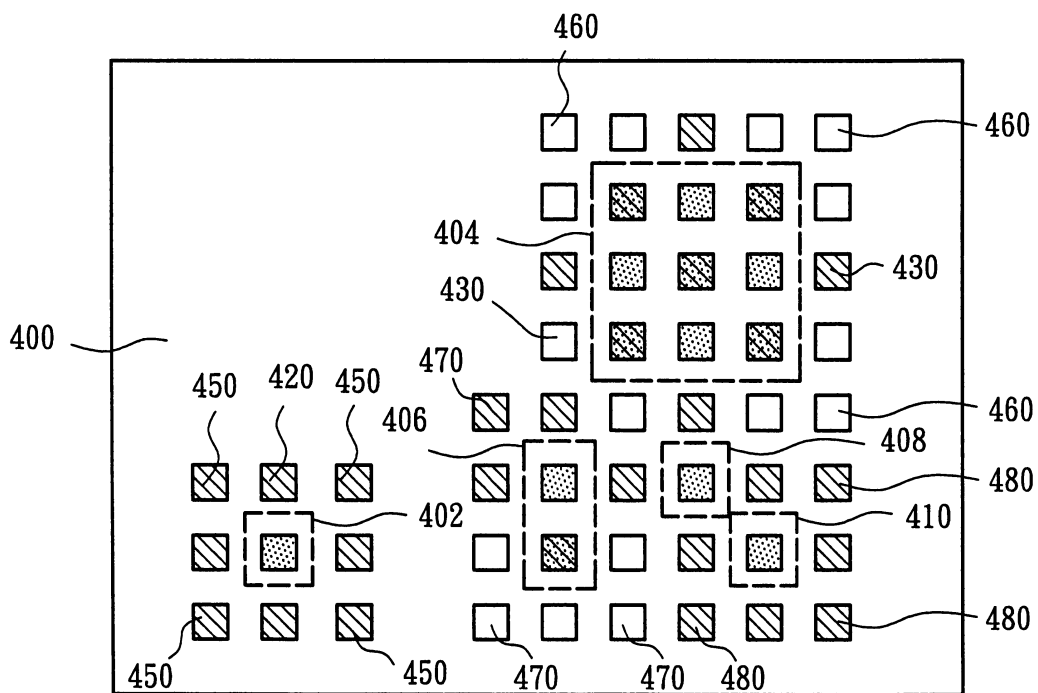
第 8a 圖



第 8b 圖



第 8c 圖



第 8d 圖