



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I709298 B

(45)公告日：中華民國 109 (2020) 年 11 月 01 日

(21)申請案號：106116295

(22)申請日：中華民國 106 (2017) 年 05 月 17 日

(51)Int. Cl. : **H03K19/003 (2006.01)**

(30)優先權：	2016/05/27	美國	62/342,560
	2017/02/15	美國	62/459,187
	2017/05/12	美國	15/593,809

(71)申請人：美商高通公司 (美國) QUALCOMM INCORPORATED (US)
美國(72)發明人：史瑞德哈爾 夏德哈 SRIDHAR, SHRADDHA (IN)；科拉 葉區萬特 納葛雷
KOLLA, YESHWANT NAGARAJ (IN)；那特卡爾 尼爾 夏斯漢克 NATEKAR,
NEEL SHASHANK (IN)

(74)代理人：陳長文

(56)參考文獻：

TW	I274975B	TW	I322346B
TW	I405408B	CN	103904723A
US	2014167813A1	US	20040217653A1
US	20080189565A1	US	20080284407A1
US	20160139656A1		

審查人員：蘇齊賢

申請專利範圍項數：36 項 圖式數：14 共 81 頁

(54)名稱

適應性控制從功率多工系統中之供電軌至被供電電路之經多工電源之驅動強度

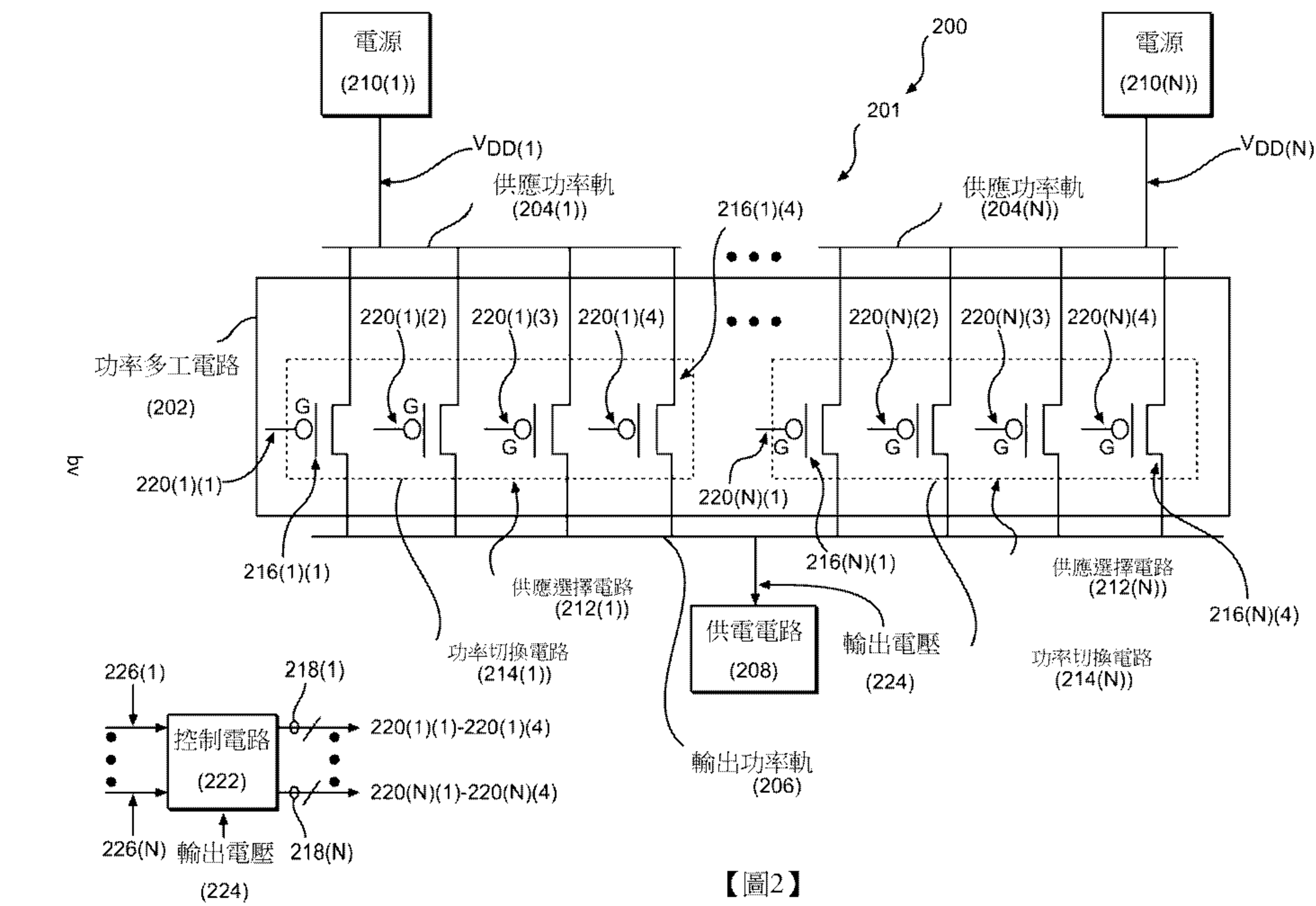
(57)摘要

本發明揭示適應性控制自一功率多工系統中之供應功率軌至一供電電路的經多工功率之驅動強度。該功率多工系統中之一功率多工電路包括複數個供應選擇電路(例如，磁頭開關)，該等供應選擇電路各自耦接於一各別供應功率軌與耦接該供電電路之一輸出功率軌之間。該功率多工電路經組態以啟動一所選供應選擇電路以切換一相關聯供應功率軌至該輸出功率軌之耦接以向該供電電路供電。在一個實例中，該等供應選擇電路各自包括耦接至一相關聯供應功率軌之複數個功率切換選擇電路。該功率切換選擇電路經組態以由一控制電路啟動及撤銷啟動以基於操作條件而調整一經多工供應功率軌之驅動強度，該等操作條件可考慮效能變化。

Adaptively controlling drive strength of multiplexed power from supply power rails in a power multiplexing system to a powered circuit is disclosed. A power multiplexing circuit in the power multiplexing system includes a plurality of supply selection circuits (e.g., head switches) each coupled between a respective supply power rail and an output power rail coupled to the powered circuit. The power multiplexing circuit is configured to activate a selected supply selection circuit to switch coupling of an associated supply power rail to the output power rail to power the powered circuit. In one example, the supply selection circuits each include a plurality of power switch selection circuits coupled to an associated supply power rail. The power switch selection circuits are configured to be activated and deactivated by a control circuit to adjust

drive strength of a multiplexed supply power rail based on operational conditions, which can account for performance variations.

指定代表圖：



【圖2】

符號簡單說明：

- 200 . . . 功率多工系統
- 201 . . . 系統單晶片 (SoC)
- 202 . . . 功率多工電路
- 204(1) . . . 供應功率軌
- 204(N) . . . 供應功率軌
- 206 . . . 輸出功率軌
- 208 . . . 供電電路
- 210(1) . . . 電源
- 210(N) . . . 電源
- 212(1) . . . 供應選擇電路
- 212(N) . . . 供應選擇電路
- 214(1) . . . 功率切換電路
- 214(N) . . . 功率切換電路
- 216(1)(1) . . . P 型金屬氧化物半導體 (PMOS)電晶體
- 216(1)(4) . . . P 型金屬氧化物半導體 (PMOS)電晶體
- 216(N)(1) . . . P 型金屬氧化物半導體 (PMOS)電晶體
- 216(N)(4) . . . P 型金屬氧化物半導體 (PMOS)電晶體

- 218(1) . . . 驅動強度指示符
- 218(N) . . . 驅動強度指示符
- 220(1)(1) . . . 功率切換選擇信號
- 220(1)(2) . . . 功率切換選擇信號
- 220(1)(3) . . . 功率切換選擇信號
- 220(1)(4) . . . 功率切換選擇信號
- 220(N)(1) . . . 功率切換選擇信號
- 220(N)(2) . . . 功率切換選擇信號
- 220(N)(3) . . . 功率切換選擇信號
- 220(N)(4) . . . 功率切換選擇信號
- 222 . . . 控制電路
- 224 . . . 輸出電壓
- 226(1) . . . 供應功率軌選擇指示符
- 226(N) . . . 供應功率軌選擇指示符
- V_{DD}(1) . . . 第一電壓
- V_{DD}(N) . . . 電壓



【中文發明名稱】

適應性控制從功率多工系統中之供電軌至被供電電路之經多工電源之驅動強度

【英文發明名稱】

ADAPTIVELY CONTROLLING DRIVE STRENGTH OF
MULTIPLEXED POWER FROM SUPPLY POWER RAILS IN A POWER
MULTIPLEXING SYSTEM TO A POWERED CIRCUIT

【中文】

本發明揭示適應性控制自一功率多工系統中之供應功率軌至一供電電路的經多工功率之驅動強度。該功率多工系統中之一功率多工電路包括複數個供應選擇電路(例如，磁頭開關)，該等供應選擇電路各自耦接於一各別供應功率軌與耦接該供電電路之一輸出功率軌之間。該功率多工電路經組態以啟動一所選供應選擇電路以切換一相關聯供應功率軌至該輸出功率軌之耦接以向該供電電路供電。在一個實例中，該等供應選擇電路各自包括耦接至一相關聯供應功率軌之複數個功率切換選擇電路。該功率切換選擇電路經組態以由一控制電路啟動及撤銷啟動以基於操作條件而調整一經多工供應功率軌之驅動強度，該等操作條件可考慮效能變化。

【英文】

Adaptively controlling drive strength of multiplexed power from supply power rails in a power multiplexing system to a powered circuit is disclosed. A power multiplexing circuit in the power multiplexing system includes a plurality of supply selection circuits (e.g., head

switches) each coupled between a respective supply power rail and an output power rail coupled to the powered circuit. The power multiplexing circuit is configured to activate a selected supply selection circuit to switch coupling of an associated supply power rail to the output power rail to power the powered circuit. In one example, the supply selection circuits each include a plurality of power switch selection circuits coupled to an associated supply power rail. The power switch selection circuits are configured to be activated and deactivated by a control circuit to adjust drive strength of a multiplexed supply power rail based on operational conditions, which can account for performance variations.

【指定代表圖】

圖2

【代表圖之符號簡單說明】

200	功率多工系統
201	系統單晶片(SoC)
202	功率多工電路
204(1)	供應功率軌
204(N)	供應功率軌
206	輸出功率軌
208	供電電路
210(1)	電源
210(N)	電源

212(1)	供應選擇電路
212(N)	供應選擇電路
214(1)	功率切換電路
214(N)	功率切換電路
216(1)(1)	P型金屬氧化物半導體(PMOS)電晶體
216(1)(4)	P型金屬氧化物半導體(PMOS)電晶體
216(N)(1)	P型金屬氧化物半導體(PMOS)電晶體
216(N)(4)	P型金屬氧化物半導體(PMOS)電晶體
218(1)	驅動強度指示符
218(N)	驅動強度指示符
220(1)(1)	功率切換選擇信號
220(1)(2)	功率切換選擇信號
220(1)(3)	功率切換選擇信號
220(1)(4)	功率切換選擇信號
220(N)(1)	功率切換選擇信號
220(N)(2)	功率切換選擇信號
220(N)(3)	功率切換選擇信號
220(N)(4)	功率切換選擇信號
222	控制電路
224	輸出電壓
226(1)	供應功率軌選擇指示符
226(N)	供應功率軌選擇指示符

$V_{DD(1)}$	第一電壓
$V_{DD(N)}$	電壓

【發明說明書】

【中文發明名稱】

適應性控制從功率多工系統中之供電軌至被供電電路之經多工電源之驅動強度

【英文發明名稱】

ADAPTIVELY CONTROLLING DRIVE STRENGTH OF
MULTIPLEXED POWER FROM SUPPLY POWER RAILS IN A POWER
MULTIPLEXING SYSTEM TO A POWERED CIRCUIT

【技術領域】

本發明之技術大體上係關於經組態以將功率自多個功率軌選擇性地供應至操作電路之功率多工系統。

【先前技術】

電路正愈來愈設計成考慮到功率節約。對於電池供電之攜帶型電子裝置，狀況尤其如此。其中，常見實例包括行動電話及膝上型電腦。增大之功率消耗不合需要地導致較快之電池排流及較短之電池壽命。節約功率之一個方法係根據有功功率方程式 $P = CV^2f$ 而降低電路之操作頻率。然而，減小操作頻率導致較低電路效能(亦即，速度)。節約功率之另一個方法係降低操作電壓，此係因為大體而言，針對工作電壓的給定減小，有功功率二次地減小。然而，降低電路中之操作電壓降低速度效能，此亦可係不合需要的。此外，電路之某些單元或組件可具有最小操作電壓，低於最小操作電壓該等單元或組件將不操作以讀取且寫入資料以及保持資料。

為了解決效能與功率消耗之間的取捨，在電路中愈來愈多地提供多個操作電壓域(「電壓域」)。提供通過多個電壓域以將不同操作電壓提供

至電路之不同組件的電路路徑。提供多個電壓域允許較低電壓域向不需要最小電壓位準之組件提供功率以節約功率。具有最小操作電壓用於記憶體操作功能性抑或提供無法犧牲效能之關鍵路徑的組件可由較高電壓域供電。提供多個電壓域亦允許較低電壓域按比例縮小以在功率節約模式期間節約功率，或按比例放大以提供增大之效能(亦即，超效能)，而不影響較高電壓域中之組件的操作。

就此而言，可採用功率多工系統以選擇性地耦接各自具有不同電壓域(亦即，電壓位準)之多個功率軌當中的功率軌，以向電路供應功率。圖1係此例示性功率多工系統100之方塊圖。在圖1中之功率多工系統100中，提供第一供應功率軌102(1)及第二供應功率軌102(2)。第一供應功率軌102(1)經組態以在第一電壓 $V_{DD(1)}$ 下提供第一電壓源104(1)。第二供應功率軌102(2)經組態以在第二電壓 $V_{DD(2)}$ 下提供第二電壓源104(2)。第一電壓源104(1)及第二電壓源104(2)可由相同或不同電源供應器(未展示)提供。舉例而言，第一電壓 $V_{DD(1)}$ 可係1伏特(V)且第二電壓 $V_{DD(2)}$ 可係0.6 V。作為一實例，功率多工系統100可經組態以基於供電電路106之操作模式而將第一供應功率軌102(1)或第二供應功率軌102(2)選擇性地耦接至耦接至供電電路106之輸出功率軌104。舉例而言，若供電電路106係記憶體電路，諸如基於處理器之系統中的記憶體陣列，則功率多工系統100可經組態以在作用中記憶體操作期間將第一供應功率軌102(1)耦接至輸出功率軌104，且在閒置模式期間將第二供應功率軌102(2)耦接至輸出功率軌104。舉例而言，第二電壓 $V_{DD(2)}$ 可對於供電電路106中之記憶體保持係充足的。

繼續參考圖1，功率多工系統100包括呈P型金屬氧化物半導體(MOS)

(PMOS)電晶體110(1)形式之第一磁頭開關電路108(1)。PMOS電晶體110(1)耦接於第一供應功率軌102(1)與輸出功率軌104之間。PMOS電晶體110(1)經組態以回應於第一功率軌啟用信號112(1)之狀態而啟動及撤銷啟動，以分別將第一供應功率軌102(1)耦接至輸出功率軌104及與其解耦。功率多工系統100亦包括亦呈耦接於第二供應功率軌102(2)與輸出功率軌104之間的PMOS電晶體110(2)形式之第二磁頭開關電路108(2)。第二磁頭開關電路108(2)經組態以回應於第二功率軌啟用信號112(2)而選擇性地將第二供應功率軌102(2)耦接至輸出功率軌104及自輸出功率軌104解耦第二供應功率軌102(2)。

第一磁頭開關電路108(1)及第二磁頭開關電路108(2)中之第一PMOS電晶體110(1)及第二PMOS電晶體110(2)經設定大小以提供所要驅動強度以將功率自第一功率軌102(1)及第二功率軌102(2)供應至輸出功率軌104。然而，處理電壓溫度(PVT)變化可使第一PMOS電晶體110(1)及第二PMOS電晶體110(2)之驅動強度與其預期驅動強度不同。第一PMOS電晶體110(1)及第二PMOS電晶體110(2)可能過大，及/或額外電晶體可提供於各別第一磁頭開關電路108(1)及第二磁頭開關電路108(2)中，以在各別第一功率軌102(1)及第二功率軌102(2)耦接至輸出功率軌104時增大驅動強度，以提供由輸出功率軌104上之第一電壓源104(1)及第二電壓源104(2)提供之電壓 $V_{DD(1)}$ 、 $V_{DD(N)}$ 的驅動強度容限。然而，經由在功率多工系統100中提供過大及/或額外電晶體增大驅動強度增大洩漏功率。

【發明內容】

實施方式中所揭示之態樣包括適應性控制自一功率多工系統中之供應功率軌至一供電電路的經多工功率之驅動強度。在本文中所揭示之例示

性態樣中，在功率多工系統中提供一功率多工電路。該功率多工電路包括複數個供應選擇電路，該等供應選擇電路各自耦接於複數個供應功率軌當中的一各別供應功率軌與一輸出功率軌之間，該輸出功率軌耦接至少一供電電路。該功率多工電路經組態以啟動該複數個供應選擇電路當中所選供應選擇電路以切換一相關聯供應功率軌至該輸出功率軌之耦接以向該供電電路供電。為了提供控制該功率多工電路中之一經啟動供應選擇電路之驅動強度的能力，本文中所揭示之例示性態樣亦使得該功率多工電路中之每一供應選擇電路可經組態以基於一驅動強度指示符而以受控驅動強度將電壓自相關聯供應功率軌選擇性地驅動至該輸出功率軌。以此方式，作為一實例，可適應性控制且調整經啟動供應選擇電路之驅動強度以補償處理電壓溫度(PVT)變化以因此減小驅動強度容限，及因此洩漏功率。

作為一個實例，可提供一種功率多工系統，其經組態以適應性控制自多個電壓域中之一邏輯供應功率軌及一記憶體供應功率軌至作為一供電電路之一記憶體陣列的經多工功率之驅動強度。當邏輯供應功率軌之電壓可能不足以向記憶體陣列供電以進行資料保持時，來自記憶體供應功率軌之功率經多工至記憶體陣列以進行資料保持。功率多工電路包括經組態以將邏輯供應功率軌選擇性地耦接至輸出功率軌之邏輯供應選擇電路，該輸出功率軌耦接至記憶體陣列。功率多工電路亦包括經組態以將記憶體供應功率軌選擇性地耦接至輸出功率軌之記憶體供應選擇電路。邏輯供應選擇電路及記憶體供應選擇電路各自包括各別複數個邏輯功率切換電路及記憶體功率切換電路(例如，磁頭開關)，該等開關電路耦接於各別邏輯及記憶體供應功率軌與輸出功率軌之間。該等邏輯功率切換電路及記憶體功率切換電路中之每一者具有相關聯之驅動強度。邏輯功率切換電路及記憶體功

率切換電路各自經組態以經個別地啟動以將邏輯供應功率軌或記憶體供應功率軌耦接至輸出功率軌，以促進將該經啟動邏輯或記憶體供應功率軌之電壓驅動至輸出功率軌。控制電路經組態以控制經啟動邏輯或記憶體供應選擇電路之驅動強度。邏輯供應選擇電路可經組態以將輸出功率軌耦接至邏輯供應功率軌，以用於在邏輯供應功率軌可滿足記憶體域之最小操作電壓時向記憶體陣列供應功率。以此方式，作為非限制性實例，當邏輯供應功率軌可滿足記憶體陣列之最小操作電壓時，記憶體陣列之額外固有解耦電容在邏輯電路之較高功率模式期間耦接至邏輯供應功率軌。若功率軌選擇電路將記憶體供應功率軌耦接至輸出功率軌，則邏輯域中之邏輯電路仍可獨立於該記憶體陣列而供電。然而，當邏輯供應功率軌無法滿足記憶體陣列之該最小操作電壓時，記憶體供應選擇電路可將記憶體供應軌耦接至輸出功率軌以自記憶體電源供應器向記憶體陣列供電。

就此而言，在一個例示性態樣中，提供一種功率多工系統。該功率多工系統包含一功率多工電路。該功率多工電路包含：一第一供應選擇電路，其耦接於具有第一電壓之第一供應功率軌與耦接至少一個供電電路之輸出功率軌之間。第一供應選擇電路經組態以回應於第一供應功率軌選擇指示符指示第一供應功率軌選擇啟用狀態而基於第一驅動強度指示符按第一驅動強度將第一供應功率軌處之第一電壓選擇性地驅動至輸出功率軌。功率多工電路亦包含：第二供應選擇電路，其耦接於具有第二電壓之第二供應功率軌與輸出功率軌之間。第二供應選擇電路經組態以回應於第二供應功率軌選擇指示符指示第二供應功率軌選擇啟用狀態而基於第二驅動強度指示符按第二驅動強度將第二供應功率軌處之第二電壓選擇性地驅動至輸出功率軌。功率多工系統亦包含至少一個控制電路。至少一個控制電路

經組態以監測輸出功率軌之輸出電壓。回應於第一供應功率軌選擇指示符指示第一供應功率軌選擇啟用狀態，至少一個控制電路經組態以：比較輸出功率軌處之輸出電壓的電壓位準與同第一供應選擇電路相關聯之第一參考電壓位準；及基於輸出功率軌處之輸出電壓的電壓位準與第一參考電壓位準的比較而選擇性地產生第一驅動強度指示符。回應於第二供應功率軌選擇指示符指示第二供應功率軌選擇啟用狀態，至少一個控制電路經組態以：比較輸出功率軌處之輸出電壓的電壓位準與同第二供應選擇電路相關聯之第二參考電壓位準；及基於輸出功率軌處之輸出電壓的電壓位準與第二參考電壓位準的比較而選擇性地產生第二驅動強度指示符。

在另一例示性態樣中，提供一種功率多工系統。該功率多工系統包含用於回應於第一供應功率軌選擇指示符指示第一供應功率軌選擇啟用狀態而基於第一驅動強度指示符按第一驅動強度將第一供應功率軌處之第一電壓選擇性地驅動至輸出功率軌的第一供應構件。該功率多工系統亦包含用於回應於第二供應功率軌選擇指示符指示第二供應功率軌選擇啟用狀態而基於第二驅動強度指示符按第二驅動強度將第二供應功率軌處之第二電壓選擇性地驅動至輸出功率軌的第二供應構件。該功率多工系統亦包含用於監測輸出功率軌之輸出電壓的構件。該功率多工系統亦包含用於回應於第一供應功率軌選擇指示符指示第一供應功率軌選擇啟用狀態而比較輸出功率軌處之輸出電壓的電壓位準與同第一供應選擇電路相關聯之第一參考電壓位準的構件。該功率多工系統亦包含用於基於用於回應於第一供應功率軌選擇指示符指示第一供應功率軌選擇啟用狀態而比較輸出功率軌處之輸出電壓的電壓位準與第一參考電壓位準之該構件而選擇性地產生第一驅動強度指示符的構件。該功率多工系統亦包含用於回應於第二供應功率軌

選擇指示符指示第二供應功率軌選擇啟用狀態而比較輸出功率軌處之輸出電壓的電壓位準與同第二供應選擇電路相關聯之第二參考電壓位準的構件。該功率多工系統亦包含用於基於用於回應於第二供應功率軌選擇指示符指示第二供應功率軌選擇啟用狀態而比較輸出功率軌處之輸出電壓的電壓位準與第二參考電壓位準的該構件而選擇性地產生第二驅動強度指示符的構件。

在另一例示性態樣中，提供一種適應性控制自功率多工電路中之供應功率軌至供電電路的經多工功率之驅動強度的方法。該方法包含監測輸出功率軌之輸出電壓。回應於第一供應功率軌選擇指示符指示第一供應功率軌選擇啟用狀態，該方法亦包含：比較輸出功率軌處之輸出電壓的電壓位準與同第一供應選擇電路相關聯之第一參考電壓位準；基於輸出功率軌處之輸出電壓的電壓位準與第一參考電壓位準的比較而選擇性地產生第一驅動強度指示符；及基於第一驅動強度指示符按第一驅動強度將第一供應功率軌處之第一電壓選擇性地驅動至輸出功率軌。回應於第二供應功率軌選擇指示符指示第二供應功率軌選擇啟用狀態，該方法包含：比較輸出功率軌處之輸出電壓的電壓位準與同第二供應選擇電路相關聯之第二參考電壓位準；基於輸出功率軌處之輸出電壓的電壓位準與第二參考電壓位準的比較而選擇性地產生第二驅動強度指示符；及基於第二驅動強度指示符按第二驅動強度將第二供應功率軌處之第二電壓選擇性地驅動至輸出功率軌。

【圖式簡單說明】

圖1係經組態以將複數個供應功率軌當中的一个供應功率軌選擇性地耦接至供電電路之例示性功率多工系統的方塊圖；

圖2係經組態以基於可考慮效能變化之輸出功率軌處的輸出電壓而適應性控制用以向供電電路供電之自複數個供應功率軌至輸出功率軌的經多工功率之驅動強度之例示性功率多工系統的方塊圖；

圖3係說明圖2中之控制電路基於輸出功率軌處之輸出電壓而適應性控制圖2中之功率多工電路中的作用中供應選擇電路之驅動強度之例示性程序的流程圖；

圖4A係可包括於圖2中之功率多工系統中以基於輸出功率軌處之輸出電壓而適應性控制功率多工電路中的作用中供應選擇電路的驅動強度之例示性控制電路的方塊圖；

圖4B係可包括於圖2中之功率多工系統中以基於輸出功率軌處之輸出電壓而適應性控制功率多工電路中的作用中供應選擇電路的驅動強度之另一例示性控制電路的方塊圖；

圖5係經組態以基於可考慮效能變化之輸出功率軌處的輸出電壓而適應性控制用以向供電電路供電之自複數個供應功率軌至輸出功率軌的經多工功率之驅動強度之另一例示性功率多工系統的方塊圖；

圖6係可包括於圖5之功率多工系統中之例示性功率多工電路的方塊圖，其中功率多工電路另外包括經組態以回應於轉換輸出功率軌至不同所選供應功率軌之耦接而啟動以提供經多工供應功率軌與輸出功率軌之間的二極體壓降連接的二極體壓降控制電路；

圖7係可包括於圖5之功率多工系統中以適應性控制功率多工電路中的作用中供應選擇電路及二極體壓降控制電路的驅動強度之另一例示性控制電路的方塊圖；

圖8係說明圖7中之控制電路的用以控制圖6中之功率多工電路中的二

極體壓降控制電路及基於將考慮效能變化之輸出功率軌處的輸出電壓而適應性控制耦接至輸出功率軌之經啟動所選供應選擇電路之驅動強度的例示性操作之邏輯表；

圖9係說明依據功率多工電路之驅動強度控制的經傳送至圖5中之功率多工系統中的輸出功率軌之供應功率軌處的供應電壓之例示性曲線的圖表；

圖10係可包括於功率多工系統中用於基於輸出功率軌處之輸出電壓而適應性控制用以向供電電路供電的自複數個供應功率軌至輸出功率軌之經多工功率的驅動強度之另一例示性控制電路(包括(但不限於)圖2及圖5中之功率多工電路)的方塊圖；

圖11係說明圖10中之控制電路適應性控制功率多工電路(包括(但不限於)圖2及圖5中之功率多工電路)中之作用中供應選擇電路的驅動強度之例示性程序的流程圖；

圖12係可包括於功率多工系統中之控制電路(包括(但不限於)圖2及圖5中之功率多工電路)中用於適應性控制功率多工電路中之作用中供應選擇電路的驅動強度之另一例示性控制電路的方塊圖；

圖13係可提供於控制電路中用於逐漸提供電壓信號以減小或避免湧入電流相關之供應雜訊的例示性切換功率控制電路的電路圖；且

圖14係包括一包括控制電路的功率多工系統之例示性基於處理器之系統的方塊圖，該控制電路經組態以基於輸出電壓且根據本文中所揭示之態樣中的任一者而適應性控制用以自相關聯記憶體供應功率軌及邏輯供應功率軌向記憶體陣列供應功率之包含記憶體供應選擇電路之第一供應選擇電路及包含邏輯供應選擇電路之第二供應選擇電路的驅動強度。

【實施方式】**優先權申請案**

本申請案依據35 U.S.C. § 119(e)主張2016年5月27日申請且標題為「ADAPTIVE DRIVE STRENGTH REGULATION OF SUPPLY SELECTION CIRCUITS IN A POWER MULTIPLEXING SYSTEM」之美國臨時專利申請案第62/342,560號的優先權，該申請案以全文引用之方式併入本文中。

本申請案亦依據35 U.S.C. § 119(e)主張2017年2月15日申請且標題為「ADAPTIVELY CONTROLLING DRIVE STRENGTH OF MULTIPLEXED POWER FROM SUPPLY POWER RAILS IN A POWER MULTIPLEXING SYSTEM TO A POWERED CIRCUIT」之美國臨時專利申請案第62/459,187號的優先權，該申請案亦以全文引用之方式併入本文中。

現在參考圖式，描述本發明之若干例示性態樣。詞「例示性」在本文中用以意謂「充當實例、例子或說明」。在本文中被描述為「例示性」之任何態樣未必被認作比其他態樣較佳或有利。

圖2係經組態以適應性控制自供應功率軌至供電電路之經多工功率的驅動強度之例示性功率多工系統200的方塊圖。舉例而言，功率多工系統200可提供於系統單晶片(SoC) 201中。功率多工系統200包括功率多工電路202。如將在下文更詳細地論述，功率多工電路202經組態以選擇複數個供應功率軌204(1)至204(N)中之一者耦接至輸出功率軌206以向耦接至輸出功率軌206之供電電路208提供功率。供應功率軌204(1)至204(N)耦

接至各別電源210(1)至210(N)。電源210(1)至210(N)經組態以將各別電壓 $V_{DD(1)}$ 至 $V_{DD(N)}$ 供應至其各別供應功率軌204(1)至204(N)。功率多工電路202經組態以將一個電壓 $V_{DD(1)}$ 至 $V_{DD(N)}$ 自各別供應功率軌204(1)至204(N)耦接至輸出功率軌206，以將電壓 $V_{DD(1)}$ 至 $V_{DD(N)}$ 提供至供電電路208以供操作。

舉例而言，第一電源210(1)可經組態以供應比由電源210(N)供應之第二電壓 $V_{DD(N)}$ (例如，0.6 V)高之電壓的第一電壓 $V_{DD(1)}$ (例如，1伏特(V))。此供應軌組態可經提供於功率多工系統200中，此係因為可需要其在較高操作效能模式期間將供電電路208耦接至具有較高電壓的供應功率軌，及在較低效能模式期間將供電電路208耦接至具有較低電壓的另一供應功率軌以節約功率消耗(作為一實例)。舉例而言，供電電路208可係需要最小保持電壓以保持資料的記憶體電路或陣列。第一供應功率軌204(1)可經組態以為供電電路208供應能夠超出最小保持電壓之第一電壓 $V_{DD(1)}$ 。第二供應功率軌204(N)可耦接至邏輯域中之邏輯電路。因此，若第二電壓 $V_{DD(N)}$ 高於供電電路208之最小保持電壓，則功率多工系統200可切換第二電壓 $V_{DD(N)}$ 至輸出功率軌206之耦接，以多工至供電電路208之第二電壓 $V_{DD(N)}$ 以供操作。此可具有避免或減小在邏輯域中提供意向解耦電容的需要之益處。然而，若第二電壓 $V_{DD(N)}$ 低於供電電路208之最小保持電壓，則功率多工系統200可切換第一電壓 $V_{DD(1)}$ 至輸出功率軌206之耦接，以向供電電路208提供第一電壓 $V_{DD(1)}$ 以供操作。

繼續參考圖2，為了選擇性地將供應功率軌204(1)至204(N)耦接至輸出功率軌206以向供電電路208供應各別電壓 $V_{DD(1)}$ 至 $V_{DD(N)}$ ，功率多工電路202包括複數個供應選擇電路212(1)至212(N)。供應選擇電路212(1)至

212(N)耦接於各別供應功率軌204(1)至204(N)與輸出功率軌206之間。功率多工系統200經組態以啟動所選供應選擇電路212(1)至212(N)以將各別供應功率軌204(1)至204(N)耦接至輸出功率軌206，以在各別電壓 $V_{DD(1)}$ 至 $V_{DD(N)}$ 下向供電電路208供電。

為了選擇供應功率軌204(1)至204(N)耦接至輸出功率軌206，供應選擇電路212(1)至212(N)在此實例中包括各別功率切換電路214(1)至214(N)。經啟動功率切換電路214(1)至214(N)之驅動強度影響其將電壓 $V_{DD(1)}$ 至 $V_{DD(N)}$ 驅動至輸出功率軌206上的能力。功率切換電路214(1)至214(N)之驅動強度調整其輸出阻抗，輸出阻抗控制切換電流-電阻(IR)壓降，從而產生所要輸出電壓。舉例而言，當功率切換電路214(1)至214(N)之驅動強度增大時，功率切換電路214(1)至214(N)之輸出阻抗減少，因此減小IR壓降且增大輸出電壓。若功率切換電路214(1)至214(N)之驅動強度減小，則功率切換電路214(1)至214(N)之輸出阻抗增大，因此增大IR壓降且減小輸出電壓。PVT變化亦可影響驅動強度。可增大驅動強度以補償由於(例如) PVT變化之減小的驅動強度。然而，增大驅動強度增大洩漏功率。因此，功率多工系統200提供選擇性地控制供應選擇電路212(1)至212(N)之驅動強度的能力，此舉可用以補償PVT變化。結果，可減小驅動強度容限，因此減小洩漏功率同時仍在輸出功率軌206上獲得所要驅動強度。

因此，在此實例中，為了提供控制所啟動供應選擇電路212(1)至212(N)之驅動強度的能力，功率切換電路214(1)至214(N)中之每一者包括耦接於各別供應功率軌204(1)至204(N)與輸出功率軌206之間的四(4)個並聯連接P型金屬氧化物半導體(MOS) (PMOS)電晶體216(1)(1)至216(1)(4)

及216(N)(1)至216(N)(4) (亦可採用N型MOS (NMOS)電晶體)。並聯連接PMOS電晶體216(1)(1)至216(1)(4)及216(N)(1)至216(N)(4)中之每一者具有相關聯驅動強度以將各別電壓 $V_{DD(1)}$ 至 $V_{DD(N)}$ 驅動至輸出功率軌206上。因此，為了控制供應選擇電路212(1)至212(N)之總體驅動強度，各別並聯連接PMOS電晶體216(1)(1)至216(1)(4)及216(N)(1)至216(N)(4)個別地受控制以被啟動或撤銷啟動以促進將各別電壓 $V_{DD(1)}$ 至 $V_{DD(N)}$ 驅動至輸出功率軌206上。在此實例中，PMOS電晶體216(1)(1)至216(1)(4)及216(N)(1)至216(N)(4)中之每一者經組態以接收呈各別功率切換選擇信號220(1)(1)至220(1)(4)至220(N)(1)至220(N)(4)形式之相關聯驅動強度指示符218(1)至218(N)。因此，驅動強度指示符218(1)至218(N)在一個實例中可被認為各自具有指示各別個別功率切換選擇信號220(1)(1)至220(1)(4)至220(N)(1)至220(N)(4)之啟用狀態之個別信號或位元的碼字，該等功率切換選擇信號形成碼字以控制各別數目個啟動之並聯連接PMOS電晶體216(1)(1)至216(1)(4)及216(N)(1)至216(N)(4)。

在此實例中，功率切換選擇信號220(1)(1)至220(1)(4)至220(N)(1)至220(N)(4)耦接至各別PMOS電晶體216(1)(1)至216(1)(4)及216(N)(1)至216(N)(4)之閘極G。因此，功率切換選擇信號220(1)(1)至220(1)(4)至220(N)(1)至220(N)(4)之狀態控制是否選擇性地啟動其各別PMOS電晶體216(1)(1)至216(1)(4)及216(N)(1)至216(N)(4)，且因此促進將各別電壓 $V_{DD(1)}$ 至 $V_{DD(N)}$ 驅動至輸出功率軌206上。若功率切換選擇信號220(1)(1)至220(1)(4)至220(N)(1)至220(N)(4)之狀態係功率切換選擇啟用狀態(其在此實例中係用以啟動(亦即，接通) PMOS電晶體216(1)(1)至216(1)(4)及216(N)(1)至216(N)(4)之邏輯低位準(「0」))，則將啟動各別PMOS電

晶體216(1)(1)至216(1)(4)及216(N)(1)至216(N)(4)以在各別供應功率軌204(1)至204(N)與輸出功率軌206之間提供電流流徑。若功率切換選擇信號220(1)(1)至220(1)(4)至220(N)(1)至220(N)(4)之狀態係功率切換選擇停用狀態，則將撤銷啟動各別PMOS電晶體216(1)(1)至216(1)(4)及216(N)(1)至216(N)(4)以在各別供應功率軌204(1)至204(N)與輸出功率軌206之間不提供電流流徑。

在此實例中，為了使得可適應性控制將各別供應功率軌204(1)至204(N)耦接至輸出功率軌206之所啟動供應選擇電路212(1)至212(N)的驅動強度，在功率多工系統200中提供控制電路222。控制電路222經組態以產生驅動強度指示符218(1)至218(N)，該等指示符在此實例中係個別、各別功率切換選擇信號220(1)(1)至220(1)(4)至220(N)(1)至220(N)(4)。在此實例中，PMOS電晶體216(1)(1)至216(1)(4)及216(N)(1)至216(N)(4)亦充當功率磁頭開關，因此控制電路222控制驅動強度指示符218(1)至218(N)中之每一者的功率切換選擇啟用及停用狀態，以控制哪一供應選擇電路212(1)至212(N)耦接至輸出功率軌206，以及運用啟動之供應選擇電路212(1)至212(N)啟動及撤銷啟動哪些個別PMOS電晶體216(1)(1)至216(1)(4)及216(N)(1)至216(N)(4)以控制驅動強度。就此而言，各別功率切換電路214(1)至214(N)中之個別PMOS電晶體216(1)(1)至216(1)(4)及216(N)(1)至216(N)(4)接收各別功率切換選擇信號220(1)(1)至220(1)(4)至220(N)(1)至220(N)(4)以指示啟動之供應選擇電路212(1)至212(N)之驅動強度。啟動之PMOS電晶體216(1)(1)至216(1)(4)及216(N)(1)至216(N)(4)促進將電壓 $V_{DD(1)}$ 至 $V_{DD(N)}$ 驅動至輸出功率軌206上。

控制電路222經組態以基於功率多工系統200之效能而適應性控制啟

動之供應選擇電路212(1)至212(N)之驅動強度。以此方式，可在將考慮操作及/或PVT變化之操作期間調整所啟動供應選擇電路212(1)至212(N)之驅動強度。因此，適應性調整啟動之供應選擇電路212(1)至212(N)之驅動強度容限的能力允許在達成所要效能之同時減小驅動強度容限，而非提供可能浪費達成功率多工系統200之所要效能所需要之驅動強度容限的固定驅動強度。

就此而言，繼續參考圖2，控制電路222經組態以監測輸出功率軌206之輸出電壓224。回應於供應功率軌選擇指示符226(1)至226(N)指示應啟動哪一供應選擇電路212(1)至212(N)以將相關聯供應功率軌204(1)至204(N)耦接至輸出功率軌206，控制電路222比較輸出功率軌206上之輸出電壓224的電壓位準與同當基於供應功率軌選擇指示符226(1)至226(N)啟動時指示之供應選擇電路212(1)至212(N)相關聯的第一預定義輸出電壓位準。控制電路222經組態以基於輸出功率軌206上之輸出電壓224的電壓位準與與所啟動供應選擇電路212(1)至212(N)相關聯之預定義輸出電壓位準的比較而選擇性地產生驅動強度指示符218(1)至218(N)。因此，控制電路222可經組態以不斷地監測輸出功率軌206上之輸出電壓224，以基於基於輸出電壓224所觀測之功率多工系統200的效能變化而調整所啟動供應選擇電路212(1)至212(N)之驅動強度。

圖3係說明圖2中之控制電路222基於將考慮效能變化之輸出功率軌206上的輸出電壓224而適應性控制功率多工電路202中之作用中供應選擇電路212(1)至212(N)的驅動強度之例示性程序300的流程圖。將關於包括兩(2)個供應選擇電路212(1)、212(N)之功率多工電路202而描述圖3中之程序300。然而，應理解，圖3中之程序300亦適用於包括多於兩(2)個供應

選擇電路212(1)、212(N)之功率多工電路202。

參考圖3，控制電路222監測輸出功率軌206之輸出電壓224 (區塊302)。回應於第一供應功率軌選擇指示符226(1)指示第一供應功率軌選擇啟用狀態(區塊304)，控制電路222比較輸出功率軌206上之輸出電壓224的電壓位準與同第一供應選擇電路212(1)相關聯之第一參考電壓位準(區塊306)。控制電路222接著基於輸出功率軌206上之輸出電壓224的電壓位準與第一預定義輸出電壓位準的比較而選擇性地產生第一驅動強度指示符218(1) (區塊308)。作為回應，功率多工電路202基於第一驅動強度指示符218(1)而按第一驅動強度將第一供應功率軌204(1)處之第一電壓 $V_{DD(1)}$ 選擇性地驅動至輸出功率軌206 (區塊310)。然而，回應於第二供應功率軌選擇指示符226(N)指示第二供應功率軌選擇啟用狀態(區塊312)，控制電路222比較輸出功率軌206上之輸出電壓224的電壓位準與同第二供應選擇電路212(N)相關聯之第二預定義輸出電壓位準(區塊314)。控制電路222基於輸出功率軌206上之輸出電壓224的電壓位準與第二預定義輸出電壓位準的比較而選擇性地產生第二驅動強度指示符218(N) (區塊316)。作為回應，功率多工電路202基於第二驅動強度指示符218(N)而按第二驅動強度將第二供應功率軌204(N)處之第二電壓 $V_{DD(N)}$ 選擇性地驅動至輸出功率軌206 (區塊318)。

不同控制電路222可經提供於圖2中之功率多工系統200中，以適應性控制經驅動至輸出功率軌206之電壓 $V_{DD(1)}$ 至 $V_{DD(N)}$ 的驅動強度。就此而言，圖4A係例示性控制電路222(1)之方塊圖，控制電路222(1)可(例如)經提供為圖2中之功率多工系統200中的控制電路222以基於將考慮效能變化之輸出功率軌206上的輸出電壓224而適應性控制作用中供應選擇電路

212(1)至212(N)的驅動強度。圖4A中之控制電路222(1)展示為僅控制一(1)個供應選擇電路212(1)至212(N)，且因此將提供多個控制電路222(1)以控制每一供應選擇電路212(1)至212(N)之驅動強度。然而，應注意，控制電路222(1)可經調適以控制供應選擇電路212(1)至212(N)中之每一者的驅動強度。圖4中所說明之控制電路222(1)係用於控制功率多工電路202中之一(1)個供應選擇電路212(1)。

就此而言，參考圖4A，輸出電壓224耦接至在此實例中以類比比比較器401形式提供之比較器電路400。比較器電路400亦將供應選擇電路212(1)之參考輸出電壓 V_{refA} 402作為輸入來接收。參考輸出電壓402可已儲存為數位參考輸出電壓 V_{refD} ，且由數位至類比轉換器(DAC)電路404轉換成作為參考輸出電壓 V_{refA} 之類比信號。比較器電路400經組態以產生指示大於或小於輸出電壓224與參考輸出電壓402之間的電壓位準比較的比較輸出信號406以判定功率多工電路202之效能。比較輸出信號406被提供至包括計數器408之計數器電路407，該計數器經組態以當輸出電壓224下降分別低於或高於參考輸出電壓402時，遞增或遞減計數值(或反之亦然)。計數器408可藉由一由時脈除法器412自主時脈信號414除開之時脈信號410時控，使得歷時時脈信號410之每一時脈週期啟動計數器408。提供溢出邏輯電路418以處置計數器408之溢出條件。計數器408以驅動強度指示符218(1)形式輸出待提供至功率多工電路202(及啟動之供應選擇電路212(1))之計數值以控制供應選擇電路212(1)之驅動強度。

圖4A中之控制電路222(1)可確保輸出功率軌206處之電壓不會下降低於設計之最小臨限電壓。計數器408可向上或向下計數以考慮環境條件之改變，諸如溫度漂移、工作負載改變等。

替代地，如圖4B中所展示，可提供經多工以能夠控制供應選擇電路212(1)至212(N)中之任一者的共用控制電路222M。此控制電路222M經組態以為所選供應選擇電路212(1)至212(N)輸出任何功率切換選擇信號220(1)(1)至220(1)(4)至220(N)(1)至220(N)(4)。圖4B中之控制電路222M與圖4A中之控制電路222(1)具有共同組件，該等共同組件以共同元件數字展示。如圖4B中所展示，比較器電路400將所選供應選擇電路212(1)至212(N)之參考輸出電壓 V_{refA} 402作為輸入來接收。輸入至多工電路418中之選擇信號416控制所選供應選擇電路212(1)至212(N)之哪一數位參考輸出電壓 $V_{refD}(1)$ 至 $V_{refD}(N)$ 被作為參考輸出電壓 V_{refA} 402傳遞至DAC電路404。提供解多工電路420以控制向功率多工電路202中之哪一供應選擇電路212(1)至212(N)提供驅動強度指示符218以控制所選供應選擇電路212(1)至212(N)之驅動強度。

其他類型之控制電路可提供於功率多工系統(如圖2中之功率多工系統200)中，以適應性控制經驅動至輸出功率軌之經多工電壓的驅動強度。舉例而言，圖5係經組態以基於可考慮效能變化之輸出功率軌處的輸出電壓而適應性控制自複數個供應功率軌至輸出功率軌以向供電電路供電的經多工功率之驅動強度之另一例示性功率多工系統500的方塊圖。如其中所展示，提供控制電路522以適應性控制作為輸出功率軌506上之輸出電壓524由功率多工電路502驅動以向供電電路供電的經多工電壓之驅動強度，供電電路在此實例中展示為記憶體陣列508。控制電路522在此實例中包括電壓監測電路528，電壓監測電路528經組態以監測輸出電壓524以調整在輸出功率軌506上經多工之輸出電壓524的驅動強度以考慮監測之效能變化。控制電路522亦包括經組態以以受控方式逐漸斜升記憶體驅動

強度指示符518M及邏輯驅動強度指示符518L的可選慢速斜坡電路530，此舉又逐漸漸升經多工功率切換電路以斜升輸出功率軌506上經多工之電壓。此可減小或避免功率多工系統500中之湧入電流相關供應雜訊，因此避免或緩和由於功率軌之轉換引起的記憶體陣列508之效能損耗。

圖6係圖5之功率多工系統500中之例示性功率多工電路502的方塊圖。功率多工電路502經組態以對邏輯供應功率軌504L及記憶體供應功率軌504M中之一者至輸出功率軌506的耦接進行多工，以向耦接至輸出功率軌506之記憶體陣列508提供功率。邏輯供應功率軌504L及記憶體供應功率軌504M耦接至在記憶體域中供應記憶體電壓 $V_{DD(M)}$ 及在邏輯域中供應邏輯電壓 $V_{DD(L)}$ 之各別電源。為了將邏輯供應功率軌504L或記憶體供應功率軌504M選擇性地耦接至輸出功率軌506以將各別記憶體電壓 $V_{DD(M)}$ 及邏輯電壓 $V_{DD(L)}$ 供應至記憶體陣列508，功率多工電路502包括記憶體供應選擇電路512M及邏輯供應選擇電路512L。記憶體供應選擇電路512M及邏輯供應選擇電路512L耦接於各別記憶體供應功率軌504M與邏輯供應功率軌504L之間。功率多工系統500經組態以啟動記憶體供應選擇電路512M及邏輯供應選擇電路512L中之一者以將各別記憶體供應功率軌504M及邏輯供應功率軌504L耦接至輸出功率軌506，以在各別記憶體電壓 $V_{DD(M)}$ 及邏輯電壓 $V_{DD(L)}$ 下向記憶體陣列508供電。

為了選擇待耦接至輸出功率軌506之記憶體供應功率軌504M及邏輯供應功率軌504L，記憶體供應選擇電路512M及邏輯供應選擇電路512L在此實例中各自包括各別記憶體功率切換電路514M及邏輯功率切換電路514L。經啟動記憶體功率切換電路514M或邏輯功率切換電路514L之驅動強度影響其將各別記憶體電壓 $V_{DD(M)}$ 或邏輯電壓 $V_{DD(L)}$ 驅動至輸出功率軌

506上的能力。經啟動記憶體功率切換電路514M或邏輯功率切換電路514L之驅動強度調整其輸出阻抗，輸出阻抗控制切換跨越記憶體功率切換電路514M或邏輯功率切換電路514L之電流-電阻(IR)壓降，從而產生所要輸出電壓。舉例而言，當記憶體功率切換電路514M或邏輯功率切換電路514L之驅動強度增大時，記憶體功率切換電路514M或邏輯功率切換電路514L之輸出阻抗減小，因此減小IR壓降及驅動至輸出功率軌506上之各別記憶體電壓 $V_{DD(M)}$ 或邏輯電壓 $V_{DD(L)}$ 。然而，若記憶體功率切換電路514M或邏輯功率切換電路514L之驅動強度減小，則記憶體功率切換電路514M或邏輯功率切換電路514L之輸出阻抗增大，因此增大IR壓降且減小驅動至輸出功率軌506上之各別記憶體電壓 $V_{DD(M)}$ 或邏輯電壓 $V_{DD(L)}$ 。PVT變化可影響驅動強度。可增大驅動強度以(例如)補償PVT變化。然而，增大驅動強度增大洩漏功率。因此，功率多工系統500提供選擇性地控制記憶體供應選擇電路512M及邏輯供應選擇電路512L之驅動強度的能力，該能力可用以補償可減小驅動強度之PVT變化。結果，可減小驅動強度容限，因此減小洩漏功率同時仍在輸出功率軌506上獲得所要驅動強度。

在此實例中，為了提供控制經啟動記憶體供應選擇電路512M及邏輯供應選擇電路512L之驅動強度的能力，記憶體功率切換電路514M及邏輯功率切換電路514L中之每一者包括複數個並聯連接PMOS電晶體516M(1)至516M(T)及516L(1)至516L(T)，其中「T」表示應包括之PMOS電晶體516的所要數目。應注意，亦可採用NMOS電晶體。PMOS電晶體516M(1)至516M(T)及516L(1)至516L(T)耦接於各別記憶體供應功率軌504M及邏輯供應功率軌504L與輸出功率軌506之間。並聯連接PMOS電

晶體516M(1)至516M(T)及516L(1)至516L(T)中之每一者具有相關聯驅動強度以將各別記憶體電壓 $V_{DD(M)}$ 或邏輯電壓 $V_{DD(L)}$ 驅動至輸出功率軌506上。因此，為了控制記憶體供應選擇電路512M及邏輯供應選擇電路512L之總體驅動強度，各別並聯連接PMOS電晶體516M(1)至516M(T)及516L(1)至516L(T)可個別地受控制以被啟動或撤銷啟動以促進將各別記憶體電壓 $V_{DD(M)}$ 或邏輯電壓 $V_{DD(L)}$ 驅動至輸出功率軌506上。在此實例中，PMOS電晶體516M(1)至516M(T)及516L(1)至516L(T)中之每一者經組態以接收呈各別記憶體功率切換選擇信號520M(1)至520M(T)及邏輯功率切換選擇信號520L(1)至520L(T)形式之相關聯記憶體驅動強度指示符518M或邏輯驅動強度指示符518L。因此，記憶體驅動強度指示符518M及邏輯驅動強度指示符518L可在一個實例中被認為各自具有指示各別個別記憶體功率切換選擇信號520M(1)至520M(T)、邏輯功率切換選擇信號520L(1)至520L(T)之啟用狀態之個別信號或位元的碼字，該等功率切換選擇信號形成碼字以控制啟動之各別數目個並聯連接PMOS電晶體516M(1)至516(1)(T)及516L(1)至516L(T)。

在此實例中，記憶體功率切換選擇信號520M(1)至520M(T)、邏輯功率切換選擇信號520L(1)至520L(T)耦接至各別PMOS電晶體516M(1)至516M(T)及516L(1)至516L(T)之閘極G。因此，記憶體功率切換選擇信號520M(1)至520M(T)及邏輯功率切換選擇信號520L(1)至520L(T)之狀態控制是否選擇性地啟動其各別PMOS電晶體516M(1)至516M(T)及516L(1)至516L(T)，且因此促進將各別記憶體電壓 $V_{DD(M)}$ 及邏輯電壓 $V_{DD(L)}$ 驅動至輸出功率軌506上。若記憶體功率切換選擇信號520M(1)至520M(T)及邏輯功率切換選擇信號520L(1)至520L(T)之狀態係功率切換選擇啟用狀態

(其在此實例中係邏輯低位準(「0」))，則將啟動各別PMOS電晶體516M(1)至516M(T)及516L(1)至516L(T)以在各別記憶體供應功率軌504M或邏輯供應功率軌504L與輸出功率軌506之間提供電流流徑。若記憶體功率切換選擇信號520M(1)至520M(T)及邏輯功率切換選擇信號520L(1)至520L(T)之狀態係功率切換選擇停用狀態，則將撤銷啟動各別PMOS電晶體516M(1)至516M(T)及516L(1)至516L(T)以在各別記憶體供應功率軌504M或邏輯供應功率軌504L與輸出功率軌506之間不提供電流流徑。

繼續參考圖6，為了維持輸出功率軌506處之記憶體電壓 $V_{DD(M)}$ 以在將輸出功率軌506之耦接自記憶體供應功率軌504M切換至邏輯供應功率軌504L期間向記憶體陣列508供電，但同時亦避免在記憶體供應功率軌504M與邏輯供應功率軌504L之間產生電流跨導路徑，功率多工電路502亦包括二極體壓降控制電路600。在此實例中以PMOS電晶體602之形式提供二極體壓降控制電路600。二極體壓降控制電路600經組態以回應於記憶體供應功率軌504M至輸出功率軌206之耦接轉換至邏輯供應功率軌504L至輸出功率軌206之耦接而被啟動，以針對二極體壓降操作模式在各別記憶體供應功率軌504M與輸出功率軌506之間產生二極體壓降連接。就此而言，二極體壓降控制電路600經組態以接收指示至邏輯供應功率軌504L之供應功率軌切換狀態的供應功率軌切換信號603。回應於指示至邏輯供應功率軌504L之供應功率軌切換狀態的供應功率軌切換信號603，二極體壓降控制電路600在二極體壓降操作模式下在記憶體供應功率軌504M與輸出功率軌506之間建立二極體壓降連接。

更特定言之，在此實例中，二極體壓降控制電路600包括耦接至第一

功率切換電路608之第一功率軌選擇輸入端606的二極體壓降輸入端604。二極體壓降控制電路600亦包括耦接至PMOS電晶體602之閘極G的二極體壓降控制輸入端610，二極體壓降控制輸入端610經組態以自功率軌選擇電路612接收供應功率軌切換信號603。二極體壓降控制電路600亦包括耦接至PMOS電晶體602之汲極D且耦接至功率切換電路608之第一功率輸出端616的二極體壓降輸出端614。二極體壓降控制電路600經組態以回應於供應功率軌切換信號603指示自記憶體供應功率軌504M至邏輯供應功率軌504L之供應功率軌切換啟用狀態而在二極體壓降操作模式中在功率軌選擇輸入端606與功率輸出端616之間建立二極體壓降連接。保持輸出信號620控制供應功率軌切換信號603至二極體壓降輸入端604的傳遞。亦回應於供應功率軌切換信號603指示自記憶體供應功率軌504M至邏輯供應功率軌504L之供應功率軌切換啟用狀態，功率軌選擇電路612經撤銷啟動以向功率軌選擇輸入端606呈現高阻抗。因此，在二極體壓降操作模式中，磁頭開關PMOS電晶體618之閘極G及汲極D耦接在一起以使第一磁頭開關PMOS電晶體618置於二極體壓降組態中。

在此實例中，電流跨導可僅在具有較高記憶體電壓 $V_{DD(M)}$ 之記憶體供應功率軌504M至具有較低邏輯電壓 $V_{DD(L)}$ 之邏輯供應功率軌504L之間的一個方向上進行。因此，在此實例中，二極體壓降控制電路600經組態以在正向偏壓組態中調節輸出功率軌506上之電壓。舉例而言，在記憶體供應功率軌504M上之記憶體電壓 $V_{DD(M)}$ 高於邏輯供應功率軌504L上之邏輯電壓 $V_{DD(L)}$ 的情況下，二極體壓降控制電路600將處於正向偏壓組態中。二極體壓降控制電路600經組態以允許電流自記憶體供應功率軌504M流動至輸出功率軌506以維持輸出功率軌506上之輸出電壓 $V_{DD(A)}$ 。在一個

實例中，二極體壓降控制電路600經組態以將輸出功率軌506上之輸出電壓 $V_{DD(A)}$ 調節成二極體壓降控制電路600之小於記憶體電壓 $V_{DD(M)}$ 的臨限電壓。當輸出功率軌506上之輸出電壓 $V_{DD(A)}$ 放電至二極體壓降控制電路600之小於記憶體電壓 $V_{DD(M)}$ 的臨限電壓時，二極體壓降控制電路600將允許電流流動以將電壓(例如，0.8 V)維持至二極體壓降控制電路600之小於記憶體電壓 $V_{DD(M)}$ (例如，1 V)的臨限電壓(例如，0.2 V)。以此方式，即使當記憶體供應功率軌504M至輸出功率軌506之耦接切換至邏輯供應功率軌504L至輸出功率軌506之耦接時，在二極體壓降操作模式期間輸出電壓 $V_{DD(A)}$ 仍連續地提供至記憶體陣列508，而不在記憶體供應功率軌504M至邏輯供應功率軌504L之間產生電流跨導路徑。為了在二極體壓降操作模式期間減小功率消耗，記憶體陣列508可經組態以處於保持或減小之功率消耗狀態中，其中在非限制性實例中自輸出功率軌506僅抽取洩漏電流。

在記憶體供應功率軌504M至輸出功率軌506之耦接切換至邏輯供應功率軌504L至輸出功率軌506之耦接之後，可停止二極體壓降操作模式。就此而言，供應功率軌切換信號603受控制以指示供應功率軌切換停用狀態。作為回應，二極體壓降控制電路600斷開記憶體供應功率軌504M與輸出功率軌506之間的二極體壓降連接。當二極體壓降操作模式停止時不產生電流跨導路徑，此係因為僅記憶體驅動強度指示符518M抑或邏輯驅動強度指示符518L受控制以處於功率軌選擇啟用狀態中，以僅選擇記憶體功率切換電路514M或邏輯功率切換電路514L以在二極體壓降操作模式之外的任何給定時間處將記憶體供應功率軌504M抑或邏輯供應功率軌504L耦接至輸出功率軌506。

圖7係可包括於圖5之功率多工系統500中以適應性控制圖6中之功率

多工電路502中之作用中記憶體供應選擇電路512M或邏輯供應選擇電路512L及二極體壓降控制電路600的驅動強度之控制電路522的方塊圖。控制電路522經組態以提供圖8中之邏輯表800中所說明的操作模式。將在下文結合彼此論述兩個操作模式。

參考圖7，記憶體驅動強度指示符518M經提供為多工器電路702之輸出700。多工器電路702包括經組態以接收第一旁通驅動強度指示符706之第一輸入端704及經組態以接收記憶體適應性驅動強度指示符710之第二輸入端708。若需要在將記憶體供應功率軌504M耦接至圖6中之輸出功率軌506時繞過功率多工電路502之適應性驅動強度操作，則多工器電路702受控制以將旁通驅動強度指示符706傳遞至記憶體驅動器強度指示符518M。舉例而言，旁通驅動強度指示符706可係記憶體功率切換選擇信號520M(1)至520M(T)中之每一者的固定設定，諸如全部被啟動(例如，全部邏輯「0」)或任何其他固定設定。以此方式，記憶體電壓 $V_{DD(M)}$ 之驅動強度不變化。若需要在將記憶體供應功率軌504M耦接至圖6中之輸出功率軌506時適應性控制功率多工電路502之適應性驅動強度操作，則多工器電路702亦經組態以受控制來將記憶體適應性驅動強度指示符710傳遞至記憶體驅動器強度指示符518M。舉例而言，作為一個實例，記憶體適應性驅動強度指示符710可係圖4A中之控制電路222(1)中的記憶體驅動強度指示符218(1)之計數器輸出。記憶體適應性驅動強度指示符710將控制記憶體功率切換選擇信號520M(1)至520M(T)以控制啟動圖5中之哪些PMOS電晶體516M(1)至516M(T)。

繼續參考圖7，多工器電路702亦包括選擇輸入端712，選擇輸入端712經組態以接收適應性模式選擇信號714以控制來自第一輸入端704之旁

通驅動強度指示符706或來自第二輸入端708之記憶體適應性驅動強度指示符710是否作為記憶體驅動器強度指示符518M傳遞至輸出端700。就此而言，若適應性模式選擇信號714在適應性模式停用狀態下，則多工器電路702將旁通驅動強度指示符706自第一輸入端704傳遞至輸出端700。若適應性模式選擇信號714在適應性模式啟用狀態中，則多工器電路702將記憶體適應性驅動強度指示符710自第二輸入端708傳遞至輸出端700。若適應性模式選擇信號714係邏輯低(亦即，邏輯「0」)，則此使得多工器電路702將旁通驅動強度指示符706作為記憶體驅動器強度指示符518M自第一輸入端704輸出至輸出端700。若適應性模式選擇信號714在此實例中係邏輯高(亦即，邏輯「1」)，則適應性模式選擇信號714在此實例中在適應性模式啟用狀態中以提供對驅動強度之適應性控制。

為了控制在圖6中之控制電路522中所解釋的二極體壓降模式操作，圖7中之控制電路522亦經組態以控制產生保持輸出信號620。如先前在上文在圖6中所論述，保持輸出信號620經組態以控制是否傳遞供應功率軌切換信號603。若適應性模式選擇信號714係邏輯低(亦即邏輯「0」)以使得多工器電路702將旁通驅動強度指示符706作為記憶體驅動器強度指示符518M自第一輸入端704輸出至輸出端700，則保持輸入信號716及適應性功率多工(APM)啟用信號718在無關狀態(x)下，此係因為圖7中之基於「及」的閘720將傳遞保持輸入信號716至用於保持輸出信號620的輸出722。此亦對於「ASR旁通」狀態在圖8中之邏輯表800中展示，其中適應性模式選擇信號714係邏輯「0」。因此，保持輸入信號716將控制供應功率軌切換信號603是否傳遞至二極體壓降控制電路600。

在如圖8中之邏輯表800中所展示的「崩潰」狀態中，適應性模式選

擇信號714經設定為邏輯「1」以處於適應性模式啟用狀態中且APM啟用信號718及保持輸入信號716經設定為邏輯「0」。此使得多工器電路702將旁通驅動強度指示符706作為記憶體驅動強度指示符518M自第一輸入端704提供至輸出端700。基於「或」之閘724將在其輸出726上產生至基於「及」之閘720的邏輯「0」以產生用於保持輸出信號620之邏輯「0」來撤銷啟動二極體壓降控制電路600之二極體壓降操作。

如圖8中所展示，為了設置用於適應性控制至圖5中之輸出功率軌506上之經多工記憶體功率 $V_{DD(M)}$ 的驅動強度，「ASR啟用」狀態使得適應性模式選擇信號714可經設定為邏輯「1」以處於適應性模式啟用狀態中。此使得多工器電路702將旁通驅動強度指示符706作為記憶體驅動器強度指示符518M自第一輸入端704提供至輸出端700。APM啟用信號718設定為邏輯「0」且保持輸入信號716設定為邏輯「1」。此使得基於「及」之閘720輸出邏輯「0」作為保持輸出信號620以停用二極體壓降控制電路600之二極體壓降模式操作。接著，如圖8中所展示，對於「功能」狀態(其用於適應性控制記憶體功率切換選擇信號520M(1)至520M(T)以控制啟動圖5中之哪些PMOS電晶體516M(1)至516M(T)以控制來自耦接至輸出功率軌506之記憶體供應功率軌504M之記憶體電壓 $V_{DD(M)}$ 的驅動強度)，適應性模式選擇信號714設定為邏輯「1」以處於適應性模式啟用狀態中。此使得多工器電路702將旁通驅動強度指示符706作為記憶體驅動強度指示符518M自第一輸入端704提供至輸出端700。APM啟用信號718設定為邏輯「1」且保持輸入信號716設定為邏輯「0」。此使得基於「及」之閘720輸出邏輯「0」作為保持輸出信號620以停用二極體壓降控制電路600之二極體壓降模式操作。

如圖8中所展示，在「在供應功率軌之間轉換」504M、504L狀態中，適應性模式選擇信號714設定為邏輯「1」以在適應性模式啟用狀態中以用於適應性控制來自耦接至輸出功率軌506之記憶體供應功率軌504M之記憶體電壓 $V_{DD(M)}$ 的驅動強度。此使得多工器電路702將旁通驅動強度指示符706作為記憶體驅動強度指示符518M自第一輸入端704提供至輸出端700。APM啟用信號718設定為邏輯「1」且保持輸入信號716設定為邏輯「1」。此使得基於「及」之閘720輸出邏輯「1」作為保持輸出信號620以啟用二極體壓降控制電路600之二極體壓降模式操作。

圖9係說明依據功率多工電路502之驅動強度控制而傳送至圖5中之功率多工系統500中的輸出功率軌506之供應功率軌處的供應電壓之例示性曲線900的圖表。如其中所展示，電壓曲線902指示依據轉換記憶體或邏輯供應選擇電路512(1)至512(N)之啟動而在輸出功率軌506上經多工的實例輸出電壓。

可提供其他控制電路以監測圖5中之功率多工系統500的輸出電壓524，以適應性控制來自耦接至輸出功率軌506之記憶體供應功率軌504M之記憶體電壓 $V_{DD(M)}$ 的驅動強度。舉例而言，圖10係經組態以適應性控制圖5中之功率多工電路502中的作用中記憶體供應選擇電路512M或邏輯供應選擇電路512L (圖5)之驅動強度以調整輸出功率軌506上之輸出電壓524位準及接通速度的例示性控制電路1022之方塊圖。圖10中之控制電路1022展示為僅控制功率多工電路502 (圖5)中之記憶體供應選擇電路512M，且因此將提供多個控制電路1022以控制每一供應選擇電路512(1)至512(N)之驅動強度。

就此而言，圖10中之輸出電壓524耦接至第一電壓控制振盪器(VCO)

1000(1)。記憶體供應選擇電路512M (圖6)之預定義參考輸出電壓(Vref) 1002提供至第二VCO 1000(2)。VCO 1000(1)、1000(2)產生指示輸出電壓524及參考輸出電壓1002之振幅的各別頻率信號1004(1)、1004(2)。頻率信號1004(1)、1004(2)由比較頻率信號1004(1)、1004(2)之頻率以判定參考輸出電壓1002是否大於輸出電壓524的有限狀態機(FSM) 1006接收。基於此比較，FSM 1006產生至DAC 1010之輸出信號1080以控制記憶體驅動強度指示符518M來控制圖5中之供應選擇電路512(1)的偏壓。FSM 1006亦產生驅動強度指示符518(1)以控制記憶體驅動強度指示符518M，以控制功率多工電路502中之記憶體供應選擇電路512M的驅動強度。如由圖10中之FSM 1006執行的圖11中之例示性程序1100中所展示，可首先將DAC 1010設定為「0」之控制碼(區塊1002)。FSM 1006判定頻率信號1004(1)是否具有比頻率信號1004(2)更高之頻率(區塊1104)。若不是，則程序1100停止，而不改變記憶體驅動強度指示符518M (區塊1106)。若如此，則遞增記憶體驅動強度指示符518M (例如，遞增了一(1)個最低有效位元(LSB)) (區塊1008)。

圖12係經組態以適應性控制圖5中之功率多工電路502中的作用中記憶體供應選擇電路512M或邏輯供應選擇電路512L (圖5)之驅動強度以調整輸出功率軌506上之輸出電壓524位準及接通速度的例示性控制電路1222之方塊圖。圖12中之控制電路1222展示為僅控制記憶體供應選擇電路512M，且因此將提供多個控制電路1222以控制每一供應選擇電路512(1)至512(N)之驅動強度。

就此而言，圖12中之輸出電壓524耦接至第一VCO 1000(1)。記憶體供應選擇電路512M (圖6)之預定義參考輸出電壓(Vref) 1002提供至第二

VCO 1000(2)。VCO 1000(1)、1000(2)產生指示輸出電壓524及參考輸出電壓1002之振幅的各別頻率信號1004(1)、1004(2)。頻率信號1004(1)、1004(2)由比較頻率信號1004(1)、1004(2)之頻率以判定參考輸出電壓1002是否大於輸出電壓524的相位頻率偵測器(PFD) 1206接收。基於此比較，PFD 1206產生至電荷泵(CP) 1210之輸出信號1208(1)、1208(2)以控制記憶體驅動強度指示符518M以控制圖6中之記憶體供應選擇電路512M的驅動強度。

圖13說明可用以逐漸在其中向功率多工電路502提供記憶體功率切換選擇信號520M的圖5中之慢速斜坡電路530的實例。圖13展示僅使記憶體驅動強度指示符518M (圖5)之單個記憶體功率切換選擇信號520斜升，但應注意，可為每一記憶體功率切換選擇信號520M(1)至520M(T)提供如圖13中所展示之多個慢速斜坡電路530。為了逐漸使記憶體功率切換選擇信號520斜升，提供輸出電壓V，其中輸出電壓V斜升至記憶體電壓 $V_{DD(M)}$ 。為了達成記憶體功率切換選擇信號520之輸出電壓V的此逐漸斜升，提供經組態以向功率多工電路502提供輸出電壓V之磁頭開關電路1306。磁頭開關電路1306包括耦接至電壓輸入端1310且經組態以接收記憶體電壓 $V_{DD(M)}$ 之電壓輸入端1308。磁頭開關電路。1306亦包括耦接至電壓輸出端1314且經組態以將具有輸出電壓V之記憶體功率切換選擇信號520提供至功率多工電路502的電壓輸出端1312。磁頭開關電路1306經組態以回應於在控制輸入端1318上所接收之控制信號1316而將具有輸出電壓V之記憶體功率切換選擇信號520提供至功率多工電路502。控制信號1316由磁頭開關控制電路1320回應於記憶體功率切換選擇信號520M而產生。電流槽電路1324經組態以控制由磁頭開關電路1306產生之記憶體功率切換選擇

信號520之輸出電壓 V 的斜升速率，因此允許磁頭開關電路1306以減小或避免功率多工電路502中之湧入電流相關供應雜訊的受控方式將完全記憶體電壓 $V_{DD(M)}$ 提供給功率多工電路502。控制斜升速率對應於隨著時間推移逐漸啟動(亦即，逐漸接通)磁頭開關電路1306，其中跨越磁頭開關電路1306所允許之記憶體電壓 $V_{DD(M)}$ 的量受到磁頭開關電路1306之啟動位準限制。

繼續參考圖13，在此態樣中，磁頭開關電路1306可在磁頭開關控制電路1320回應於在啟用輸入端1326上所接收之記憶體功率切換選擇信號520M而產生控制信號1316時由電流槽電路1324控制。控制信號1316指示記憶體電壓 $V_{DD(M)}$ 將傳送至功率多工電路502。慢速斜坡電路530內之組件可採用各種電路元件以達成上文所描述之功能性。在此態樣中，磁頭開關電路1306採用包括耦接至電壓輸入端1308之源極S、耦接至控制輸入端1318之閘極G及耦接至電壓輸出端1312之汲極D的PMOS電晶體1328。另外，在此態樣中，電流槽電路1324包括一包括耦接至接地源1332之源極S、耦接至磁頭開關電路1306之PMOS電晶體1328之閘極G (亦即，控制輸入端1318)的汲極D、及閘極G的NMOS電晶體1330。NMOS電晶體1330之閘極G在此態樣中由恆定電壓源1334驅動。磁頭開關控制電路1320在此實例中採用PMOS電晶體1336，PMOS電晶體1336包括耦接至記憶體電壓 $V_{DD(M)}$ 之源極S、經組態以接收記憶體功率切換選擇信號520M之閘極G及汲極D，汲極D耦接至磁頭開關電路1306之PMOS電晶體1328的閘極G及電流槽電路1324之NMOS電晶體1330的汲極D。

因為記憶體功率切換選擇信號520M耦接至磁頭開關控制電路1320之PMOS電晶體1336的閘極G，所以在記憶體功率切換選擇信號520M具有

邏輯低「0」值時啟動(亦即，接通) PMOS電晶體1336。此外，當PMOS電晶體1336啟動時，記憶體電壓 $V_{DD(M)}$ 提供至磁頭開關電路1306之PMOS電晶體1328的閘極G。將記憶體電壓 $V_{DD(M)}$ 提供至PMOS電晶體1328之閘極G撤銷啟動(亦即，關斷) PMOS電晶體1328且防止記憶體電壓 $V_{DD(M)}$ 被提供至功率多工電路502。

回應於記憶體功率切換選擇信號520M轉換至邏輯高「1」值，撤銷啟動磁頭開關控制電路1320之PMOS電晶體1336，此防止記憶體電壓 $V_{DD(M)}$ 被提供至磁頭開關電路1306之PMOS電晶體1328的閘極G。然而，儘管PMOS電晶體1328之閘極G不再接收記憶體電壓 $V_{DD(M)}$ ，但記憶體電壓 $V_{DD(M)}$ 保持位於PMOS電晶體1328之閘極G上，此係因為與PMOS電晶體1328之閘極G相關聯的閘極電容在記憶體功率切換選擇信號520M具有邏輯低值「0」時以記憶體電壓 $V_{DD(M)}$ 充電。

繼續參考圖13，因為由磁頭開關控制電路1320提供之記憶體電壓 $V_{DD(M)}$ 不再撤銷啟動磁頭開關電路1306之PMOS電晶體1328，所以可啟動PMOS電晶體1328以便將輸出電壓V提供至功率多工電路502。然而，電流槽電路1324經組態以隨時間推移逐漸啟動PMOS電晶體1328使得由磁頭開關電路1306提供之記憶體功率切換選擇信號520的輸出電壓V隨時間推移斜升，而非以大體上瞬時之方式完全地啟動PMOS電晶體1328。電流槽電路1324之NMOS電晶體1330的閘極G在此實例中由恆定電壓源1334驅動以便使NMOS電晶體1330啟動至某一位準，該位準使得磁頭開關電路1306之PMOS電晶體1328之閘極G上的電壓經由NMOS電晶體1330逐漸放電至接地源1332。

繼續參考圖13，當PMOS電晶體1328之閘極G上的電壓放電時，

PMOS電晶體1328逐漸啟動。尤其，由磁頭開關電路1306至功率多工電路502之記憶體功率切換選擇信號520之輸出電壓V之位準對應於啟動PMOS電晶體1328之位準。換言之，當電流槽電路1324使PMOS電晶體1328之閘極G上的電壓放電時，PMOS電晶體1328之閘極G上的電壓跨越PMOS電晶體1328之臨限電壓。當PMOS電晶體1328之閘極G上的電壓跨越臨限電壓時，PMOS電晶體1328接通且將記憶體功率切換選擇信號520之漸進地較高的輸出電壓V提供至功率多工電路502。以此方式，當PMOS電晶體1328之閘極G上的電壓跨越臨限電壓時，提供至功率多工電路502之記憶體功率切換選擇信號520的輸出電壓V逐漸斜升至完全記憶體電壓 $V_{DD(M)}$ 。

根據本發明中之態樣，經組態以適應性控制自功率多工系統中之供應功率軌至供電電路的經多工功率之驅動強度的功率多工系統亦可包括用於回應於第一供應功率軌選擇指示符指示第一供應功率軌選擇啟用狀態來基於第一驅動強度指示符而按第一驅動強度將第一供應功率軌處之第一電壓選擇性地驅動至輸出功率軌的第一供應構件。此類功率多工系統亦可包括用於回應於第二供應功率軌選擇指示符指示第二供應功率軌選擇啟用狀態來基於第二驅動強度指示符而按第二驅動強度將第二供應功率軌處之第二電壓選擇性地驅動至輸出功率軌的第二供應構件。此類功率多工系統亦可包括用於監測輸出功率軌之輸出電壓的構件。此類功率多工系統亦可包括用於回應於第一供應功率軌選擇指示符指示第一供應功率軌選擇啟用狀態而比較輸出功率軌處之輸出電壓的電壓位準與同第一供應選擇電路相關聯之第一參考電壓位準的構件。此類功率多工系統亦可包括用於基於用於回應於第一供應功率軌選擇指示符指示第一供應功率軌選擇啟用狀態來比

較輸出功率軌處之輸出電壓的電壓位準與第一參考電壓位準之構件而選擇性地產生第一驅動強度指示符的構件。此類功率多工系統亦可包括用於回應於第二供應功率軌選擇指示符指示第二供應功率軌選擇啟用狀態而比較輸出功率軌處之輸出電壓的電壓位準與同第二供應選擇電路相關聯之第二參考電壓位準的構件。此類功率多工系統亦可包括用於基於用於回應於第二供應功率軌選擇指示符指示第二供應功率軌選擇啟用狀態來比較輸出功率軌處之輸出電壓的電壓位準與第二參考電壓位準之構件而選擇性地產生第二驅動強度指示符的構件。

根據本發明中之態樣，經組態以適應性控制自功率多工系統中之供應功率軌至供電電路的經多工功率之驅動強度的功率多工系統可提供於或整合至任何基於處理器之裝置中。實例(非限制性地)包括機上盒、娛樂單元、導航裝置、通信裝置、固定位置資料單元、行動位置資料單元、全球定位系統(GPS)裝置、行動電話、蜂巢式電話、智慧型電話、會話起始協定(SIP)電話、平板電腦、平板手機、伺服器、電腦、攜帶型電腦、行動計算裝置、可穿戴式計算裝置(例如，智慧型手錶、保健或健康跟蹤器、護目鏡等)、桌上型電腦、個人數位助理(PDA)、監測器、電腦監測器、電視、調諧器、無線電、衛星無線電、音樂播放器、數位音樂播放器、攜帶型音樂播放器、數位視訊播放器、視訊播放器、數位視訊光碟(DVD)播放器、攜帶型數位視訊播放器、汽車、車輛組件、航空電子系統、無人飛機及多旋翼飛行器。

就此而言，圖14說明包括功率多工系統1401之基於處理器之系統1400的實例，功率多工系統1401經組態以控制記憶體供應功率軌1404M及邏輯供應功率軌1404L中之一者對記憶體域1405的選擇性耦接，以便根

據上文所論述之特定態樣中的任一者而減小邏輯域中之意向解耦電容。功率多工系統1401包括一包括適應性驅動強度控制之功率多工電路1402。舉例而言，作為實例，功率多工電路1402可係分別在圖2及圖5中之功率多工電路202、502中的任一者。在此實例中，記憶體域1405包括一包括於處理器1410中且耦接至一或多個中央處理單元(CPU) 1412用於快速存取暫時儲存之資料的快取記憶體1408。功率多工系統1401具有耦接至記憶體供應功率軌1404M之記憶體功率輸入端1416M及耦接至邏輯供應功率軌1404L之邏輯功率輸入端1416L。功率多工系統1401具有耦接至經組態以向記憶體域1405提供功率之輸出功率軌1406的功率輸出端1418。功率多工系統1401經組態以在邏輯電壓 $V_{DD(L)}$ 處於或高於記憶體域1405之最小操作電壓時將邏輯供應功率軌1404L上之邏輯電壓 $V_{DD(L)}$ 多工至輸出功率軌1406。功率多工系統1401經組態以在邏輯電壓 $V_{DD(L)}$ 低於記憶體域1405之最小操作電壓時在輸出功率軌1406上對來自之記憶體供應功率軌1404M的記憶體電壓 $V_{DD(M)}$ 進行多工。上文關於功率多工電路202、502所描述之特徵及實例中的任一者可經提供於功率多工系統1401中。

在此實例中，基於處理器之系統1400亦包括一或多個處理器1410，該等處理器各自包括一或多個CPU 1412。處理器1410包括耦接至CPU 1412以用於快速存取暫時儲存之資料的快取記憶體1408。處理器1410耦接至系統匯流排1422且可相互耦接包括於基於處理器之系統1400中的主控裝置與從屬裝置。如所熟知，處理器1410藉由經由系統匯流排1422交換位址、控制及資料資訊來與此等其他裝置通信。舉例而言，處理器1410可將匯流排異動請求傳達至記憶體系統1426中之記憶體控制器1424(作為從屬裝置之一實例)。儘管未在圖14中說明，但可提供多個系統匯流

排1422，其中每一系統匯流排1422構成不同網狀架構。在此實例中，記憶體控制器1424經組態以將記憶體存取請求提供至記憶體系統1426中之一或多個記憶體陣列1428。

其他裝置可連接至系統匯流排1422。作為實例，如圖14中所說明，此等裝置可包括一或多個輸入裝置1430、一或多個輸出裝置1432、一或多個網路介面裝置1434及一或多個顯示器控制器1436。輸入裝置1430可包括任何類型之輸入裝置，包括(但不限於)輸入鍵、開關、語音處理器等。輸出裝置1432可包括任何類型之輸出裝置，包括(但不限於)音訊、視訊、其他視覺指示器等。網路介面裝置1434可係經組態以允許向網路1438及自網路1438交換資料之任何裝置。網路1438可係任何類型之網路，包括(但不限於)有線或無線網路、私用或公用網路、區域網路(LAN)、無線區域網路(WLAN)、廣域網路(WAN)、BLUETOOTH™網路及網際網路。網路介面裝置1434可經組態以支援任何類型之所要通信協定。

處理器1410亦可經組態以經由系統匯流排1422存取顯示器控制器1436以控制發送至一或多個顯示器1440之資訊。顯示器控制器1436將待經由一或多個視訊處理器1442顯示之資訊發送至顯示器1440，視訊處理器1442將待顯示之資訊處理成適合於顯示器1440之格式。顯示器1440可包括任何類型之顯示器，包括(但不限於)陰極射線管(CRT)、液晶顯示器(LCD)、電漿顯示器等。

熟習此項技術者將進一步瞭解，結合本文所揭示之態樣所描述之各種說明性邏輯區塊、模組、電路及演算法可實施為電子硬體、儲存於記憶體中或另一電腦可讀媒體中且由處理器或其他處理裝置執行之指令，或兩

者之組合。作為實例，本文中所描述之主控裝置及從屬裝置可用於任何電路、硬體組件、積體電路(IC)或IC晶片中。本文中所揭示之記憶體可係任何類型及大小之記憶體，且可經組態以儲存所要的任何類型之資訊。為了清楚地說明此可互換性，上文已大體上就其功能性而言描述各種說明性組件、區塊、模組、電路及步驟。如何實施此功能性取決於特定應用、設計選擇及/或強加於整個系統之設計約束。對於每一特定應用而言，熟習此項技術者可以變化之方式實施所描述功能性，但不應將該等實施決策解釋為導致脫離本發明之範疇。

可藉由處理器、數位信號處理器(DSP)、特殊應用積體電路(ASIC)、場可程式化閘陣列(FPGA)或其他可程式化邏輯裝置、離散閘或電晶體邏輯、離散硬體組件或其經設計以執行本文中所描述之功能的任何組合來實施或執行結合本文中所揭示之態樣而描述的各種說明性邏輯區塊、模組及電路。處理器可係微處理器，但在替代方案中，處理器可係任何習知處理器、控制器、微控制器或狀態機。處理器亦可實施為計算裝置之組合，例如，DSP與微處理器之組合、複數個微處理器、結合DSP核心之一或多個微處理器，或任何其他此組態。

本文中所揭示之態樣可體現於硬體及儲存於硬體中之指令中，且可駐存於(例如)隨機存取記憶體(RAM)、快閃記憶體、唯讀記憶體(ROM)、電可程式化ROM (EPROM)、電可抹除可程式化ROM (EEPROM)、暫存器、硬碟、可移除式磁碟、CD-ROM或此項技術中已知的任何其他形式之電腦可讀媒體中。例示性儲存媒體耦接至處理器，使得處理器可自儲存媒體讀取資訊且將資訊寫入至儲存媒體。在替代方案中，儲存媒體可整合至處理器。處理器及儲存媒體可駐存於ASIC中。ASIC可駐存於遠端台

中。在替代方案中，處理器及儲存媒體可作為離散組件而駐存於遠端台、基地台或伺服器中。

亦應注意，描述在本文中之任何例示性態樣中的任一者中所描述之的操作步驟以提供實例及論述。可以除了所說明序列以外之眾多不同序列來執行所描述操作。此外，描述於單一操作步驟中之操作可實際上以數個不同步驟執行。另外，可組合例示性態樣中所論述之一或多個操作步驟。應理解，對於熟習此項技術者而言容易顯而易見的是，流程圖圖式中所說明之操作步驟可經受眾多不同修改。熟習此項技術者亦將理解，可使用各種不同技術及技藝中之任一者表示資訊及信號。舉例而言，可貫穿以上描述參考之資料、指令、命令、資訊、信號、位元、符號及碼片可由電壓、電流、電磁波、磁場或磁性粒子、光場或光學粒子或其任何組合表示。

提供本發明之先前描述以使得任何熟習此項技術者能夠製造或使用本發明。在不脫離本發明之精神或範疇的情況下，對本發明之各種修改對於熟習此項技術者而言將易於顯而易見，且本文中所定義之一般原理可應用於其他變化體。因此，本發明不意欲限於本文中所描述之實例及設計，而應符合與本文中所揭示之原理及新穎特徵相一致的最廣泛範疇。

【符號說明】

100	功率多工系統
102(1)	第一供應功率軌
102(2)	第二供應功率軌
104	輸出功率軌
104(1)	第一電壓源
104(2)	第二電壓源

106	供電電路
108(1)	第一磁頭開關電路
108(2)	第二磁頭開關電路
110(1)	第一P型金屬氧化物半導體(PMOS)電晶體
110(2)	第二P型金屬氧化物半導體(PMOS)電晶體
112(1)	第一功率軌啟用信號
112(2)	第二功率軌啟用信號
200	功率多工系統
201	系統單晶片(SoC)
202	功率多工電路
204(1)	供應功率軌
204(N)	供應功率軌
206	輸出功率軌
208	供電電路
210(1)	電源
210(N)	電源
212(1)	供應選擇電路
212(N)	供應選擇電路
214(1)	功率切換電路
214(N)	功率切換電路
216(N)	供應功率軌選擇指示符
216(1)(1)	P型金屬氧化物半導體(PMOS)電晶體
216(1)(4)	P型金屬氧化物半導體(PMOS)電晶體

216(N)(1)	P型金屬氧化物半導體(PMOS)電晶體
216(N)(4)	P型金屬氧化物半導體(PMOS)電晶體
218(1)	驅動強度指示符
218(N)	驅動強度指示符
220(1)(1)	功率切換選擇信號
220(1)(2)	功率切換選擇信號
220(1)(3)	功率切換選擇信號
220(1)(4)	功率切換選擇信號
220(N)(1)	功率切換選擇信號
220(N)(2)	功率切換選擇信號
220(N)(3)	功率切換選擇信號
220(N)(4)	功率切換選擇信號
222	控制電路
222(1)	控制電路
222M	控制電路
224	輸出電壓
226(1)	供應功率軌選擇指示符
226(N)	供應功率軌選擇指示符
300	程序
400	比較器電路
401	類比比較器
402	參考輸出電壓Vref _A
404	數位至類比轉換器(DAC)電路

406	比較輸出信號
407	計數器電路
408	計數器
410	時脈信號
412	時脈除法器
414	主時脈信號
416	選擇信號
418	溢出邏輯電路
420	解多工電路
500	功率多工系統
502	功率多工電路
504L	邏輯供應功率軌
504M	記憶體供應功率軌
506	輸出功率軌
508	記憶體陣列
512(1)	供應選擇電路
512(N)	供應選擇電路
512L	邏輯供應選擇電路
512M	記憶體供應選擇電路
514L	邏輯功率切換電路
514M	記憶體功率切換電路
516L(1)	並聯連接P型金屬氧化物半導體(PMOS)電晶體
516L(T)	並聯連接P型金屬氧化物半導體(PMOS)電晶體

516M(1)	並聯連接P型金屬氧化物半導體(PMOS)電晶體
516M(T)	並聯連接P型金屬氧化物半導體(PMOS)電晶體
518(1)	驅動強度指示符
518L	邏輯驅動強度指示符
518M	記憶體驅動強度指示符
520L(1)	邏輯功率切換選擇信號
520L(T)	邏輯功率切換選擇信號
520M(1)	記憶體功率切換選擇信號
520M(T)	記憶體功率切換選擇信號
522	控制電路
524	輸出電壓
528	電壓監測電路
530	可選慢速斜坡電路
600	二極體壓降控制電路
602	P型金屬氧化物半導體(PMOS)電晶體
603	供應功率軌切換信號
604	二極體壓降輸入端
606	功率軌選擇輸入端
608	第一功率切換電路
610	二極體壓降控制輸入端
612	功率軌選擇電路
614	二極體壓降輸出端
616	第一功率輸出端

618	第一磁頭開關P型金屬氧化物半導體(PMOS)電晶體
620	保持輸出信號
700	輸出
702	多工器電路
704	第一輸入端
706	旁通驅動強度指示符
708	第二輸入端
710	記憶體適應性驅動強度指示符
712	選擇輸入端
714	適應性模式選擇信號
716	保持輸入信號
718	適應性功率多工(APM)啟用信號
720	基於「及」之閘
722	輸出
724	基於「或」之閘
726	輸出
800	邏輯表
900	例示性曲線
902	電壓曲線
1000(1)	第一電壓控制振盪器(VCO)
1000(2)	第二電壓控制振盪器(VCO)
1006	有限狀態機(FSM)
1010	數位至類比轉換器(DAC)

1022	控制電路
1100	程序
1206	相位頻率偵測器(PFD)
1208(1)	輸出信號
1208(2)	輸出信號
1210	電荷泵(CP)
1222	控制電路
1306	磁頭開關電路
1308	電壓輸入端
1310	電壓輸入端
1312	電壓輸出端
1314	電壓輸出端
1316	控制信號
1318	控制輸入端
1320	磁頭開關控制電路
1324	電流槽電路
1326	啟用輸入端
1328	P型金屬氧化物半導體(PMOS)電晶體
1330	NMOS電晶體1330
1332	N型金屬氧化物半導體(NMOS)
1334	恆定電壓源
1336	P型金屬氧化物半導體(PMOS)電晶體
1400	基於處理器之系統

1401	功率多工系統
1402	功率多工電路
1405	記憶體域
1406	輸出功率軌
1408	快取記憶體
1410	處理器
1412	中央處理單元(CPU)
1418	功率輸出端
1422	系統匯流排
1424	記憶體控制器
1426	記憶體系統
1428	記憶體陣列
1430	輸入裝置
1432	輸出裝置
1434	網路介面裝置
1436	顯示器控制器
1438	網路
1440	顯示器
1442	視訊處理器
1404L	邏輯供應功率軌
1404M	記憶體供應功率軌
1416L	邏輯功率輸入端
1416M	記憶體功率輸入端

D	汲極
G	閘極
S	源極
V	輸出電壓
V _{DD(1)}	第一電壓
V _{DD(2)}	第二電壓
V _{DD(N)}	電壓
V _{DD(A)}	輸出電壓
V _{DD(L)}	邏輯電壓
V _{DD(M)}	記憶體電壓
VrefD	數位參考輸出電壓
VrefD(1)	數位參考輸出電壓
VrefD(N)	數位參考輸出電壓

【發明申請專利範圍】

【請求項1】

一種功率多工系統，其包含：

一功率多工電路，其包含：

一第一供應選擇電路，其耦接於具有一第一電壓之一第一供應功率軌與耦接至少一個供電電路之一輸出功率軌之間；

一第二供應選擇電路，其耦接於具有一第二電壓之一第二供應功率軌與該輸出功率軌之間；

該第一供應選擇電路經組態以基於一第一驅動強度指示符而按一第一驅動強度將該第一供應功率軌處之該第一電壓選擇性地驅動至該輸出功率軌，以可變地調節該第一供應選擇電路之輸出阻抗；及

該第二供應選擇電路經組態以基於一第二驅動強度指示符而按一第二驅動強度將該第二供應功率軌處之該第二電壓選擇性地驅動至該輸出功率軌，以可變地調節該第二供應選擇電路之輸出阻抗，其中該第一供應選擇電路進一步包含一二極體壓降控制電路，其經組態以回應於指示一供應功率軌切換啟用狀態之一供應功率軌切換信號而在該第一供應功率軌與該輸出功率軌之間建立一第一二極體壓降連接，以在該第一二極體壓降連接建立時自經由該第一供應選擇電路而供應功率至該輸出功率軌切換至經由該第二供應選擇電路而供應功率；及

至少一個控制電路，其經組態以：

回應於該第二電壓小於一臨限電壓之一電壓位準而接收指示一第一供應功率軌選擇啟用狀態之一第一供應功率軌選擇指示符；

回應於該第二電壓等於或高於該臨限電壓之一電壓位準而接收指示一第二供應功率軌選擇啟用狀態之一第二供應功率軌選擇指示符；

監測該輸出功率軌之一輸出電壓；及

回應於該第一供應功率軌選擇指示符指示該第一供應功率軌選擇啟用狀態而：

比較該輸出功率軌處之該輸出電壓的一電壓位準與同該第一供應選擇電路相關聯之一第一參考電壓位準；及

基於該輸出功率軌處之該輸出電壓的該電壓位準與該第一參考電壓位準的該比較而選擇性地產生該第一驅動強度指示符；及

回應於該第二供應功率軌選擇指示符指示該第二供應功率軌選擇啟用狀態而：

比較該輸出功率軌處之該輸出電壓的該電壓位準與同該第二供應選擇電路相關聯之一第二參考電壓位準；及

基於該輸出功率軌處之該輸出電壓的該電壓位準與該第二參考電壓位準的該比較而選擇性地產生該第二驅動強度指示符。

【請求項2】

如請求項1之功率多工系統，其中：

該第一供應選擇電路包含耦接於該第一供應功率軌與耦接至該至少一個供電電路之該輸出功率軌之間的一第一功率切換電路，該第一功率切換電路經組態以：

接收該第一驅動強度指示符；及

基於該第一驅動強度指示符而按該第一驅動強度將該第一供應功

率軌處之該第一電壓選擇性地驅動至該輸出功率軌；及

該第二供應選擇電路包含耦接於該第二供應功率軌與該輸出功率軌之間的第一功率切換電路，該第二功率切換電路經組態以：

接收該第二驅動強度指示符；及

基於該第二驅動強度指示符而按該第二驅動強度將該第二供應功率軌處之該第二電壓選擇性地驅動至該輸出功率軌。

【請求項3】

如請求項2之功率多工系統，其中：

該第一功率切換電路包含各自具有一相關聯驅動強度且耦接於該第一供應功率軌與該輸出功率軌之間的第一複數個電源磁頭開關，該第一複數個電源磁頭開關中之每一者經組態以：

接收該第一驅動強度指示符之一相關聯第一功率切換選擇信號；

及

回應於該所接收相關聯第一功率切換選擇信號而將該第一供應功率軌處之該第一電壓選擇性地驅動至該輸出功率軌；及

該第二功率切換電路包含各自具有一相關聯驅動強度且耦接於該第二供應功率軌與該輸出功率軌之間的第二複數個電源磁頭開關，該第二複數個電源磁頭開關中之每一者經組態以：

接收該第二驅動強度指示符之一相關聯第二功率切換選擇信號；

及

回應於該所接收相關聯第二功率切換選擇信號而將該第二供應功率軌處之該第二電壓選擇性地驅動至該輸出功率軌。

【請求項4】

如請求項3之功率多工系統，其中：

該第一複數個電源磁頭開關包含第一複數個電晶體，該等電晶體各自包含一第一汲極、一第一源極及經組態以接收該相關聯第一功率切換選擇信號之一第一閘極，該等開關各自經組態以回應於施加至該第一閘極之該相關聯第一功率切換選擇信號的一電壓而將該第一供應功率軌處之該第一電壓驅動至該輸出功率軌；及

該第二複數個電源磁頭開關包含第二複數個電晶體，該等電晶體各自包含一第二汲極、一第二源極及經組態以接收該相關聯第二功率切換選擇信號之一第二閘極，該等開關各自經組態以回應於施加至該第二閘極之該相關聯第二功率切換選擇信號的一電壓而將該第二供應功率軌處之該第二電壓驅動至該輸出功率軌。

【請求項5】

如請求項3之功率多工系統，其進一步包含一慢速斜坡電路，其經組態以：

回應於該所接收相關聯第一功率切換選擇指示符指示該第一功率切換選擇啟用狀態而：

接收該第一驅動強度指示符；及

控制該第一驅動強度指示符之一斜升速率；及

回應於該所接收相關聯第二功率切換選擇指示符指示該第二功率切換選擇啟用狀態而：

接收該第二驅動強度指示符；及

控制該第二驅動強度指示符之一斜升速率。

【請求項6】

如請求項5之功率多工系統，其中該慢速斜坡電路包含：

一磁頭開關控制電路，其經組態以回應於在一啟用輸入上所接收之該第一功率切換選擇信號而提供一驅動強度指示符；

一磁頭開關電路，其經組態以回應於該第一功率切換選擇信號而產生用以控制藉由該斜坡磁頭開關電路提供該驅動強度指示符之一斜坡控制信號；及

一電流槽電路耦接至一慢速斜坡控制輸入端，該電流槽電路經組態以控制該驅動強度指示符之一斜升速率。

【請求項7】

如請求項1之功率多工系統，其中該二極體壓降控制電路經進一步組態以回應於該供應功率軌切換信號指示一供應功率軌開關停用狀態而斷開該第一供應功率軌與該輸出功率軌之間的該第一二極體壓降連接。

【請求項8】

如請求項1之功率多工系統，其中，回應於該第一電壓高於該第二電壓，該二極體壓降控制電路經進一步組態以回應於該供應功率軌切換信號指示該供應功率軌切換啟用狀態而維持一第二臨限電壓之一電壓低於該輸出功率軌處之該第一電壓。

【請求項9】

如請求項1之功率多工系統，其中，回應於該第一電壓低於該第二電壓，該二極體壓降控制電路經進一步組態以回應於該供應功率軌切換信號指示該供應功率軌切換啟用狀態而防止或減少自該輸出功率軌至該第一供應功率軌之電流流動。

【請求項10】

如請求項1之功率多工系統，其中該二極體壓降控制電路包含：

一二極體壓降輸入端，其耦接至該第一供應選擇電路之第一功率軌選擇輸入端；

一二極體壓降控制輸入端，其經組態以接收該供應功率軌切換信號；及

一二極體壓降輸出端，其耦接至一第一功率輸出端；

該二極體壓降控制電路經組態以回應於該供應功率軌切換信號指示該供應功率軌切換啟用狀態而在該第一功率軌選擇輸入端與該第一功率輸出端之間建立該第一二極體壓降連接。

【請求項11】

如請求項1之功率多工系統，其中該至少一個控制電路包含經組態以執行以下操作之一第一適應性模式選擇電路：

回應於一第一適應性模式選擇信號指示一適應性模式停用狀態而選擇性地提供該第一驅動強度指示符作為一第一旁通驅動強度指示符；及

回應於該第一適應性模式選擇信號指示一適應性模式啟用狀態而選擇性地提供該第一驅動強度指示符作為一第一適應性驅動強度指示符。

【請求項12】

如請求項11之功率多工系統，其中該至少一個控制電路進一步包含經組態以執行以下操作之一第二適應性模式選擇電路：

回應於一第二適應性模式選擇信號指示一適應性模式停用狀態而選擇性地提供該第二驅動強度指示符作為一第二旁通驅動強度指示符；及

回應於該第二適應性模式選擇信號指示一適應性模式啟用狀態而選擇性地提供該第二驅動強度指示符作為一第二適應性驅動強度指示符。

【請求項13】

如請求項11之功率多工系統，其中該第一適應性模式選擇電路包含一第一多工器電路，該第一多工器電路包含：

- 一第一輸入端，其經組態以接收該第一旁通驅動強度指示符；
- 一第二輸入端，其經組態以接收該第一適應性驅動強度指示符；
- 一選擇輸入端，其經組態以接收該第一適應性模式選擇信號；及
- 一輸出端，其經組態以提供該第一驅動強度指示符；

該第一多工器電路經組態以：

回應於來自該選擇輸入端的該第一適應性模式選擇信號指示該適應性模式停用狀態而將該第一旁通驅動強度指示符自該第一輸入端選擇性地提供至該輸出端；及

回應於來自該選擇輸入端的該第一適應性模式選擇信號指示該適應性模式啟用狀態而將該第一適應性驅動強度指示符自該第二輸入端選擇性地提供至該輸出端。

【請求項14】

如請求項1之功率多工系統，其中該至少一個控制電路包含：

一比較器電路，其經組態以產生指示該輸出電壓與一參考輸出電壓之間的一電壓位準比較之一比較輸出信號；及

一計數器電路，其經組態以基於該比較輸出信號而更新指示該電壓位準之一計數器的一計數值，及產生指示該輸出電壓之該電壓位準的一驅動強度指示符；

該至少一個控制電路經組態以回應於該第一供應功率軌選擇指示符指示該第一供應功率軌選擇啟用狀態而產生包含該驅動強度指示符之該第

一驅動強度指示符。

【請求項15】

如請求項14之功率多工系統，其中該至少一個控制電路經進一步組態以回應於該第二供應功率軌選擇指示符指示該第二供應功率軌選擇啟用狀態而產生包含一驅動強度指示符之該第二驅動強度指示符。

【請求項16】

如請求項14之功率多工系統，其中該至少一個控制電路進一步包含經組態以基於一所接收碼字而產生該參考輸出電壓的一數位至類比轉換器(DAC)電路。

【請求項17】

如請求項14之功率多工系統，其中該計數器電路經進一步組態以回應於一所接收時脈信號而更新該計數器之該計數值。

【請求項18】

如請求項1之功率多工系統，其中該至少一個控制電路包含：

一第一電壓控制振盪器(VCO)，其經組態以基於一參考電壓而在一第一頻率下產生一第一控制電壓；

一第二VCO，其經組態以基於該輸出功率軌處之該輸出電壓而在一第二頻率下產生一第二控制電壓；及

一狀態機電路，其經組態以：

回應於該第一供應功率軌選擇指示符指示該第一供應功率軌選擇啟用狀態來基於該第一控制電壓之該第一頻率與該第二控制電壓之該第二頻率之一比較而產生該第一驅動強度指示符。

【請求項19】

如請求項18之功率多工系統，其中該狀態機電路經進一步組態以回應於該第二供應功率軌選擇指示符指示該第二供應功率軌選擇啟用狀態來基於該第一控制電壓之該第一頻率與該第二控制電壓之該第二頻率的一比較而產生該第二驅動強度指示符。

【請求項20】

如請求項18之功率多工系統，其中該狀態機電路包含一相位頻率偵測器。

【請求項21】

如請求項1之功率多工系統，其中：

該第一供應功率軌包含經組態以自一記憶體域中之一記憶體電源供應器接收一記憶體電壓作為該第一電壓的一記憶體供應功率軌；

該第二供應功率軌包含經組態以自一邏輯域中之一邏輯電源供應器接收一邏輯電壓作為該第二電壓的一邏輯供應功率軌；及

該至少一個供電電路包含至少一個記憶體陣列；

該至少一個控制電路經組態以：

回應於該邏輯電壓小於用於在該至少一個記憶體陣列中之資料保持之該臨限電壓之一電壓位準而接收指示一第一供應功率軌選擇啟用狀態之該第一供應功率軌選擇指示符；及

回應於該邏輯電壓等於或高於用於在該至少一個記憶體陣列中之資料保持之該臨限電壓之一電壓位準而接收指示一第二供應功率軌選擇啟用狀態之該第二供應功率軌選擇指示符；

該第一供應選擇電路經組態以基於該第一驅動強度指示符而按該第一驅動強度將該記憶體供應功率軌處之該記憶體電壓選擇性地驅動至該輸

出功率軌；及

該第二供應選擇電路經組態以基於該第二驅動強度指示符而按該第二驅動強度將該邏輯電壓選擇性地驅動至該輸出功率軌。

【請求項22】

如請求項1之功率多工系統，其整合至一系統單晶片(SoC)中。

【請求項23】

如請求項1之功率多工系統，其整合至選自由以下各者組成之群的一裝置中：一機上盒；一娛樂單元；一導航裝置；一通信裝置；一固定位置資料單元；一行動位置資料單元；一全球定位系統(GPS)裝置；一行動電話；一蜂巢式電話；一智慧型電話；一會話發起協定(SIP)電話；一平板電腦；一平板手機；一伺服器；一電腦；一攜帶型電腦；一行動計算裝置；一可穿戴式計算裝置；一桌上型電腦；一個人數位助理(PDA)；一監測器；一電腦監測器；一電視；一調諧器；一無線電；一衛星無線電；一音樂播放器；一數位音樂播放器；一攜帶型音樂播放器；一數位視訊播放器；一視訊播放器；一數位視訊光碟(DVD)播放器；一攜帶型數位視訊播放器；一汽車；一車輛組件；航空電子系統；一無人飛機；及一多旋翼飛行器。

【請求項24】

一種功率多工系統，其包含：

用於基於一第一驅動強度指示符而按一第一驅動強度將一第一供應功率軌處之一第一電壓選擇性地驅動至一輸出功率軌的一第一供應構件；及

用於基於一第二驅動強度指示符而按一第二驅動強度將該一第二供

應功率軌處之一第二電壓選擇性地驅動至該輸出功率軌的一第二供應構件；

用於回應於指示一供應功率軌切換啟用狀態之一供應功率軌切換信號而在該第一供應功率軌與該輸出功率軌之間建立一第一二極體壓降連接的一構件，以在該第一二極體壓降連接建立時自經由該第一供應構件而供應功率至該輸出功率軌切換至經由該第二供應構件而供應功率；

用於回應於該第二電壓小於一臨限電壓之一電壓位準而接收指示一第一供應功率軌選擇啟用狀態之一第一供應功率軌選擇指示符的一構件；

用於回應於該第二電壓等於或高於該臨限電壓之一電壓位準而接收指示一第二供應功率軌選擇啟用狀態之一第二供應功率軌選擇指示符的一構件；

用於監測該輸出功率軌之一輸出電壓的一構件；

用於回應於該第一供應功率軌選擇指示符指示該第一供應功率軌選擇啟用狀態而比較該輸出功率軌處之該輸出電壓的一電壓位準與同一第一供應選擇電路相關聯之一第一參考電壓位準的一構件；及

用於基於用於回應於該第一供應功率軌選擇指示符指示該第一供應功率軌選擇啟用狀態來比較該輸出功率軌處之該輸出電壓的該電壓位準與該第一參考電壓位準之該構件而選擇性地產生該第一驅動強度指示符的一構件；

用於回應於該第二供應功率軌選擇指示符指示該第二供應功率軌選擇啟用狀態而比較該輸出功率軌處之該輸出電壓的該電壓位準與同一第二供應選擇電路相關聯之一第二參考電壓位準的一構件；及

用於基於用於回應於該第二供應功率軌選擇指示符指示該第二供應

功率軌選擇啟用狀態來比較該輸出功率軌處之該輸出電壓的該電壓位準與該第二參考電壓位準之該構件而選擇性地產生該第二驅動強度指示符的一構件。

【請求項25】

一種適應性控制自一功率多工電路中之供應功率軌至一供電電路的經多工功率之驅動強度的方法，該方法包含：

監測一輸出功率軌之一輸出電壓；

回應於一第一供應功率軌選擇指示符指示一第一供應功率軌選擇啟用狀態而：

比較該輸出功率軌處之該輸出電壓的一電壓位準與同一第一供應選擇電路相關聯之一第一參考電壓位準；

基於該輸出功率軌處之該輸出電壓的該電壓位準與該第一參考電壓位準的該比較而選擇性地產生一第一驅動強度指示符；及

基於該第一驅動強度指示符而按一第一驅動強度將一第一供應功率軌處之一第一電壓經由一第一供應選擇電路選擇性地驅動至該輸出功率軌，以可變地調節該第一供應選擇電路之輸出阻抗；

回應於一第二供應功率軌選擇指示符指示一第二供應功率軌選擇啟用狀態而：

比較該輸出功率軌處之該輸出電壓的該電壓位準與同一第二供應選擇電路相關聯之一第二參考電壓位準；

基於該輸出功率軌處之該輸出電壓的該電壓位準與該第二參考電壓位準的該比較而選擇性地產生一第二驅動強度指示符；及

基於該第二驅動強度指示符而按一第二驅動強度將一第二供應功

率軌處之一第二電壓經由一第二供應選擇電路選擇性地驅動至該輸出功率軌，以可變地調節該第二供應選擇電路之輸出阻抗；

回應於該第二電壓小於一臨限電壓之一電壓位準而產生指示該第一供應功率軌選擇啟用狀態之該第一供應功率軌選擇指示符；

回應於該第二電壓等於或高於該臨限電壓之一電壓位準而產生指示該第二供應功率軌選擇啟用狀態之該第二供應功率軌選擇指示符；及

回應於指示一供應功率軌切換啟用狀態之一供應功率軌切換信號而在該第一供應功率軌與該輸出功率軌之間建立一第一二極體壓降連接，以在該第一二極體壓降連接建立時自經由該第一供應選擇電路而供應功率至該輸出功率軌切換至經由該第二供應選擇電路而供應功率。

【請求項26】

如請求項25之方法，其中：

選擇性地驅動該第一供應功率軌處之該第一電壓包含基於該第一驅動強度指示符而選擇性地驅動第一複數個電源磁頭開關中之一或多個電源磁頭開關，該等電源磁頭開關各自具有一相關聯驅動強度且耦接於該第一供應功率軌與該輸出功率軌之間；且

選擇性地驅動該第二供應功率軌處之該第二電壓包含基於該第二驅動強度指示符而選擇性地驅動第二複數個電源磁頭開關中之一或多個電源磁頭開關，該等電源磁頭開關各自具有一相關聯驅動強度且耦接於該第二供應功率軌與該輸出功率軌之間。

【請求項27】

如請求項26之方法，其進一步包含回應於一第一功率切換選擇信號而產生一斜坡控制信號以控制提供一驅動強度指示符。

【請求項28】

如請求項25之方法，其進一步包含回應於該供應功率軌切換信號指示一供應功率軌開關停用狀態而斷開該第一供應功率軌與該輸出功率軌之間的該二極體壓降連接。

【請求項29】

如請求項25之方法，其進一步包含回應於該供應功率軌切換信號指示該供應功率軌切換啟用狀態且回應於該第一電壓高於該第二電壓而出於該二極體壓降連接維持一第二臨限電壓之一電壓低於該輸出功率軌處之該第一電壓。

【請求項30】

如請求項25之方法，其進一步包含回應於該供應功率軌切換信號指示該供應功率軌切換啟用狀態且回應於該第一電壓低於該第二電壓而防止或減少自該輸出功率軌至該第一供應功率軌之電流流動。

【請求項31】

如請求項25之方法，其進一步包含：

回應於一第一適應性模式選擇信號指示一適應性模式停用狀態而選擇性地提供該第一驅動強度指示符作為一第一旁通驅動強度指示符；及

回應於該第一適應性模式選擇信號指示一適應性模式啟用狀態而選擇性地提供該第一驅動強度指示符作為一第一適應性驅動強度指示符。

【請求項32】

如請求項31之方法，其進一步包含：

回應於一第二適應性模式選擇信號指示一適應性模式停用狀態而選擇性地提供該第二驅動強度指示符作為一第二旁通驅動強度指示符；及

回應於該第二適應性模式選擇信號指示一適應性模式啟用狀態而選擇性地提供該第二驅動強度指示符作為一第二適應性驅動強度指示符。

【請求項33】

如請求項25之方法，其中基於該輸出功率軌處之該輸出電壓的該電壓位準與該第一參考電壓位準的該比較而選擇性地產生該第一驅動強度指示符包含：

產生指示該輸出電壓與一參考輸出電壓之間的一電壓位準比較之一比較輸出信號；

基於該比較輸出信號而更新指示該電壓位準之一計數器的一計數值；

產生指示該輸出電壓之該電壓位準的一驅動強度指示符；及

回應於該第一供應功率軌選擇指示符指示該第一供應功率軌選擇啟用狀態而產生包含該驅動強度指示符之該第一驅動強度指示符。

【請求項34】

如請求項25之方法，其中基於該輸出功率軌處之該輸出電壓的該電壓位準與該第二參考電壓位準的該比較而選擇性地產生該第二驅動強度指示符包含：

產生指示該輸出電壓與一參考輸出電壓之間的該電壓位準比較之一比較輸出信號；及

基於該比較輸出信號而更新指示該電壓位準之一計數器的一計數值；

產生指示該輸出電壓之該電壓位準的一第二功率軌驅動強度指示符；及

回應於該第二供應功率軌選擇指示符指示該第二供應功率軌選擇啟用狀態而產生包含該驅動強度指示符之該第二驅動強度指示符。

【請求項35】

如請求項25之方法，其中基於該輸出功率軌處之該輸出電壓的該電壓位準與該第一參考電壓位準的該比較而選擇性地產生該第一驅動強度指示符包含：

基於一參考電壓而在一第一頻率下產生一第一控制電壓；

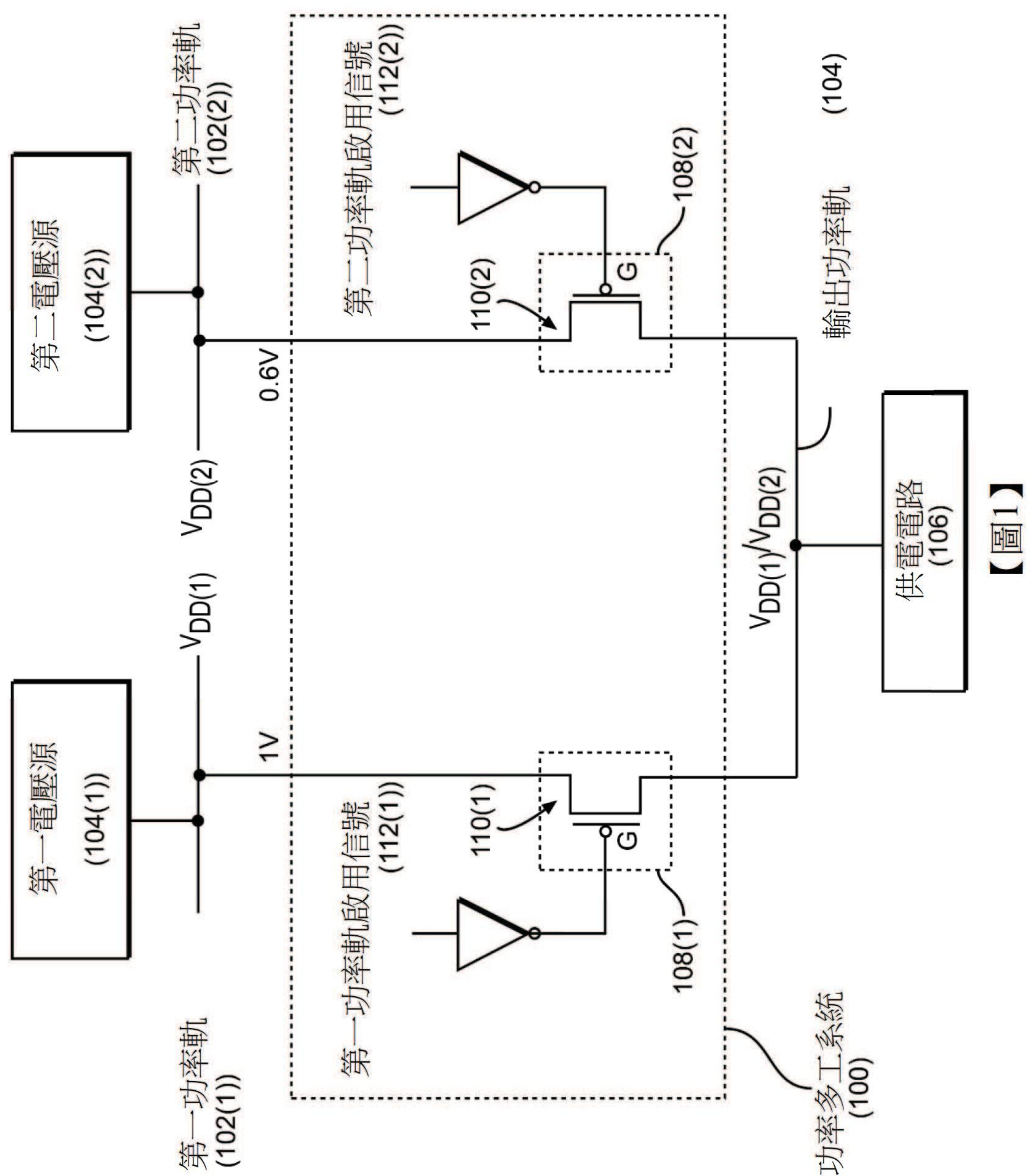
基於該輸出功率軌處之該輸出電壓而在一第二頻率下產生一第二控制電壓；及

回應於該第一供應功率軌選擇指示符指示該第一供應功率軌選擇啟用狀態來基於該第一控制電壓之該第一頻率與該第二控制電壓之該第二頻率的一比較而產生該第一驅動強度指示符。

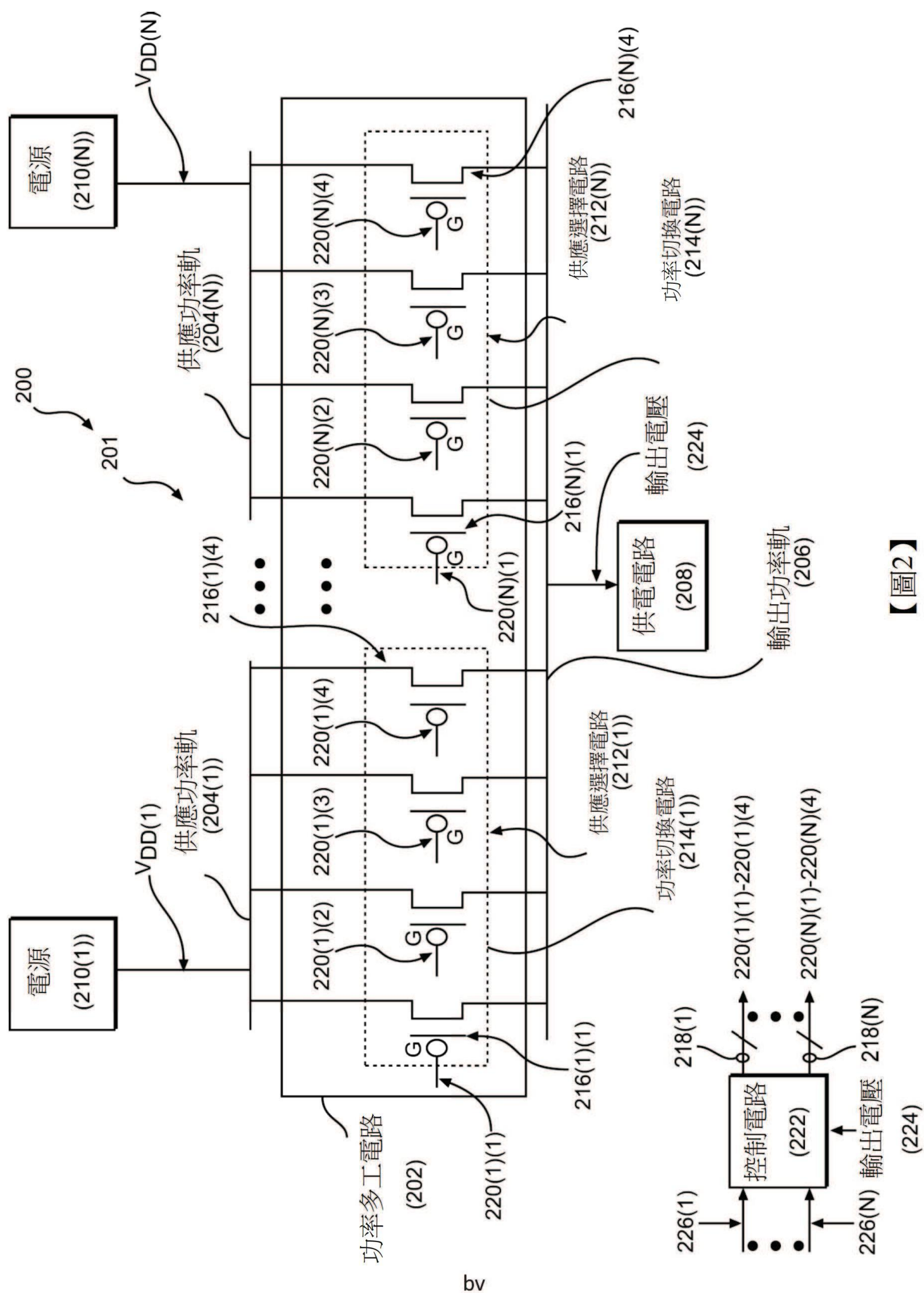
【請求項36】

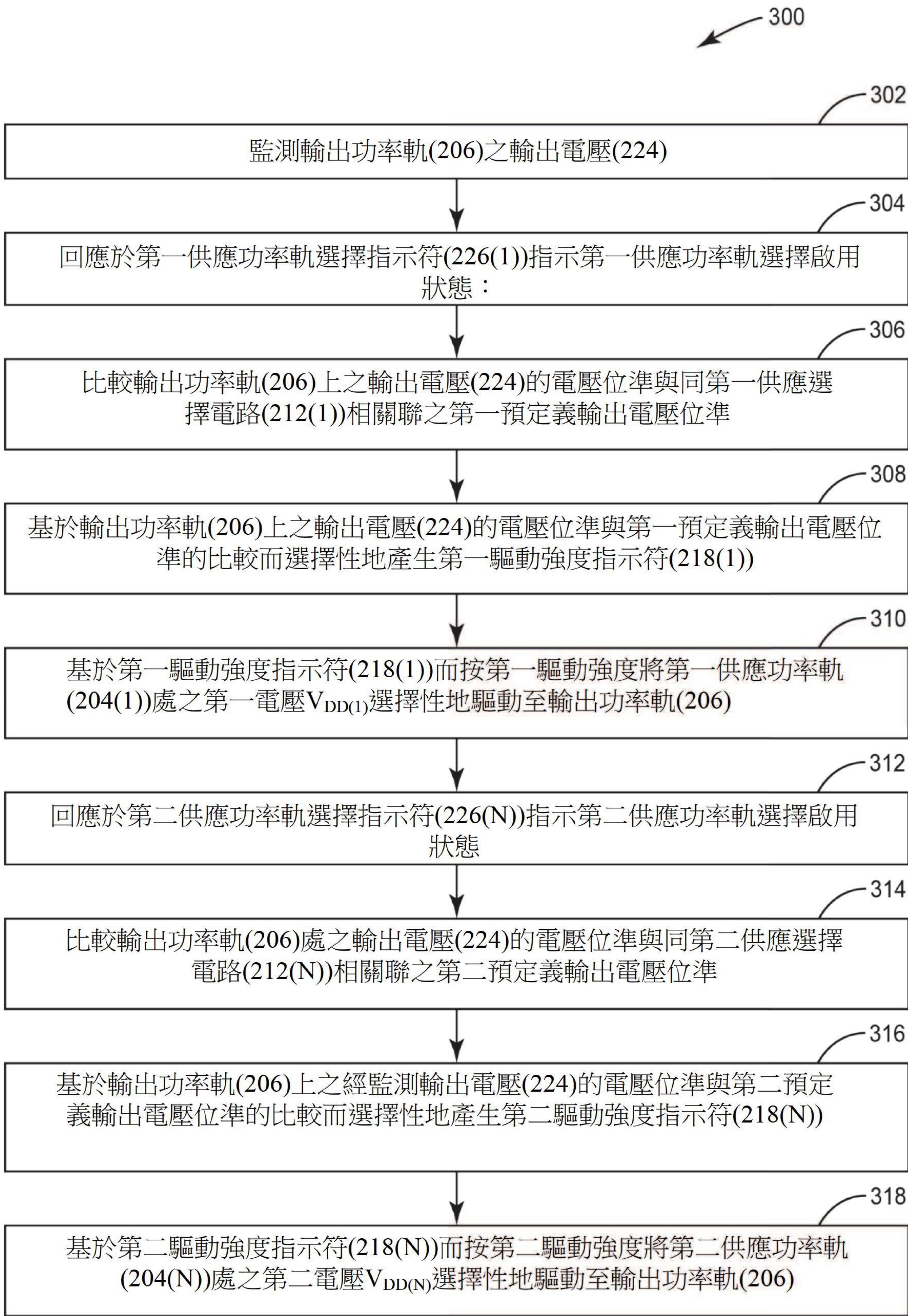
如請求項35之方法，其進一步包含回應於該第二供應功率軌選擇指示符指示該第二供應功率軌選擇啟用狀態來基於該第一控制電壓之該第一頻率與該第二控制電壓之該第二頻率的該比較而產生該第二驅動強度指示符。

【發明圖式】

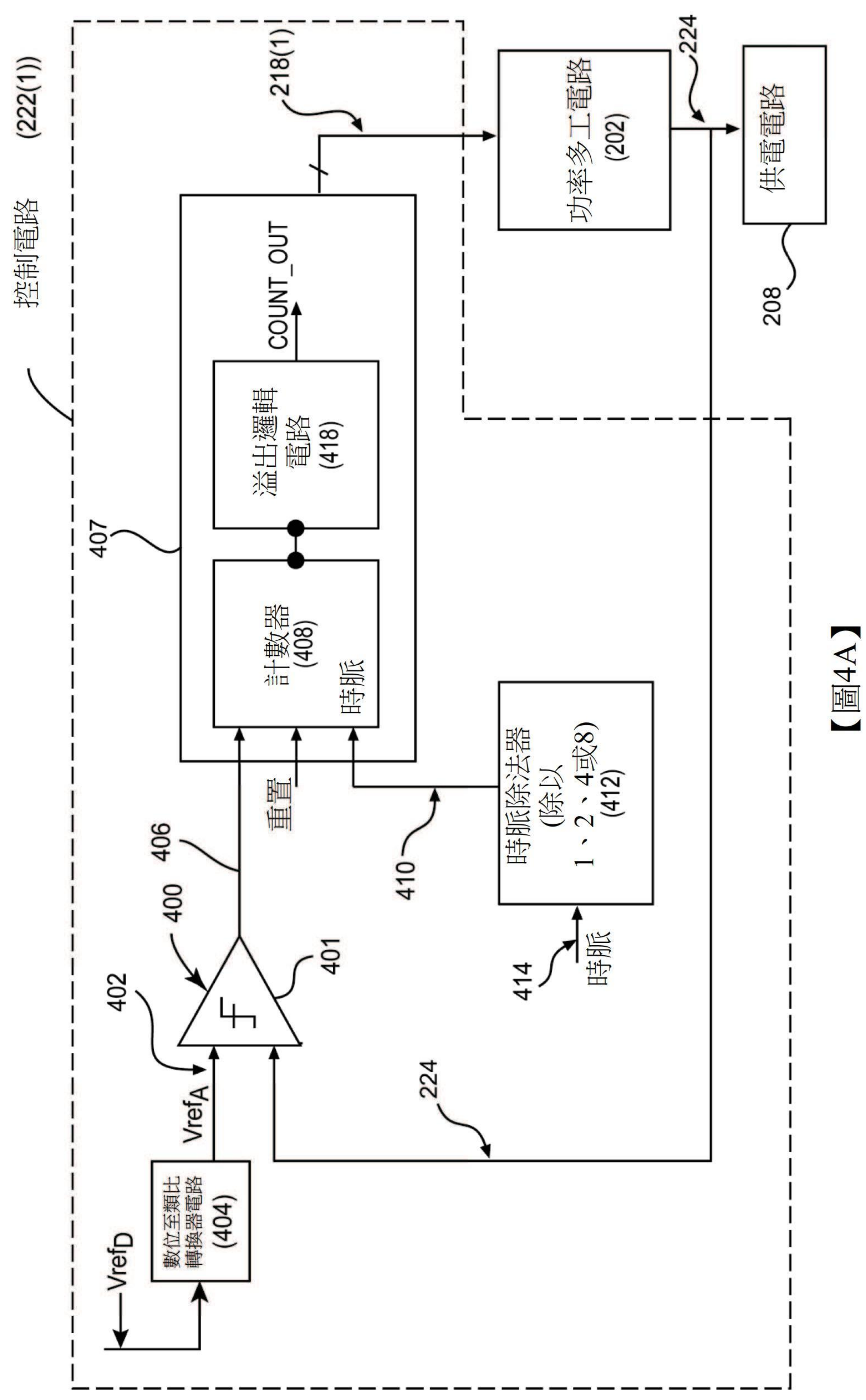


【圖1】

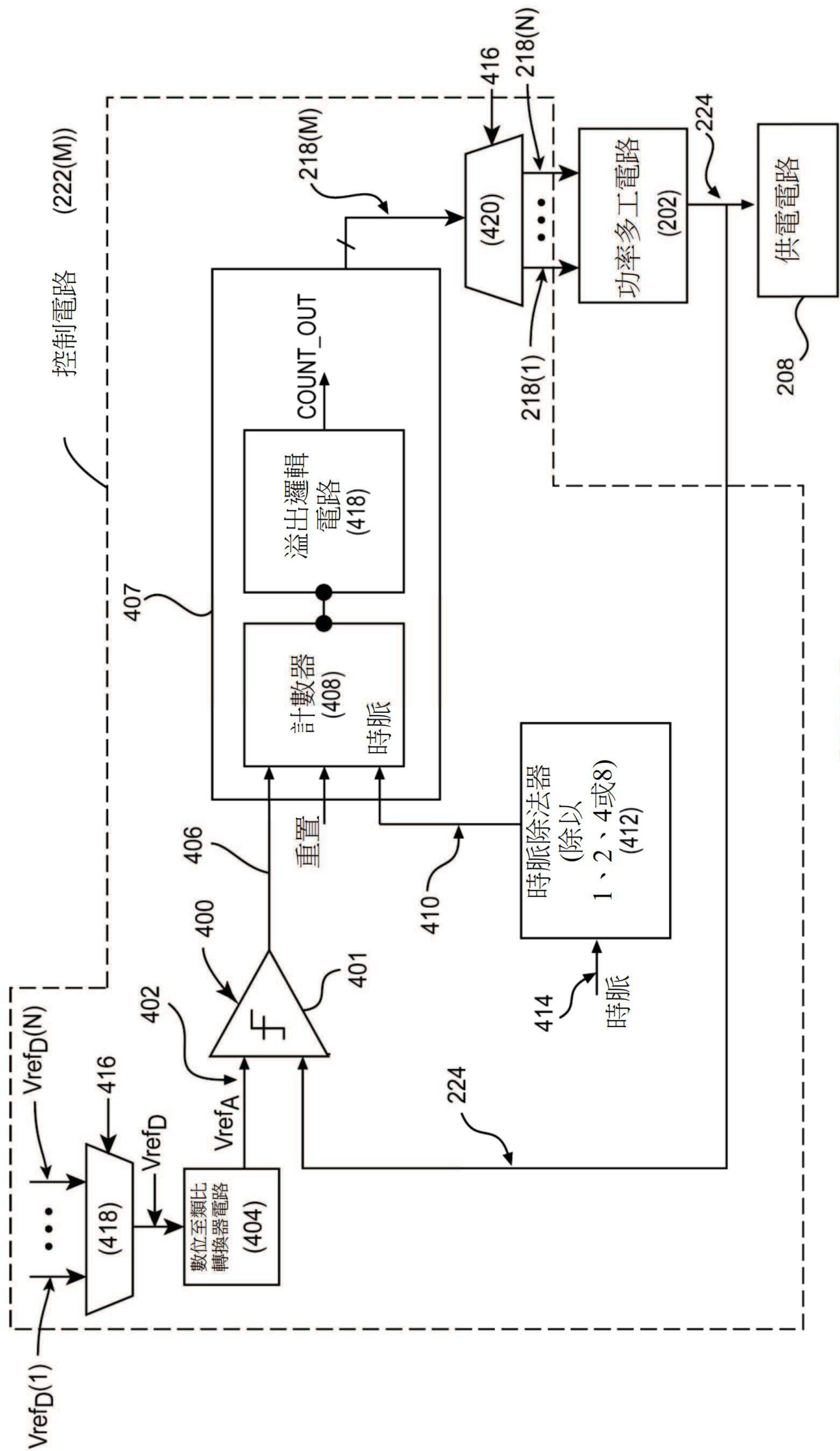




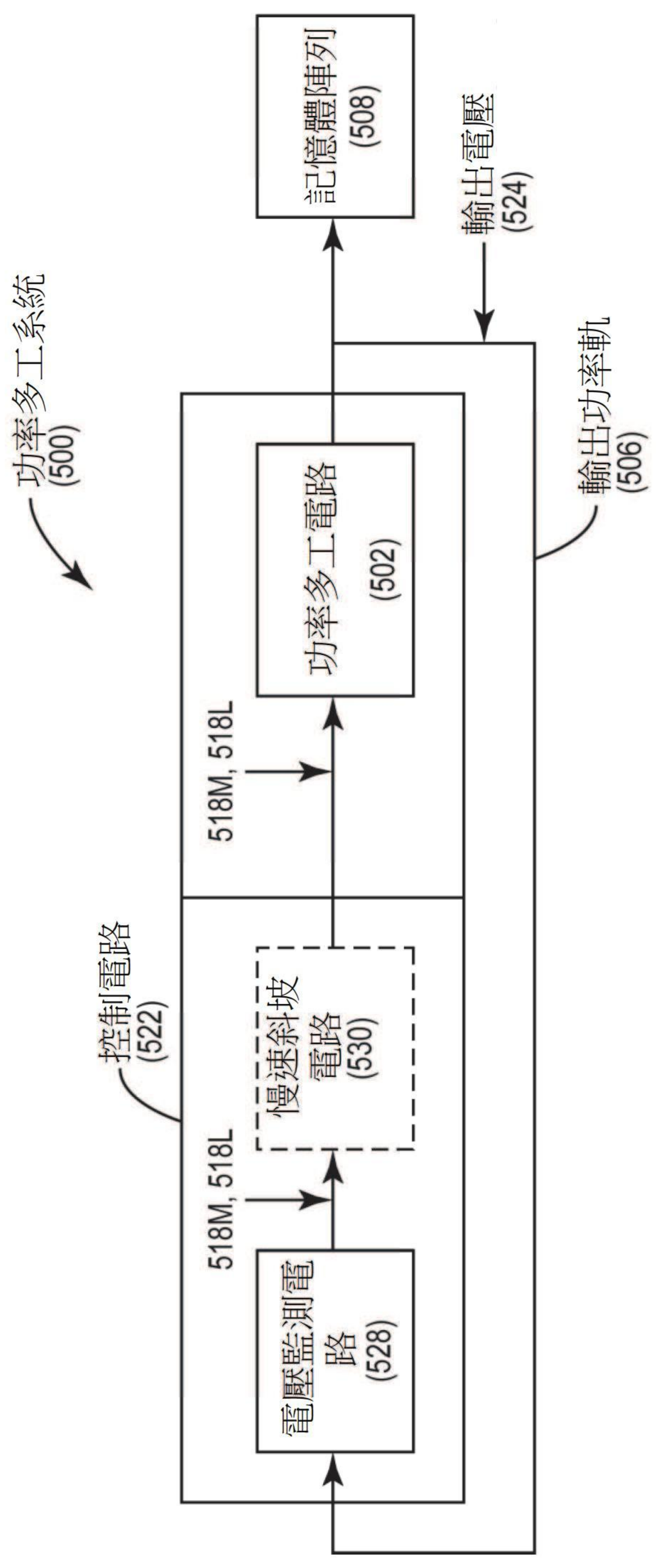
【圖3】



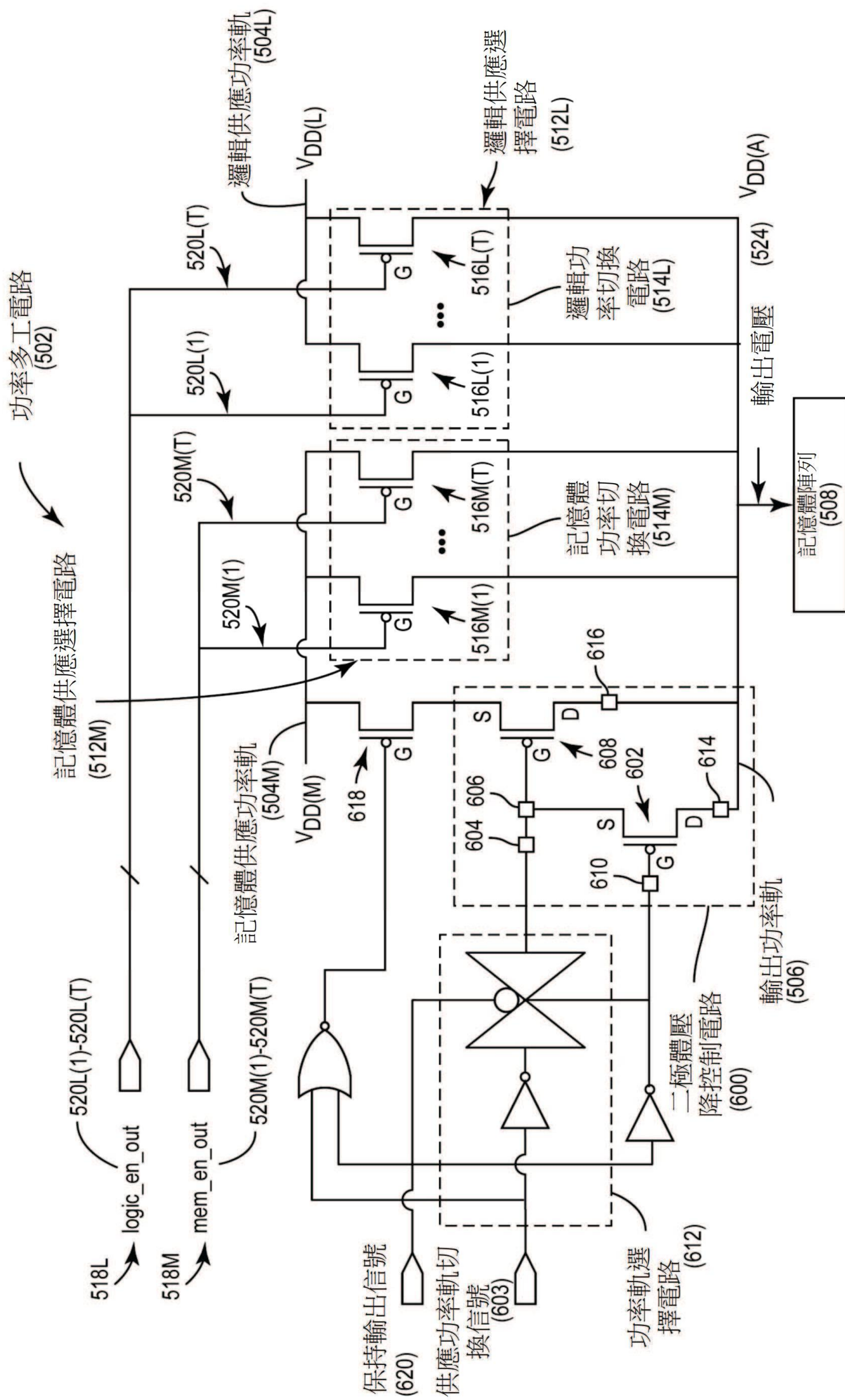
【圖4A】



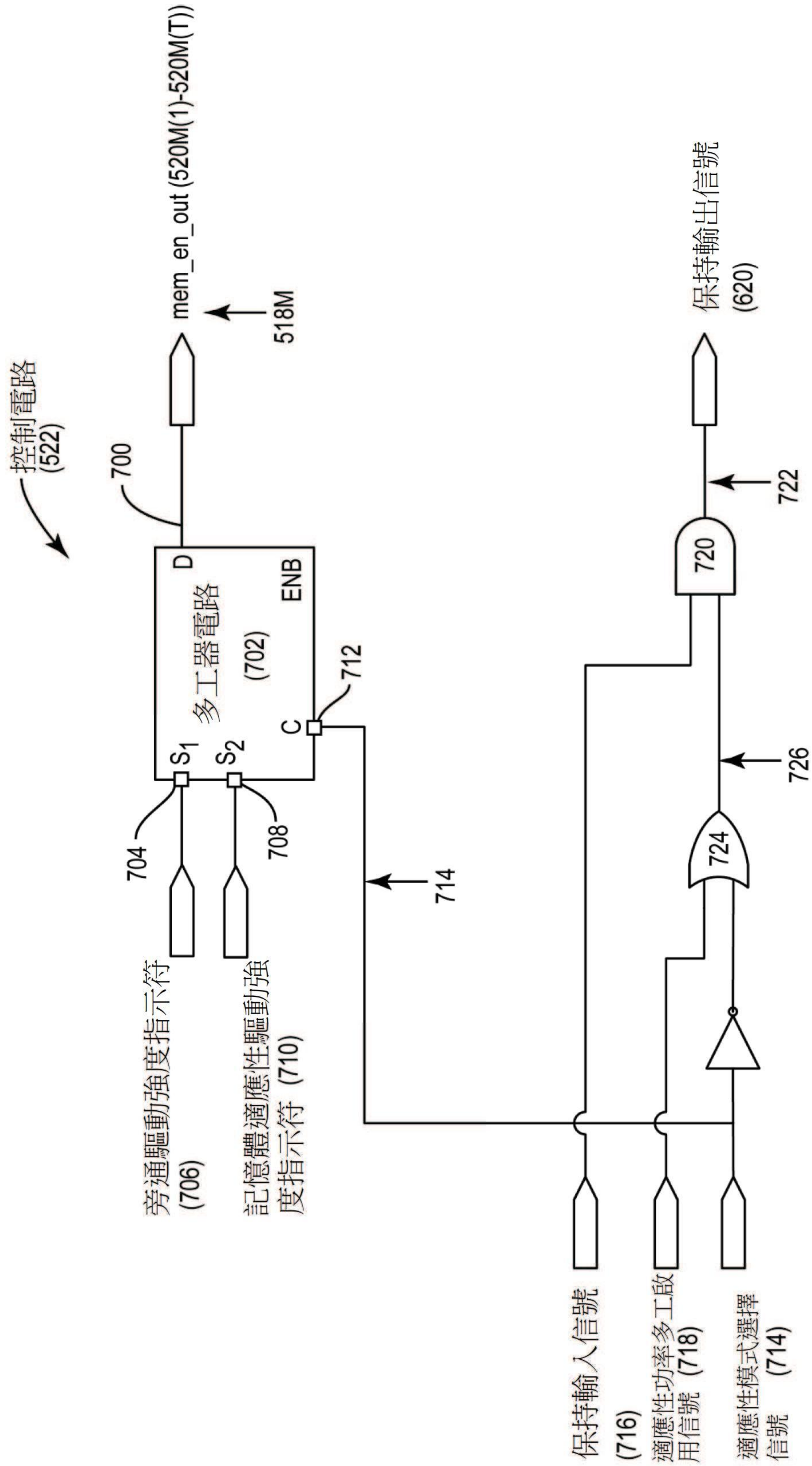
【圖4B】



【圖5】



【圖6】

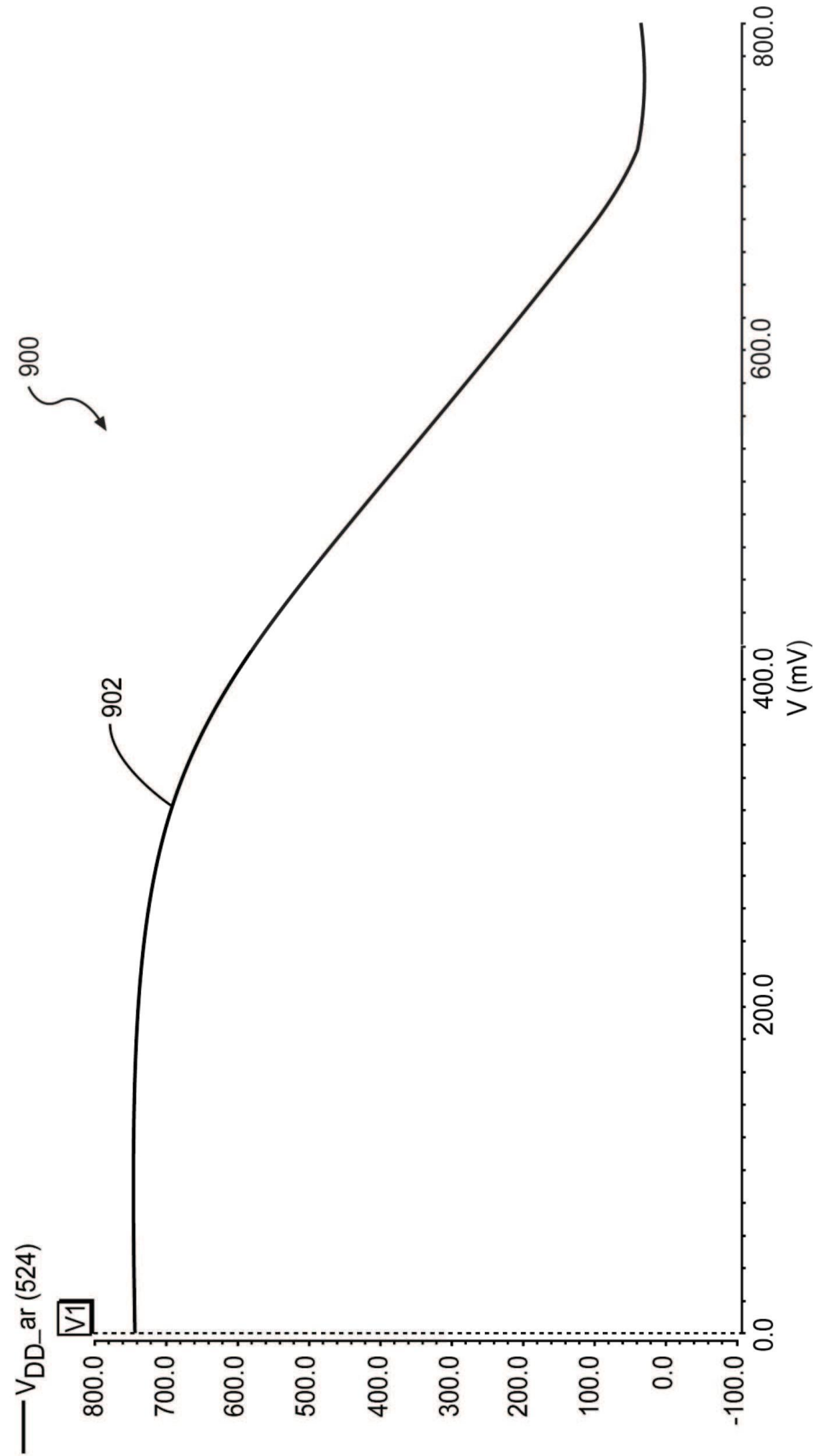


【圖7】

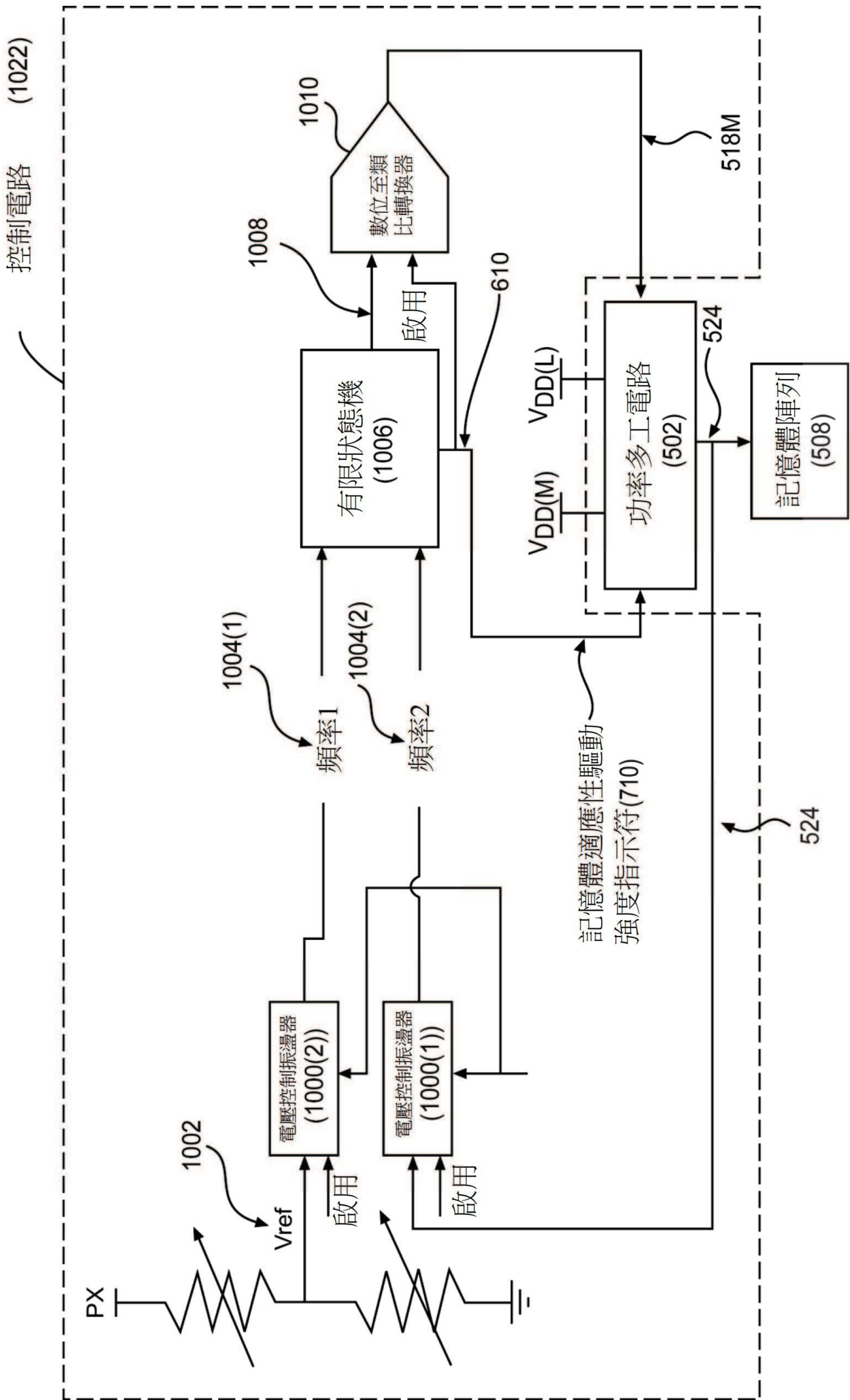
800

inputs->		適應性模式選擇 信號 (714)	適應性功率多工啟 用信號 (718)	保持輸入 信號 (716)	保持輸出 信號 (620)	記憶體驅動強 度指示符 (518M)
狀態						
ASR旁通		0	x	x	保持輸入信號 (716)	旁通驅動強度指示符 (706)
崩潰		1	0	0	0	記憶體適應性驅動強 度指示符 (710)
ASR啟用		1	0	1	0	記憶體適應性驅動強 度指示符 (710)
功能		1	1	0	0	記憶體適應性驅動強 度指示符 (710)
在供應功率軌 (504M、504L)之 間切換		1	1	1	1	記憶體適應性驅動強 度指示符 (710)

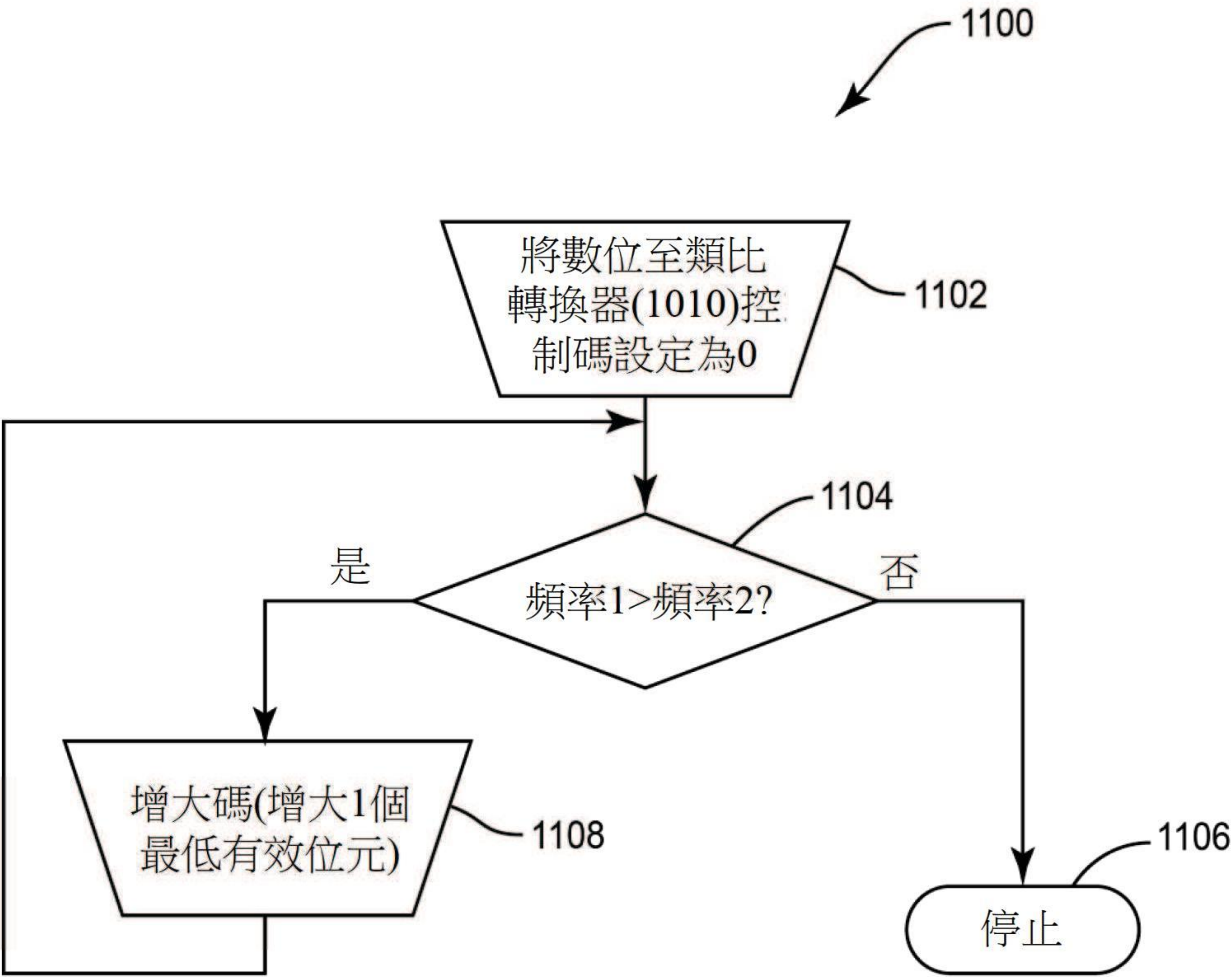
【圖8】



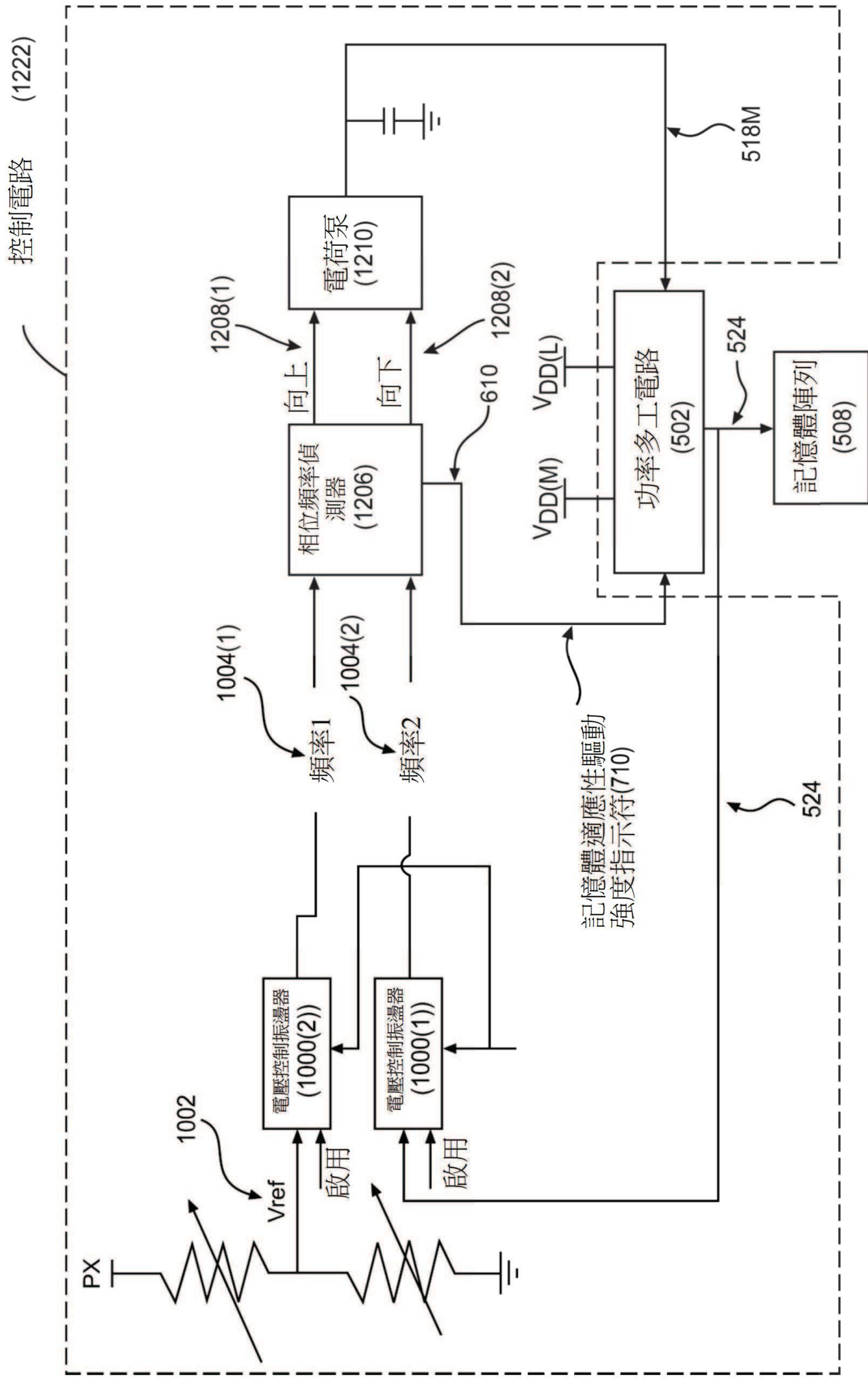
【圖9】



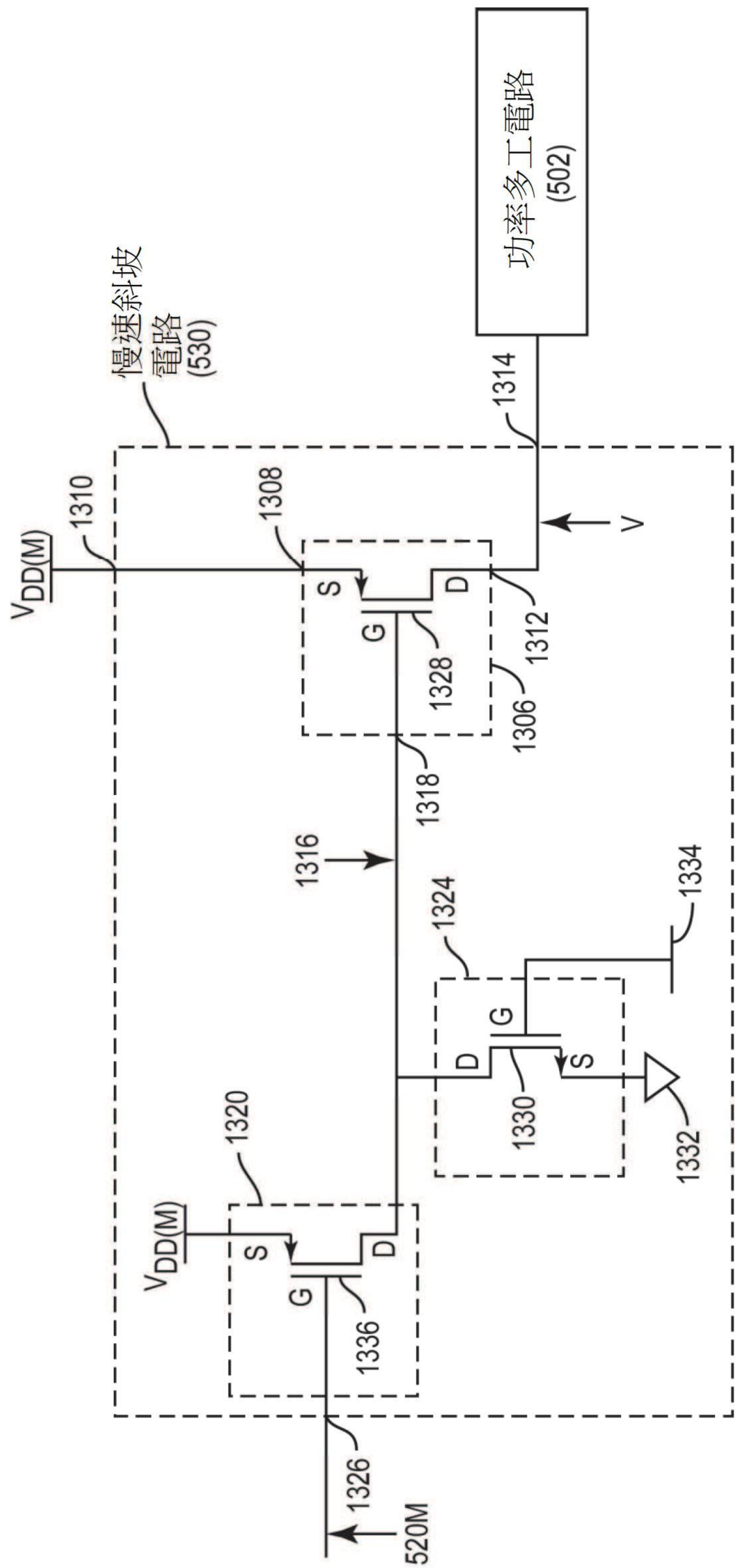
【圖10】



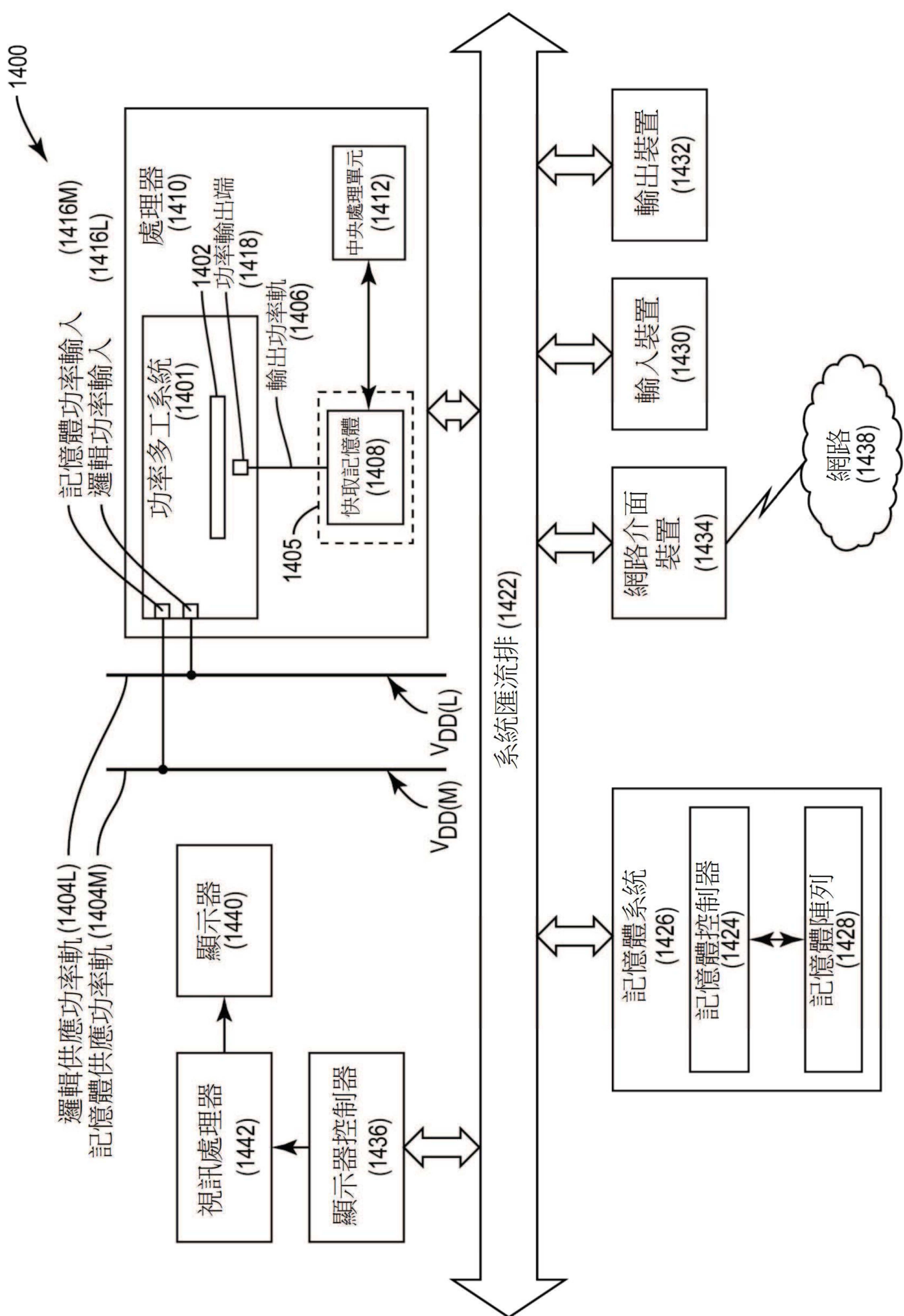
【圖11】



【圖12】



【圖13】



【圖14】