



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I608371 B

(45)公告日：中華民國 106 (2017) 年 12 月 11 日

(21)申請案號：103142319

(22)申請日：中華民國 103 (2014) 年 12 月 05 日

(51)Int. Cl. : **G06F17/50 (2006.01)**

(30)優先權：2014/01/28 美國 14/166,044

(71)申請人：格羅方德半導體公司 (美國) GLOBALFOUNDRIES US INC. (US)
美國

(72)發明人：亨斯 烏里奇 HENSEL, ULRICH (DE) ; 曼恩 雷納 MANN, RAINER (DE)

(74)代理人：洪武雄；陳昭誠

(56)參考文獻：

TW 200418113A

TW 200705230A

TW 201224817A

TW 201339877A

TW 201403215A

審查人員：莊榮昌

申請專利範圍項數：22 項 圖式數：19 共 71 頁

(54)名稱

用於產生積體電路佈局之方法、電腦系統及電腦可讀取儲存媒體

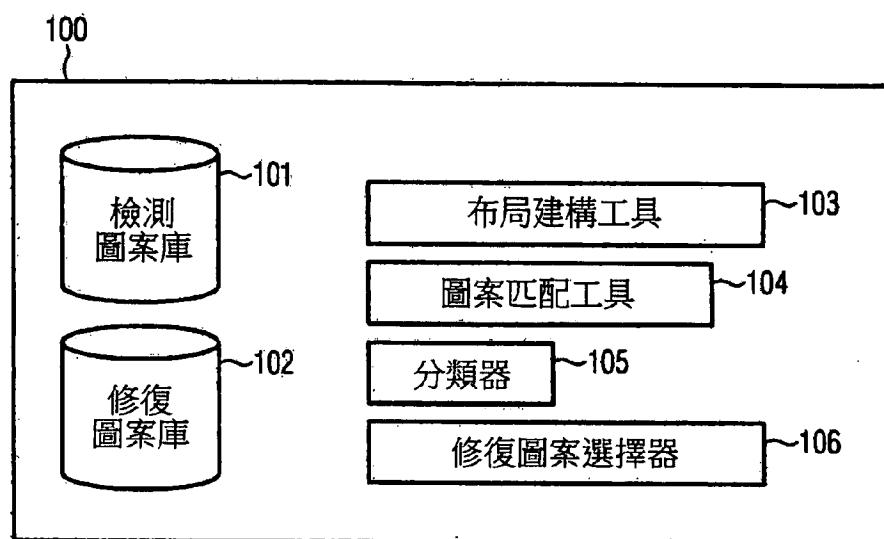
METHOD, COMPUTER SYSTEM AND COMPUTER-READABLE STORAGE MEDIUM FOR
CREATING A LAYOUT OF AN INTEGRATED CIRCUIT

(57)摘要

本發明提供一種包括得到積體電路的複數個設計規則的方法，包括第一組設計規則與第二組設計規則。一種自動化佈局建構製程是根據第一組設計規則而不是第二組設計規則進行，進而創造出該積體電路的佈局。積體電路的佈局是由違反設計規則檢查，其中違反設計規則表示該第二組設計規則中的至少一個未被滿足。如果在檢查該積體電路時發現有一或多個的違規設計，該積體電路的該佈局可經由修改以符合每一個設計規則。

A method includes obtaining a plurality of design rules for an integrated circuit, including a first set of design rules and a second set of design rules. An automated layout construction process performed on the basis of the first set of design rules but not on the basis of the second set of design rules creates a layout of the integrated circuit. The layout of the integrated circuit is checked for design rule violations wherein at least one member of the second set of design rules is not satisfied. The layout of the integrated circuit is modified for bringing the layout into conformity with each of the plurality of design rules if one or more design rule violations are found in the checking of the integrated circuit.

指定代表圖：



符號簡單說明：

- 100 . . . 電腦系統
- 101 . . . 檢測圖案庫
- 102 . . . 修復圖案庫
- 103 . . . 佈局建構工具
- 104 . . . 圖案匹配工具
- 105 . . . 分類器
- 106 . . . 修復圖案選擇器

第1圖

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

用於產生積體電路佈局之方法、電腦系統及電腦可讀取儲存媒體

METHOD, COMPUTER SYSTEM AND COMPUTER-READABLE STORAGE MEDIUM FOR CREATING A LAYOUT OF AN INTEGRATED CIRCUIT

【技術領域】

【0001】 本發明是關於積體電路的製造，更詳而言之，是有關於利用電子設計自動化技術來創造出積體電路的佈局。

【先前技術】

【0002】 積體電路通常包括大量的電路元件，特別是包括場效電晶體。其他類型的電路元件可能出現在積體電路中的包括電容器、二極體以及電阻器。在積體電路中的電路元件可經由用介電材料製成的導電金屬線的方式進行電連接，例如金屬鑲嵌技術。導電金屬線可被用在電路元件中與其上的基底上面彼此堆疊於頂部的複數個互連層，像場效電晶體、電容器、二極體與電阻器的形成。不同互連層中的金屬線可利用內有金屬填充的接觸通孔來進行彼此的電連接。

【0003】 由於現代積體電路的複雜性，在積體電路的設計上常採用自動化設計技術。

【0004】 積體電路的設計可採用許多步驟。這些步驟可包括創造用戶規範來定義積體電路的功能。用戶規範可作為基礎用來創造暫存器傳輸級描述讓硬體暫存器之間的訊號流動和那些訊號之間的邏輯操作使得積體電路模型化。接著，積體電路的暫存器傳輸級描述可用於積體電路的物理設計，其特徵在於積體電路的佈局的創造。該創造出的佈局可作為基礎來形成遮罩，其可被用於當作圖案化材料來製造積體電路。

【0005】 積體電路的佈局的創建是基於用來限定積體電路的佈局的設計規則。例如，設計規則可定義積體電路的電路特徵之間的間距，金屬線之間和/或接觸通孔之間的間距，電路特徵的寬度，金屬線的寬度，定義用來涵蓋其他電路特徵的邊的封裝區域，例如以金屬線涵蓋接觸通孔，或是限定相關的電路特徵。

【0006】 在積體電路的佈局的創建中，設計規則可被模型化且被用於當作佈局建構工具來執行創建積體電路的佈局的自動化佈局建構製程。

【0007】 創建出佈局後，該佈局可被驗證和/或優化。特別是，設計規則可用來確認所創建出的佈局是否有符合所有的設計規則。若在佈局中發現錯誤，則該佈局可被修正。為達到這個目的，可以進行圖案匹配技術。

【0008】 美國專利第 8,429,582 號揭露一種自動修正佈局的方法。從電子佈局中的第一圖案被識別。這可依據設計規則檢查錯誤標記來完成。一或多個第二圖案，其可

化佈局建構工具上，其中這些無法輕易為自動化佈局建構工具進行模型化的設計規則被容易模型化的設計規則所取代，但也導致正確佈局空間所受到的限制比原先的設計規則來得大。

【0012】 當利用先進製程技術形成積體電路以創建佈局的現有技術中，可能出現的問題包括不被看好的佈局，其中積體電路在晶圓上所占的面積和/或積體電路的操作速度是較不理想的。此外，傳統的方法可能會導致相對大的周轉時間，因為以現有算法創建積體電路的佈局的會聚可能是困難的。此外，在某些情況下，積體電路的佈局可能需要較大量的手動修正。

【0013】 鑑於以上情況，本發明提供一種方法、電腦系統以及電腦可讀取儲存媒體能夠來幫助避免或至少減少上述所提到的一些或全部問題。

【發明內容】

【0014】 下文是提供本發明中對本發明於一些方面的基本理解的簡要概述。該概述不是本發明的詳盡概覽。它不旨在標識本發明的關鍵或重要元素或描繪本發明的範圍內。其唯一的目的是以簡化形式呈現一些概念作為前奏以對稍後論述作更詳細的描述。

【0015】 本文中所公開的方法包括：獲得用於積體電路的複數個設計規則。該積體電路的一部分被選擇。該積體電路的未選擇的其餘部分被包括在第一組的設計規則。該積體電路的選擇的部分被包括在第二組的設計規

則。執行自動化佈局建構的製程。該自動化佈局建構製程會創建出該積體電路的佈局。該自動化佈局建構製程是依據該第一組設計規則而不是該第二組設計規則來執行。該積體電路的該佈局會被檢查其中未滿足該第二組設計規則的至少一個的違規設計(design rule violations)。如果在該積體電路的該檢查中發現有一或多個的違規設計，該積體電路的該佈局會被修改以使該積體電路的該佈局符合該複數個設計規則中的每一個。

【0016】本文所公開的示例性電腦系統包括檢測圖案庫，修復圖案庫，佈局建構工具，圖案匹配工具，分類器以及修復圖案選擇器。該檢測資料庫包括一組檢測圖案。該修復圖案庫包括一組修復圖案。該佈局建構工具執行一自動化佈局建構製程。該自動化佈局建構製程創建一積體電路的佈局且是依據第一組設計規則而不是第二組設計規則來執行。該圖案匹配工具會進行圖案匹配製程以辨識電路佈局中匹配該組檢測圖案的至少一個的一或多個部分。每個匹配代表一個違規設計，其是指該第二組設計規則中的至少一個未被滿足。該分類器是用於分類該積體電路的佈局中的一或多個部分。該修復圖案選擇器會依據該積體電路的該佈局中個別部分的分類，從該修復圖案庫中選擇一或多個修復圖案以對應該積體電路的該佈局中的每個部分。該佈局建構工具接收該選擇的一或多個修復圖案，並根據該選擇的一或多個修復圖案修改該積體電路的該佈局以使該積體電路的該佈局符合該第二組設計規則。

【0017】本文所公開的另一示例性電腦系統包括內含一組檢測圖案的檢測圖案庫以及內含一組修復圖案的修復圖案庫。另外，該電腦系統包括執行自動化佈局建構製程的工具。該自動化佈局建構製程創建該積體電路的該佈局且是依據第一組設計規則來執行而不是第二組設計規則。該電腦系統進一步包括執行圖案匹配製程的工具以辨識該積體電路的該佈局中匹配該組檢測圖案的至少一個的一或多個部分。每個匹配代表一個違規設計，其是指第二組設計規則中的至少一個未被滿足。該電腦系統進一步包括該積體電路的該佈局中的一或多個部分的分類工具以及為該積體電路中的每個部分從該修復圖案庫中選擇一或多個修復圖案的選擇工具。該一或多個修復圖案的選擇是依據該積體電路的該佈局中各自部分的分類來執行。執行自動化佈局建構製程的工具會接收選擇的一或多個修復圖案並根據該選擇的一或多個修復圖案修改該積體電路的該佈局以使該積體電路的該佈局符合該第二組設計規則。

【0018】本文所公開的示例性電腦可讀取儲存媒體包括編碼以令電腦進行自動化佈局建構製程。該自動化佈局建構製程創建積體電路的佈局。該自動化佈局建構製程是依據第一組設計規則來執行而不是第二組設計規則。另外，該編碼令該電腦進行圖案匹配製程以辨識該積體電路的該佈局中匹配一組檢測圖案中的至少一個部件的一或多個部分。每個匹配代表一個設計規則，其是指第二組設計規則中的至少一個未被滿足。該編碼進一步令該電腦進行

該積體電路的該佈局中的一或多個部分的分類並提供一或多個修復圖案對應該積體電路的該佈局中的每個部份。該一或多個修復圖案是在該積體電路的該佈局中個別部分的分類基礎下被提供。此外，該編碼依據該一或多個修復圖案令該電腦修改該積體電路的該佈局以使該積體電路的該佈局符合該第二組設計規則。

【圖式簡單說明】

【0019】 本發明可以配合附圖來瞭解，其中相同的附圖標記標識相同的元件，且其中並結合下面的描述：

第 1 圖示出本發明所公開的電腦系統的方塊圖；

第 2 圖至第 10 圖示出了本發明所公開的方法的流程圖；

第 11 圖示例性地示出關於接觸通孔之間的空間的設計規則；

第 12a 圖與第 12b 圖示例性地示出通孔群集間隔規則與通孔群集規則；

第 13 圖示例性地示出可用於檢測通孔群集違規的檢測圖案；

第 14a 圖及第 14b 圖示例性地示出當通孔群集違規被第 13 圖所示的圖案檢測方法檢測到時，可用於使電路佈局符合設計規則的修復圖案；

第 15 圖示例性地示出重金屬(fat metal)間隔規則；

第 16 圖及第 17 圖示例性地示出通孔到金屬間隔規則；

第 18 圖示例性地示出複合的多切外殼規則；以及

第 19 圖示例性地示出密集線終端同遮罩間距規則。

儘管本文所公開的主題易受各種修改和替代形式，其具體實施例已經示出通過實施例在附圖的方式並在本文中詳細描述。但是，應當理解的是，本文對具體實施例的描述並不打算限制本發明於公開的特定形式，相反的是，其意圖是涵蓋在本發明的申請專利範圍的精神和範圍內的所有修改、等價物和替代物。

【實施方式】

【0020】 本發明的各種說明性實施例描述如下。為了清楚起見，實際實現的所有特徵在本說明書中進行了描述。當然可以理解的是，在任何這種實際實施例的發展，許多實施方式特定的決定必須進行以實現開發者的特定目標，例如符合與系統相關和商業相關的限制，這將從一個實施變化到另一個。此外，應當理解的是，這樣的開發努力可能是複雜和耗時耗時，但是對於本領域中受益於本發明的普通技術人員仍然是例行任務。

【0021】 本發明現在將參照附圖來描述。各種結構、系統和元件的示例性描繪在附圖中是為了解釋的目的之用，以便不會讓在本領域中的技術人士因已知的細節模糊本發明。儘管如此，附圖被包括用以描述和解釋本發明的說明性實施例。本文中所使用的字詞和短語應被理解和解釋成與那些相關領域的技術人士所理解的含義一致。文中術語或短語沒有特殊的定義，即，不同於本領域技術人士所理解的傳統或一般定義，旨在用術語或短語本文前後

一致使用來暗示。在某種程度上，術語或短語旨在具有特殊含義，即不同于技術人員所理解的其他意義，這樣的特殊定義應意味深長所列的定義的方式是直接且明確地提供該術語或短語的特殊定義的規範。

【0022】 在本文所公開的實施例中，一種被看好用在自動化佈局建構製程中的模型化設計規則，可藉由佈局建構工具來執行。複數個用於積體電路的設計規則，例如，可由積體電路製造上所採用技術提供的設計規則手冊來獲得。一部分的設計規則被選中，而自動化佈局建構製程創建積體電路的佈局，且是依據其他未被選中的設計規則來執行。因此，可能會發生由該自動化佈局建構製程所建構的製程不滿足所有的設計規則，而這些被選中的設計規則中可能會發生違規。如果發生違規設計，自動化圖案匹配演算法可能會檢測該佈局中內含違規設計的失敗部分。該佈局中的失敗部分可被自動分類，且一或多個修復圖案會定義修復方案，其可被選用於該佈局中的失敗部分，並回饋到該佈局建構工具。接著該佈局建構工具會進行修復。

【0023】 在一些實施例中，該佈局的修復可藉由圖案替換的方法來進行，其中嵌合修復圖案是從修復圖案庫中選擇，且該佈局建構工具以該修復圖案替換該佈局中的失敗部分。在其他實施例中，該修復可採用佈局建構工具準則。在這類的實施例中，佈局建構準則包括一組修復圖案可回到該佈局建構工具，然後基於該準則對該佈局中的失敗部分進行該修復。在修復之後，該積體電路的該佈局

數量的被省略規則在產生的佈局中可被省略。

【0030】 結合這些標準也可被採用。

【0031】 在一組設計規則中被佈局建構工具考慮而可被省略的設計規則的例子可包括通孔群集和通孔群集間隔規則，較佳/非較佳方向的重金屬間隔規則，通孔到金屬間隔規則，例如，通孔到頂點間距規則，複合的多切外殼規則和/或密集線終端同遮罩間距規則。

【0032】 比較上文提到的先前技術方法，本發明所公開的技術可改善佈局建構製程和通過那些從自動化佈局建構製程省略設計規則手冊中的設計規則可損害佈局建構自動化。檢測和修復圖案可衍生自該規則的選擇。因此，該檢測和修復圖案可被優化已檢測和正確解決那些發生的佈局問題因為該被選中的設計規則在佈局建構製程被省略。

【0033】 因此，本發明所揭露的實施例能夠自動創建佈局帶來改善整體品質的結果，例如，較高利用率使得該佈局在矽晶圓上佔用面積較小，或在製造設計度量得分較高。

【0034】 第 1 圖顯示根據一實施例的電腦系統 100 的方塊示意圖。電腦系統 100 包括檢測圖案庫 101 和修復圖案庫 102。在一些實施例中，檢測圖案庫 101 和修復圖案庫 102 可以以一個或多個數據庫儲存檢測圖案和修復圖案的形式提供。該檢測圖案和該修復圖案在下文中將有更詳細描述。

【0035】 電腦系統 100 進一步包括佈局建構工具 103。電腦系統 100 可進一步包括圖案匹配工具 104，用於檢查由佈局建構工具 103 提供的積體電路的該佈局以符合一組設計規則。另外，電腦系統 100 可包括分類器 105，其是用於分類出積體電路的佈局中違規設計的部分，其違規設計是由圖案匹配工具 104 和修復圖案選擇器 106 確認。佈局建構工具 103，圖案匹配工具 104，分類器 105 和修復圖案選擇器 106 的特徵將在下文中有更詳細描述。

【0036】 電腦系統 100 可包括一或多個傳統電腦，每個電腦包括處理器、揮發性記憶體和非揮發性記憶體。電腦系統 100 可連接到電腦網絡。佈局建構工具 103、圖案匹配工具 104、分類器 105 和修復圖案選擇器 106 可以藉由電腦系統 100 中的一或多個處理器可執行的編碼的形式提供，從而使電腦系統 100 具備同佈局建構工具 103、圖案匹配工具 104、分類器 105 和修復圖案選擇器 106 一樣的功能。檢測圖案庫 101 和修復圖案庫 102 可被存在電腦系統 100 中，其中傳統儲存資料的技術像是，例如，資料庫，可被採用。使電腦具備同佈局建構工具 103、圖案匹配工具 104、分類器 105 和/或修復圖案選擇器 106 一樣的編碼可被儲存在傳統儲存媒介像是硬碟、固態磁碟、記憶卡、光碟和 DVD。

【0037】 佈局建構工具 103 可被用於執行自動化佈局建構製程，其是被積體電路的物理設計所採用。該物理設計可依據網絡連線表來執行，而該網絡連線表可通過合

【0040】藉由圖案匹配工具 104 辨識的積體電路佈局中的一或多個部分可由分類器 105 進行分類。在一些實施例中，分類器 105 能夠分類經由圖案匹配工具 104 辨識積體電路的佈局中的每個部分成一類。例如，積體電路的佈局其基本上彼此呈鏡像對稱和/或相互旋轉對稱的部分可以分為同一類。此外，積體電路的佈局中被辨識出的部分是相對彼此相似，可以分為同一類。

【0041】修復圖案選擇器 106 可以為積體電路的佈局中的由圖案匹配工具 104 辨識的每個部分選擇修復圖案庫 102 中的一或多個修復圖案。一或多個修復圖案的選擇可基於由分類器 105 執行積體電路的佈局中的每部分的分類基礎。例如，每個分類中可以有一個或多個修復圖案與其相關聯的，並且該修復圖案選擇器 106 可以為由圖案匹配工具 104 辨識的積體電路的佈局的每個部分返回與積體電路的佈局中的個別部分相關聯的修復圖案。

【0042】佈局建構工具 103 可接收一或多個由修復圖案選擇器 106 選擇的修復圖案並修改該積體電路的該佈局以符合複數個為該積體電路提供的設計規則，特別是符合未被自動化佈局建構製程考慮的第二組設計規則。因此，修改後符合每個設計規則的積體電路的佈局可被獲得。

【0043】在下文中，實施例所揭露的方法將會參照第 2 圖到第 10 圖來被描述。在一些實施例中，下文中所描述的方法能夠利用第 1 圖所示的電腦系統 100 來進行。

【0044】第 2 圖是根據一實施例所示出的一般方法

流程圖。在步驟 201，獲得用於積體電路的複數個設計規則，例如，以由積體電路製造廠提供的設計規則手冊的方式。在步驟 202，在步驟 201 所獲得的該複數個設計規則可選擇一部分。依據該複數個設計規則的一部分的選擇，可形成第一組設計規則和第二組設計規則，其中該複數個設計規則的該被選中的部分設計規則被包含到第二組設計規則中而剩餘未被選中的設計規則被包含到第一組設計規則。設計規則的選擇和設計規則的選擇方法的標準將在下文中有更詳細的描述。

【0045】 在步驟 203，執行自動化佈局建構製程。上述實施例中所提到的參照第 1 圖的電腦系統 100 被使用時，該自動化佈局建構製程可藉由佈局建構工具 103 來執行。該自動化佈局建構製程可包括上文提到的積體電路的物理設計技術。在該自動化佈局建構製程中，會創建出一積體電路的佈局。在該自動化佈局建構製程創建出的佈局能夠定義積體電路其電路特徵的配置和幾何特性，其中該電路特徵可包括，例如，導電金屬線和提供電連接於金屬線間的接觸通孔，以及電路元件像是晶體管、電容器、電阻器和/或二極體。在該自動化佈局建構製程創建的佈局可作為一基礎以形成遮罩用在光微影製程上，並做為圖案材料用在積體電路的形成上。

【0046】 該自動化佈局建構製程可依據第一組設計規則來執行，其中該第一組設計規則包括那些進行在步驟 202 中用於積體電路的複數個設計規則的部分的選擇中未

測圖案可以在上述檢測圖案庫 101 的形式提供。

【0051】 在一些實施例中，每個檢測圖案可包括不符合第二組設計規則中的至少一個的示例性電路佈局部分。在一些實施例中，檢測圖案可以以一種格式的型態被提供，其中該種格式基本上對應於用於在自動化佈局建構製程中所創建的積體電路的佈局的格式。在一些實施例中，每個檢測圖案可包括一示例性電路佈局部分的圖像，其中該佈局部分是指不符合第二組設計規則中的至少一個。在其他實施例中，每個檢測圖案可包括參數化的佈局拓撲描述，其將佈局部分與不符合至少一個設計規則的類似的拓撲匹配。在這樣的實施例中，該檢測圖案能夠描述佈局尺寸範圍，使得佈局部分具有落入在該範圍內且匹配該圖案的尺寸。在進一步的實施例中，檢測圖案的一部分可包括不符合至少一個設計規則的示例性佈局部分的圖像，而檢測圖案的其它部分包括參數化拓撲描述。

【0052】 在步驟 302，進行圖案匹配製程，以辨識積體電路的佈局中匹配該組檢測圖案中的至少一個部件的一或多個部分。該圖案匹配製程能夠比較積體電路的佈局與檢測圖案庫 101 中的每個檢測圖案，並辨識出積體電路的佈局中匹配個別檢測圖案中的部分。檢測圖案和積體電路的佈局中的一個部分之間的匹配基本上可以是完全匹配，其中積體電路的佈局的部分基本上是對應檢測圖案，或者積體電路的佈局中的部分與檢測圖案之間的匹配可以是模糊或不精確的匹配，其中該積體電路的佈局的部分在一定

程度上偏離檢測圖案。

【0053】 例如，檢測圖案庫 101 中的檢測圖案可指定一所謂的“不關心區域”，其中如果在佈局部分與檢測圖案之間的偏差基本上只存在於不關心區域，則檢測圖案與佈局部分便會決定匹配。另外，可替代的是，在圖案匹配製程中，檢測圖案和佈局部分之間的偏差值可被確定，而且若偏差值確定小於閾值，則該佈局部分可被辨識為匹配檢測圖案的部分。例如，如果在佈局部分與檢測圖案之間的偏差僅為該檢測圖案的面積的一小部分，則該佈局部分可被辨識為匹配特定檢測圖案。

【0054】 在步驟 302 進行的圖案匹配製程的進一步特徵可對應到用於已知電子設計自動化製程中的傳統圖案匹配製程的特徵，例如，在美國專利號第 8,429,582 號和第 8,418,105 號，其公開內容在此引入作為參考。

【0055】 再次參照第 2 圖，在步驟 205 中，決定是否發現一違規設計於步驟 204 中所進行的佈局檢查，如上文所述。如果沒有違規設計被發現，即，沒有發現佈局中的部分有匹配一或多個檢測圖案，在步驟 206，於步驟 203 的自動化佈局建構製程創建的佈局可被輸出用於積體電路的製造。

【0056】 在一些實施例中，第二組設計規則可包括具有相對稀少違規設計的設計規則，即便是該自動化佈局建構製程在沒有考慮個別設計規則的情況下進行。在這樣的實施例中，所得到的積體電路的佈局是相對容易符合自

動化佈局建構製程中的每個設計規則，雖然第二組設計規則未被自動化佈局建構製程考慮。

【0057】 然而，由於在第二組設計規則中有省略的設計規則，一個較小數目的約束被施加到自動化佈局建構製程，其可導致該自動化佈局建構製程更快速的收斂和/或改善過的佈局，相比藉由考慮每個設計規則的自動化佈局結構製程的方式，其具有優勢，例如，較高的操作速度和/或在設計製造中的措施具有較高的分數，就積體電路所需較小的晶圓面積的方面來說。

【0058】 如果違規設計在違規設計的檢查中被發現，該方法繼續至步驟 207，其中積體電路的佈局被修改至符合每個設計規則特別是符合第二組設計規則中的每個部件。此後，在步驟 208，該積體電路修改後的佈局可被輸出，且該修改後的佈局可被用於積體電路的製造上。

【0059】 對於積體電路製造在由步驟 206 輸出的自動化佈局建構製程所創建的佈局的基礎上，或是對於積體電路製造在由步驟 208 輸出的修改後的佈局基礎上，傳統的積體電路製造技術是可被採用。具體來說，遮罩的形成可各自在步驟 206 輸出的佈局基礎上或是在步驟 208 輸出的修改後的佈局基礎上，且該遮罩可被用在光微影製程上以被作為圖案材料使用。

【0060】 第 4 圖示出一流程示意圖，示出如何在實施例中修改佈局符合每個設計規則。在步驟 401 中，提供了一組修復圖案。上述實施例中所提到的參照第 1 圖的電腦

系統 100 被使用時，該組修復圖案可以在修復圖案庫 102 來被提供。在一些實施方案中，每個修復圖案可限定的積體電路是符合每個設計規則的，特別是，符合第二組設計規則中的每個部件未在自動化佈局建構製程中考慮，並且可以被用作一積體電路中的一部分替代，其中包括違規設計，是指一或多個的設計規則沒有被滿足。

【0061】 在一些實施例中，修復圖案可依據檢測圖案來被提供，其中該檢測圖案是被用於積體電路的佈局中違規設計的檢查。如上述，該檢測圖案可包括示例性的電路佈局部分，其不符合第二組設計規則中的一或多個部件。對提供修復圖案來說，由檢測圖案所代表的電路佈局部分可被修改。對於提供修復圖案來說，電路佈局部分的修改可包含一或多個的電路特徵的去除，電路特徵的加成，移動一或多個的電路特徵和/或改變一或多個電路特徵的型態。可用於提供修復圖案來進行

【0062】 電路佈局部分修改的例子將在下文中描述。

【0063】 在一些實施例中，修復圖案的供應可由操作者來執行。為了這個目的，電腦系統 100 可以提供一個圖形用戶界面，其允許操作者加載和修改電路佈局的部分，並且將它們儲存為修復圖案在修復圖案庫 102 中。

【0064】 進一步參考第 4 圖，在步驟 402，為佈局中有匹配檢測圖案的每個部分確定至少一修復圖案。上述實施例中所提到的參照第 1 圖的電腦系統 100 被使用時，可

藉由修復圖案選擇器 106 完成。用來決定至少一修復圖案的技術將在下文中描述。

【0065】此後，在步驟 403 中，積體電路的佈局中的每個匹配檢測圖案的部份可替換為該至少一個修復圖案中的一個，而該至少一個修復圖案在步驟 402 中被佈局的個別部分所確定，上述實施例中所提到的參照第 1 圖的電腦系統 100 被使用時，可藉由佈局建構工具 103 來完成。

【0066】在下文中，實施例進一步在步驟 207 利用上述參照第 2 圖所示的方法進行積體電路的佈局的修改，將會配合參照第 5 圖描述。在步驟 501，提供一組修復圖案。類似於上述參考第 4 圖中的實施例中，修復圖案可以通過修改電路佈局部分，包括違規設計，如通過檢測圖案表示來提供。

【0067】類似於上述參考第 4 圖中的實施例中，該電路佈局部分的修改可包括加成，去除和/或移動電路特徵，和/或改變電路特徵的型狀。除此之外，該電路佈局部分的修改可包括阻礙物的供應。阻礙物可定義積體電路的佈局中未有電路特徵或是未有特定類型電路特徵的一個區域，來被放置。例如，阻礙物可定義無金屬線和/或沒有接觸通孔被放置在特別區域中。若第二組設計規則中的其中一個部件因為兩電路特徵太過靠近而被違反，則包含阻礙物的修復圖案可被使用。在修復圖案中，其中一個電路特徵太過靠近使得彼此不可被去除，且阻礙物可被提供在鄰近其他電路特徵之處以確認沒有電路特徵，或是特別的電路特

徵，被放置在該位置上。

【0068】 進一步參考第 5 圖，在步驟 502，為佈局中的每個有匹配檢測圖案的部份確定至少一個修復圖案。這類似上述參考第 4 圖的實施例，於步驟 402 中決定至少一修復圖案，且將在下文中有更詳細描述。對於積體電路的佈局中匹配檢測圖案的每個部份，一或多個修復圖案可被提供，其中該修復圖案可包括被作為包含違規設計的積體電路的佈局中的一部分替代的修復圖案，如同上述參照第 4 圖所示，和/或如上該包含阻礙物的修復圖案。

【0069】 此後，在步驟 503，一次重複的自動化佈局建構製程可被執行。上述實施例中所提到的參照第 1 圖的電腦系統 100 被使用時，可藉由佈局建構工具 103 來完成。重複的自動化佈局建構製程不需由整個積體電路來執行。相反的，重複的自動化佈局建構製程可僅由積體電路的佈局的部分來執行，包括違反一或多個設計規則的佈局部份。例如，在重複的自動化佈局建構製程中，積體電路的佈局可被重建在包含一或多個違規設計的佈局部分的局部環境，而該積體電路的佈局的部分即位於以包括一個違規設計的佈局的區段的距離來被維持。

【0070】 在重複的自動化佈局建構製程中，被在積體電路的佈局中識別出的部分所確定的該組修復圖案中的至少一個部件可被作為準則。在這樣做時，積體電路的佈局會在限定至少一個修復圖案被提供在該佈局個別部分的位置下，被重建於包括違規設計佈局部分的環境。如果其

中一個修復圖案包括阻礙物，該自動化佈局建構製程可在限定沒有電路特徵或沒有特殊電路特徵被提供在該阻礙物的位置上，重建該佈局部分的環境。自動化佈局建構製程可移動和/或重新安排在佈局部分的環境下的電路特徵，以限定阻礙物比例的方式，同時保持由該佈局所定義的積體電路的功能性。

【0071】 進一步的實施例可結合第 4 圖所示的電路特徵以及第 5 圖所示的電路特徵。例如，在一些實施例中，積體電路的佈局包括違規設計的部分可被修復圖案替換，如果只有一個修復圖案不包含阻礙物被設置為佈局的各個部分中，且重複的自動化佈局建構製程在包括違規設計的佈局部分的環境中進行，如果複數個修復圖案為佈局部分所確定和/或一或多個包括阻礙物的修復圖案為佈局部分所確定。

【0072】 第 6 圖是一流程示意圖說明該組修復圖案中的至少一部件如何為包含違規設計的積體電路的佈局中的每個部份所確定。下文參考第 6 圖所示步驟 402 和 502 的技術中可在參照第 4 圖和第 5 圖的實施例中進行。在步驟 601，積體電路的佈局匹配檢測圖案的部分的分類可被進行。在一些實施例中，佈局中匹配檢測圖案的部分基本上是鏡像對稱和/或旋轉對稱，相對於彼此可能被分類為同一類。另外和/或替代地，該佈局的部分可依據關於可能需要的修復方案來被分類，其中該修復方案可用來修理佈局中違規設計的部分。例如，在特定類型的電路特徵的附近

提供一阻礙物，例如金屬線，可用來解決其中有其他電路特徵太過於靠近而有不同的違規設計。在一些實施例中，積體電路的佈局中匹配一組檢測圖案的部分可以被分類為同一類，其中該檢測圖案適合用於檢測違規設計，並可通過提供阻礙物在電路特徵的附近加以解決。

【0073】 對於佈局的部分的分類執行，各檢測圖案可以與一個特定的類別相關聯。檢測圖案與類別之間的關聯可以通過使用電腦系統 100 的用戶界面的操作者提供，並且可以被儲存在檢測圖案庫 101。如果該積體電路的佈局的一個部分在參考第 3 圖所示的方法於步驟 302 中進行的圖案匹配製程中被發現匹配一特定檢測圖案，則該佈局的部分可以被自動分類成與各檢測圖案有關的類別。

【0074】 在步驟 602，與佈局中匹配檢測圖案的部分有關的修復圖案可返回。這可藉由尋找修復圖案來完成，例如在參照第 1 圖中所示的修復圖案庫 102，是與積體電路的佈局中的部分的分類有關。

【0075】 本發明不限於其中於佈局中的部分所進行分類的實施方式。在其它實施例中，一或多種修復圖案可以單獨地與各個檢測圖案相關聯。在這樣的實施例中，可以藉由返回與各檢測圖案有關的一或多個修復圖案匹配檢測圖案中的其中一個來為每個佈局部分確定至少一個修復圖案。檢測圖案和修復圖案之間的關聯可以由操作者提供，使用電腦系統 100 的用戶接口，並且可以儲存在檢測圖案庫 101。

【0076】 在下文中，可被用在選擇包含在第二組設計規則中的複數個設計規則的其中部分的技術將參考第 7 圖到第 10 圖進行描述，其中該第二組設計規則未被在參考第 2 圖所示而在步驟 202 中進行的自動化佈局建構製程考慮。在一些實施例中，用於選擇於下文中該複數個設計規則中的部分的所有技術可以彼此結合來被使用。在其它實施例中，在下文所描述的技術的一個子集也可以被使用。

【0077】 第 7 圖示出一流程圖以說明根據實施例中選擇部分包含在第二組設計規則的設計規則的技術。在步驟 701，自動化佈局建構製程的第一次測試被進行。自動化佈局建構製程的第一次測試可在第一組設計規則的基礎下進行。在一些實施例中，第一次測試組可包括在步驟 201 中所獲得的積體電路中的每個設計規則，如上文參考第 2 圖所示。在其它實施例中，第一次測試組可包括僅一部分的設計規則。例如，已經被選擇用於包含到第二組設計規則的設計規則使用下文該其它技術中的一件，或者根據第 7 圖所示方法的一個較早運行的設計規則，可以從第一次測試組中被省略。

【0078】 自動化佈局建構製程的第一次測試不必對整個積體電路執行。相反的是，第一次測試可以僅為積體電路的其中一部分執行。在其它實施例中，然而，該第一次測試可對整個積體電路執行。此外，在第一次測試中，積體電路或其部分所創建的佈局不需要完成。在實施例中該自動化佈局建構製程包括一重複優化製程，僅有自動化

佈局建構製程中的少許步驟可被執行。

【0079】 在步驟 702，第一次測試的收斂可被確定。

為了確定第一次測試的收斂，自動化佈局建構製程中的若干步驟可被執行。經過每個步驟之後，積體電路的佈局中的剩餘若干誤差可以被確定。該收斂可以被確定為佈局中所剩餘的若干誤差的梯度，相對於自動化佈局建構製程所進行的若干步驟，其中在自動化佈局結構製程的更快的收斂情況下，會獲得較大的梯度絕對值。

【0080】 在步驟 703，自動化佈局建構製程的第二次測試可被執行。自動化佈局建構製程的第二次測試特徵可對應到第一次測試中的那些，其中，然而，在第二次測試中，第二測試組的設計規則被用於代替使用在第一次測試中的第一測試組的設計規則。第二測試組是第一測試組中的一個嚴格子集。因此，第一測試組包括第二測試組中的每個設計規則，但該第一測試組也包括一或多個沒有在第二測試組中的設計規則。因此，自動化佈局建構製程的第二次測試是比在第一次測試具有較小數量的設計規則的基礎下進行。

【0081】 在步驟 704，第二次測試的收斂可被確定。這可以類似於上述在步驟 702 所執行的第一測試的收斂判定。

【0082】 在步驟 705，選擇標準的確定是基於在第一和第二測試運作的收斂的比較是否有被滿足來確定。如果第一測試組的設計規則包括一個或多個設計規則，自動化

佈局建構製程的收斂會造成不利影響，例如，因為它們是在算法昂貴的佈局建構工具 103 所執行的自動化佈局建構製程中，自動化佈局建構製程的第一測試運作的收斂可以是相對慢的。如果在第一測試組其算法昂貴的設計規則不包括在第二測試組，可以在自動化佈局建構製程的第二測試運作中獲得更快的收斂。因此，比較自動化佈局建構製程的第一次和第二次測試運作的收斂可以幫助確定這些存在第一測試組但不存在於第二測試組的設計規則是否為佈局結構的算法昂貴工具，影響了自動化佈局建構製程中的收斂。

【0083】 在一些實施例中，選擇標準可包括具有閾值的自動化佈局建構製程其第一測試收斂與第二次測試收斂之間的差異比較，其中，如果第一測試收斂和第二測試收斂之間的差大於該閾值，該選擇準則被滿足。

【0084】 如果該選擇標準被滿足，在步驟 706，這些設計規則，是在第一測試組而不是在第二測試組中被選擇並且被包括到第二組設計規則中而未在執行自動化佈局建構製程於步驟 203 中參考第 2 圖所示的方法來考慮。否則，在第一測試組而不是第二測試組中的設計規則可被包括到第一組設計規則，或者它們可藉由使用參考第 8 圖到第 10 圖中的一或多種技術來被調查。

【0085】 在一些實施例中，複數個不同的第一測試組和第二測試組的設計規則可被形成，且步驟 701 到 706 可被用於每個不同的第一和第二測試組的設計規則。因

建構製程中的該次測試可以僅對積體電路中的一部份執行。因此，相較於創建整個積體電路的佈局的自動化佈局建構製程，在自動化佈局建構製程中的該次測試所運行的計算時間基本上可被減少。

【0093】 在步驟 1002，於測試中若干被省略的違規設計可為積體電路中進行自動化佈局建構製程測試的部分所確定。這可以藉由使用一或多個檢測圖案的圖案匹配製程的方式來完成，其中該一或多個檢測圖案是適用於包含一違規設計的佈局的檢測部分。

【0094】 在步驟 1003，會決定違規設計被省略的數量是否少於預定數量。如果是這樣的情況，在步驟 1004，在測試中被省略的設計規則會被選擇包含到第二組設計規則。因此，省略的設計規則僅占被包含到第二組設計規則中的違規設計中的一小部分。否則，設計規則會被包含到第一組設計規則，或者可以參考第 7 圖到第 9 圖藉由另一種技術以選擇納入到第二組設計規則的設計規則來進行調查。

【0095】 在一些實施例中，上述參考第 7 圖至第 10 圖所示的技術可在操作者的操作下利用上述參考第 1 圖所示的電腦系統來進行。在其它實施例中，基本上電腦系統 100 會自動執行一或多個技術。在一些實施例中，電腦系統 100 基本上會自動處理積體電路的複數個設計規則，並以一適合的機器可讀型式提供給電腦系統 100。

【0096】 在進一步的實施例中，在積體電路的複數

被形成。形成自我對準的接觸通孔的技術是屬於已知的技術。

【0101】 第 12a 圖和第 12b 圖中，標號 1208 到 1214 分別表示接觸通孔 1201 到 1207 上面的金屬線，而標號 1215 到 1222 分別表示接觸通孔 1201 到 1207 下面的金屬線。標號 1223, 1224 示例性地示出能夠自我對準於接觸通孔 1201 上面的金屬線 1211 的邊緣的接觸通孔 1201 的邊緣。同樣地，接觸通孔 1202 到 1207 具有自我對準的邊緣，其是經由對應接觸通孔 1201 的邊緣 1223, 1224 陰影的陰影所表示。

【0102】 具有自我對準邊緣的接觸通孔 1201 到 1207 會受限於特定的設計規則，而且可能比上述參考第 11 圖所示的一般的接觸通孔設計規則更加複雜，其中設計規則所限定的程度是由依據該接觸通孔是否屬於相同的接觸通孔群集而定。虛線 1225 到 1231 顯示有關接觸通孔其已履行為屬於同一群集的配置情況，其中該接觸通孔的特徵在於接觸通孔周圍由各個虛線包圍的區域是重迭屬於同一群集。特別是，接觸通孔 1201, 1202, 1203 形成第一接觸通孔群集，而接觸通孔 1205, 1206, 1207 形成第二接觸通孔群集。接觸通孔 1204 不屬於任一群集，因為由虛線 1228 包圍的區域沒有重迭到另一接觸通孔的一對應區域。

【0103】 關於接觸通孔群集的設計規則可包括通孔群集間隔規則，其是用於定義一在相同群集間的接觸通孔的最小間距 1232，和一在不同群集間的接觸通孔的稍大一

點的最小間距 1234。接觸通孔群集可進一步受限於通孔群集規則，其是用於限定在一群集內的接觸通孔的最多數量（例如五個接觸通孔），以及限定關於接觸通孔群集的形狀。例如，接觸通孔 1201, 1202, 1203 的配置會符合通孔群集規則，其中接觸通孔 1205, 1206, 1207 的配置可違反禁止切口 1235 出現在一接觸通孔群集中的通孔群集規則。

【0104】 在上述自我對準的接觸通孔的設計規則之中，定義于相同群集中的接觸通孔之間的最小間距 1232 的通孔群集間隔規則可相對容易被自動化佈局建構製程考慮到。然而，該通孔群集規則定義每個群集中的最多接觸通孔數量，該通孔群集規則定義於不同群集中的接觸通孔間的最小間距 1234，且有關於受允許的接觸通孔群集形狀的通孔群集規則對於進行自動化佈局建構製程的佈局建構工具 103 而言會是算法昂貴，因為一相對大的佈局背景會需要在接觸通孔是否在同一群集中的決定中被考慮到。因此，在一些實施例中，這些規則可被包含到第二組設計規則中，例如，根據上述參考第 8 圖所示的方法。因此，該自動化佈局建構製程可基於簡化過的規則來進行，其中該簡化過的規則是指僅需要自我對準的接觸通孔之間的間距大於最小間距 1232。經由發明者進行的實驗已知違反通孔群集規則及其有關於每個群集中的接觸通孔數量，接觸通孔群集的形狀和在不同群集中接觸通孔之間的間距是相對稀少的。把這類的設計規則包含到未在自動化佈局建構製程中考慮的第二組設計規則能夠減少自動化佈局建構製程

中的複雜性，因為不需要進行這類設計規則的大佈局背景的考量，而由於違反這類設計規則的情形相對較少發生，因此修改積體電路的佈局以符合所有設計規則的程度能夠相對較小。在一些實施例中，由於發生違反這些規則的情況相對稀少，因此這些規則能依據上述參考第 10 圖所示的方法來被包含到第二組設計規則。

【0105】 第 13 圖示例性地顯示一檢測圖案 1300，可被用於確認積體電路的佈局違規設計的實施例中，詳細說明自我對準的接觸通孔群集可不包含如上述參考第 12b 圖所示的切口 1235。檢測圖案 1300 可包含自我對準的接觸通孔 1301，1302，1303 配置於具有切口 1304 的群集形狀中。利用上述參考第 3 圖所示的方法在步驟 302 進行的圖案檢測製程，可得到在檢測圖案 1300 和部分的積體電路的佈局之間的匹配，包括一具有切口的群集。

【0106】 第 14a 圖與第 14b 圖示例性地顯示修復圖案 1401，1402，其是為匹配檢測圖案 1300 的積體電路的佈局的部分而被決定且用於修改積體電路的佈局。特別是，修復圖案 1401，1402 可被用在上述參考第 5 圖所示的方法中，其中，用決定的修復圖案作為準則，進行一重複自動化佈局建構製程。

【0107】 修復圖案 1401 包含位在接觸通孔 1301 的位置的阻礙物 1403。因此，在重複的自動化佈局建構製程中，沒有接觸通孔將會被放置在接觸通孔 1301 的位置上，故接觸通孔群集的切口會被除去。

【0108】修復圖案 1402 包含位在接觸通孔 1303 的位置的阻礙物 1404。因此，在重複的自動化佈局建構製程中，沒有接觸通孔將會被放置在接觸通孔 1303 的位置上，且會得到一沒有切口的接觸通孔群集構造。

【0109】在重複的自動化佈局建構製程中，佈局建構工具 103 可採用修復圖案 1401, 1402 的其中一個，這是依據哪一個更適合積體電路的佈局優化的角度才看，且能夠放置一接觸通孔在另一位置上，其中該接觸通孔提供匹配接觸通孔圖案 1301 或接觸通孔圖案 1303 的功能。因此，積體電路的佈局可使其符合設計規則來指定接觸通孔群集不可包括切口。

【0110】進一步的檢測圖案可被用於確認積體電路的佈局是否違反設計規則，而該設計規則是關於每個群集中的接觸通孔最多數量，在不同群集中的接觸通孔間的最小間距 1234，以及提供用以修復這些違規設計的修復圖案。

【0111】第 15 圖示例性地顯示重金屬(fat metal)間隔規則可被用於一些實施例中。在第 15 圖中，標號 1501 代表具有邊緣 1510 的第一金屬線，而標號 1502 代表具有邊緣 1511 的第二金屬線 1502。重金屬間隔規則可限定金屬線 1501, 1502 的邊緣 1510, 1511 之間的間距。重金屬間隔規則可定義一最小間距在邊緣 1510, 1511 之間，其是依據金屬線 1501, 1502 的寬度 1504, 1505，邊緣 1510, 1511 的長度 1506, 1507，以及邊緣 1510, 1511 的平行運行長度

1512。重金屬間隔規則可定義第一最小間距 1508，其必須被滿足，如果邊緣 1510，1511 具有一相對大的長度和/或一相對大的平行運行長度和一較小的第二最小間距 1509，其是適用於相對短的邊緣 1510，1511 和/或如果邊緣 1510，1511 具有一相對短的平行運行長度。

【0112】 另外，在邊緣 1510，1511 間的最小間距可以根據邊緣 1510，1511 是否有朝向沿著一較佳方向或是一非較佳方向，其中該最小間距對於邊緣沿著該非較佳方向延伸可以是較大的。該較佳方向和該非較佳方向基本上可以是彼此垂直。

【0113】 考慮到上述自動化佈局建構工程中的重金屬間隔規則可能是困難的，因為依賴現有的佈局建構工具來模型化在邊緣 1510，1511 的長度 1506，1507 及它們的平行運行長度 1512 上的邊緣 1510，1511 之間的最小間距是困難的，如果不是不可能的話。依照傳統的方法，人們可以採用一個較不看好的重金屬間隔規則實施方案，其中邊緣 1510，1511 間的間距通常需要大於該較大的間距 1508。然而，這可能導致不必要的大間隔在具有相對短的邊緣和/或僅一個相對短的平行運行長度的金屬線之間。

【0114】 在一些實施例中，重金屬間隔規則可藉由第一規則部分和第二規則部分的提供使模型化能被看好，其中該第一規則部分是定義邊緣 1510，1511 之間對應較小間距 1509 的最小間距，且該第一規則部分會被包含到第一組設計規則，所以會在自動化佈局建構製程中考慮到。該

第二規則部分定義在邊緣 1510，1511 的長度 1506，1507 和平行運行長度 1512 上的邊緣 1510，1511 之間的最小間距的可靠度，且該第二規則部分會被包含到第二組設計規則，且依此，不需在自動化佈局建構製程中考慮到。

【0115】 為了保證積體電路的最後佈局有符合重金屬間隔規則，與積體電路的佈局的部分匹配的檢測圖案和一或多個修復圖案可被提供，其中積體電路的佈局的該部分不滿足重金屬間隔規則的第二規則部分。該修復圖案可包括一金屬阻礙物，用以定義邊緣 1510，1511 之間的正確間距。

【0116】 由發明人進行的實驗已知違反重金屬間隔規則中的第二規則部分的情況是相對稀少的，而在多數例子中，由自動化佈局建構製程所創建的積體電路的佈局是已經符合重金屬間隔規則，儘管僅有第一規則部分有在自動化佈局建構製程中考慮到。如果發生違反重金屬間隔規則中的第二規則部分的情況，可用上文該檢測圖案和替代圖案來修復。在實驗中，可得到自動化佈局建構製程的改善收斂和在設計製造度量中所創建佈局的較高值。由於違反該第二規則部分的情況相對很少發生，在一些實施例中，它可以按照上述參考第 10 圖所示的方法被包含到第二組設計規則。

【0117】 第 16 圖示例性地顯示通孔到金屬間隔規則，用以限定通孔和金屬線終端的間距。在第 16 圖中所示的通孔到金屬間隔規則可定義接觸通孔 1602 和金屬線

1601 終端 1604 之間的最小間距 1603。在一些實施例中，如第 16 圖所示的通孔到金屬間隔規則可被包含到有在自動化佈局建構製程中考慮到的第一組設計規則中。

【0118】 第 17 圖示例性地示出另一種通孔到金屬間隔規則，其可能是根據違反它的發生頻率，被包含到第一組設計規則或是未在自動化佈局建構製程中考慮到的第二組設計規則，例如依照上述參考第 10 圖所示的方法。該通孔到金屬間隔規則定義接觸通孔 1704 和金屬線 1701 中的內部頂點 1702 之間的最小間距 1703。為了修復違規設計，一檢測圖案和一或多個修復圖案可被提供。該修復圖案可包括一或多個阻礙物，用以定義接觸通孔 1704 和金屬線拐角之間的間距。另外和/或可替代地，一包括在金屬線 1701 的內部頂點 1702 的拐角處的金屬貼片的修復圖案可被提供。

【0119】 第 18 圖示例性地示出一複合的多切外殼規則，作為另一設計規則的例子，其中該設計規則可被包含到未在自動化佈局建構製程中考慮的第二組設計規則，如上述參考第 2 圖所示的方法而在步驟 203 中進行。

【0120】 在第 18 圖中，標號 1801 代表一具有終端 1807 的金屬線，其可能是一較高和/或較低的線端。標號 1802, 1803 代表接觸通孔，以提供金屬線 1801 和另一金屬線之間的一電連接。接觸通孔 1802, 1803 是部分所謂的多切，作為一種包含二或更多的接觸通孔的配置(例如，如第 18 圖所示的兩個接觸通孔)以連接相同的金屬線。該多切

中的個別接觸通孔可提供一定程度的重複(redundancy)，以致兩金屬線之間的電連接是存在的，即使，例如由於在積體電路製造製程中所發生的問題，其中一個接觸通孔不會提供足夠的電連接。

【0121】 該複合的多切外殼規則能夠依據接觸通孔 1802，1803 相對金屬線 1801 終端 1807 的位置來定義接觸通孔 1802，1803 的外殼 1805，1806。

【0122】 為了修復違反複合的多切外殼規則的設計，檢測圖案和修復圖案可被提供。為修復違反複合的多切外殼規則的設計的修復圖案可包括金屬貼片，以經由外殼延伸轉換線終端到線的側邊與線終端，其中金屬只有添加在線終端之中的多孔外殼。

【0123】 第 19 圖示例性地示出一密集線終端同遮罩間距規則，作為另一種設計規則的例子，其中該設計規則可被包含到未在自動化佈局建構製程考慮的第二組設計規則，如上述參考第 2 圖所示的方法在步驟 203 中進行。

【0124】 第 19 圖顯示複數個金屬線 1901，1902，1903，1904，1905，1906。為了形成金屬線 1901 到 1906，雙重圖案化技術可被採用，其中兩個分別的遮罩被用於圖案化製程中以形成金屬線 1901 到 1906。例如，金屬線 1901，1902，1903，1904 可用第一遮罩來形成，而金屬線 1905，1906 可用第二遮罩形成。雙重圖案化技術可允許相鄰的金屬線之間的間距 1907 小於經由同一遮罩圖案化相鄰金屬線獲得的最小間距。

【0125】 密集線終端同遮罩間距規則能夠限定在金屬線 1902 的終端 1919 和金屬線 1904 之間的間距 1917，其中金屬線 1902 的終端 1919 沿著第一方向(第 19 圖中繪出的水平面)延伸，而金屬線 1904 沿著第二方向(第 19 圖中繪出的垂直面)延伸，且該第二方向垂直於該第一方向，間距 1917 必須大於最小間距。密集線終端同遮罩間距規則能需要被適用只有在金屬線 1901，1902，1903，1904 用相同遮罩來被形成時，以及只有在關於邊緣 1908，1909 之間的間距和金屬線 1902 被滿足的進一步的情況下。特別是，如果金屬線 1901，1903 的邊緣 1908，1909 和金屬線 1902 之間的間距是在從下限 1913 到上限 1912 範圍之中以及關於金屬線 1902，1904 的寬度 1916，1918 是否小於閾值時，密集線終端同遮罩間距規則能被適用。此外，只有在邊緣 1908，1909 的延伸是在從下限 1914 到上限 1915 的範圍之中，密集線終端同遮罩間距規則能需要被適用。

【0126】 如上文該密集線終端同遮罩間距規則可能是困難的，如果以佈局建構工具來實現不是不可能的話，因為金屬線與遮罩的分配在雙重圖案化製程的進行中通常在金屬線的放置後，從而，在某個金屬線 1901 至 1906 被放置在積體電路的佈局中的時間點，通常無法知道密集線終端同遮罩間距規則是否被需要。因此，大部分的傳統佈局工具只有支持這個較不看好的規則。如同上述參考第 7 圖所示的方法將通過顯示不良工具收斂來檢測。

【0127】 根據一些實施例的方法，上述的密集線終

端同遮罩間距規則可被包含到第二組設計規則，以使它們不需要在自動化佈局建構製程中考慮。為了修補違反密集線終端同遮罩間距規則的設計，被用來檢測違反密集線終端同遮罩間距規則的檢測圖案可被採用。修復圖案可包括金屬貼片以轉換線終端到線的側邊。另外或可替代地，修復圖案包括阻礙物用以增加鄰近金屬線之間的間距，例如，為了增加金屬線 1902 和金屬線 1901, 1903 之間的間距，可採用包括阻礙物的修復圖案。進一步的修復圖案可包括金屬貼片，用以被提供來增加金屬線 1904 的寬度 1918。

【0128】 在其它實施例中，密集線終端同遮罩間距規則如上文該可被部分地包含到第一組設計規則，其是有在自動化佈局建構製程中考慮。在這樣的實施例中，至少一個範圍的子集合能被選中，其中至少一個範圍的子集合是指定當密集線終端同遮罩間距規則被適用的情況，例如一個範圍的子集合從下限 1913 到上限 1912 為了邊緣 1908, 1909 和金屬線 1902 之間的間距和/或一個範圍的子集合從下限 1914 到上限 1915 為了邊緣的延伸。

【0129】 密集線終端同遮罩間距規則的修改版本可被提供，其中定義規則被適用時的情況是指定至少一個子集合，而不是原來規則的(複數個)相應範圍。因此，該密集線終端同遮罩間距規則的修改版本比原來規則更有限地適用於一組佈局中。考慮密集線終端同遮罩間距規則的修改版本可簡化自動化佈局建構製程，同時仍避免大量違反

設計規則。

【0130】 密集線終端同遮罩間距規則的修改版本可被包含到第一組設計規則，以使被在自動化佈局建構製程中考慮，且該初始的密集線終端同遮罩間距規則可被包含到第二組設計規則，以便違反初始規則的佈局部分，而不是修改後的規則，被在積體電路的佈局的違規設計檢查中被檢測，其中該違規設計是指第二組設計規則中的至少一個未被滿足，並且如上述那樣被校正。

【0131】 上面公開的特定實施例僅是說明性的，因為本發明可被修改和實踐的不同但等效的方式對於那些受益于本文所教導技術的技術人員是顯而易見。例如，可以以不同的順序來執行上述的處理步驟。此外，沒有意圖限制本文所示的構造或設計的細節，除了下面的申請專利範圍中所描述的以外。因此，很明顯，以上公開的特定實施例可以被改變或修改，並且所有這樣的變化都在本發明的範圍和精神內。因此，本文所尋求的保護是如列於申請專利範圍。

【符號說明】

【0132】

100	電腦系統
101	檢測圖案庫
102	修復圖案庫
103	佈局建構工具
104	圖案匹配工具

105	分類器
106	修復圖案選擇器
201、202、203、204、205、206、207、208	步驟
301、302	步驟
401、402、403	步驟
501、502、503	步驟
601、602	步驟
701、702、703、704、705、706	步驟
801、802、803	步驟
901、902、903	步驟
1001、1002、1003、1004	步驟
1101	金屬線
1102、1103、1105、1106、1108、1109	接觸通孔
1104、1107、1110	間距
1201 至 1207	接觸通孔
1208 至 1222	金屬線
1223、1224	邊緣
1225 至 1231	虛線
1232、1234	最小間距
1235	切口
1300	檢測圖案
1301、1302、1303	接觸通孔
1304	切口
1401、1402	修復圖案

1403	阻礙物
1501、1502	金屬線
1504、1505	寬度
1506、1507	長度
1508、1509	最小間距
1510、1511	邊緣
1512	平行運行長度
1601	金屬線
1602	接觸通孔
1603	最小間距
1604	終端
1701	金屬線
1702	內部頂點
1703	最小間距
1704	接觸通孔
1801	金屬線
1802、1803	接觸通孔
1805、1806	外殼
1807	終端
1901 至 1906	金屬線
1907	間距
1908、1909	邊緣
1912、1915	上限
1913、1914	下限

1916、1918	寬度
1917	間距
1919	終端

發明摘要

※ 申請案號：103142319

※ 申請日：103/12/05

※ I P C 分類：G06F 17/50 (2006.01)

【發明名稱】(中文/英文)

用於產生積體電路佈局之方法、電腦系統及電腦可讀
取儲存媒體

METHOD, COMPUTER SYSTEM AND COMPUTER-
READABLE STORAGE MEDIUM FOR CREATING A
LAYOUT OF AN INTEGRATED CIRCUIT

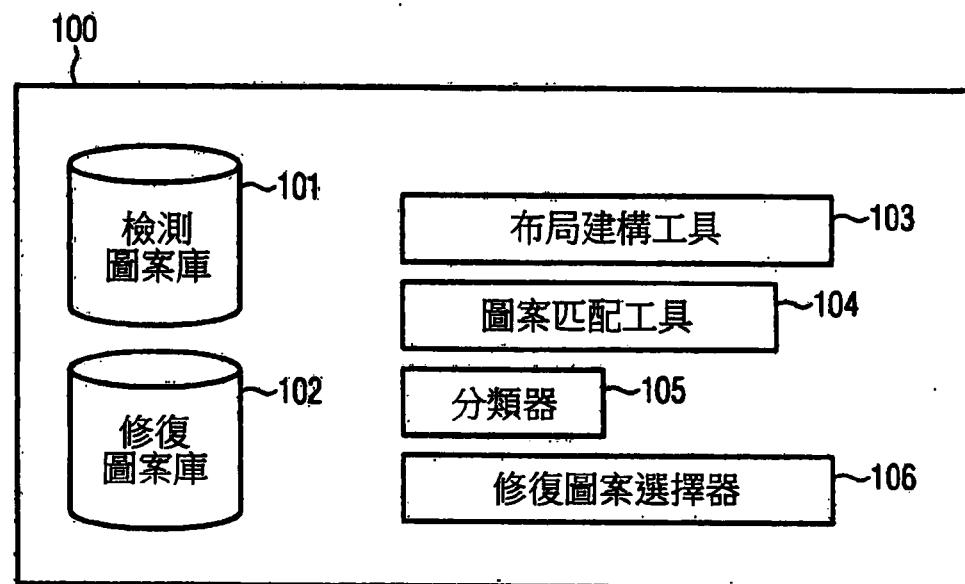
【中文】

本發明提供一種包括得到積體電路的複數個設計規則的方法，包括第一組設計規則與第二組設計規則。一種自動化佈局建構製程是根據第一組設計規則而不是第二組設計規則進行，進而創造出該積體電路的佈局。積體電路的佈局是由違反設計規則檢查，其中違反設計規則表示該第二組設計規則中的至少一個未被滿足。如果在檢查該積體電路時發現有一或多個的違規設計，該積體電路的該佈局可經由修改以符合每一個設計規則。

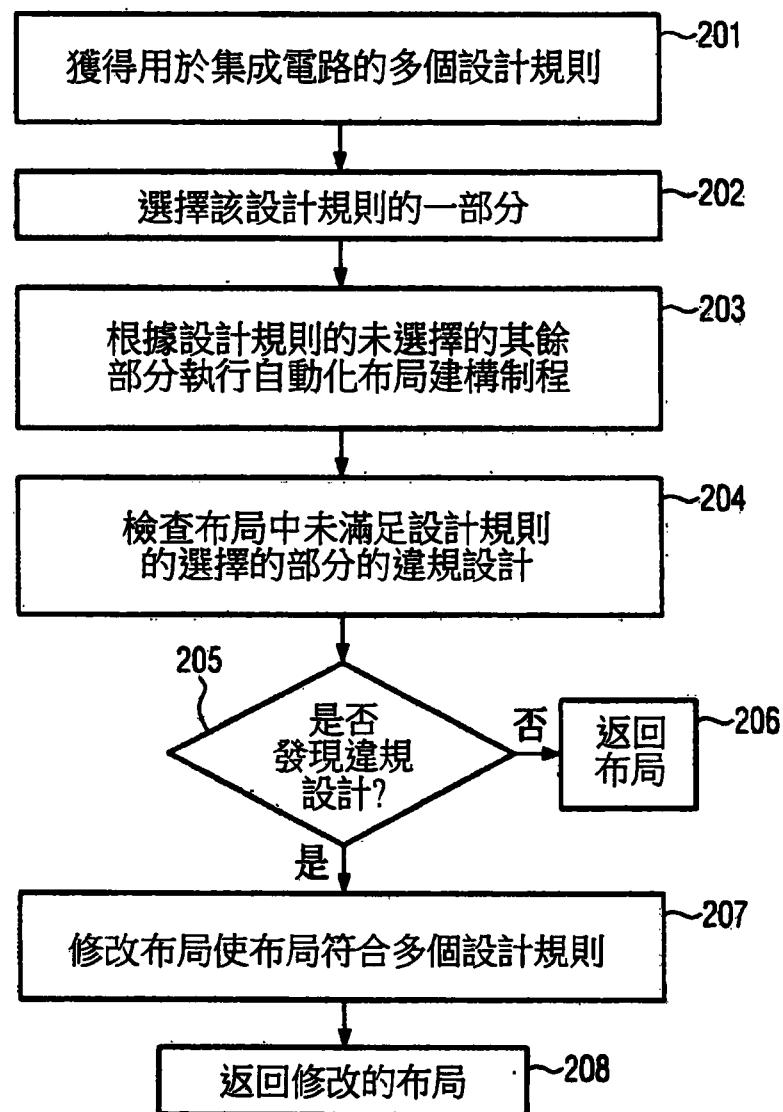
【英文】

A method includes obtaining a plurality of design rules for an integrated circuit, including a first set of design rules and a second set of design rules. An automated layout construction process performed on the basis of the first set of design rules but not on the basis of the second set of design rules creates a layout of the integrated circuit. The layout of the integrated circuit is checked for design rule violations wherein at least one member of the second set of design rules is not satisfied. The layout of the integrated circuit is modified for bringing the layout into conformity with each of the plurality of design rules if one or more design rule violations are found in the checking of the integrated circuit.

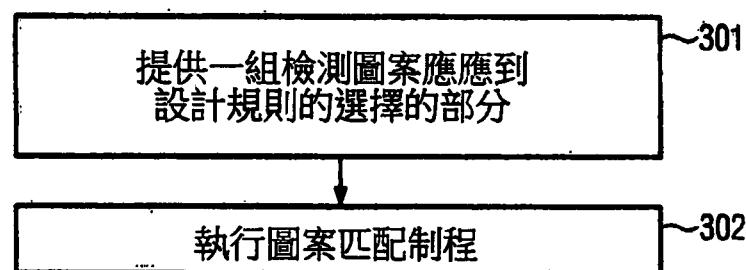
圖式



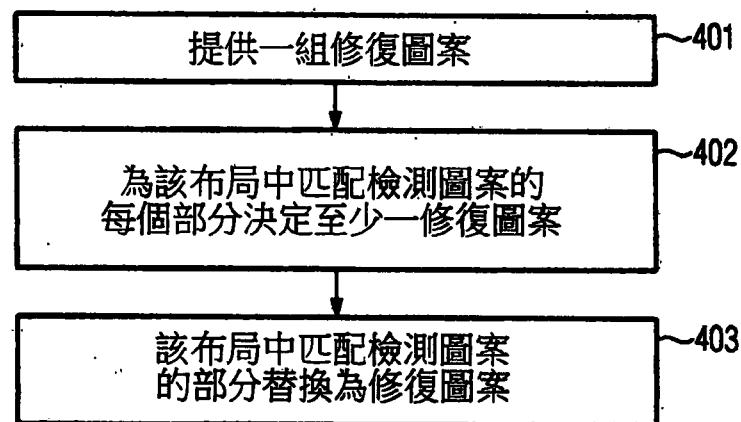
第1圖



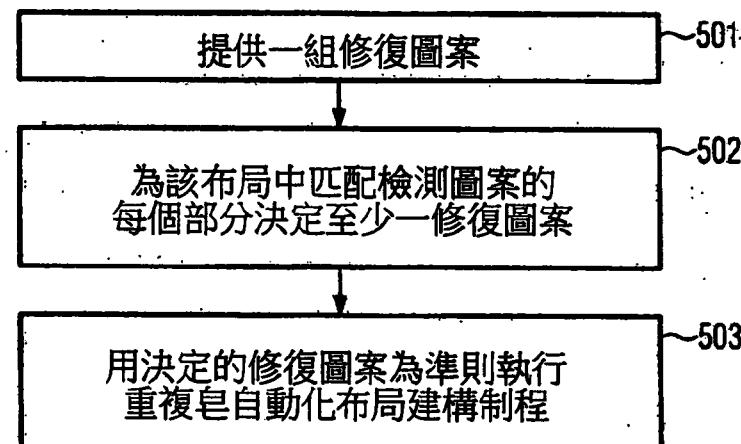
第2圖



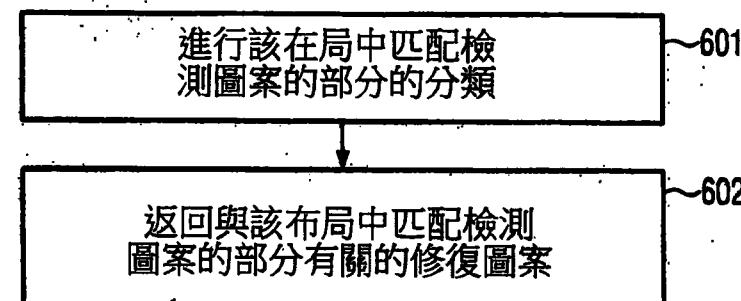
第3圖



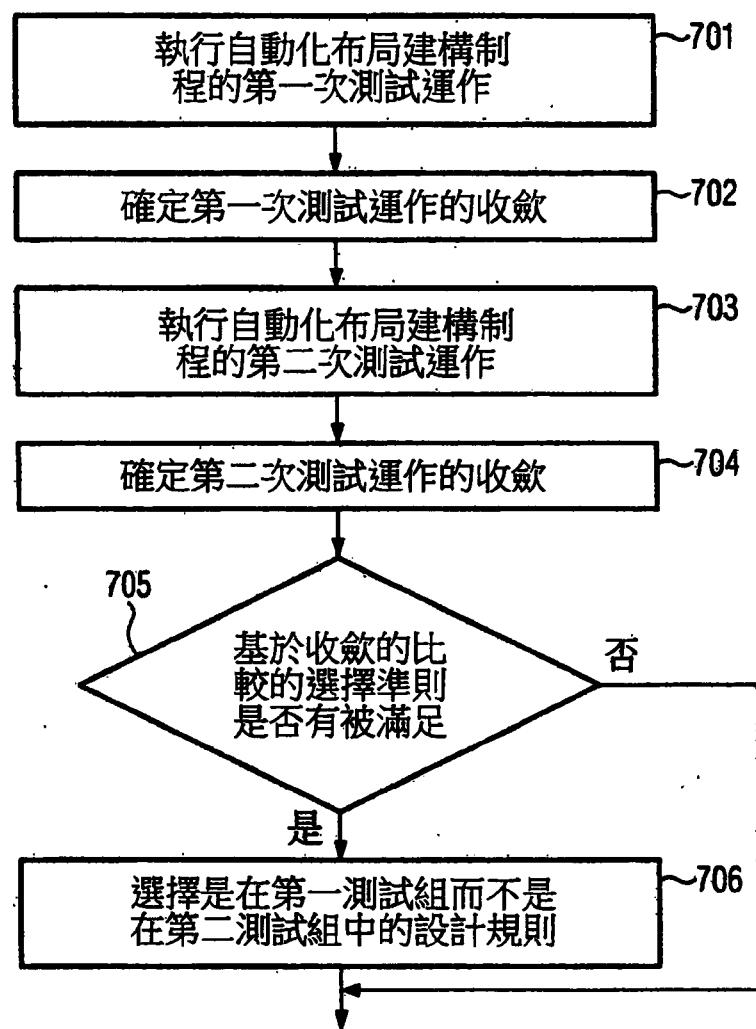
第4圖



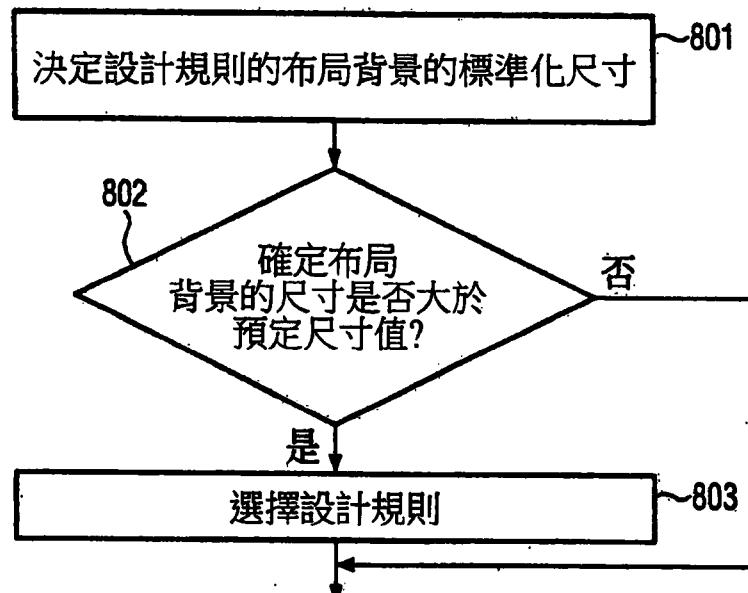
第5圖



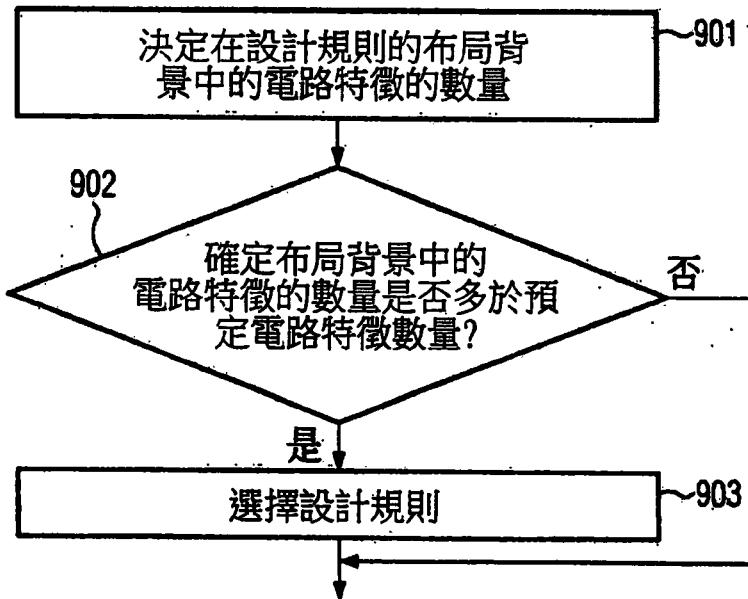
第6圖



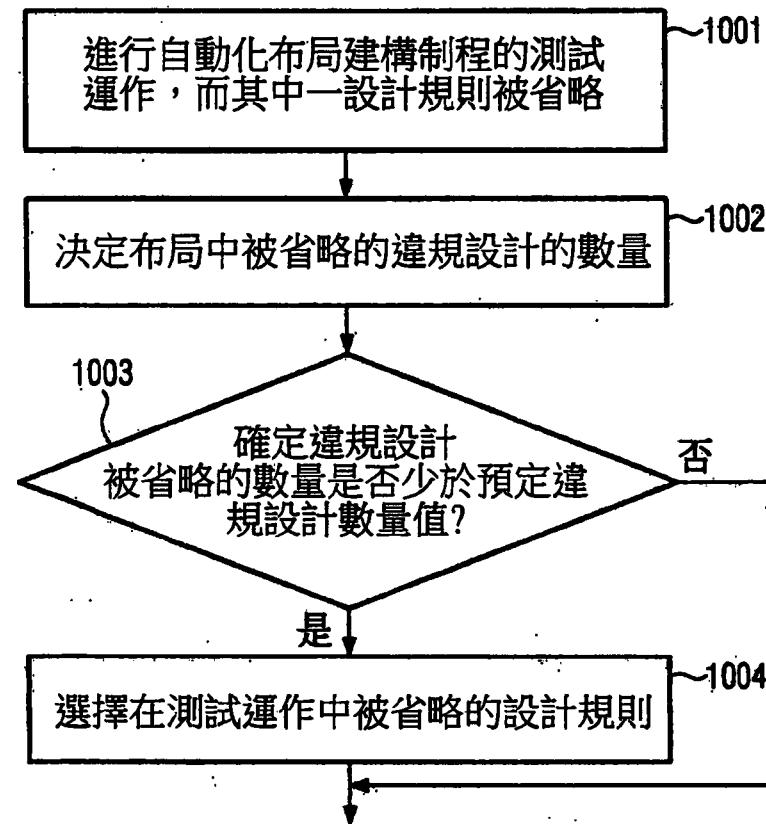
第7圖



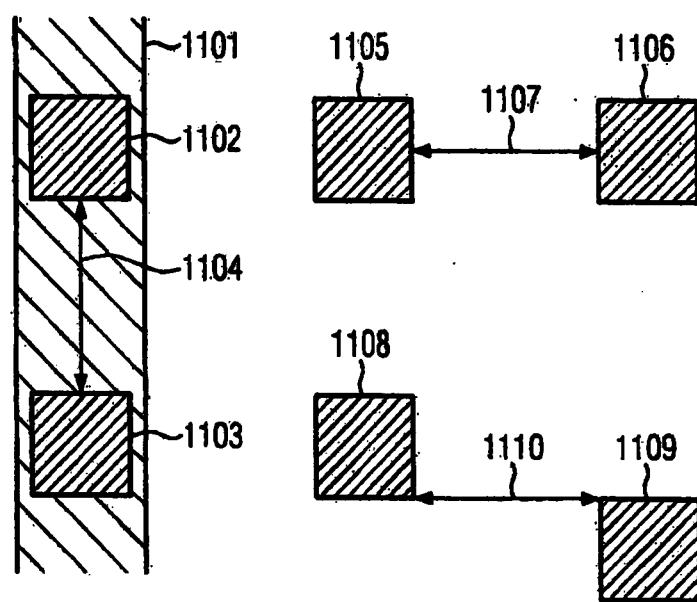
第8圖



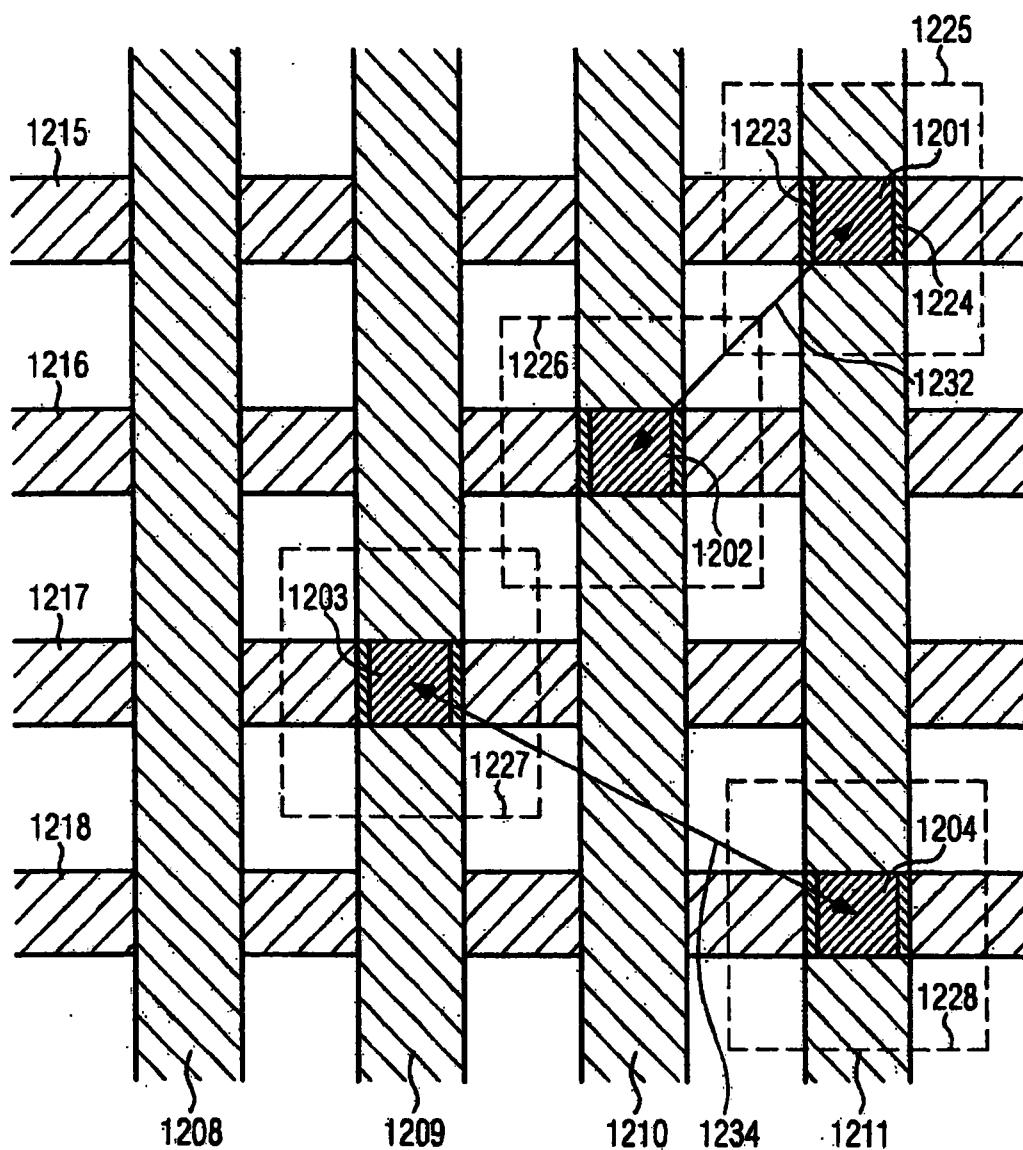
第9圖



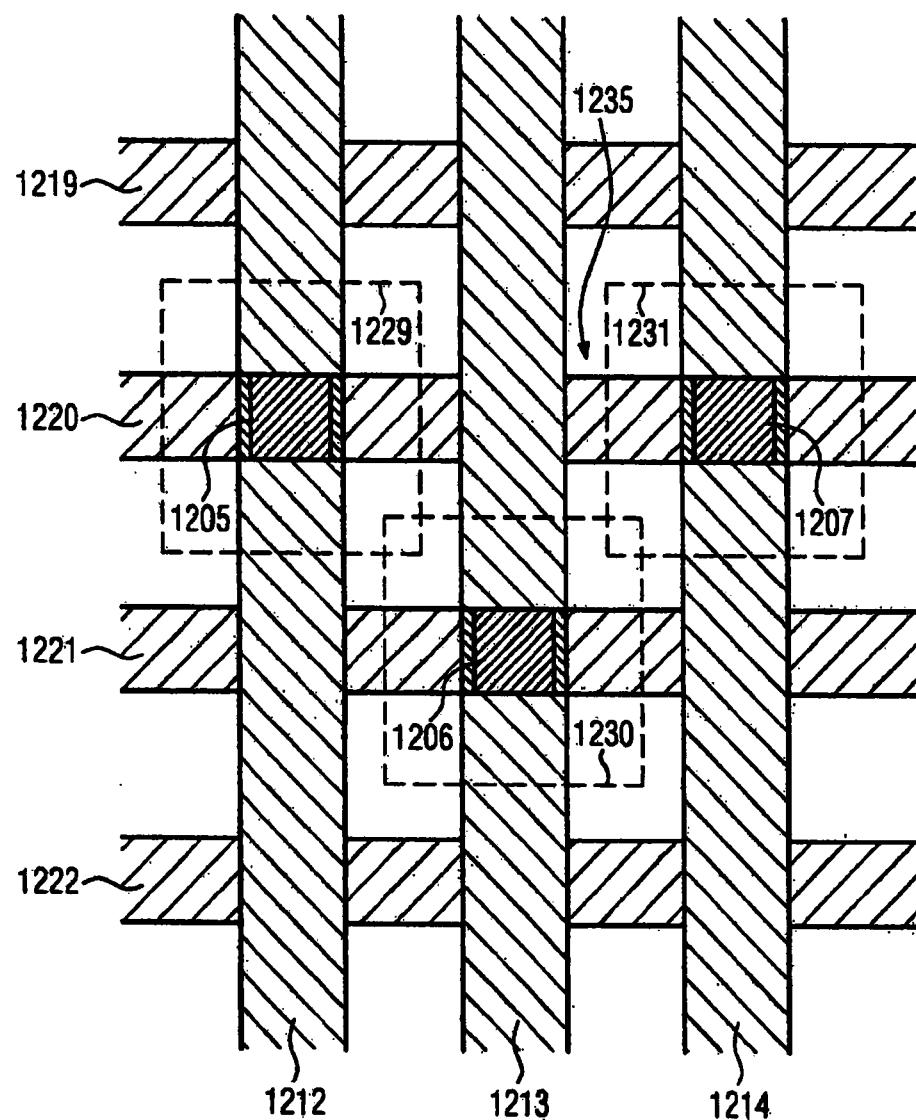
第10圖



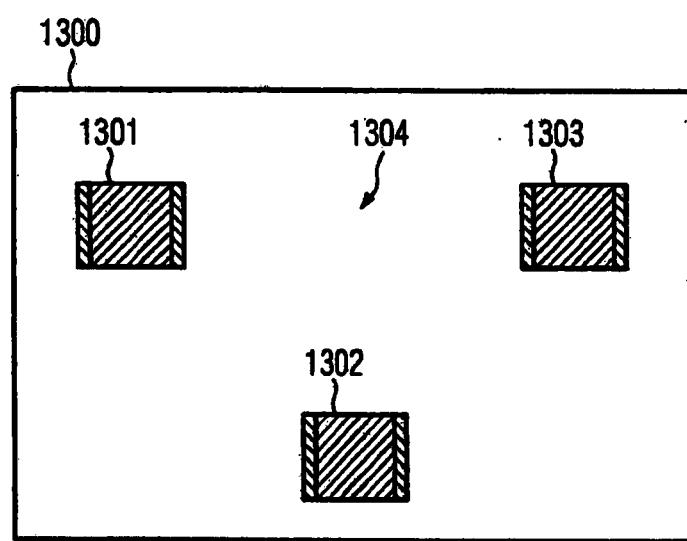
第11圖



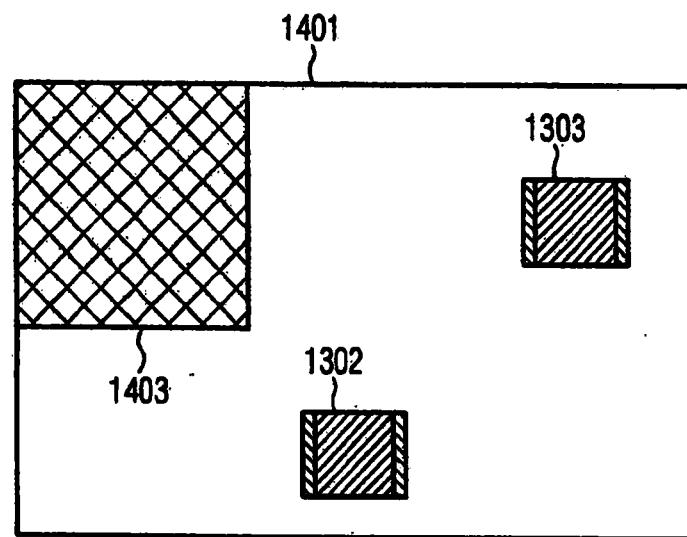
第12a圖



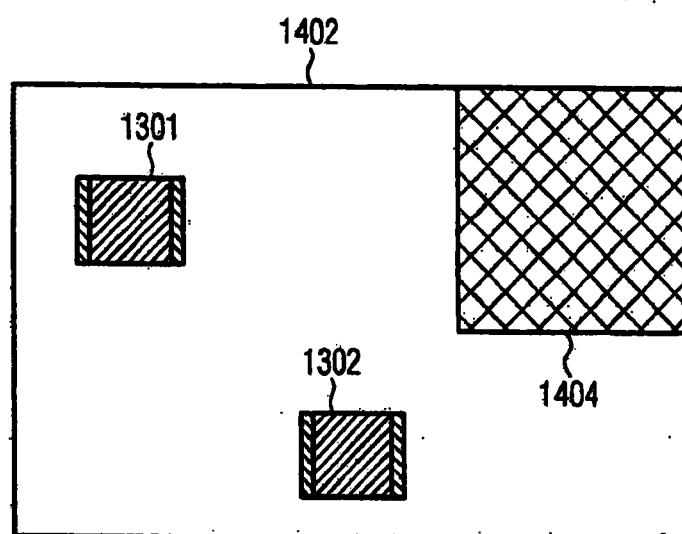
第12b圖



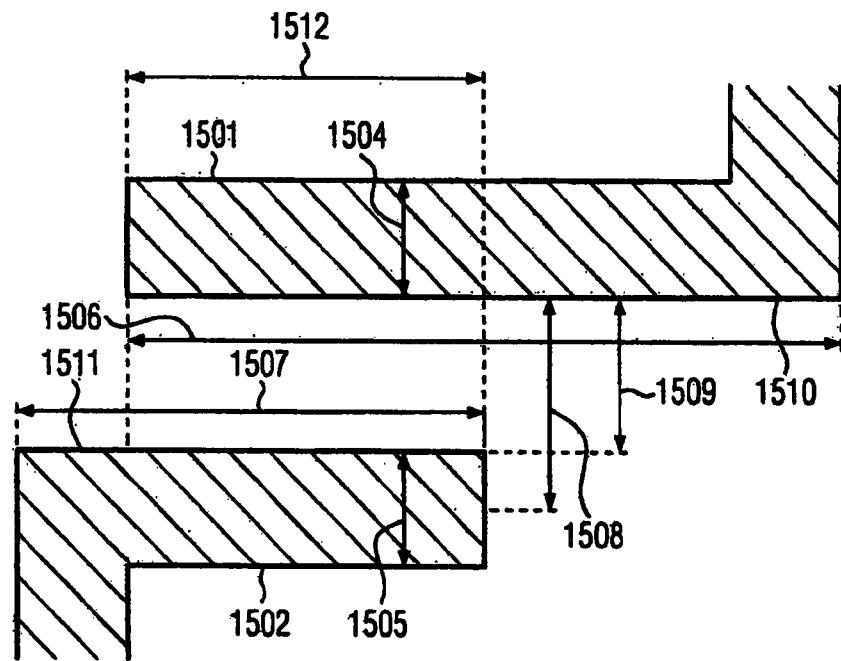
第13圖



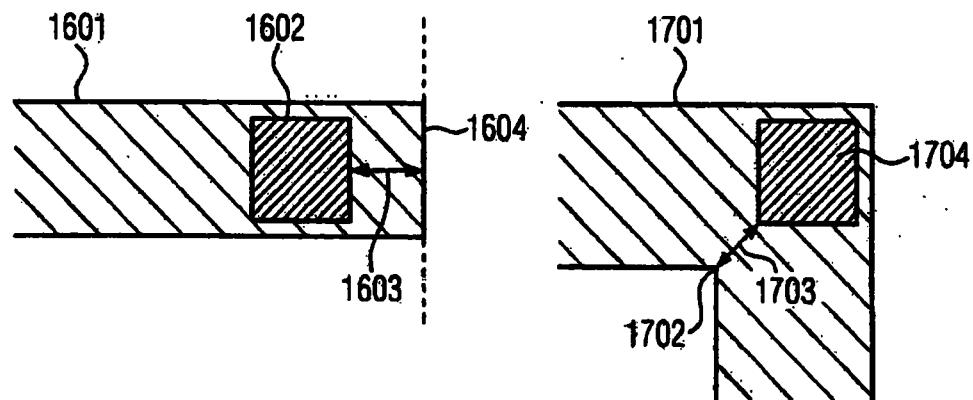
第14a圖



第14b圖

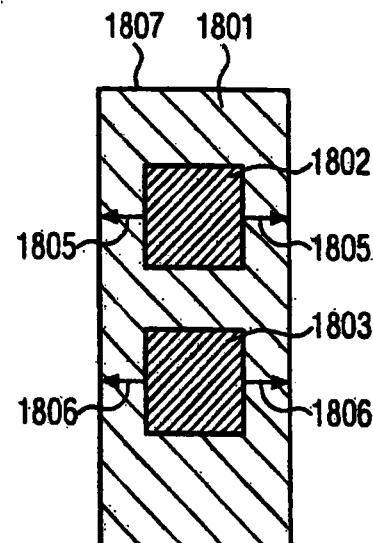


第15圖

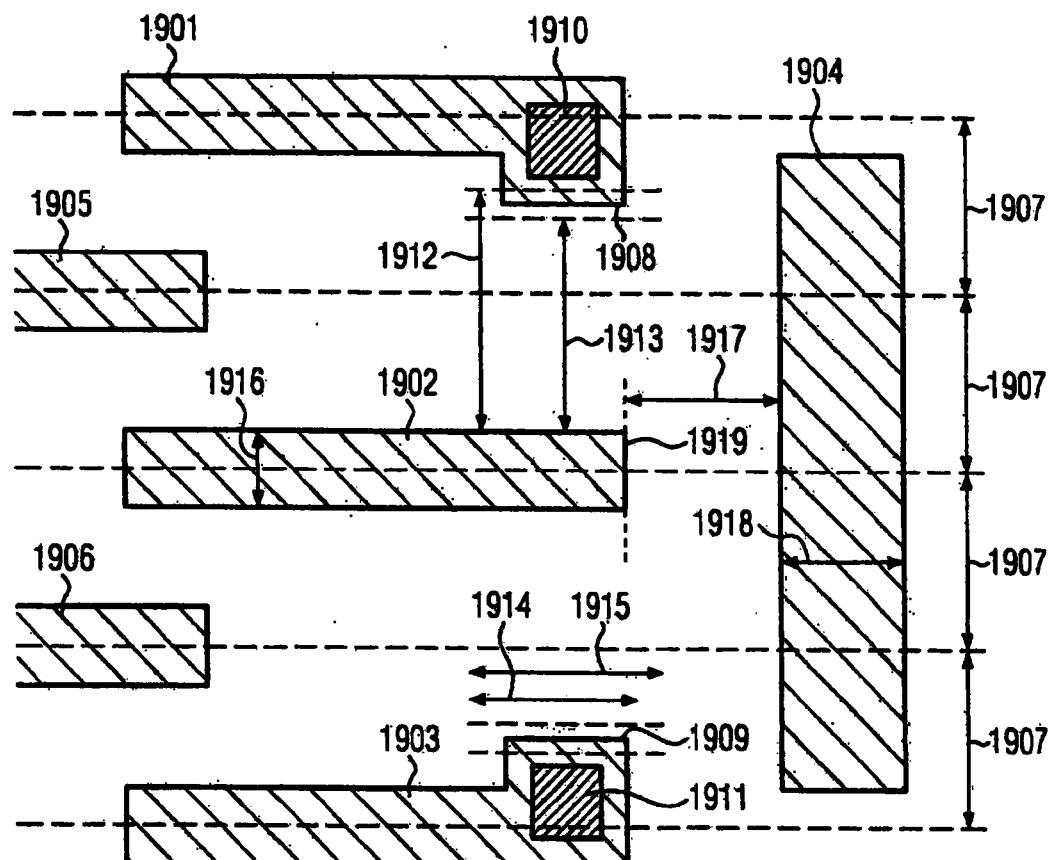


第16圖

第17圖



第18圖



第19圖

【代表圖】

【本案指定代表圖】：第（1）圖。

【本代表圖之符號簡單說明】：

- | | |
|-----|---------|
| 100 | 電腦系統 |
| 101 | 檢測圖案庫 |
| 102 | 修復圖案庫 |
| 103 | 佈局建構工具 |
| 104 | 圖案匹配工具 |
| 105 | 分類器 |
| 106 | 修復圖案選擇器 |

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

本案無化學式。

提供錯誤修正，可從數據庫或其他種已知為“好”圖案的數據結構來進行識別，例如，就設計規則檢查而言。這些圖案可被分組並進行計分處理以在複數個第二圖案中選擇出一個。

【0009】 美國專利第 8,418,105 號揭露了設計規則檢查的執行和基於規則的檢查雙重圖案化技術遵從性。如果設計失敗，一自動分解製程會進行分解該設計，且接著產生後分解佈局，以再次檢查設計規則與雙重圖案化技術遵從性。該佈局可被掃描其錯誤之處以比較與預先特徵雙重圖案化技術兼容模式庫中的預特徵圖案的相似處。當發現有匹配的地方時，在佈局中的錯誤位置會基於所匹配的圖案進行自動修正。

【0010】 在製造積體電路的先進技術中，例如，按照 20 奈米技術節點的技術，可能會涉及到大量的設計規則。另外，相較於早期技術節點考慮到的設計規則，20 奈米技術節點的技術所涉及的設計規則可能具有更大程度的複雜性。

【0011】 用於積體電路佈局的現有算法通常是為了用在對於相對小的一組設計規則來說是正確的各種大量佈局選擇而優化。與此相反的是，涉及以先進技術製造積體電路的設計規則很大程度可能會限制了正確佈局的空間，像只有一組設計結構或圖案可能會限制所需佈局情況的維持。此外，可能有些設計規則其用在佈局建構工具中是困難的。因此，一種不被看好的設計規則的模型化被用在自動

會符合每個設計規則，其中包括未在自動化佈局建構製程中考慮的第二組設計規則，也可以獲得。

【0024】 佈局建構工具，只用由從複數個設計規則省略選定的設計規則而獲得的設計規則減少的組配時，可能會產生在該積體電路中較不被看好的佈局，相對於減少的設計規則能以更快的收斂到正確的執行。

【0025】 在自動化佈局建構製程中被該佈局建構工具選擇省略的設計規則可決定一組檢測圖案和一組對應的修復圖案用於定義可能的佈局修復方案。如果被創建的佈局不滿足該被省略的設計規則，則圖案匹配製程會使用檢測圖案來辨識該佈局中包括違規設計的部分。該佈局中所匹配的部分會自動映射到該組修復圖案。該佈局建構工具接著基於該修復圖案來執行該佈局部分的修復替換以讓該積體電路的該佈局符合每個設計規則。

【0026】 當進行自動化佈局建構製程時選擇省略的設計規則，例如，可使用以下標準來執行。

【0027】 在一些實施例中，設計規則無法被由佈局建構工具提供的佈局工具設計規則構造正確模型化，因此，需要與其他近似不被看好的規則構造，可被省略。

【0028】 在一些實施例中，對於佈局建構工具而言演算昂貴的規則可通過佈局結構的實驗裝置來進行。另外和/或替代地，在預狀態中具有大量複雜佈局背景的規則，其是該佈局建構工具的典型演算複雜狀態，也可以被省略。

【0029】 在一些實施例中，設計規則中占小到中等

成製程的方法獲得，其中一暫存器傳輸等級設計可轉換成積體電路的閘極描述。該物理設計可包括樓層規劃，分區，佈局，時脈樹合成和路由的以下步驟。具體來說，佈局建構工具 103 可以被用於為執行路由，其中電路特徵被用於提供所設計的積體電路其電路元件之間的電連接。這些電路特徵可包括導電金屬線和有金屬填充的接觸通孔，能夠在不同的互連層中的金屬線間提供電連接。佈局建構工具 103 的進一步特徵可對應傳統佈局建構工具的特徵。

【0038】 佈局建構工具 103 可在第一組設計規則的基礎上被用於執行自動化佈局建構製程。第一組設計規則可以是被減少的設計規則，其是通過上文所提到的積體電路所適用的複數個設計規則中被選擇省略的設計規則中獲得，且在下文中更有詳細的描述。第二組設計規則其中包括未被自動化佈局建構製程考慮選中的設計規則，其中自動化佈局建構製程是由佈局建構工具 103 執行，以便該自動化佈局建構製程不用基於該第二組設計規則。

【0039】 圖案匹配工具 104 能夠執行一圖案匹配製程以辨識積體電路的佈局中的一或多個部分，該積體電路的該佈局是被自動化佈局建構製程創建，該自動化佈局建構製程是由佈局建構工具 103 執行以匹配儲存在檢測圖案庫 101 中的至少一個檢測圖案。檢測圖案可以被配置，使得在圖案匹配製程中發現到的匹配可指出設計規則的違反，其中至少一個的設計規則，尤其是被選中的設計規則中的其中一個，未被滿足。

被選擇的。第一組設計規則中的設計規則可被提供給佈局建構工具 103 用在模型化語言上，其中該設計規則是以由佈局建構工具 103 提供的設計規則構造的角度來表示，按照該積體電路的佈局自動創建的傳統技術。

【0047】 在步驟 204，由自動化佈局建構製程創建出的積體電路的佈局可被檢查違規設計。在上述實施例中參照第 1 圖提到的電腦系統 100 被使用時，執行在步驟 204 中佈局的違規設計的檢查可經由圖案匹配工具 104 來實現。

【0048】 如同上文所述，當在步驟 203 中的自動化佈局建構製程進行時，僅有第一組設計規則被提供給佈局建構工具 103，而不是第二組設計規則。因此，所創建的佈局可包括違規設計，其中第二組設計規則中的一或多個設計規則未被符合。在違規設計的佈局檢查中，可辨識出該佈局中包含從第二組設計規則中所發現的一或多個的違規設計的一或多個部分。

【0049】 在一些實施例中，積體電路的佈局的違規設計檢查，其是指第二組設計規則中的至少一個未被滿足，可在下文中參照第 3 圖的描述來進行。

【0050】 第 3 圖是一流程圖以顯示積體電路的佈局中進行違規設計檢查的說明步驟。在步驟 301，提供一組檢測圖案。該組檢測圖案是依據第二組設計規則未在自動化佈局建構製程考慮到的設計規則下被提供。上述實施例中所提到的參照第 1 圖的電腦系統 100 被使用時，該組檢

此，若干的自動化佈局建構製程的收斂不同設計規則的影響時可被判定，以及一些設計規則，該自動化佈局建構製程的收斂有不利影響可以被識別和選擇包含入第二組設計規則。

【0086】 第 8 圖是另一種技術的流程示意圖，是用在選擇複數個設計規則中的一部分，該部分是被包含在未被自動化佈局建構製程考慮的第二組設計規則中。在步驟 801，可以為從複數個設計規則中的一設計規則確定一標準化尺寸的佈局背景。設計規則的佈局背景是積體電路的佈局中的一區域，其中該區域需要被檢查確認是否有滿足或違反設計規則。例如，若設計規則在第一和第二電路特徵之間定義一間距，則設計規則的佈局背景可包括其中該第一和第二電路特徵被配置的區域。該佈局背景的尺寸可以用最大直徑的形式來提供。該標準尺寸是由所涉及的層的最小需要間距所分割出的絕對值的商。

【0087】 在步驟 802，會確定該佈局背景的尺寸是否大於預定尺寸。如果該佈局背景的尺寸大於預定尺寸，在步驟 803，設計規則被選擇納入該第二組設計規則。如果該佈局背景的尺寸小於預定尺寸，設計規則被選擇納入該第一組設計規則，或者可以通過使用參考第 7 圖，第 9 圖和第 10 圖該一或多個其它技術來被調查。

【0088】 步驟 801 到 803 可被進行用於積體電路的設計規則中的每個設計規則。因此，設計規則具有大尺寸的佈局背景，其考量是佈局建構工具 103 算法昂貴，可被選

擇用於納入該第二組設計規則。

【0089】 第 9 圖是一流程圖，說明可用在選擇被包含在第二組設計規則而未在自動化佈局建構製程中考慮到的部分設計規則所需的進一步技術。在步驟 901，在從複數個設計規則中的一設計規則的佈局背景中的若干電路特徵被確定。在步驟 902，會確定佈局背景中的電路特徵數量是否多於預定的數量。如果佈局背景中的電路特徵數量多於預定的電路特徵數量，在步驟 903，則該設計規則會被選擇包含到第二組設計規則中。否則，該設計規則可被包含到第一組設計規則，或是可以與另外一個的技術用於選擇參照第 7 圖，第 8 圖和第 10 圖中描述的設計規則進行評估。

【0090】 步驟 901 到 903 可被用在積體電路中的每個設計規則。因此，設計規則具有一大尺寸佈局背景，其考量是佈局建構工具 103 在自動化佈局建構製程中算法昂貴，可被選擇用於納入該第二組設計規則。

【0091】 第 10 圖是一流程示意圖以說明可用在選擇被包含在積體電路的第二組設計規則而未在自動化佈局建構製程中考慮到的部分設計規則所需的進一步技術。

【0092】 在步驟 1001，進行自動化佈局建構製程的一次測試，其中複數個設計規則中的其中一個會被省略。其他的積體電路中的設計規則可被考慮在自動化佈局建構製程中的該次測試中。而自動化佈局建構製程中的該次測試中不需要對整個積體電路執行。相反的是，自動化佈局

個設計規則中選擇其中一部分的設計規則，這個選擇可由操作者手動執行。手動選擇的設計規則被包含到第二組設計規則不必按照上述參考第 7 圖至第 10 圖所示的技術來進行。在其它實施例中，例如，操作者可以從未由佈局建構工具 103 提供的設計規則構造所模型化的複數個設計規則中選擇設計規則，並可將這些設計規則包含到第二組設計規則中。

【0097】 在下文中，設計規則，檢測圖案和修復圖案的例子將參照第 11 圖至第 19 圖進行說明。

【0098】 第 11 圖顯示有關於在接觸通孔 1102，1103，1105，1106，1108，1109 之間的間距的設計規則範例。這些設計規則可定義出在接觸通孔 1102，1103，1105，1106，1108，1109 之間的間距 1104，1107，1110 的最小值，這是依據接觸通孔是否有沿著金屬線 1101 配置，以及這些接觸通孔彼此間位置的相對方向。

【0099】 在一些實施例中，如第 11 圖所示的設計規則可被包含到於自動化佈局建構製程中考慮到的第一設計規則中，其中該自動化佈局建構製程是在上述參考第 2 圖所示的方法並在步驟 203 中進行。

【0100】 第 12a 圖和第 12b 圖示例性地示出有關接觸通孔的設計規則的進一步例子。第 12a 圖和第 12b 圖所示的設計規則是關於自我對準的接觸通孔 1201 到 1207 的排列。自我對準的接觸通孔可藉由允許接觸通孔邊緣與設置在接觸通孔之上的金屬線邊緣進行自我對準的已知技術來

申請專利範圍

1. 一種用於產生積體電路佈局之方法，包括：

獲得用於積體電路的複數個設計規則；

選擇該複數個設計規則的一部分，該複數個設計規則的未選擇的其餘部分被包含到第一組設計規則，而該複數個設計規則的該選擇的部分則被包含到第二組設計規則；其中，選擇該複數個設計規則的一部分包括以下至少一個：

從該複數個設計規則中選擇不能被由佈局建構工具所提供的設計規則建構精確地模型化之設計規則，該佈局建構工具係用於執行自動化佈局建構製程；

從該複數個設計規則中選擇對該佈局建構工具於算法上是昂貴之設計規則；以及

從該複數個設計規則中選擇省略以致違規設計數量小於一預定違規設計數量值之設計規則；

該方法進一步包括：

執行該自動化佈局建構製程，該自動化佈局建構製程創造該積體電路的佈局，且係根據該第一組設計規則而不是根據該第二組設計規則執行該自動化佈局建構製程；

檢查該積體電路的該佈局是否有違規設計，其中，該第二組設計規則的至少一個部件未被滿足，檢查該積體電路的該佈局係根據該第二組設計規則而執行；以及

如果在該積體電路的該檢查中發現有一或多個違規設計，修改該積體電路的該佈局，以使該積體電路的該佈局符合該複數個設計規則的每個。

2. 如申請專利範圍第 1 項所述的方法，其中，對該積體電路的該佈局是否有違規設計的該檢查包括：

提供一組檢測圖案對應該第二組設計規則；以及執行圖案匹配製程，以辨識出該積體電路的該佈局中匹配該組檢測圖案的至少一個部件的一或多個部分，每個匹配代表該一或多個違規設計的至少一個。

3. 如申請專利範圍第 2 項所述的方法，其中，修改該積體電路的該佈局包括：

提供一組修復圖案，該組修復圖案的每個部件定義該積體電路的該佈局的修復方案；以及對該積體電路的該佈局中被該圖案匹配製程辨識的每個部分，決定該組修復圖案的至少一個部件。

4. 如申請專利範圍第 3 項所述的方法，其中，修改該積體電路的該佈局進一步包括：

對該積體電路的該佈局中被該圖案匹配製程辨識的每個部分，以對該佈局的該部分所決定的該組修復圖案的該至少一個部件的一個取代該積體電路的該佈局的該部分。

5. 如申請專利範圍第 3 項所述的方法，其中，修改該積體電路的該佈局進一步包括：重複執行該自動化佈局建構製程，其中，該組修復圖案中的該至少一個部件

被使用作為準則。

6. 如申請專利範圍第 5 項所述的方法，其中，該組修復圖案的該至少一個部件包括至少一阻礙物。

7. 如申請專利範圍第 3 項所述的方法，進一步包括：

執行該積體電路的該佈局中被該圖案匹配製程辨識的該一或多個部分的每個的分類；

其中，對該積體電路的該佈局中被該圖案匹配製程辨識的該一或多個部分的每個決定該組修復圖案的至少一個部件係根據該分類進行。

8. 如申請專利範圍第 7 項所述的方法，其中，執行該分類包括：將該積體電路的該佈局中被該圖案匹配製程辨識的該一或多個部分的每個分成一類，每一類具有與其相關聯的該組修復方案的一或多個部件，以及其中，對該積體電路的該佈局中被該圖案匹配製程辨識的該一或多個部分的每個決定該組修復圖案中的至少一個部件包括：提供該組修復方案的該一或多個部件，其係與該積體電路的該佈局的各自部分的分類相關。

9. 如申請專利範圍第 1 項所述的方法，其中，選擇對該佈局建構工具於算法上昂貴的設計規則包括：

執行該自動化佈局建構製程的第一測試運作，該第一測試運作係基於包括該複數個設計規則的至少一部分的第一測試組設計規則；

執行該自動化佈局建構製程的第二測試運作，該

第二測試運作係基於第二測試組設計規則，該第二測試組設計規則係該第一測試組設計規則的子集合；以及

如果基於該第一測試運作的收斂與該第二測試運作的收斂之間的比較被滿足，包括屬於該第一測試組設計規則而不屬於該第二測試組設計規則的部件的一或多個設計規則進入該第二組設計規則。

10. 如申請專利範圍第 1 項所述的方法，其中，選擇對該佈局建構工具於算法上昂貴的設計規則包括：

對該複數個設計規則中的每個，決定該設計規則的佈局背景的標準化規格；以及

在該佈局背景所決定的標準化規格大於預定規格值時，包括從該複數個設計規則的一或多個設計規則進入該第二組設計規則。

11. 如申請專利範圍第 1 項所述的方法，其中，選擇對該佈局建構工具於算法上昂貴的設計規則包括：

對該複數個設計規則的該設計規則的每個，決定該設計規則的佈局背景中的一些電路特徵；以及

在該佈局背景中所決定的電路特徵的數目大於預定電路特徵的數目值時，包括從該複數個設計規則的一或多個設計規則進入該第二組設計規則。

12. 如申請專利範圍第 1 項所述的方法，其中，該複數個設計規則包括下列至少一個：

一或多個通孔群集規則，每個通孔群集規則對通

孔群集的型態及每個通孔群集中通孔的最大數量的至少一個定義限制；以及

一或多個通孔群集間隔規則，每個通孔群集間隔規則對在通孔群集中通孔的間距定義限制；

其中，該一或多個通孔群集規則和該一或多個通孔群集間隔規則的至少一個被選擇與包含到該第二組設計規則。

13. 如申請專利範圍第 1 項所述的方法，其中，該複數個設計規則包括：

一或多個重金屬間隔規則，每個重金屬間隔規則包含根據金屬線的邊緣方向與該金屬線的寬度的至少一個對該金屬線的間距定義限制的第一規則部分，以及根據該金屬線的該邊緣的長度與該金屬線的該邊緣的平行運行長度的至少一個定義進一步限制的第二規則部分；

其中，該一或多個該重金屬間隔規則的該第二規則部分被選擇及包含到該第二組設計規則，該重金屬間隔規則的該第一規則部分被包含到該第一組設計規則。

14. 如申請專利範圍第 1 項所述的方法，其中，該複數個設計規則包括：

一或多個通孔至金屬間隔規則，每個通孔至金屬間隔規則對通孔與金屬線之間的間距定義限制；

其中，該一或多個通孔至金屬間隔規則的至少一

個被選擇及包含到該第二組設計規則。

15. 如申請專利範圍第 14 項所述的方法，其中，該一或多個通孔至金屬間隔規則包括對通孔和金屬線終端之間的間距定義限制的第一通孔至金屬間隔規則以及對通孔和金屬線內部頂點之間的間距定義限制的第二通孔至金屬間隔規則的至少一個，該第一通孔至金屬間隔規則被包含到該第一組設計規則，該第二通孔至金屬間隔規則被選擇及包含到該第二組設計規則。

16. 如申請專利範圍第 1 項所述的方法，其中，該複數個設計規則包括：

一或多個複合的多切外殼規則，每個複合的多切外殼規則根據多個通孔相對於較高和較低的線端的位置而對多個通孔的金屬外殼定義限制；

其中，該一或多個複合的多切外殼規則被選擇及包含到該第二組設計規則。

17. 如申請專利範圍第 1 項所述的方法，其中，該複數個設計規則包括：

一或多個的密集線終端同遮罩間距規則，每個密集線終端同遮罩間距規則對沿著第一方向延伸的第一金屬線的終端和沿著與該第一方向垂直的第二方向延伸的第二金屬線之間的間距定義限制，其中，該限制係根據該第二金屬線的寬度，該第一金屬線的該終端和沿著該第二方向的第三金屬線之間的間距，以及該第一、第二和第三金屬線是否由在雙圖案化製程中以

相同遮罩的方式形成；

其中，該一或多個的密集線終端同遮罩間距規則被選擇及包含到該第二組設計規則。

18. 如申請專利範圍第 1 項所述的方法，進一步包括按照該修改的佈局製造該積體電路。

19. 如申請專利範圍第 1 項所述的方法，其中，該複數個設計規則包括具有限定何時該設計規則將被應用的條件，該條件指定在電路特徵之間的間距的範圍，以及其中，選擇該複數個設計規則的部分包括：

選擇該範圍的子範圍；

包括該設計規則的修改，其中，該條件指定該子範圍而非該範圍進入到該第一組設計規則；以及包括該設計規則進入到該第二組設計規則。

20. 一種電腦系統，包括：

包括一組檢測圖案的檢測圖案庫；

包括一組修復圖案的修復圖案庫；

佈局建構工具，執行自動化佈局建構製程，該自動化佈局建構製程創造積體電路的佈局，該自動化佈局建構製程係根據第一組設計規則而非根據第二組設計規則執行；其中，該第二組設計規則包括以下至少一個：

一或多個不能以由該佈局建構工具所提供的設計規則建構而被精確地模型化之設計規則；

一或多個對該佈局建構工具於算法上昂貴之設計

規則；以及

一或多個省略以致違規設計數量小於一預定違規設計數量值之設計規則；
該電腦系統進一步包括：

圖案匹配工具，根據該第二組設計規則執行圖案匹配製程，以辨識該積體電路的該佈局中匹配該組檢測圖案的至少一個部件的一或多個部分，其中，每個匹配代表一個違規設計，其中，該第二組設計規則的至少一個部件未被滿足；

分類器，分類該積體電路的該佈局的該一或多個部分；以及

修復圖案選擇器，根據該積體電路的該佈局的個別部分的分類，從該修復圖案庫中對該積體電路的該佈局的該一或多個部份的每個選擇一或多個修復圖案；

其中，該佈局建構工具接收所選擇的一或多個修復圖案，以及根據該選擇的一或多個修復圖案修改該積體電路的該佈局，以使該積體電路的該佈局符合該第二組設計規則。

21. 一種電腦系統，包括：

包括一組檢測圖案的檢測圖案庫；

包括一組修復圖案的修復圖案庫；

執行自動化佈局建構製程的裝置，該自動化佈局建構製程創造積體電路的佈局，該自動化佈局建構製

程係根據第一組設計規則而非根據第二組設計規則執行；其中，該第二組設計規則包括以下至少一個：

一或多個不能以由用於執行該自動化佈局建構製程的該裝置所提供的設計規則建構而被精確地模型化之設計規則；

一或多個對用於執行該自動化佈局建構製程的該裝置於算法上昂貴之設計規則；以及

一或多個省略以致違規設計數量小於一預定違規設計數量值之設計規則；

該電腦系統進一步包括：

根據該第二組設計規則執行圖案匹配製程的裝置，用於辨識該積體電路的該佈局中匹配該組檢測圖案的至少一個部件的一或多個部分，其中，每個匹配代表一個違規設計，其中，該第二組設計規則的至少一個部件未被滿足；

分類該積體電路的該佈局的該一或多個部分的裝置；以及

根據該積體電路的該佈局的個別部分的分類，從該修復圖案庫中對該積體電路的該佈局的該一或多個部份的每個選擇一或多個修復圖案的裝置；

其中，該執行自動化佈局建構製程的裝置接收所選擇的一或多個修復圖案，以及根據該選擇的一或多個修復圖案修改該積體電路的該佈局，以使該積體電路的該佈局符合該第二組設計規則。

22. 一種包含編碼的電腦可讀取儲存媒體，使電腦用於：

執行自動化佈局建構製程，該自動化佈局建構製程創造積體電路的佈局，該自動化佈局建構製程係根據第一組設計規則而非根據第二組設計規則進行；其中，該第二組設計規則包括以下至少一個：

一或多個不能以由佈局建構工具所提供的設計規則建構而被精確地模型化之設計規則，該佈局建構工具係用於執行該自動化佈局建構製程；

一或多個對該佈局建構工具於算法上昂貴之設計規則；以及

一或多個省略以致違規設計數量小於一預定違規設計數量值之設計規則；

該電腦進一步包括：

根據該第二組設計規則執行圖案匹配製程，以辨識該積體電路的該佈局中匹配一組檢測圖案的至少一部件的一或多個部分，其中，每個匹配代表一個違規設計，其中，該第二組規則的至少一部件未被滿足；

分類該積體電路的該佈局的該一或多個部分；以及

根據該積體電路的該佈局中的個別部分的該分類，為該積體電路的該佈局的該一或多的部分的每個提供一或多個修復圖案；

根據該一或多個修復圖案修改該積體電路的該佈局，以使該積體電路的該佈局符合該第二組設計規則。