

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成19年5月10日(2007.5.10)

【公開番号】特開2004-350295(P2004-350295A)

【公開日】平成16年12月9日(2004.12.9)

【年通号数】公開・登録公報2004-048

【出願番号】特願2004-151328(P2004-151328)

【国際特許分類】

H 03M 3/02 (2006.01)

H 03F 3/217 (2006.01)

【F I】

H 03M 3/02

H 03F 3/217

【手続補正書】

【提出日】平成19年3月20日(2007.3.20)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

a) 入力信号を受信する第1入力、第2入力および出力を有する第1の信号ミキサと、

b) 前記第1の信号ミキサの出力と結合された入力および出力信号を定めるいくつかのより高次のビットを有する出力を有する打切り要素と、

c) 前記打切り要素によって出力された出力以外の前記第1信号ミキサの出力のビットをより低次のビットとして提供する手段であって、前記打切り要素と結合された入力および前記より低次のビットを提供する出力を含む手段、

d) 前記提供する手段の出力と結合された入力および前記第1信号ミキサの前記第2入力と結合された出力を有する雑音伝達関数要素であって、雑音伝達関数がL次伝達関数であり、Lが少なくとも1であり、より高次のビットの数がL+1であり、雑音伝達関数の安定性が前記入力信号に依存しない雑音伝達関数要素と、を備える装置。

【請求項2】

前記雑音伝達関数要素の帯域外利得が限定されない、請求項1に記載の装置。

【請求項3】

e) 前記打切り要素の前記出力と結合された入力を有するアナログのデジタル・アナログ変換器をさらに備える、請求項1に記載の装置。

【請求項4】

e) 前記打切り要素の前記出力と結合された入力を有するスクランブルをさらに備える、請求項1に記載の装置。

【請求項5】

Lが少なくとも4であり、L=5であることがより好ましい、請求項1に記載の装置。

【請求項6】

前記提供する手段が、前記第1信号ミキサの前記出力と結合された第1入力と、前記打切り要素の前記出力と結合された第2入力と、出力とを有する第2信号ミキサを含む、請求項1に記載の装置。

【請求項7】

a) 入力信号を受信するステップと、

- b ) 前記入力信号を第 2 信号と混合して、第 3 信号を生成するステップと、
- c ) 前記第 3 信号を打ち切りして、出力信号を確定するいくつかのより高次のビットを生成するステップと、
- d ) 前記第 3 信号のより低次のビットを第 4 信号として提供するステップと、
- e ) 前記第 4 信号を雑音伝達関数に適用して、前記第 2 信号を生成し、前記雑音伝達関数が  $L$  次伝達関数であり、 $L$  が少なくとも 1 であり、より高次のビットの数が  $L + 1$  であり、前記雑音伝達関数要素の安定性が、前記入力信号に依存しないステップとを有する方法。

【請求項 8】

前記雑音伝達関数の帯域外利得が限定されない、請求項 7 に記載の方法。

【請求項 9】

e ) 前記出力信号をアナログ信号に変換するステップをさらに有する、請求項 7 に記載の方法。

【請求項 10】

$L$  が少なくとも 4 であり、 $L = 5$  であることが好ましい、請求項 7 に記載の方法。