



(19) 대한민국특허청(KR)
 (12) 등록특허공보(B1)

(45) 공고일자 2017년09월13일
 (11) 등록번호 10-1778176
 (24) 등록일자 2017년09월07일

- (51) 국제특허분류(Int. Cl.)
H02M 3/156 (2006.01) *G05F 1/46* (2006.01)
H02M 1/00 (2007.01)
- (52) CPC특허분류
H02M 3/156 (2013.01)
G05F 1/46 (2013.01)
- (21) 출원번호 10-2015-7027355
- (22) 출원일자(국제) 2014년02월26일
 심사청구일자 2016년10월05일
- (85) 번역문제출일자 2015년10월02일
- (65) 공개번호 10-2015-0129762
- (43) 공개일자 2015년11월20일
- (86) 국제출원번호 PCT/US2014/018786
- (87) 국제공개번호 WO 2014/137708
 국제공개일자 2014년09월12일

(30) 우선권주장
 13/787,360 2013년03월06일 미국(US)

(56) 선행기술조사문현

US20130002212 A1

WO2010011946 A1

US20130038308 A1

US20110291626 A1*

*는 심사관에 의하여 인용된 문헌

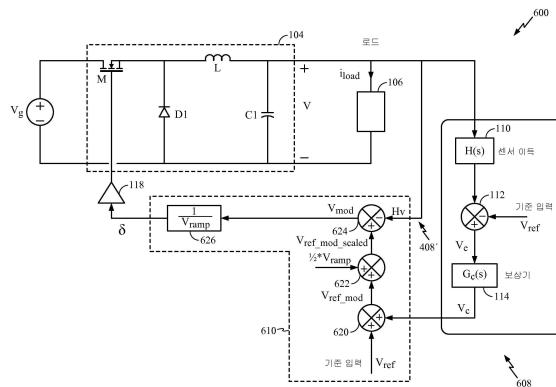
전체 청구항 수 : 총 16 항

심사관 : 남배인

(54) 발명의 명칭 스위칭 전력 변환기

(57) 요 약

예시적인 실시예들은 스위칭 전력 변환기에 관한 것이다. 디바이스는, 입력 전압을 수신하고 출력 전압을 전달하도록 구성되는 스위칭 유닛을 포함할 수도 있다. 디바이스는 추가로, 출력 전압에 직접 커플링되는 입력을 갖고 신호를 스위칭 유닛에 전달하도록 구성되는 펠스-폭 변조기를 포함하는 피드백 경로를 포함할 수도 있다.

대 표 도 - 도7

(52) CPC특허분류
H02M 2001/0025 (2013.01)

명세서

청구범위

청구항 1

전력 변환기로서,

입력 전압을 수신하고 그리고 출력 전압을 전달하도록 구성되는 스위칭 유닛;

펄스-폭(pulse-width) 변조기를 포함하는 피드백 경로 – 상기 피드백 경로는 필터를 갖지 않고, 상기 펄스-폭 변조기는 상기 스위칭 유닛의 출력 전압에 직접 커플링되는 입력을 갖고, 상기 펄스-폭 변조기는 수신되는 기준 전압 상에 중심이 놓인(centered) 삼각(triangular) 과형을 수신하고 그리고 상기 스위칭 유닛에 신호를 전달하도록 구성되고, 상기 삼각 과형은 상기 수신되는 기준 전압에 대하여 대칭임 –; 및

상기 스위칭 유닛의 출력 전압을 수신하고, 그리고 상기 펄스-폭 변조기의 다른 입력에, 상기 펄스-폭 변조기에 의해 이용되는 기준 전압을 변형하기 위한 정정 전압을 전달하도록 구성되는 보상 및 정정 경로를 포함하는, 전력 변환기.

청구항 2

제 1 항에 있어서,

상기 보상 및 정정 경로는, 상기 출력 전압을 수신하도록 구성되는 센서 이득, 상기 센서 이득으로부터 출력을 수신하도록 구성되는 연산 증폭기, 및 상기 연산 증폭기에 의해 생성되는 에러 신호를 수신하도록 구성되는 보상기를 포함하는, 전력 변환기.

청구항 3

삭제

청구항 4

전력 변환기로서,

입력 전압을 수신하고 그리고 출력 전압을 전달하도록 구성되는 스위칭 유닛;

펄스-폭 변조기를 포함하는 피드백 경로 – 상기 펄스-폭 변조기는 상기 출력 전압에 직접 커플링되는 입력을 갖고, 그리고 상기 스위칭 유닛에 신호를 전달하도록 구성됨 –; 및

상기 출력 전압을 수신하고 그리고 상기 펄스-폭 변조기의 다른 입력에 정정 전압을 전달하도록 구성되는 보상 및 정정 경로를 포함하고,

상기 펄스-폭 변조기는,

기준 전압 및 정정 전압을 수신하고 그리고 변형된 기준 전압을 전달하기 위한 제 1 합산기;

스케일링된 램프 전압(scaled ramp voltage) 및 상기 변형된 기준 전압을 수신하고, 그리고 스케일링된 변형된 기준 전압을 전달하기 위한 제 2 합산기;

상기 출력 전압 및 상기 스케일링된 변형된 기준 전압을 수신하고, 그리고 변조된 전압을 전달하기 위한 비교기; 및

상기 변조된 전압을 수신하고, 상기 변조된 전압을 상기 펄스-폭 변조기의 이득으로 분할(divide)하고 그리고 출력을 전달하도록 구성되는 분할기를 포함하는, 전력 변환기.

청구항 5

제 1 항에 있어서,

상기 펄스-폭 변조기는 상기 스위칭 유닛의 트랜ジ스터에 신호를 전달하도록 구성되는, 전력 변환기.

청구항 6

제 1 항에 있어서,

상기 펠스-폭 변조기는, 상기 출력 전압에서의 변화의 방향과 반대의 방향으로 상기 삼각 파형을 조절하도록 구성되는, 전력 변환기.

청구항 7

제 1 항에 있어서,

예러 정정을 제공하기 위한 보상 경로 및 상기 피드백 경로를 포함하는 단일 제어 루프를 더 포함하는, 전력 변환기.

청구항 8

제 1 항에 있어서,

상기 피드백 경로는 고속 트랜센트(transient) 응답을 제공하기 위해 구성되는, 전력 변환기.

청구항 9

방법으로서,

펠스-폭 변조기에 의해, 제어 루프의 제 1 경로를 통하여 스위칭 전력 변환기의 출력 전압을 수신하는 단계 – 상기 제어 루프의 상기 제 1 경로는 필터 없이 상기 출력 전압을 상기 펠스-폭 변조기에 직접 커플링시킴 –;

상기 펠스-폭 변조기에 의해, 상기 제어 루프의 상이한 경로인 제 2 경로를 통하여 상기 스위칭 전력 변환기의 출력 전압에 기초한 정정 전압을 수신하는 단계;

상기 정정 전압을 수신하는 것에 응답하여 기준 전압 상에 중심이 놓인 삼각 파형을 조절하는 단계 – 상기 삼각 파형은 수신되는 기준 전압에 대하여 대칭임 –; 및

상기 정정 전압 및 상기 스위칭 전력 변환기의 출력 전압 중 적어도 하나에 응답하여 상기 스위칭 전력 변환기를 제어하는 단계를 포함하는, 방법.

청구항 10

제 9 항에 있어서,

상기 출력 전압을 수신하는 단계는, 상기 펠스-폭 변조기에서 상기 출력 전압을 직접 수신하는 것을 포함하는, 방법.

청구항 11

제 9 항에 있어서,

상기 출력 전압을 수신하는 단계는, 로드(load) 조건들을 변경하는 것에 의해 야기되는 상기 출력 전압에서의 변화들을 검출하는 단계를 포함하는, 방법.

청구항 12

제 9 항에 있어서,

상기 삼각 파형을 조절하는 단계는, 상기 출력 전압에서의 변화의 방향과 반대의 방향으로 상기 삼각 파형을 조절하는 단계를 포함하는, 방법.

청구항 13

제 9 항에 있어서,

상기 기준 전압 상에 상기 삼각 파형의 중심을 놓는 단계를 더 포함하는, 방법.

청구항 14

제 9 항에 있어서,

상기 정정 전압을 수신하는 것에 응답하여, 수신되는 기준 전압을 변형하는 단계를 더 포함하는, 방법.

청구항 15

디바이스로서,

펄스-폭 변조기에 의해, 제어 루프의 제 1 경로를 통하여 스위칭 전력 변환기의 출력 전압을 수신하기 위한 수단 – 상기 제어 루프의 상기 제 1 경로는 필터 없이 상기 출력 전압을 상기 펄스-폭 변조기에 직접 커플링시킴 –;

상기 펄스-폭 변조기에 의해, 상기 제어 루프의 상이한 경로인 제 2 경로를 통하여 상기 스위칭 전력 변환기의 출력 전압에 기초한 정정 전압을 수신하기 위한 수단;

상기 정정 전압을 수신하는 것에 응답하여 기준 전압 상에 중심이 놓인 삼각 파형을 조절하기 위한 수단 – 상기 삼각 파형은 수신되는 기준 전압에 대하여 대칭임 –; 및

상기 정정 전압 및 상기 스위칭 전력 변환기의 출력 전압 중 적어도 하나에 응답하여 상기 스위칭 전력 변환기를 제어하기 위한 수단을 포함하는, 디바이스.

청구항 16

제 15 항에 있어서,

상기 정정 전압을 수신하는 것에 응답하여, 기준 신호 상에 중심이 놓인 삼각 파를 조절하기 위한 수단을 더 포함하는, 디바이스.

청구항 17

제 1 항에 있어서,

상기 펄스-폭 변조기의 입력은 상기 스위칭 유닛의 출력 전압에 직접 커플링되고 그리고 상기 펄스-폭 변조기는 상기 스위칭 유닛에 신호를 전달하도록 구성되고, 상기 펄스-폭 변조기는 상기 출력 전압에서의 변화에 응답하여 상기 삼각 파형을 조절하도록 추가로 구성되는, 전력 변환기.

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

발명의 설명**기술 분야**

[0001] 관리 출원(들)에 대한 상호-참조

[0002] [0001] 본 출원은, 발명의 명칭이 "SWITCHING POWER CONVERTER"이고 2013년 3월 6일자로 출원된 미국 정규출원 일련번호 제 13/787,360호를 우선권으로 주장하고, 다음의 동시-계류 중인 미국 특허 출원, 즉, 발명의 명칭이 "TRANSFER FUNCTION GENERATION BASED ON PULSE-WIDTH MODULATION INFORMATION"으로 그와 동시에 2013년 3월 6일자로 출원되었고, 본 발명의 양수인에게 양도된 일련번호 제 13/787,334호와 관련되며, 이들은 본 명세서에

참조에 의해 그 전체가 명백히 포함된다.

[0003] [0002] 본 발명은 일반적으로 전압 조정에 관한 것이다. 더 상세하게는, 본 발명은 스위칭 전력 변환기의 성능을 개선하기 위한 실시예들에 관한 것이다.

배경기술

[0004] [0003] 모바일 휴대폰과 같은 전자 디바이스는, 전력 공급부로부터 입력 전압을 수신하고, 로드(load)에 대한 출력 전압을 생성하는 전력 변환기(즉, 전압 조정기)를 포함할 수도 있다. 집적 회로는, 디지털 컴포넌트, 아날로그 컴포넌트, 및/또는 라디오-주파수(RF) 컴포넌트와 같은 온-칩(on-chip) 컴포넌트들에 대해 안정된 전압 기준을 제공하기 위한 전력 변환기를 포함할 수도 있다.

[0005] [0004] 전력 변환기는, 가변 듀티 사이클(duty cycle)을 이용하여 포화(saturation)(즉, 완전히 온) 및 컷오프(cutoff)(즉, 완전히 오프) 사이에서 전력 트랜지스터를 신속하게 스위칭하는 스위칭 전력 변환기를 포함할 수도 있다. 듀티 사이클의 평균 값에 비례하는 거의 일정한 출력 전압을 생성하기 위해, 결과적인 구형(rectangular) 과정은 저역 통과 필터링된다. 선형 전력 변환기와 비교할 때 스위칭 전력 변환기의 하나의 이점은, 포화 상태 또는 컷오프 상태 중 어느하나에서 스위칭 트랜지스터가 열로서 전력을 거의 소산시키지 않기 때문에 더 큰 효율성을 갖는다는 것이다.

[0006] [0005] 당업자에 의해 이해되는 바와 같이, 스위칭 전력 변환기는 출력 전압에서의 변동들을 모니터링 및 제거하기 위한 피드백을 포함할 수도 있다. 그러나, 아래에서 더 완전히 설명될 바와 같이, 피드백은 레이턴시(latency), 지연, 및/또는 감쇠를 유발할 수도 있는 다양한 컴포넌트들을 포함할 수도 있다.

[0007] [0006] 향상된 스위칭 전력 변환기에 대한 요구가 존재한다. 더 상세하게는, 여러 정정 기능을 제공하면서 고속 트랜зи트(transient) 응답을 위해 구성되는 스위칭 전력 변환기에 관련된 실시예들에 대한 요구가 존재한다.

도면의 간단한 설명

[0008] [0007] 도 1은, 센서 이득, 연산 증폭기, 및 보상기를 갖는 피드백 경로를 포함하는 전력 변환기를 예시한다.

[0008] [0008] 도 2는, 도 1의 전력 변환기의 다른 예시이다.

[0009] [0009] 도 3은, 센서 이득, 연산 증폭기, 및 보상기를 갖는 피드백 경로를 포함하는 다른 전력 변환기를 예시한다.

[0010] [0010] 도 4는 본 발명의 예시적인 실시예에 따른, 출력 전압을 증폭기의 입력에 커플링시키도록 구성되는 스위칭 유닛을 포함하는 스위칭 전력 변환기를 예시한다.

[0011] [0011] 도 5는, 전력 변환기의 펄스-폭 변조기에 전달될 수도 있는 삼각파(triangle wave)를 도시한다.

[0012] [0012] 도 6은 본 발명의 예시적인 실시예에 따른, 출력 전압을 펄스-폭 변조기의 입력에 커플링시키도록 구성되는 스위칭 유닛을 포함하는 도 4의 스위칭 전력 변환기의 더 상세한 예시이다.

[0013] [0013] 도 7은 본 발명의 예시적인 실시예에 따른, 출력 전압을 펄스-폭 변조기에 직접 커플링하는 피드백 경로, 및 여러 정정을 제공하도록 구성되는 보상 경로를 포함하는 다른 스위칭 전력 변환기를 예시한다.

[0014] [0014] 도 8a는 본 발명의 예시적인 실시예에 따른, 스위칭 전력 변환기의 여러 전압을 도시하는 플롯이다.

[0015] [0015] 도 8b는 본 발명의 예시적인 실시예에 따른, 스위칭 전력 변환기의 출력 전압 및 스위칭 전력 변환기의 펄스-폭 변조기에 전달될 삼각파를 예시하는 플롯이다.

[0016] [0016] 도 9는 본 발명의 예시적인 실시예에 따른 방법을 예시하는 흐름도이다.

[0017] [0017] 도 10은 본 발명의 예시적인 실시예에 따른 스위칭 전력 변환기를 포함하는 시스템을 예시한다.

발명을 실시하기 위한 구체적인 내용

[0009] [0009] 첨부된 도면들과 관련하여 아래에 기재되는 상세한 설명은, 본 발명의 예시적인 실시예들의 설명으로서 의도되며, 본 발명이 실시될 수 있는 유일한 실시예들만을 표현하도록 의도되지 않는다. 본 명세서 전반에 걸쳐 사용된 용어 "예시적인"은 "예, 예시, 또는 예증으로서 기능하는 것"을 의미하고, 다른 예시적인 실시예들에 비해 반드시 바람직하거나 유리한 것으로서 해석되지는 않아야 한다. 상세한 설명은 본 발명의 예시적인 실시

예들의 철저한 이해를 제공하려는 목적을 위해 특정한 세부사항들을 포함한다. 본 발명의 예시적인 실시예들이 이를 특정한 세부사항들 없이 실시될 수도 있다는 것은 당업자들에게 명백할 것이다. 몇몇 예시들에서, 본 명세서에 제시된 예시적인 실시예들의 신규성을 불명료하게 하는 것을 회피하기 위해, 잘 알려진 구조들 및 디바이스들은 별록도 형태로 도시되어 있다.

- [0010] [0019] 도 1은, 입력 전압 V_g 를 수신하고 출력 전압 V_{out} 을 전달하도록 구성되는 스위칭 전력 변환기(100)를 예시한다. 전력 변환기(100)는 스위칭 유닛(104), 로드(106), 및 피드백 경로(108)를 포함한다. 스위칭 유닛(104)은 트랜지스터 M, 다이오드 D1, 인덕터 L, 및 커패시터 C1을 포함한다. 추가로, 피드백 경로(108)는, 센서 이득(110), 연산 증폭기(112), 보상기(114), 펄스-폭 변조기(116), 및 게이트 드라이버(118)를 포함한다. 당업자에 의해 이해될 바와 같이, 센서 이득(110)은, 출력 전압 V_{out} 을 수신하고 피드백 신호 H_v 를 연산 증폭기(112)에 전달하도록 구성된다. 연산 증폭기(112)는, 피드백 신호 H_v 및 기준 신호 V_{ref} 를 수신하고 에러 신호 V_e 를 보상기(114)에 출력하도록 구성되며, 보상기(114)는 정정 신호 V_c 를 펄스-폭 변조기(116)에 전달한다. 정정 신호 V_c 는 본 명세서에서 "정정 전압" 또는 "에러 정정 전압"으로 또한 지칭될 수도 있다. 펄스-폭 변조기(116)는 신호를 게이트 드라이버(118)에 전달하도록 구성되며, 게이트 드라이버(118)는, 펄스-폭 변조기(116)로부터 신호의 수신 시, 신호를 트랜지스터 M1에 전달할 수도 있다.
- [0011] [0020] 도 2는 전력 변환기(100)의 더 구체적인 예시를 예시한다. 도 2에 예시된 바와 같이, 피드백 경로(108)는, 저항기들 R1 및 R2를 포함하는 전압 분배기, 저항기 R3 및 커패시터 C2를 포함하는 RC 네트워크, 증폭기들(210 및 212), 및 게이트 드라이버(118)를 포함한다. 인식될 바와 같이, 전압 분배기(즉, 저항기들 R1 및 R2)는 도 1의 센서 이득(110)을 포함할 수도 있고, 증폭기(210)는 도 1의 연산 증폭기(112) 및 보상기(114)를 포함할 수도 있으며, 정정 신호 V_c 및 삼각 파형 $V_{triangle}$ 을 수신하도록 구성되는 증폭기(212)는 도 1의 펄스-폭 변조기(116)를 포함할 수도 있다. 도 1을 구체적으로 참조하면, 당업자에 의해 이해될 바와 같이, 센서 이득(110), 연산 증폭기(112), 및 보상기(114) 각각은 레이턴시, 지연, 및/또는 감쇠를 유발할 수도 있다. 결과적으로, 로드 조건들이 변하는 것에 의해 야기되는 출력 전압 V_{out} 에서의 변화에 대한 응답이 지연될 수도 있다.
- [0012] [0021] 도 3은, 입력 전압 V_g 를 수신하고 출력 전압 V_{out} 을 전달하도록 구성되는 다른 전력 변환기(300)를 예시한다. 전력 변환기(300)는 스위칭 유닛(104), 로드(106), 및 피드백 경로(308)를 포함한다. 스위칭 유닛(104)은 트랜지스터 M, 다이오드 D1, 인덕터 L, 커패시터 C1을 포함한다. 추가로, 피드백 경로(308)는 센서 이득(110), 연산 증폭기(112), 보상기(114), 펄스-폭 변조기(116), 및 게이트 드라이버(118)를 포함한다. 부가적으로, 보상기(114) 및 펄스-폭 변조기(116)를 우회(bypass)하기 위해, 피드백 경로(308)는 임계치 검출 회로(310) 및 펄스-폭 변조 오버라이드 override(312)를 포함한다. 보상기(114)에 수반되는 레이턴시, 지연, 및 감쇠 이슈들은 보상기(114)를 우회함으로써 회피될 수도 있지만(즉, 도 1 및 도 2의 전력 변환기(100)에 비해 트랜션트 응답이 개선될 수도 있음), 전력 변환기(300)는 센서 이득(110) 및 연산 증폭기(112)로 인한 레이턴시, 지연, 및/또는 감쇠 이슈들을 계속해서 겪을 수도 있다. 따라서, 로드 조건들이 변하는 것에 의해 야기되는 출력 전압 V_{out} 에서의 변화에 대한 응답이 지연될 수도 있다.
- [0013] [0022] 본 명세서에 설명되는 바와 같이, 예시적인 실시예들은 스위칭 전력 변환기의 성능을 개선하기 위한 디바이스들, 시스템들, 및 방법들에 관한 것이다. 일 예시적인 실시예에 따르면, 디바이스는, 입력 전압을 수신하고 출력 전압을 전달하도록 구성되는 스위칭 유닛을 포함할 수도 있다. 디바이스는 또한, 출력 전압에 직접 커플링되는 입력을 갖고 신호를 스위칭 유닛에 전달하도록 구성되는 펄스-폭 변조기를 포함할 수도 있다.
- [0014] [0023] 다른 예시적인 실시예에 따르면, 본 발명은 스위칭 전력 변환기를 동작시키기 위한 방법들을 포함한다. 그러한 방법의 다양한 실시예들은, 스위칭 변환기의 출력 전압을 제 1 경로를 통하여 펄스-폭 변조기에 전달하는 단계를 포함할 수도 있다. 방법은 또한, 정정 신호를 상이한 경로인 제 2 경로를 통하여 펄스-폭 변조기에 전달하는 단계를 포함할 수도 있다.
- [0015] [0024] 본 발명의 다른 양상을 뿐만 아니라 다양한 양상들의 특성들 및 이점들은, 다음의 설명, 첨부된 도면들 및 첨부된 청구항들의 고려를 통해 당업자들에게 명백해질 것이다.
- [0016] [0025] 도 4는 본 발명의 예시적인 실시예에 따른 전력 변환기(400)를 도시한다. 입력 전압 V_g 를 수신하고 출력 전압 V 를 전달하도록 구성되는 전력 변환기(400)는, 스위칭 변환기 유닛(104), 로드(106), 및 피드백 경로(408)를 포함한다. 스위칭 유닛(404)은 트랜지스터 M, 다이오드 D1, 인덕터 L, 및 커패시터 C1을 포함한다. 추가로, 피드백 경로(408)는, 후술되는 바와 같이, 펄스-폭 변조기를 포함할 수도 있는 증폭기(410)를 포함한다. 증폭기(410)는, 도 5에 예시된 바와 같이, 전력 변환기(400)의 출력 전압 V 를 수신하도록 구성되는

하나의 입력 및 삼각 파형($V_{triangle}$)(415)을 수신하도록 구성되는 다른 입력을 포함한다. 더 상세하게는, 예로서, 증폭기(410)의 비-반전 입력은 출력 전압 V 를 수신하도록 구성될 수도 있고, 증폭기(410)의 반전 입력은 삼각 파형(415)을 수신하도록 구성될 수도 있다. 피드백 경로(408)는 추가로, 증폭기(410)의 출력을 수신하도록 구성되는 게이트 드라이버(118)를 포함한다. 게이트 드라이버(118)는 추가로, 트랜지스터 M1의 게이트에 신호를 전달하도록 구성된다.

[0017] [0026] 도 5에 도시된 바와 같이, 삼각 파형(415)은 원하는 출력 전압(즉, 기준 전압 V_{ref})에 중심이 놓일 수도 있음을 유의한다. 원하는 출력 전압에 삼각 파형(415)의 중심을 놓는 것은, 끊김없는(seamless) 비-선형 동작이 발생하는 것을 허용할 수도 있다. 부가적으로, 0% 및 100% 듀티 사이클들이 삼각 파형(415) 위 및 아래에서 자연스럽게 발생할 수도 있다. 작은 크기의 삼각 파형을 사용하는 것은 매우 높은 이득을 제공할 수도 있으며, 이는, 전력 변환기(400)가 고성능으로 동작하게 한다. 예를 들어, 삼각 파형(415)의 크기 V_m 은 40 밀리볼트(mV)를 포함할 수도 있다.

[0018] [0027] 출력 전압 V 를 증폭기(410)에 직접 커플링시키는 것은 고속 트랜션트 응답을 허용한다. 다른 방식으로 설명하면, 레이턴시, 지연, 및/또는 감쇠를 유발할 수도 있는 어떠한 엘리먼트들도 없는 피드백 경로(408)가 출력 전압 V 를 증폭기(410)에 직접 커플링시키며, 그에 따라, 최대 선명도(visibility)의 출력 전압 V 를 증폭기(410)에 제공한다. 따라서, 증폭기(410)는 출력 전압 V 에서의 변화를 신속하게 검출하고 그에 응답할 수도 있다. 또 다른 방식으로 설명하면, 출력 전압 V 와 증폭기(410) 사이의 직접 접속(즉, 어떠한 레이턴시, 지연, 및/또는 감쇠 유발 컴포넌트들도 존재하지 않음)은, 로드 조건들이 변하는 것에 의해 야기되는 출력 전압 V 에서의 변화들에 증폭기(410)가 즉시 그리고 최적으로 응답하게 할 수도 있다.

[0019] [0028] 도 6은 전력 변환기(400)의 다른 예시를 예시하며, 여기서, 도 4의 증폭기(410)가 스위칭 유닛(104)의 출력과 게이트 드라이버(118)의 입력 사이에 커플링된 펄스-폭 변조기(410')로서 도시된다. 일 예시적인 실시예에 따르면, 펄스-폭 변조기(410')는, 기준 입력 V_{ref} (즉, 원하는 출력 전압)로 도시되는 제 1 신호 및 램프(ramp) 전압 또는 램프 전압의 분율(예를 들어, $1/2 * V_{ramp}$)을 포함할 수도 있는 제 2 신호를 수신하도록 구성된 합산기(510)를 포함한다. 램프 전압 V_{ramp} 은 삼각 파형(415)의 높이에 대응하는 DC 전압을 포함할 수도 있음을 유의한다. 합산기(510)는 스케일링된 기준 전압을 전달하도록 구성된다. 펄스-폭 변조기(410')는 추가로, 출력 전압 V 및 합산기(510)에 의해 전달된 스케일링된 기준 전압을 수신하도록 구성되는 비교기(512)를 포함한다. 비교기(512)는 추가로, 변조된 신호 V_{mod} 를 분할기(514)에 전달하도록 구성되며, 분할기(514)는, 듀티 사이클을 생성하기 위해 변조된 신호 V_{mod} 를 램프 전압 V_{ramp} 로 분할할 수도 있다. 분할기(514)는 추가로, 게이트 드라이버(118)에 신호를 전달하도록 구성될 수도 있다. 펄스-폭 변조기(520)로부터 신호의 수신 시, 게이트 드라이버(118)는 신호를 트랜지스터 M1의 게이트에 전달하도록 구성된다. 예로서, 기준 전압 $V_{ref} = 1$ 볼트, 램프 전압 $V_{ramp} = 0.040$ 볼트, 및 출력 전압 V (즉, Hv) = 1 볼트이면, 변조된 전압 $V_{mod} = 1 - 1 + 0.020 = 0.020$ 볼트이고, 듀티 사이클 $\delta = 0.020/0.040$ 이며, 이는 50% 듀티 사이클을 제공한다.

[0020] [0029] 상술된 바와 같이, 그리고 도 6에 예시된 바와 같이, 스위칭 유닛(104)의 출력은 펄스-폭 변조기(410')의 입력에 직접 커플링되고, 그에 따라, 피드백 경로(408)는 고속 트랜션트 응답을 허용한다. 다른 방식으로 설명하면, 레이턴시, 지연, 및/또는 감쇠를 유발할 수도 있는 어떠한 엘리먼트들도 없는 피드백 경로(408)가 출력 전압 V 를 펄스-폭 변조기(410')에 직접 커플링시킨다. 따라서, 펄스-폭 변조기(410')는 최대 선명도의 출력 전압 V 를 제공받으며, 결과적으로, 출력 전압 V 에서의 임의의 변화들을 신속하게 검출하고 그에 응답할 수도 있다. 또 다른 방식으로 설명하면, 출력 전압 V 와 펄스-폭 변조기(410') 사이의 직접 접속은, 로드 조건들이 변하는 것에 의해 야기되는 출력 전압 변화들에 펄스-폭 변조기(410')가 즉시 그리고 최적으로 응답하게 할 수도 있다.

[0021] [0030] 출력 전압 V 를 피드백 경로(408)를 통하여 직접 수신하도록 펄스-폭 변조기(410')를 구성하는 것은 고속 트랜션트 응답을 허용하지만, 피드백 경로(408)를 통하여 제공되는 신호는 정정되어 있지 않고(즉, 출력 전압 V 는 원하는 전압에 대해 에러에 있음) 보상되어 있지 않다(즉, 모든 상황들 하에서 안정되지 않을 수도 있음). 도 7은 본 발명의 예시적인 실시예에 따른, 피드백 경로(408') 및 보상 및 정정 경로(608)를 포함하는 다른 스위칭 전력 변환기(600)를 예시한다. 입력 전압 Vg 를 수신하고 출력 전압 V 를 전달하도록 구성되는 전력 변환기(600)는, 스위칭 유닛(104) 및 로드(106)를 포함한다. 스위칭 유닛(104)은 트랜지스터 M, 다이오드 D1, 인덕터 L, 및 커패시터 C1을 포함한다. 추가로, 전력 변환기(600)는, 스위칭 유닛(104)의 출력과 게이트 드라이버

(118)의 입력 사이에 커플링되는 필스-폭 변조기(610)를 포함한다.

- [0022] [0031] 일 예시적인 실시예에 따르면, 필스-폭 변조기(610)는, 기준 입력 V_{ref} (즉, 원하는 출력 전압)으로 도시되는 제 1 신호 및 보상기(114)에 의해 전달되는 정정 신호 V_c 로 도시되는 제 2 신호를 수신하도록 구성되는 합산기(620)를 포함한다. 필스-폭 변조기(610)는 추가로, 합산기(620)로부터의 출력인 변형된 기준 전압 V_{ref_mod} , 및 램프 전압 또는 램프 전압의 분율(즉, $1/2 * V_{ramp}$)을 포함할 수도 있는 다른 신호를 수신하도록 구성되는 합산기(622)를 포함한다. 필스-폭 변조기(610)는 추가로, 스위칭 유닛(104)의 출력(즉, 출력 전압 V) 및 합산기(622)의 출력(스케일링된 변형된 기준 전압 $V_{ref_mod_scaled}$ 를 포함할 수도 있음)을 수신하도록 구성되는 비교기(624)를 포함한다. 비교기(624)는 추가로, 전력 변환기(600)의 이득을 제공하기 위해, 필스-폭 변조기(610)의 이득을 포함하는 램프 전압 V_{ramp} 로 변조된 신호 V_{mod} 를 분할할 수도 있는 분할기(626)에 변조된 신호 V_{mod} 를 전달하도록 구성된다. 분할기(626)는 또한, 게이트 드라이버(118)에 신호를 전달하도록 구성될 수도 있다. 필스-폭 변조기(610)로부터 신호의 수신 시, 게이트 드라이버(118)는 트랜지스터 M1의 게이트에 신호를 전달하도록 구성된다.
- [0023] [0032] 도 7에 예시된 바와 같이, 스위칭 유닛(604)의 출력은, 피드백 경로(408')를 통하여 필스-폭 변조기(610)의 적어도 하나의 입력에 직접 커플링된다. 다른 방식으로 설명하면, 전력 변환기(400)(도 4 및 도 6 참조)와 유사하게, 전력 변환기(600)는 레이턴시, 지연, 및/또는 감쇠를 유발할 수도 있는 어떠한 엘리먼트들도 없는 적어도 하나의 경로(즉, 피드백 경로(408'))를 포함하며, 그 경로는 스위칭 유닛(104)의 출력을 필스-폭 변조기(610)를 통하여 게이트 드라이버(118)에 커플링시킨다.
- [0024] [0033] 레이턴시, 지연, 및/또는 감쇠를 유발할 수도 있는 어떠한 엘리먼트들도 없는 경로에 부가하여, 도 7에 예시된 예시적인 실시예는 여러 정정 및 보상을 위해 구성된 보상 및 정정 경로(608)를 포함한다. 더 구체적으로는, 도 7에 예시된 바와 같이, 보상 경로(608)는, 스위칭 유닛(104)의 출력에 커플링되는 센서 이득(110), 및 센서 이득(110)과 보상기(114) 사이에 커플링되는 연산 증폭기(112)(즉, 여러 증폭기)를 포함한다. 보상기(114)(즉, 정정 전압 V_c 의 주파수 응답을 제한하는 필터)의 출력은 필스-폭 변조기(610)에 커플링된다. 본 발명의 예시적인 실시예에 따르면, 보상 경로(608)는, 출력 전압 V 를 수신하고, 그에 응답하여, 변형된 기준 전압 V_{ref_mod} 를 생성하기 위해 합산기(620)에 의해 기준 전압 V_{ref} 에 부가되는 정정 전압 V_c 를 생성하도록 구성된다. 따라서, 합산기(622)에 제공되는 기준 전압이 변형되며, 결과적으로, 기준 전압 주변에 중심이 놓인 삼각 파형이 출력 전압 V 에서의 변화들에 응답하여 변형된다.
- [0025] [0034] 전력 변환기(600)는, 2개의 경로들, 즉, 로드 조건들에서의 변화들에 응답하여 출력 전압 V 를 조절하기 위해 고속 트랜션트 응답을 제공하는 하나의 고속 경로(즉, 피드백 경로(408')) 및 여러 정정을 위한 하나의 느린 경로(즉, 보상 경로(608))를 포함하는 단일 피드백 제어 루프를 포함함을 유의한다.
- [0026] [0035] 당업자에 의해 인식될 바와 같이, 단일 피드백 경로(즉, 피드백 경로들(108 및 308)) 내에 루프 보상을 포함하는 도 1-3에 도시된 전력 변환기들(100 및 300)과 비교하여, 도 7에 도시된 전력 변환기(600)의 루프 보상은, 원하는 출력 전압에 삼각 파형의 중심이 놓이게 함으로써 삼각 파형 내에 삽입된다. 다른 방식으로 설명하면, 전력 변환기들(100 및 300)에서 도시된 바와 같이 단일 피드백 경로에서 여러 정정을 제공하는 대신, 전력 변환기(600)는, 기준 전압, 및 그에 따른 필스-폭 변조기(610)에 의해 수신되는 삼각 파형을 변형함으로써 여러 정정을 제공하도록 구성된다. 또 다른 방식으로 설명하면, 정정 전압 V_c 를 이용하여 기준 전압 V_{ref} 를 변형함으로써, 필요한 경우, 기준 전압 V_{ref} 상에 중심이 놓인 삼각 파형이 순간적으로 상향 또는 하향으로 이동된다. 따라서, 필스-폭 변조기(610)의 이득은 보상 주파수에서 감소될 수도 있다. 그에 따라, 필스-폭 변조기(610)는 변조기 및 낮은 이득 여러 증폭기 들 모두로서 동작할 수도 있다. 여러 증폭기 이득이 낮기 때문에, 일부 여러 조절은, 삼각 파형을 상향 또는 하향으로 다시 이동시킴으로써 행해질 수도 있고 그리고 적용될 수도 있다. 여러 정정을 위해, 삼각 파형은 50%보다 작은 듀티 사이클들에 대해 하향으로 그리고 50%보다 큰 듀티 사이클들에 대해 상향으로 이동됨을 유의한다(반대(opposite) 또는 포지티브(positive) 피드백). 추가로, 보상을 위해, 삼각 파형은, 필스-폭 변조기(610)로부터의 듀티 사이클이 감소되게 하는 출력 전압 V 에서의 네거티브(negative) 변화들에 대해 하향으로 이동된다. 삼각 파형은 출력 전압 V 에서의 포지티브 변화들에 대해 상향으로 이동된다(동일 방향 또는 네거티브 피드백). 특정한 주파수 제약들에 매칭하는 듀티 사이클에서의 변화들이 겹출되는 경우, 이러한 이동은 단지 일시적일 수도 있다. 예로서, 보상기(114)는 대역 통과 필터를 포함할 수도 있다.

[0027] [0036] 일 예시적인 실시예에 따르면, 정정 전압 V_c 는 다음과 같이 정의될 수도 있다.

수학식 1

$$V_c = (V_{ramp} / 2) - V_{ramp} * (1 - \text{duty cycle})$$

[0029] [0037] 따라서, V_{ramp} 가 40 mV와 동일하고 둑티 사이클이 15%인 일 예에서, 정정 전압 V_c 는 -14 mV 조절을 제공할 수도 있다. V_{ramp} 가 40 mV와 동일하고 둑티 사이클이 70%인 다른 예에서, 정정 전압 V_c 는 8 mV 조절을 제공할 수도 있다.

[0030] [0038] 전력 변환기(600)의 고려된 동작이 이제 설명될 것이다. 출력 전압 V 가 전력 변환기(600)에 의해 전달될 시, 비교기(624)는 출력 전압 V 를 수신하고 변조된 신호 V_{mod} 를 분할기(626)에 제공할 수도 있다. 분할기(626)는 둑티 사이클 δ 를 생성하기 위해, 변조된 신호 V_{mod} 를 펠스-폭 변조기(610)의 이득으로 분할한다. 분할기(626)는 신호를 게이트 드라이버(118)에 제공하고, 게이트 드라이버(118)는 신호를 트랜지스터 M1에 제공한다. 추가로, 센서 이득(110)은 출력 전압 V 를 수신하고 신호를 연산 증폭기(112)에 전달할 수도 있다. 연산 증폭기(112)는, 센서 이득으로부터 수신된 신호를 기준 전압 V_{ref} 에 비교하고, 여러 신호 V_e 를 보상기(114)에 제공할 수도 있으며, 보상기(114)는, 펠스-폭 변조기(610) 내의 기준 전압을 변형하기 위해 펠스-폭 변조기(610)의 합산기(620)에 정정 신호 V_c 를 전달하며, 펠스-폭 변조기(610)는, 결과적으로, 기준 전압 상에 중심이 놓인 삼각 과형을 변형한다.

[0031] [0039] 예시적인 동작이 이제 설명될 것이다. 이러한 예에서, 입력 전압 $V_g = 2$ 볼트이고, 기준 전압 $V_{ref} = 1$ 볼트이고, 램프 전압 $V_{ramp} = 0.040$ 볼트이고, 출력 전압 $V = 1$ 볼트이다. 따라서, 변조된 전압 $V_{mod} = 1 - 1 + 0.020 = 0.020$ 볼트이고, 둑티 사이클 $\delta = 0.020/0.040$ 이며, 이는 50% 둑티 사이클을 초래한다. 추가로, 적용된 로드로 인해 출력 전압 $V = 0.990$ 볼트이면, $V_{mod} = 0.990 - 1 + 0.020 = 0.030$ 볼트이고, 둑티 사이클 $\delta = 0.030/0.040$ 이며, 이는 75% 둑티 사이클을 제공한다. 전력 변환기(600)의 둑티 사이클은 출력 전압 V 에서의 딥(dip)에 응답하여 50%로부터 75%까지 증가된다. 또한, 둑티 사이클 변화가 보상기(114)의 요건들을 충족시키면, 둑티 사이클의 변화율을 느리게 하기 위해 몇몇 네거티브 피드백이 적용될 수도 있다. 비교적 긴 시간에 대해 75% 둑티 사이클이 요구되면, 75% 둑티 사이클이 기준 전압 V_{ref} 에서 발생하게 하는 여러 정정이 적용될 수도 있다. 변조된 전압 $V_{mod} = V - V_{ref} + 1/2 * V_{ramp} + V_c$ 이다. 따라서, 변조된 전압 $V_{mod} = 1 - 1 + 0.020 + 0.010 = 0.030$ 볼트이고, 둑티 사이클 $\delta = 0.030/0.040$ 이며, 이는 75% 둑티 사이클을 제공한다.

[0032] [0040] 도 8a는 전력 변환기의 여러 전압(예를 들어, 전력 변환기(600)의 여러 전압 V_e)을 표현하는 과형(702)을 갖는 플롯(700)을 포함한다. 추가로, 도 8b는 전력 변환기의 출력 전압(예를 들어, 전력 변환기(600)의 출력 전압 V)을 표현하는 과형(712)을 갖는 플롯(710)을 포함한다. 추가로, 플롯(710)은, 삼각 과형(예를 들어, 도 5의 삼각 과형(415))을 표현하는 과형(714)을 포함한다. 예를 들어, 과형(714)은, 전력 변환기(600)의 펠스-폭 변조기(610)에 의해 이용되는 기준 전압 상에 중심이 놓인 삼각 과형(415)을 표현한다.

[0033] [0041] 플롯들(700 및 710)에 예시된 바와 같이, 과형(702) 및 과형(712)의 전압들은, 전력 변환기에 커플링된 로드에서의 변화들로 인해 대략적으로 1.05 밀리초(ms)에서 감소한다. 추가로, 과형(714)에 의해 예시된 바와 같이, 삼각 과형은, 전력 변환기의 출력 전압 및 여러 전압에서의 변화들에 응답하여 대략적으로 1.05 ms에서 하향 조정된다. 추가로, 과형(702) 및 과형(712)의 전압들이 증가하는 경우, 과형(714)은 상향 조정된다.

[0034] [0042] 도 9는 하나 또는 그 초과의 예시적인 실시예들에 따른 방법(800)을 예시하는 흐름도이다. 방법(800)은, 스위칭 전력 변환기의 출력 전압을 제어 루프의 제 1 경로를 통하여 수신하는 단계(도면부호 (802)에 의해 도시됨)를 포함할 수도 있다. 방법(800)은 또한, 출력 전압에 기초한 정정 전압을 제어 루프의 상이한 경로인 제 2 경로를 통하여 수신하는 단계(도면부호 (804)에 의해 도시됨)를 포함할 수도 있다. 방법(800)은 또한, 출력 전압 및 정정 전압 중 적어도 하나에 응답하여 스위칭 전력 변환기를 제어하는 단계(도면부호 (806)에 의해 도시됨)를 포함할 수도 있다.

[0035] [0043] 도 10은 무선 통신 디바이스(900)의 블록도이다. 이러한 예시적인 설계에서, 무선 통신 디바이스(900)

는 디지털 모듈(902), RF 모듈(906), 및 전력 관리 모듈(904)을 포함한다. 디지털 모듈(902)은 메모리 및 하나 또는 그 초과의 프로세서들을 포함할 수도 있다. 라디오-주파수 접적 회로(RFIC)를 포함할 수도 있는 RF 모듈(906)은, 송신기 및 수신기를 포함하는 트랜시버를 포함할 수도 있고, 안테나(908)를 통한 양-방향 무선 통신에 대해 구성될 수도 있다. 일반적으로, 무선 통신 디바이스(900)는, 임의의 개수의 통신 시스템들, 임의의 개수의 주파수 대역들, 및 임의의 개수의 안테나들에 대한 임의의 개수의 송신기들 및 임의의 개수의 수신기들을 포함할 수도 있다. 추가로, 전력 관리 모듈(904)은 도 4, 도 6, 및 도 7에 예시된 전력 변환기들(400 및 600)과 같은 하나 또는 그 초과의 전력 변환기들을 포함할 수도 있다. 본 명세서에 설명된 전력 변환기들(즉, 전력 변환기(400 및 600))은, 큰 디지털 회로들(예를 들어, 마이크로프로세서들 및 그래픽 코어들)에서 발견되는 로드들과 같은 고속 동적 전류 로드들의 전압 조정을 제공하도록 구성될 수도 있음을 유의한다.

[0036] [0044] 당업자들은, 정보 및 신호들이 다양한 상이한 기술들 및 기법들 중 임의의 기술 및 기법을 사용하여 표현될 수도 있음을 이해할 것이다. 예를 들어, 상기 설명 전반에 걸쳐 참조될 수도 있는 데이터, 명령들, 커맨드들, 정보, 신호들, 비트들, 심볼들, 및 칩들은 전압들, 전류들, 전자기파들, 자기장들 또는 자기 입자들, 광학 필드들 또는 광학 입자들, 또는 이들의 임의의 결합에 의해 표현될 수도 있다.

[0037] [0045] 당업자들은 본 명세서에 기재된 예시적인 실시예들과 관련하여 설명된 다양한 예시적인 로직 블록들, 모듈들, 회로들, 및 알고리즘 단계들이 전자 하드웨어, 컴퓨터 소프트웨어, 또는 이 둘의 결합들로서 구현될 수도 있음을 추가적으로 인식할 것이다. 하드웨어와 소프트웨어의 이러한 상호교환가능성을 명확히 예시하기 위해, 다양한 예시적인 컴포넌트들, 블록들, 모듈들, 회로들, 및 단계들은 그들의 기능의 관점들에서 일반적으로 상술되었다. 그러한 기능이 하드웨어로서 구현되는지 또는 소프트웨어로서 구현되는지는 특정 애플리케이션 및 전체 시스템에 부과된 설계 제한들에 의존한다. 당업자들은 설명된 기능을 각각의 특정한 애플리케이션에 대해 다양한 방식들로 구현할 수도 있지만, 그러한 구현 결정들이 본 발명의 예시적인 실시예들의 범위를 벗어나게 하는 것으로서 해석되지는 않아야 한다.

[0038] [0046] 본 명세서에 기재된 예시적인 실시예들과 관련하여 설명된 다양한 예시적인 로직 블록들, 모듈들, 및 회로들은 범용 프로세서, 디지털 신호 프로세서(DSP), 주문형 접적회로(ASIC), 필드 프로그래밍가능 게이트 어레이(FPGA) 또는 다른 프로그래밍가능 로직 디바이스, 이산 게이트 또는 트랜지스터 로직, 이산 하드웨어 컴포넌트들, 또는 본 명세서에 설명된 기능들을 수행하도록 설계된 이들의 임의의 결합으로 구현되거나 수행될 수도 있다. 범용 프로세서는 마이크로프로세서일 수도 있지만, 대안적으로, 프로세서는 임의의 종래의 프로세서, 제어기, 마이크로제어기, 또는 상태 머신일 수도 있다. 또한, 프로세서는 컴퓨팅 디바이스들의 결합, 예를 들어 DSP와 마이크로프로세서의 결합, 복수의 마이크로프로세서들, DSP 코어와 결합된 하나 또는 그 초과의 마이크로프로세서들, 또는 임의의 다른 그러한 구성으로서 구현될 수도 있다.

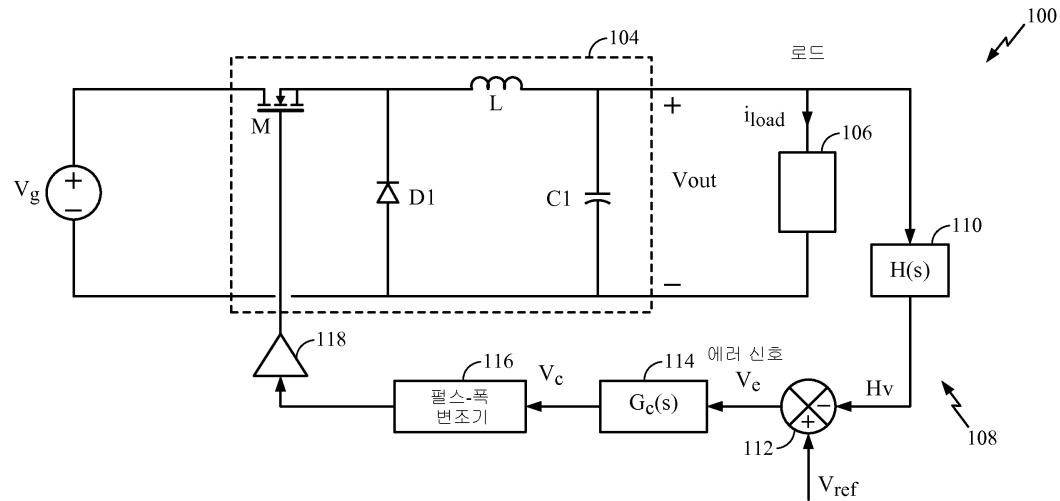
[0039] [0047] 하나 또는 그 초과의 예시적인 실시예들에서, 설명된 기능들은 하드웨어, 소프트웨어, 펌웨어, 또는 이들의 임의의 결합으로 구현될 수 있다. 소프트웨어로 구현되면, 기능들은 컴퓨터-판독가능 매체 상에 하나 또는 그 초과의 명령들 또는 코드로서 저장되거나 이를 통해 송신될 수도 있다. 컴퓨터-판독가능 매체들은, 일장소에서 다른 장소로의 컴퓨터 프로그램의 전달을 용이하게 하는 임의의 매체를 포함한 통신 매체들 및 컴퓨터 저장 매체들 양자를 포함한다. 저장 매체들은 컴퓨터에 의해 액세스될 수 있는 임의의 이용가능한 매체들일 수도 있다. 제한이 아닌 예로서, 그러한 컴퓨터-판독가능 매체들은 RAM, ROM, EEPROM, CD-ROM 또는 다른 광학 디스크 저장부, 자기 디스크 저장 또는 다른 자기 저장 디바이스들, 또는 명령들 또는 데이터 구조들의 형태로 원하는 프로그램 코드를 반송 또는 저장하는데 사용될 수 있고, 컴퓨터에 의해 액세스될 수 있는 임의의 다른 매체를 포함할 수 있다. 또한, 임의의 접속수단(connection)이 컴퓨터-판독가능 매체로 적절히 지칭된다. 예를 들어, 소프트웨어가 동축 케이블, 광섬유 케이블, 연선(twisted pair), 디지털 가입자 라인(DSL), 또는 (적외선, 라디오, 및 마이크로파와 같은) 무선 기술들을 사용하여 웹사이트, 서버, 또는 다른 원격 소스로부터 송신되면, 동축 케이블, 광섬유 케이블, 연선, DSL, 또는 (적외선, 라디오, 및 마이크로파와 같은) 무선 기술들이 매체의 정의에 포함된다. 본 명세서에 사용되는 바와 같이, 디스크(disk) 및 디스크(disc)는 컴팩트 디스크(disc)(CD), 레이저 디스크(disc), 광학 디스크(disc), 디지털 다목적 디스크(digital versatile disc)(DVD), 플로피 디스크(disk) 및 blu-Ray 디스크(disc)를 포함하며, 여기서 디스크(disk)들은 일반적으로 데이터를 자기적으로 재생하지만, 디스크(disc)들은 레이저들을 이용하여 광학적으로 데이터를 재생한다. 또한, 상기의 것들의 결합들은 컴퓨터-판독가능 매체들의 범위 내에 포함되어야 한다.

[0040] [0048] 기재된 예시적인 실시예들의 이전 설명은 임의의 당업자가 본 발명을 사용 또는 실시할 수 있도록 제공된다. 이를 예시적인 실시예들에 대한 다양한 변형들은 당업자들에게 용이하게 명백할 것이며, 본 명세서에 정의된 일반적인 원리들은 본 발명의 사상 또는 범위를 벗어나지 않으면서 다른 실시예들에 적용될 수도 있다.

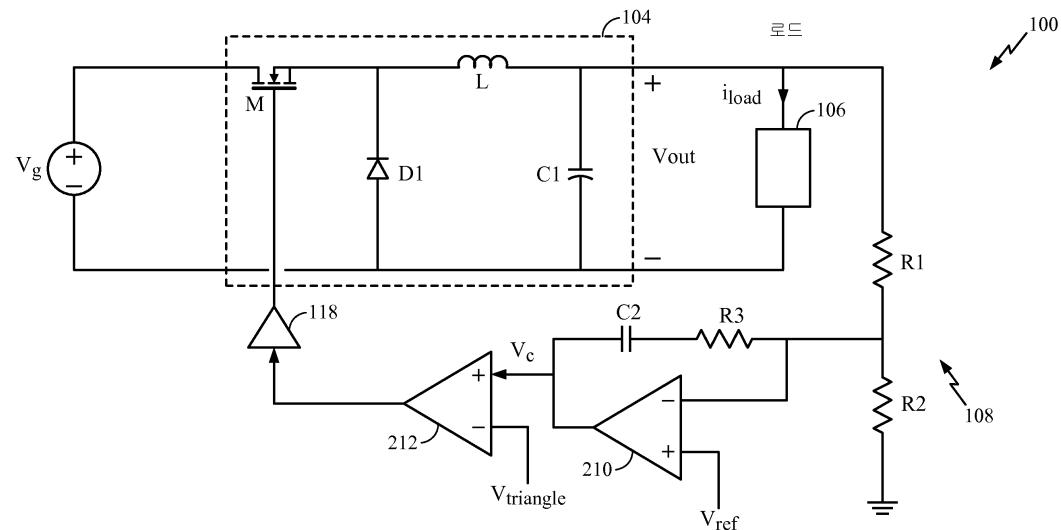
따라서, 본 발명은 본 명세서에 설명된 예시적인 실시예들로 제한되도록 의도되는 것이 아니라, 본 명세서에 기재된 원리들 및 신규한 특성들과 일치하는 가장 넓은 범위에 부합할 것이다.

도면

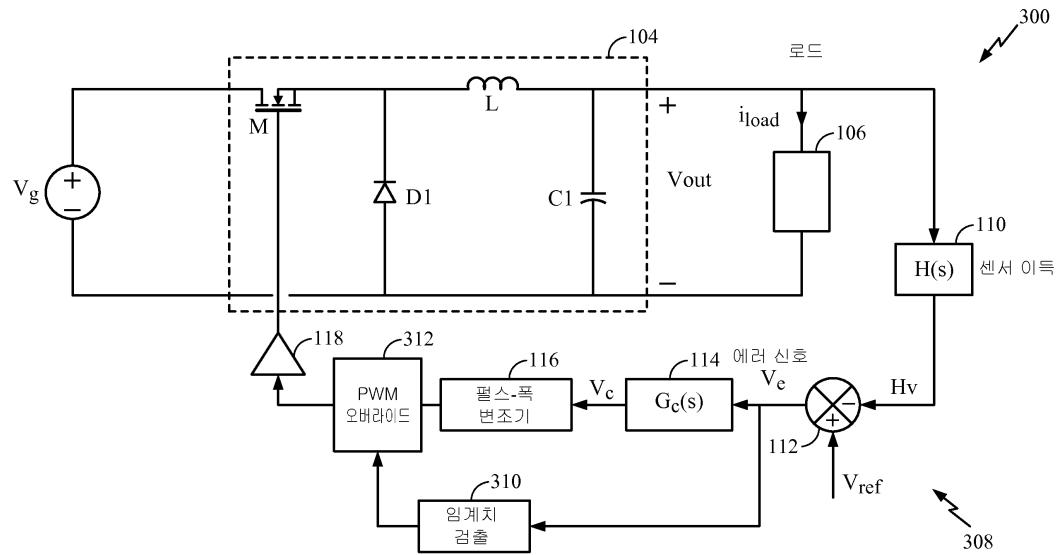
도면1



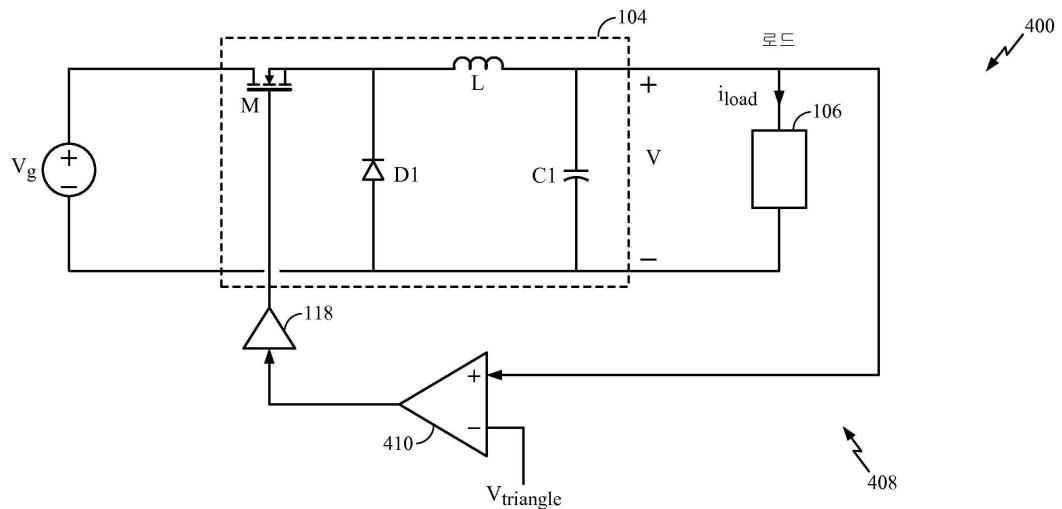
도면2



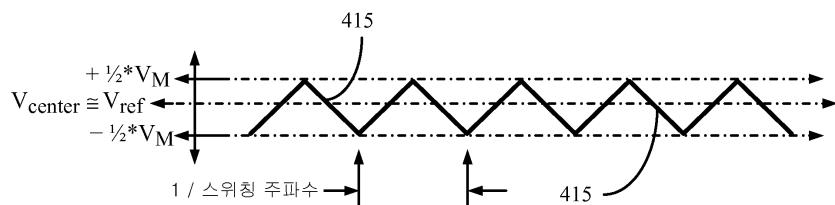
도면3



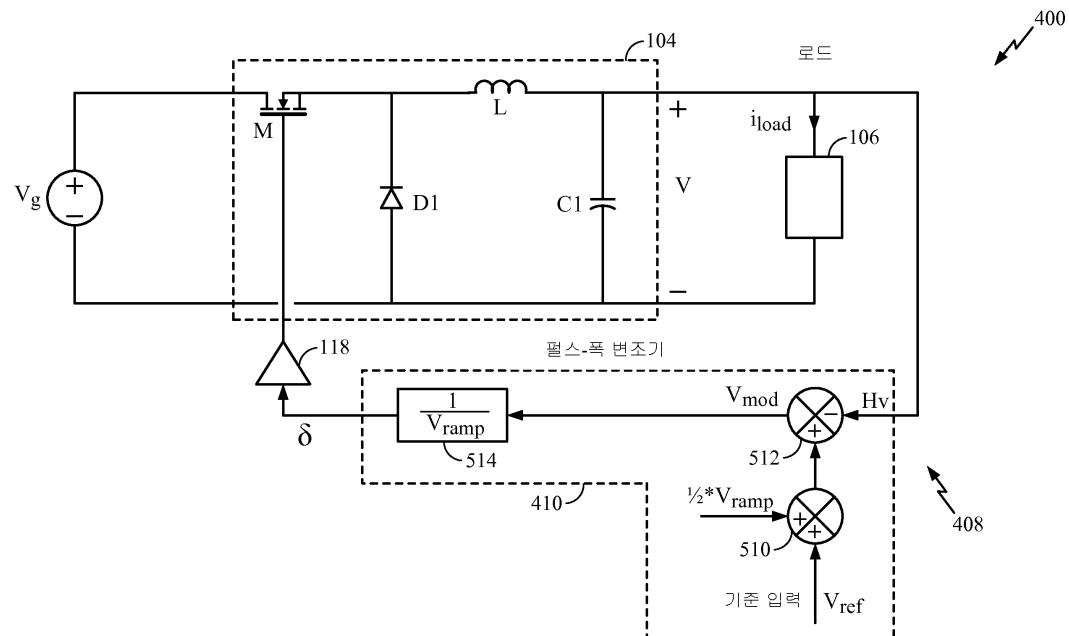
도면4



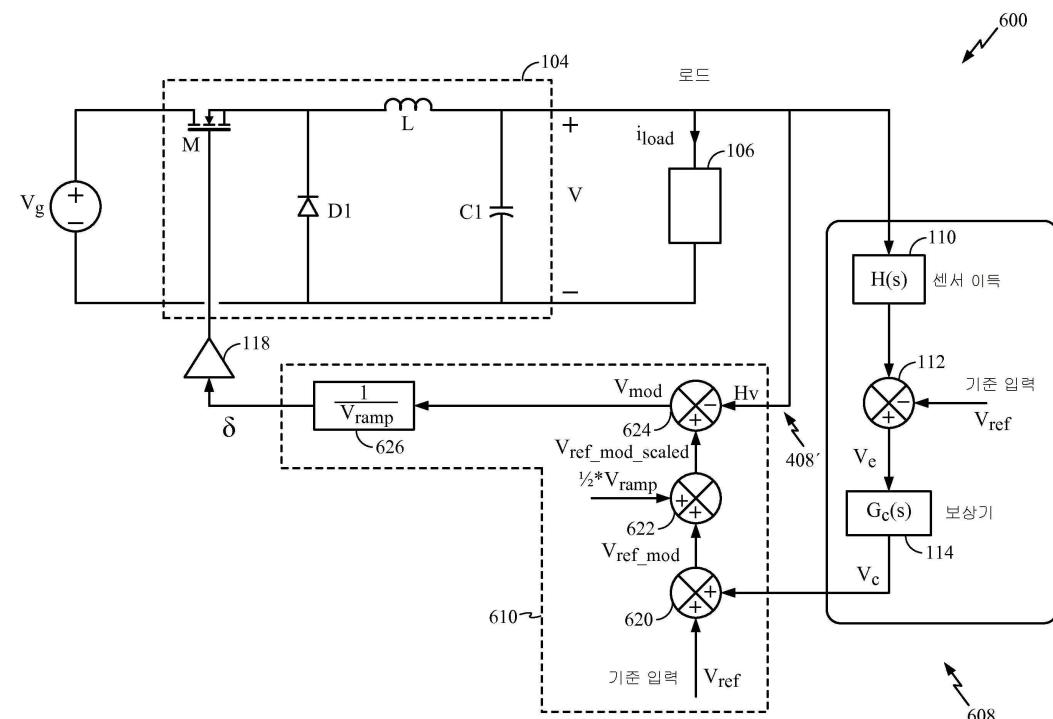
도면5



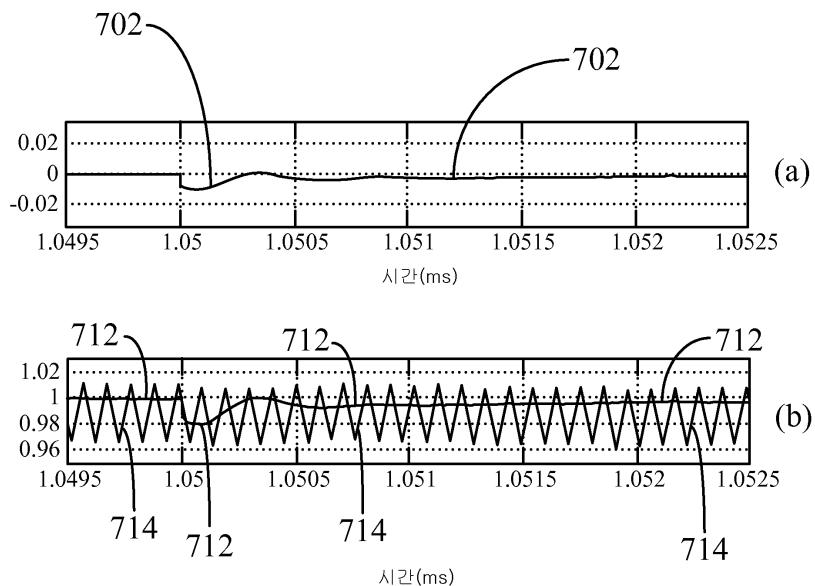
도면6



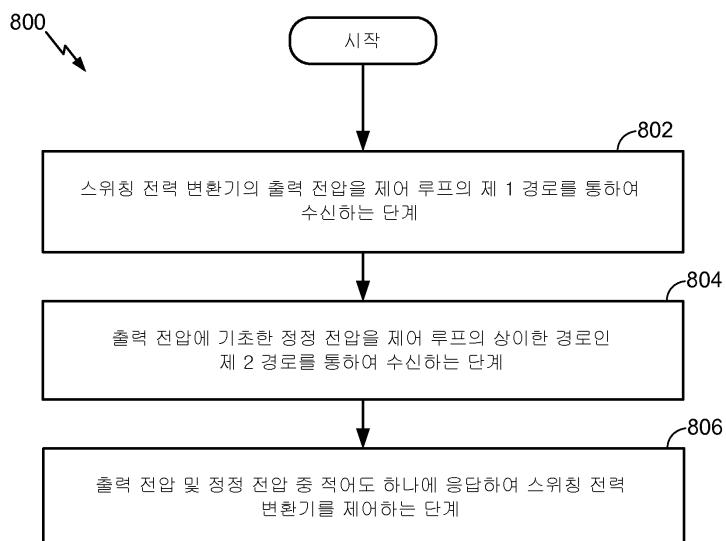
도면7



도면8



도면9



도면10

