(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第6709560号
(P6709560)
(45)発行日　令和2年6月17日(2020.6.17)　(24)登録日　令和2年5月27日(2020.5.27)

(51)Int.Cl.　　F I
H02H 7/18 (2006.01)　　H02H 7/18
H02J 7/00 (2006.01)　　H02J 7/00　S

請求項の数 10　(全 10 頁)

(21)出願番号　特願2018-223539(P2018-223539)
(22)出願日　平成30年11月29日(2018.11.29)
(65)公開番号　特開2019-134661(P2019-134661A)
(43)公開日　令和1年8月8日(2019.8.8)
審査請求日　平成30年11月29日(2018.11.29)
(31)優先権主張番号　10-2018-0013576
(32)優先日　平成30年2月2日(2018.2.2)
(33)優先権主張国・地域又は機関
韓国(KR)

(73)特許権者　590002817
三星エスディアイ株式会社
ＳＡＭＳＵＮＧ　ＳＤＩ　Ｃｏ．，　ＬＴＤ．
大韓民国京畿道龍仁市器興区貢税路１５０－２０
１５０－２０　Ｇｏｎｇｓｅ－ｒｏ，Ｇｉｈｅｕｎｇ－ｇｕ，Ｙｏｎｇｉｎ－ｓｉ，Ｇｙｅｏｎｇｇｉ－ｄｏ，４４６－９０２　Ｒｅｐｕｂｌｉｃ　ｏｆ　Ｋｏｒｅａ
(74)代理人　100070024
弁理士　松永　宣行
(74)代理人　100159042
弁理士　辻　徹二

最終頁に続く

(54)【発明の名称】バッテリー保護回路およびそれを有するバッテリーパック

(57)【特許請求の範囲】
【請求項１】
バッテリーの正極および負極と電気的に連結されるためのセル端子；
充電器または電子装置の正極および負極と電気的に連結されるための外部端子；
前記セル端子と前記外部端子の間である大電流経路に連結された放電ＦＥＴ；
前記セル端子と前記外部端子の間である大電流経路に連結され、前記放電ＦＥＴと直列に連結された充電ＦＥＴ；
前記放電ＦＥＴのゲート電極に第１端子が電気的に連結され、前記充電ＦＥＴのゲート電極に第２端子が電気的に連結されて前記放電ＦＥＴと前記充電ＦＥＴの駆動を制御する制御部；
前記放電ＦＥＴの制御電極と前記制御部の第１端子の間に電気的に連結された第１抵抗；
前記放電ＦＥＴの制御電極と前記放電ＦＥＴの第１電極の間に電気的に連結されたキャパシタ；および
前記放電ＦＥＴの制御電極と前記放電ＦＥＴの第２電極の間に電気的に連結されたトランジスタを含む、バッテリー保護回路。
【請求項２】
前記放電ＦＥＴと前記充電ＦＥＴの第１電極はドレーン電極であり、第２電極はソース電極であり、制御電極はゲート電極であることを特徴とする、請求項１に記載のバッテリー保護回路。

【請求項３】
前記キャパシタは、第１電極が前記第１抵抗の第２電極と前記放電ＦＥＴの制御電極の間に電気的に連結され、第２電極が前記放電ＦＥＴの第１電極と前記充電ＦＥＴの第１電極の間に電気的に連結されたことを特徴とする、請求項１に記載のバッテリー保護回路。
【請求項４】
前記第１抵抗は、第１電極が前記制御部の第１端子に電気的に連結され、第２電極が前記キャパシタは第１電極と前記放電ＦＥＴの制御電極に電気的に連結されたことを特徴とする、請求項１に記載のバッテリー保護回路。
【請求項５】
前記制御部の第１端子と前記第１抵抗の第１電極に第１電極が電気的に連結され、前記トランジスタの制御電極に第２電極が電気的に連結された第２抵抗をさらに含むことを特徴とする、請求項１に記載のバッテリー保護回路。
【請求項６】
前記トランジスタは、制御電極であるベース電極が前記第２抵抗 の第２電極に電気的に連結され、エミッタ電極が前記放電ＦＥＴの制御電極、前記キャパシタの第１電極および前記第１抵抗の第２電極と電気的に連結され、コレクタ電極が前記放電ＦＥＴの第２電極と電気的に連結されたことを特徴とする、請求項５に記載のバッテリー保護回路。
【請求項７】
前記トランジスタと前記第２抵抗は前記放電ＦＥＴがターンオフされる場合、前記放電ＦＥＴのオフ時間を減少させることを特徴とする、請求項６に記載のバッテリー保護回路。
【請求項８】
前記第１抵抗と前記キャパシタは前記放電ＦＥＴがターンオンされる場合、前記放電ＦＥＴの第１電極と第２電極の間の電圧が線形特性を長い間有するように遅延させることができることを特徴とする、請求項１に記載のバッテリー保護回路。
【請求項９】
前記充電ＦＥＴは、第１電極が前記放電ＦＥＴの第１電極と電気的に連結され、第２電極が前記外部端子に電気的に連結され、制御電極が前記制御部の第２端子に電気的に連結されたことを特徴とする、請求項１に記載のバッテリー保護回路。
【請求項１０】
請求項１～請求項９のいずれか一項に記載されたバッテリー保護回路を含むバッテリーパックにおいて、
前記バッテリー保護回路の前記セル端子に正極と負極が電気的に連結されたバッテリーを含むことを特徴とする、バッテリーパック。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明はバッテリー保護回路およびそれを有するバッテリーパックに関するものである。
【背景技術】
【０００２】
バッテリーは、バッテリーの充電および放電を制御および管理するバッテリー保護回路とともにバッテリーパックの形態で電子装置に提供される。バッテリーパックは充電または放電過程でバッテリーに異常が発生され得るので、バッテリー保護回路はバッテリーの充電および放電を安定的に制御するために多様な装置を設けている。バッテリーパックは外部電源と連結されると外部電源が供給されて充電され得て、負荷（ｌｏａｄ）にバッテリーの電源を供給することができる。
【０００３】
モーターを通じて動力を発生させる電子装置は、モーターの安定した駆動のために、バッテリーパックとモーター制御回路の間に数百または数千マイクロファラッドの大容量キ

ャパシタが用いられる。このような電子装置は、バッテリーパックが装着されて、バッテリーパックから電圧が供給される時に、バッテリーパックの高電圧が大容量キャパシタに直接供給されて充電されるため、何の制限もない場合には、非常に大きな突入電流（ｉｎｒｕｓｈ）が流れることになる。このような突入電流を制限しないと、バッテリーパックに備えられた保護素子であるフューズが損傷して異常にオープンされ得るので、保護回路の駆動素子に不良が発生する恐れがある。これを防止するために、大容量キャパシタをソフトに充電できる別途の回路が装着されている。

【０００４】

しかし、大容量キャパシタをソフトに充電するために装着された回路構成によって初期駆動時にディレイタイムが発生するか、突入電流を小さくするために高性能素子を装着するための費用が増加し得る。

【先行技術文献】

【特許文献】

【０００５】

【特許文献１】韓国公開特許第１０－２００５－００１５３８７号公報

【発明の概要】

【発明が解決しようとする課題】

【０００６】

本発明は前述した従来の問題点を克服するためのものであって、本発明の目的は、放電ＦＥＴに第１抵抗とキャパシタを装着することによって初期放電時に負荷キャパシタをソフトに充電することができ、放電ＦＥＴにトランジスタと第２抵抗を装着して過放電時に放電ＦＥＴを早く遮断することによってバッテリーおよび放電ＦＥＴの損傷を防止できる、バッテリー保護回路およびそれを有するバッテリーパックを提供することである。

【課題を解決するための手段】

【０００７】

前記した目的を達成するために、本発明によるバッテリー保護回路およびそれを有するバッテリーパックは、バッテリーの正極および負極と電気的に連結されるためのセル端子と、充電器または電子装置の正極および負極と電気的に連結されるための外部端子と、前記セル端子と前記外部端子の間である大電流経路に連結された放電ＦＥＴと、前記セル端子と前記外部端子の間である大電流経路に連結され、前記放電ＦＥＴと直列に連結された充電ＦＥＴと、前記放電ＦＥＴのゲート電極に第１端子が電気的に連結され、前記充電ＦＥＴのゲート電極に第２端子が電気的に連結されて前記放電ＦＥＴと前記充電ＦＥＴの駆動を制御する制御部と、前記放電ＦＥＴの制御電極と前記制御部の第１端子の間に電気的に連結された第１抵抗と、前記放電ＦＥＴの制御電極と前記放電ＦＥＴの第１電極の間に電気的に連結されたキャパシタおよび前記放電ＦＥＴの制御電極と前記放電ＦＥＴの第２電極の間に電気的に連結されたトランジスタを含むことができる。

【０００８】

前記放電ＦＥＴと前記充電ＦＥＴの第１電極はドレーン電極であり、第２電極はソース電極であり、制御電極はゲート電極であり得る。

【０００９】

前記キャパシタは、第１電極が前記第１抵抗の第２電極と前記放電ＦＥＴの制御電極の間に電気的に連結され、第２電極が前記放電ＦＥＴの第１電極と前記充電ＦＥＴの第１電極の間に電気的に連結され得る。

【００１０】

前記第１抵抗は、第１電極が前記制御部の第１端子に電気的に連結され、第２電極が前記キャパシタは第１電極と前記放電ＦＥＴの制御電極に電気的に連結され得る。

【００１１】

前記制御部の第１端子と前記第１抵抗の第１電極に第１電極が電気的に連結され、前記トランジスタの制御電極に第２電極が電気的に連結された第２抵抗をさらに含むことができる。

【００１２】
前記トランジスタは、制御電極であるベース電極が前記第２抵抗の第２電極に電気的に連結され、エミッタ電極が前記放電ＦＥＴの制御電極、前記キャパシタの第１電極および前記第１抵抗の第２電極と電気的に連結され、コレクタ電極が前記放電ＦＥＴの第２電極と電気的に連結され得る。
【００１３】
前記トランジスタと前記第２抵抗は前記放電ＦＥＴがターンオフされる場合、前記放電ＦＥＴのオフ時間を減少させることができる。
【００１４】
前記第１抵抗と前記キャパシタは前記放電ＦＥＴがターンオンされる場合、前記放電ＦＥＴの第１電極と第２電極の間の電圧が線形特性を長い間有するように遅延させることができる。
【００１５】
前記充電ＦＥＴは、第１電極が前記放電ＦＥＴの第１電極と電気的に連結され、第２電極が前記外部端子に電気的に連結され、制御電極が前記制御部の第２端子に電気的に連結され得る。
【発明の効果】
【００１６】
本発明によるバッテリー保護回路およびそれを有するバッテリーパックは、放電ＦＥＴに第１抵抗とキャパシタを装着することによって初期放電時に負荷キャパシタをソフトに充電することができ、放電ＦＥＴにトランジスタと第２抵抗を装着して過放電時に放電ＦＥＴを早く遮断することによってバッテリーおよび放電ＦＥＴの損傷を防止することができる。
【００１７】
また、本発明によるバッテリー保護回路およびそれを有するバッテリーパックは、安価な抵抗、トランジスタおよびキャパシタを通じて放電ＦＥＴの駆動時間を制御して電子装置の負荷キャパシタをソフトに充電可能であるため、別途の充電回路を具備する必要がなく、コストを節減することができ、別途の回路を具備するための空間も低減することができる。
【図面の簡単な説明】
【００１８】
【図１】本発明の一実施例に係るバッテリーパックの構成を図示した構成図。
【図２】図１に図示されたバッテリーパックに電子装置が装着された一例を図示した構成図。
【図３】図２の駆動シミュレーション波形。
【発明を実施するための形態】
【００１９】
以下、添付された図面を参照して本発明の好ましい実施例を詳細に説明する。本発明の実施例は、当該技術分野で通常の知識を有する者に本発明をより完全に説明するために提供されるものであり、下記の実施例は多様な他の形態に変形することができ、本発明の範囲は下記の実施例に限定されるものではない。これらの実施例は、本開示をさらに忠実かつ完全なものとし、当業者に本発明の思想を完全に伝達するために提供されるものである。
【００２０】
また、図面における各層の厚さや大きさは説明の便宜のためおよび明確性のために誇張されたものであり、図面上で同一符号は同じ要素を指し示す。本明細書で使用されている用語「および／または」は、該当列挙された項目のうちいずれか一つおよび一つ以上のすべての組み合わせを含む。また、本明細書で「連結される」という意味は、Ａ部材とＢ部材が直接連結される場合だけでなく、Ａ部材とＢ部材の間にＣ部材が介在されてＡ部材とＢ部材が間接に連結される場合も含む意味である。

【００２１】
本明細書で使用されている用語は特定の実施例を説明するために使用されたものであって、本発明を制限するためのものではない。本明細書で使用されている単数の形態は文脈上異なる場合を明確に指摘していない限り、複数の形態を含むことができる。また、本明細書で使用されている「含む（ｃｏｍｐｒｉｓｅ）」および／または「含む（ｃｏｍｐｒｉｓｉｎｇ）」は、言及した形状、数字、段階、動作、部材、要素および／またはこれらのグループの存在を特定するものであって、一つ以上の他の形状、数字、動作、部材、要素および／またはグループの存在または付加を排除するものではない。
【００２２】
本明細書で第１、第２等の用語が多様な部材、部品、領域、層および／または部分を説明するために使用されているが、これら部材、部品、領域、層および／または部分はこれらの用語によって限定されるものではないことは自明である。これらの用語は、一つの部材、部品、領域、層または部分を他の領域、層または部分と区別するためにのみ使用される。したがって、以下で詳述する第１部材、部品、領域、層または部分は、本発明の範囲から逸脱することなく第２部材、部品、領域、層または部分を指し示すことができる。
【００２３】
「下部（ｂｅｎｅａｔｈ）」、「下（ｂｅｌｏｗ）」、「低い（ｌｏｗｅｒ）」、「上部（ａｂｏｖｅ）」、「上（ｕｐｐｅｒ）」のような空間に関連した用語が、図面に図示された一つの要素または特徴と異なる要素または特徴の容易な理解のために利用される。このような空間に関連した用語は、本発明の多様な工程状態または使用状態に応じて本発明の容易な理解のためのものであり、本発明を限定するためのものではない。例えば、図面の要素または特徴をひっくり返すと、「下部」または「下」と説明された要素は「上部」または「上に」となる。したがって、「下」は「上部」または「下」を包括する概念である。
【００２４】
図１を参照すると、本発明の一実施例に係るバッテリーパックの構成を図示した構造図が図示されている。
【００２５】
図１に示したように、バッテリーパック１００は大きくバッテリー１１０とバッテリー保護回路１２０を含む。ここでバッテリー保護回路１２０は、通常の印刷回路基板（ＰＣＢ：Ｐｒｉｎｔｅｄ　ｃｉｒｃｕｉｔ　ｂｏａｒｄ）に電気素子をスポット溶接、ハンダ付けの方法で配置させて形成される。そして、バッテリー１１０は充放電が可能な一つまたは複数個のベアセルが直列または並列に連結されて構成され得る。またバッテリー１１０のベアセルは、角形、円筒形またはパウチ型のうちいずれか一つの形状を有することができる。
【００２６】
前記バッテリー保護回路１２０はバッテリー１１０の過放電および過充電時に大電流経路を遮断することができる。前記バッテリー保護回路１２０は、セル端子Ｂ＋、Ｂ－、外部端子Ｐ＋、Ｐ－、センシング抵抗Ｒｓ、制御部ＢＩＣ、充放電ＦＥＴ　Ｑ１、Ｑ２、キャパシタＣ１、第１抵抗Ｒ１、第２抵抗Ｒ２およびトランジスタＴ１を含んで構成される。
【００２７】
まず、セル端子Ｂ＋、Ｂ－はバッテリー１１０の正極および負極とそれぞれ電気的に連結されるための２つの端子を具備する。すなわち、セル端子Ｂ＋、Ｂ－はバッテリー１１０の正極と連結された正極セル端子Ｂ＋とバッテリー１１０の負極と電気的に連結された負極セル端子Ｂ－を含んで構成される。
【００２８】
外部端子Ｐ＋、Ｐ－は２つの端子からなっており、これは充電器または電子装置と電気的に接続され得る。このような外部端子Ｐ＋、Ｐ－は充電器と電気的に連結されると、充電器を通じて印加される電流によってセル端子Ｂ＋、Ｂ－に電気的に接続されたバッテリ

ー１１０を充電させることができ、電子装置と連結されるとバッテリー１１０の放電によって出力される電圧によって電子装置を駆動させることができる。このような外部端子Ｐ＋、Ｐ－はセル端子Ｂ＋、Ｂ－と並列に連結され得る。

【００２９】

センシング抵抗Ｒｓはセル端子Ｂ＋、Ｂ－と外部端子Ｐ＋、Ｐ－の間の大電流経路に備えられた抵抗であって、大電流経路に流れる電流をセンシングするための抵抗である。センシング抵抗Ｒｓは制御部ＢＩＣと電気的に連結される。前記制御部ＢＩＣはセンシング抵抗Ｒｓの抵抗値に印加される電圧を感知してバッテリー１１０の充放電電流を感知することができる。また、制御部ＢＩＣはバッテリー１１０と電気的に連結されてセル端子Ｂ＋、Ｂ－の両端電圧を測定することによってバッテリー１１０の充放電電圧を測定することができる。

【００３０】

制御部ＢＩＣは測定された充放電電流および電圧により充放電ＦＥＴ　Ｑ１、Ｑ２の駆動を制御することによって、過充電および過放電からバッテリー１１０を保護することができる。

【００３１】

充放電ＦＥＴ　Ｑ１、Ｑ２はセル端子Ｂ＋、Ｂ－と外部端子Ｐ＋、Ｐ－の間である大電流経路に連結された放電ＦＥＴ　Ｑ１および充電ＦＥＴ　Ｑ２を含む。前記充放電ＦＥＴ　Ｑ１、Ｑ２は、制御部ＢＩＣに制御電極が電気的に連結されて制御部ＢＩＣの制御により駆動される。

【００３２】

まず充電ＦＥＴ　Ｑ２は、制御電極Ｇが制御部ＢＩＣの第２端子ＰＷＭ２に電気的に連結され、第２電極２が負極外部端子Ｐ－に電気的に連結され、第１電極１が放電ＦＥＴ　Ｑ１の第１電極１と電気的に連結される。また、充電ＦＥＴ　Ｑ２は過充電時に第２端子ＰＷＭ２を通じて出力される制御信号によってオフされて大電流経路を遮断することができる。

【００３３】

放電ＦＥＴ　Ｑ１は、制御電極が制御部ＢＩＣの第１端子ＰＷＭ１に電気的に連結され、第２電極２が負極セル端子Ｂ－に電気的に連結され、第１電極１が充電ＦＥＴ　Ｑ２の第１電極１に電気的に連結される。放電ＦＥＴ　Ｑ１は過放電時に制御部ＢＩＣの第１端子ＰＷＭ１を通じて出力される制御信号によってオフされて大電流経路を遮断することができる。

【００３４】

ここで、放電ＦＥＴ　Ｑ１と充電ＦＥＴ　Ｑ２の制御電極Ｇはゲート電極であり得て、第１電極１はドレーン電極、第２電極２はソース電極であり得る。また、放電ＦＥＴ　Ｑ１と充電ＦＥＴ　Ｑ２はＮチャネル電界効果トランジスタであり得る。

【００３５】

また、放電ＦＥＴ　Ｑ１の制御電極Ｇと制御部ＢＩＣの間には、さらに第１抵抗Ｒ１が電気的に連結され得る。すなわち第１抵抗Ｒ１は、第１電極が制御部ＢＩＣの第１端子ＰＷＭ１に電気的に連結され、第２電極が放電ＦＥＴ　Ｑ１の制御電極Ｇに電気的に連結される。また、放電ＦＥＴ　Ｑ１の制御電極Ｇと第１電極１の間にはキャパシタＣ１がさらに電気的に連結され得る。すなわち、キャパシタＣ１は、第１電極が第１抵抗Ｒ１の第２電極と放電ＦＥＴ　Ｑ１の制御電極Ｇに電気的に連結され、第２電極が放電ＦＥＴ　Ｑ１の第１電極１と充電ＦＥＴ　Ｑ２の第１電極に電気的に連結される。

【００３６】

前記キャパシタＣ１は、放電ＦＥＴ　Ｑ１の第１電極１と第２電極２の間の電圧が線形特性を長い間有するように遅延させることができる。このような第１抵抗Ｒ１とキャパシタＣ１は放電ＦＥＴ　Ｑ１が初期にオンされる時間を遅延させることができる。このような第１抵抗Ｒ１とキャパシタＣ１の大きさを調節して、放電ＦＥＴ　Ｑ１の初期駆動時間を制御することができる。すなわち、第１抵抗Ｒ１とキャパシタＣ１の大きさを調節して

、放電ＦＥＴ　Ｑ１の制御電極Ｇと第１電極１の間の充電時間を長く維持させることによって、放電ＦＥＴ　Ｑ１の第１電極１と第２電極２の間の電圧が線形特性を長く有するようにすることができる。

【００３７】

また、放電ＦＥＴ　Ｑ１は制御電極Ｇと第２電極２の間にトランジスタＴ１がさらに電気的に連結され、トランジスタＴ１の制御電極Ｂと制御部ＢＩＣの第１端子ＰＷＭ１の間に第２抵抗Ｒ２がさらに電気的に連結され得る。前記トランジスタＴ１はＰＮＰトランジスタで制御電極であるベース電極Ｂと、放電ＦＥＴ　Ｑ１の制御電極Ｇと電気的に接続されたエミッタ電極Ｅと、放電ＦＥＴ　Ｑ１の第２電極２と電気的に連結されたコレクタ電極Ｃを含む。前記トランジスタＴ１のベース電極Ｂは第２抵抗Ｒ２の第２電極に電気的に連結され、エミッタ電極Ｅは放電ＦＥＴ　Ｑ１の制御電極Ｇ、第１抵抗Ｒ１の第２電極およびキャパシタＣ１の第１電極に電気的に連結され、コレクタ電極Ｃはセンシング抵抗Ｒｓと放電ＦＥＴ　Ｑ１の第２電極２に電気的に連結される。また、第２抵抗Ｒ２は第１電極が第１抵抗Ｒ１の第１電極と制御部ＢＩＣの第１端子ＰＷＭ１に電気的に連結され、第２電極がトランジスタＴ１のベース電極Ｂに電気的に連結される。

【００３８】

このようなトランジスタＴ１と第２抵抗Ｒ２は放電ＦＥＴ　Ｑ１がオフされる時間を制御することができる。すなわち、トランジスタＴ１と第２抵抗Ｒ２の大きさを調節して放電ＦＥＴ　Ｑ１が早い時間内にオフされるようにして、過放電時に大電流経路を早く遮断することができる。

【００３９】

このような放電ＦＥＴ　Ｑ１の動作は図２に図示された通り、バッテリーパック１００の外部端子Ｐ＋、Ｐ－にバッテリーパック１００から提供される電気エネルギーによって駆動される電子装置２００が装着された場合について説明する。ここで、電子装置２００はモーター２２０を具備し、モーター２２０で生成した動力によって駆動され得る。

【００４０】

図２に図示された通り、電子装置２００はバッテリーパック１００の外部端子Ｐ＋、Ｐ－を通じて出力される電力の印加を受けてモーターを駆動させるモーター制御ユニット２１０と、電子装置２００を駆動させるモーター２２０を含むことができる。

【００４１】

ここで、モーター制御ユニット２１０は、外部端子Ｐ＋、Ｐ－に並列に連結されてモーター２２０に安定して電源を供給するための大容量の負荷キャパシタＣｓと、外部端子Ｐ＋、Ｐ－に出力されるバッテリー１１０の電源の印加を受けてモーター２２０の駆動を制御するモーター制御部ＭＣを含む。ここで負荷キャパシタＣｓは一例として３３００μＦであり得る。

【００４２】

そして、バッテリーパック１００のバッテリー保護回路１２０は、放電ＦＥＴ　Ｑ１を通じて大容量の負荷キャパシタＣｓを損傷することなくソフト（ｓｏｆｔ）に充電するために、第１抵抗Ｒ１が３．６ｋΩであり得て、キャパシタＣ１が１００ｎＦに設定され得る。このような第１抵抗Ｒ１とキャパシタＣ１の大きさは電子装置２００に備えられた負荷キャパシタＣｓの大きさに応じて設定することができるが、本発明でこれを限定するものではない。

【００４３】

またバッテリー保護回路１２０は、放電ＦＥＴ　Ｑ１に第１抵抗Ｒ１とキャパシタＣ１のみが装着される場合、放電ＦＥＴ　Ｑ１のターンオン時間を遅延させるのと同じようにターンオフ時間も遅延されるため、過放電時に放電ＦＥＴ　Ｑ１が遮断される時間が遅延されてバッテリー１１０を損傷させる恐れがある。しかし、本発明では放電ＦＥＴ　Ｑ１にトランジスタＴ１と第２抵抗Ｒ２を装着して過放電時に放電ＦＥＴ　Ｑ１のターンオフ時間を減少させることによって、バッテリー１１０を保護することができる。

【００４４】

第２抵抗Ｒ２は１０ｋΩであり、トランジスタＴ１はＰＮＰトランジスタであり得る。ここで、第２抵抗Ｒ２とトランジスタＴ１は負荷キャパシタＣｓの損傷を防止するために放電ＦＥＴ　Ｑ１の初期駆動時間を遅延させる場合、増加するオフ時間を再び減少させるための構成であって、第１抵抗Ｒ１とキャパシタＣ１の大きさに応じて設定することができる。

【００４５】

また、図３を参照すると、図２のバッテリーパック１００に電子装置２００が装着された後の初期駆動時の負荷キャパシタＣｓの電圧Ｖｃｓと、負荷キャパシタＣｓを充電させる充電電流Ｉｃｓと、放電ＦＥＴ　Ｑ１の電圧ＶＱ１に対するシミュレーション結果が図示されている。ここで、第１時間ａは制御部ＢＩＣで放電ＦＥＴ　Ｑ１をターンオンさせるための信号が放電ＦＥＴ　Ｑ１に印加された後、負荷キャパシタＣｓの充電が完了するまでの時間を意味する。また、第２時間ｂは制御部ＢＩＣで放電ＦＥＴ　Ｑ１をターンオフさせるための信号が放電ＦＥＴ　Ｑ１に印加された後、放電ＦＥＴ　Ｑ１のゲート電極Ｇとソース電極２の間の電圧が０となるまでの時間を意味する。

【００４６】

例えば、バッテリーパック１００に電子装置２００を装着し、バッテリーパック１００から電子装置２００に電源を供給するために制御部ＢＩＣで放電ＦＥＴ　Ｑ１をターンオンさせるための信号が印加されると、放電ＦＥＴ　Ｑ１が第１時間ａの間に、徐々にターンオンされて突入電流(充電電流,Ｉｃｓ)が流れるようになり、負荷キャパシタＣｓを充電させるようになる。この時、突入電流Ｉｃｓは放電ＦＥＴ　Ｑ１に装着された第１抵抗Ｒ１とキャパシタＣ１によって約７２Ａに制限され得て、約２．４ｍｓの間負荷キャパシタＣｓを充電させることができる。すなわち、負荷キャパシタＣｓは放電ＦＥＴ　Ｑ１にターンオン信号が入力された後から約２．４ｍｓ以内に充電され得るため、バッテリーパック１００から出力される過度な電流によって電子装置２００に備えられた負荷キャパシタＣｓが損傷することを防止できるだけでなく、負荷キャパシタＣｓの充電遅延も防止することができる。

【００４７】

また、制御部ＢＩＣから放電ＦＥＴ　Ｑ１をターンオフさせるための信号が印加されると、放電ＦＥＴ　Ｑ１は第２時間ｂ以内にターンオフされる。ここで、放電ＦＥＴ　Ｑ１がターンオフされると、放電ＦＥＴ　Ｑ１のゲート電極Ｇとソース電極２の間の電圧が０となる。

【００４８】

この時、放電ＦＥＴ　Ｑ１はトランジスタＴ１と第２抵抗Ｒ２によって、第２時間ｂの２０μｓ以内に放電ＦＥＴ　Ｑ１を遮断することができる。すなわち、過放電などによってバッテリーパック１００の大電流経路を遮断しなければならない場合、早期に放電ＦＥＴ　Ｑ１をオフさせることによって、バッテリー１１０および放電ＦＥＴ　Ｑ１が過放電によって損傷することを防止することができる。

【００４９】

このようなバッテリーパック１００は、第１抵抗Ｒ１、第２抵抗Ｒ２、キャパシタＣ１およびトランジスタＴ１を放電ＦＥＴ　Ｑ１に装着することによって、初期放電時に突入電流によって負荷キャパシタＣｓをソフトに充電することができ、過放電時に放電ＦＥＴ　Ｑ１を早く遮断することによってバッテリー１１０の損傷を防止することができる。またバッテリーパック１００は、安価なトランジスタＴ１、第１抵抗Ｒ１、第２抵抗Ｒ２およびキャパシタＣ１を通じて放電ＦＥＴ　Ｑ１の駆動を制御することによって電子装置２００の負荷キャパシタＣｓをソフトに充電可能であるため、別途の充電回路を具備する必要がなく、コストの低減が可能であり、別途の回路を具備するための空間も低減することができる。

【００５０】

以上で説明したものは、本発明によるバッテリー保護回路およびそれを有するバッテリーパックを実施するための一つの実施例に過ぎないものであって、本発明は前記した実施

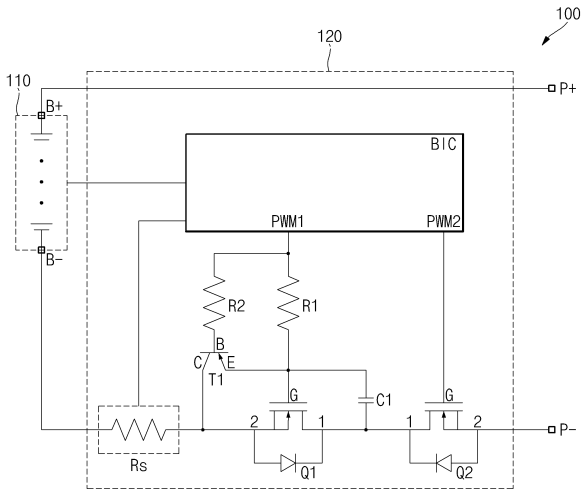
例に限定されず、以下の特許請求の範囲で請求するように、本発明の要旨を逸脱することなく当該発明が属する分野で通常の知識を有する者であれば誰でも多様な変更実施が可能な範囲まで本発明の技術的思想に属するものである。

【符号の説明】

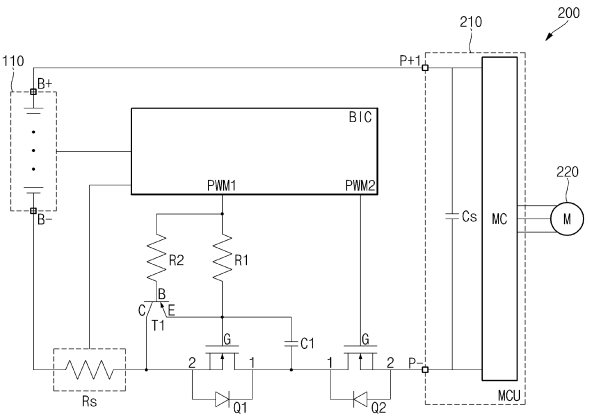
【００５１】

１００；バッテリーパック
１１０；バッテリー
１２０；バッテリー保護回路
Ｂ＋、Ｂ－；セル端子
Ｐ＋、Ｐ－；外部端子
ＢＩＣ；制御部
Ｑ１；放電ＦＥＴ
Ｑ２；充電ＦＥＴ
Ｒ１；第１抵抗
Ｃ１；キャパシタ
Ｒ２；第２抵抗
Ｔ１；トランジスタ
２００；電子装置
２１０；モーター制御ユニット
Ｃｓ；負荷キャパシタ
２２０；モーター

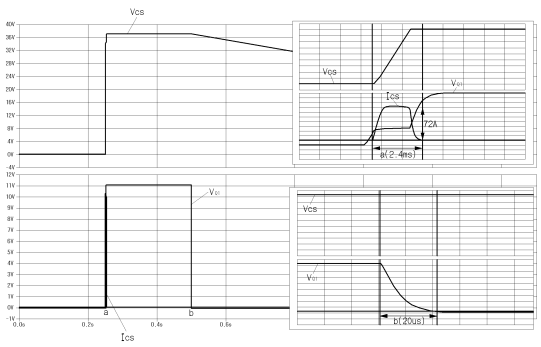
【図１】



【図２】



【図３】



フロントページの続き

(72)発明者　秦　京　必
大韓民国京畿道龍仁市器興区貢税路１５０－２０　三星エスディアイ株式会社内

審査官　杉田　恵一

(56)参考文献　特開２０１０－１６６６３１（ＪＰ，Ａ）
特表２００９－５４５２８３（ＪＰ，Ａ）
特表２０１７－５３８３９０（ＪＰ，Ａ）
特開２００２－２３３０６３（ＪＰ，Ａ）
中国実用新案第２０４３３４０５７（ＣＮ，Ｕ）
韓国公開特許第１０－２００５－００１５３８７（ＫＲ，Ａ）
米国特許出願公開第２０１６／０３１３４０２（ＵＳ，Ａ１）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｈ０２Ｈ　　７／１８
Ｈ０２Ｊ　　７／００