



## (12) 发明专利申请

(10) 申请公布号 CN 102473449 A

(43) 申请公布日 2012. 05. 23

(21) 申请号 201080032401. 5

(51) Int. Cl.

(22) 申请日 2010. 07. 08

G11C 11/16 (2006. 01)

H01L 43/08 (2006. 01)

(30) 优先权数据

12/501, 902 2009. 07. 13 US

(85) PCT申请进入国家阶段日

2012. 01. 12

(86) PCT申请的申请数据

PCT/US2010/041303 2010. 07. 08

(87) PCT申请的公布数据

W02011/008616 EN 2011. 01. 20

(71) 申请人 希捷科技有限公司

地址 美国明尼苏达州

(72) 发明人 Z·袁凯 L·晓华 X·海文 M·唐

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 姬利永

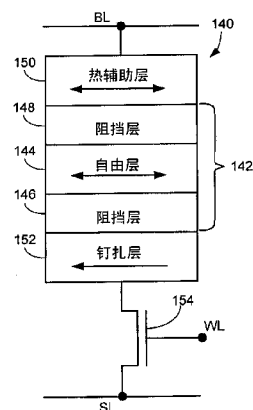
权利要求书 2 页 说明书 6 页 附图 7 页

### (54) 发明名称

静磁场辅助的阻性感测元件

### (57) 摘要

用于向诸如自旋扭矩转移随机存取存储器 (STRAM) 之类的非易失性存储单元 (140, 154) 写入数据的装置和关联方法。根据一些实施例, 阻性感测元件 (RSE) (140) 具有热辅助区 (150)、磁隧穿结 (MTJ) (142) 以及钉扎区 (152)。当用自旋极化电流向 MTJ 写入第一逻辑状态时, 钉扎和热辅助区各自具有基本上为零的净磁矩。当用静磁场向 MTJ 写入第二逻辑状态时, 钉扎区具有基本上为零的净磁矩, 而热辅助区具有非零净磁矩。



1. 一种装置,包括具有热辅助区、磁隧穿结 (MTJ) 和钉扎区的阻性感测元件 (RSE),其中当用自旋极化电流向所述 MTJ 写入第一逻辑状态时,所述钉扎区和所述热辅助区各自具有基本上为零的净磁矩,并且当用静磁场向所述 MTJ 写入第二逻辑状态时,所述钉扎区具有基本上为零的净磁矩,而所述热辅助区具有非零净磁矩。

2. 如权利要求 1 所述的装置,其特征在于,所述钉扎区包括按逆平行取向配置的多个固定磁性层。

3. 如权利要求 1 所述的装置,其特征在于,在读取操作期间,所述钉扎区和所述热辅助区各自具有基本上为零的净磁矩。

4. 如权利要求 1 所述的装置,其特征在于,所述自旋极化电流在单个方向上通过所述 RSE。

5. 如权利要求 4 所述的装置,其特征在于,所述自旋极化电流在通过所述 RSE 之后通过开关器件。

6. 如权利要求 1 所述的装置,其特征在于,所述热辅助区至少包括第一合成亚铁磁层和第二合成亚铁磁层。

7. 如权利要求 6 所述的装置,其特征在于,所述第一合成亚铁磁层具有比所述 RSE 的所述第二合成亚铁磁层更低的居里温度。

8. 如权利要求 1 所述的装置,其特征在于,所述热辅助区在第一温度下具有基本上为零的净磁矩,且在第二温度下具有非零净磁矩。

9. 如权利要求 1 所述的装置,其特征在于,所述热辅助区由电流导致的热量激活。

10. 如权利要求 1 所述的装置,其特征在于,所述热辅助区具有相对于所述 MTJ 和所述钉扎区的面外各向异性。

11. 如权利要求 1 所述的装置,其特征在于,所述热辅助区包括含有稀土过渡金属的单个亚铁磁层。

12. 一种装置,包括具有热辅助区、磁隧穿结 (MTJ) 和钉扎区的阻性感测元件 (RSE),其中当用自旋极化电流向所述 MTJ 写入第一逻辑状态时所述钉扎区和所述热辅助区各自具有基本上为零的净磁矩,当用静磁场向所述 MTJ 写入第二逻辑状态时所述钉扎区具有基本上为零的净磁矩而所述热辅助区具有非零净磁矩,所述钉扎区包括按逆平行取向配置的多个固定磁性层,并且所述热辅助区至少包括第一合成亚铁磁层。

13. 如权利要求 12 所述的装置,其特征在于,还包括:

在第一与第二合成亚铁磁层之间的第一阻挡层;

在所述热辅助区与所述钉扎区之间的第二阻挡层;

在所述 MTJ 与所述钉扎区之间的第三阻挡层;以及

在第一钉扎层与第二钉扎层之间的第四阻挡层。

14. 一种方法,包括:

提供具有热辅助区、磁隧穿结 (MTJ) 和钉扎区的阻性感测元件 (RSE);

用自旋极化电流向 MTJ 写入第一逻辑状态,同时所述钉扎区和所述热辅助区各自具有零净磁矩;以及

用静磁场向所述 MTJ 写入第二逻辑状态,同时所述钉扎区具有零净磁矩而所述热辅助区被激活以产生非零净磁矩。

15. 如权利要求 14 所述的方法,其特征在于,所述钉扎区包括按逆平行取向配置的多个固定磁性层。

16. 如权利要求 14 所述的方法,其特征在于,在读取操作期间,所述钉扎区和所述热辅助区各自具有基本上为零的净磁矩。

17. 如权利要求 14 所述的方法,其特征在于,自旋极化电流在单个方向上通过所述 RSE。

18. 如权利要求 14 所述的方法,其特征在于,所述热辅助区包括多个合成亚铁磁层。

19. 如权利要求 14 所述的方法,其特征在于,所述热辅助区在第一温度下具有基本上为零的净磁矩,且在第二温度下具有非零净磁矩。

20. 如权利要求 14 所述的方法,其特征在于,所述热辅助区的净磁矩与所述 MTJ 正交。

## 静磁场辅助的阻性感测元件

### 背景技术

[0001] 数据存储器件一般以快速且高效的方式工作以存取数据。一些存储器件利用固态存储器单元的半导体阵列来存储数据的独立位。这类存储器单元可以是易失性的或者非易失性的。易失性存储器单元通常只在持续向该器件提供操作功率时保持存储在存储器中的数据。非易失性存储器单元即使在不施加操作功率的情况下通常也能保持存储在存储器中的数据。

[0002] 阻性感测存储器 (RSM) 单元可以被配置成具有不同的电阻以存储不同的逻辑状态。随后可以在读取操作期间通过施加读取电流并感测与跨单元的压降相关的信号来检测单元的电阻。RSM 单元的示例性类型包括阻性随机存取存储器 (RRAM)、磁性随机存取存储器 (MRAM) 以及自旋扭矩转移随机存取存储器 (STTRAM 或 STRAM)。

[0003] 在这些和其它类型的器件中,通常期望在降低功耗、减少开关电流以及降低设计复杂性的同时提高性能。

### 发明内容

[0004] 本发明的多个实施例一般涉及用于向诸如自旋扭矩转移随机存取存储器 (STRAM) 之类的非易失性存储器单元写入数据的装置和关联方法。

[0005] 根据一些实施例,阻性感测元件 (RSE) 具有热辅助区、磁隧穿结 (MTJ) 以及钉扎区 (pinned region)。当用自旋极化电流向 MTJ 写入第一逻辑状态时,钉扎和热辅助区各自具有基本上为零的净磁矩。当用静磁场向 MTJ 写入第二逻辑状态时,钉扎区具有基本上为零的净磁矩,并且热辅助区具有非零的净磁矩。

[0006] 根据其它实施例,提供了具有热辅助区、磁隧穿结 (MTJ) 以及钉扎区的阻性感测元件 (RSE)。用自旋极化电流向 MTJ 写入第一逻辑状态,同时钉扎和热辅助区各自的净磁矩为零。用静磁场向 MTJ 写入第二逻辑状态,同时钉扎区的净磁矩为零并且热辅助区被激活以产生非零的净磁矩。

[0007] 鉴于以下结合附图的详细讨论,可以理解表征本发明多个实施例的这些和多种其它特征和优势。

### 附图说明

[0008] 图 1 大体上示出数据存储器件的功能框图。

[0009] 图 2 概括示出单位单元的功能框图。

[0010] 图 3 概括示出根据本发明多个实施例构建和操作的图 2 中存储器单元的结构。

[0011] 图 4 示出根据本发明多个实施例构建并操作的示例性阻性感测元件。

[0012] 图 5 示出根据本发明多个实施例构建并操作的示例性阻性感测元件。

[0013] 图 6 示出根据本发明多个实施例构建并操作的替换示例性阻性感测元件。

[0014] 图 7 示出根据本发明多个实施例构建并操作的替换示例性阻性感测元件。

[0015] 图 8 概括示出根据本发明多个实施例的阻性感测元件的示例性操作。

[0016] 图 9 提供根据本发明多个实施例的阻性感测元件的示例性操作。

[0017] 图 10 示出根据本发明多个实施例构建并操作的示例性阻性感测元件阵列。

[0018] 图 11 是单极写入操作的流程图,概括示出根据本发明多个实施例所执行的步骤。

## 具体实施方式

[0019] 图 1 提供根据本发明多个实施例构建和操作的数据存储器件 100 的功能框图。器件 100 包括顶层控制器 (CPU) 102、接口 (I/F) 电路 104 和非易失性数据存储阵列 106。I/F 电路 104 在控制器 102 的指导下操作以在阵列 106 和主机器件之间传递数据。

[0020] 图 2 示出可以在图 1 的阵列 106 中使用的单位单元 110 构造的功能框图。单位单元 110 具有与开关器件 114 串联连接的阻性感测元件 (RSE) 112。开关器件 114 在如图所示的打开位置时用于增加单位单元 110 的电阻,以便有效地防止电流通过该单元。闭合位置允许读取和写入电流通过单位单元 110。

[0021] 图 3 在 120 处示出示例性 RSE 构造。RSE 120 被配置成自旋扭矩转移随机存取存储器 (STRAM) 单元,包括由阻挡层 128 (诸如氧化镁, MgO) 分隔的两个铁磁层 124、126 形成的磁隧穿结 (MTJ) 122。与铁磁层 124、126 的相对磁化方向相关联地确定 MTJ 122 的电阻:当磁化沿同一方向 (平行) 时, MTJ 处于低阻态 ( $R_L$ ); 当磁化沿相反方向 (逆平行) 时, MTJ 处于高阻态 ( $R_H$ )。

[0022] 通过将参考层耦合到钉扎磁化层 (例如永磁体等), 固定参考层 126 的磁化方向。可以通过使由参考层 126 中的磁化极化过的驱动电流流过, 改变自由层 124 的磁化方向。

[0023] 为了读取由 MTJ 122 存储的逻辑状态, 使相对小的电流流过源线 (SL) 和位线 (BL) 之间的 MTJ。由于 MTJ 在相应逻辑 0 和 1 状态下的低电阻和高电阻之间存在差异, 所以位线上的电压会不同, 这可以使用适当的读出放大器来感测。开关器件 130 在读取和写入操作期间允许对 MTJ 122 进行选择访问。开关器件 130 可被表征为金属氧化物半导体场效应晶体管 (MOSFET)。字线 (WL) 连接到晶体管 130 的栅极端子, 如图所示。

[0024] 在可操作时, 诸如图 2-3 所示的单位单元可能具有缺点, 诸如写入电流不对称的特性。例如, 将图 3 中的 RSE 120 设为逆平行的高阻态 (难编程方向) 可能需要在写入驱动器方面比将 RSE 设为平行的低阻态 (易编程方向) 付出更大的努力。单位单元中 RSE 和开关器件相对于写入电流方向的相对次序也可能促成这种不对称的写入特性。

[0025] 因此, 本发明的多个实施例一般涉及写入特性被改进的新颖的存储器元件结构。如下所述, 该存储器单元结构包括具有热辅助区、磁隧穿结 (MTJ) 和钉扎区的阻性感测元件 (RSE)。当用自旋极化电流向 MTJ 写入第一逻辑状态时, 钉扎区和热辅助区各自具有基本上为零的净磁矩。

[0026] 此外, 当用静磁场向 MTJ 写入第二逻辑状态时, 钉扎区具有基本上为零的净磁矩, 并且热辅助区具有非零的净磁矩。采用沿相同方向通过存储器单元的单极写入电流来写入两种逻辑状态。

[0027] 图 4 提供根据多个实施例能够在图 2 的单位单元 110 中使用的 RSE 140 的示例性构造。RSE 140 由包括自由层 144 以及第一和第二阻挡层 146 和 148 的磁隧穿结 142 来表征。在一些实施例中, 自由层 144 是能够维持磁极性的铁磁材料, 并且第一和第二阻挡层 146、148 是氧化物阻挡层。第一和第二氧化物层 146 和 148 可以由多种材料构建, 并不限于

氧化物。换言之,可以在磁隧穿结 142 中采用除氧化物之外的阻挡材料以将自由层 144 与不期望的磁脉冲屏蔽。

[0028] 此外,将 RSE 140 的磁隧穿结 142 设置在热辅助层 150 和钉扎层 152 之间。热辅助层 150 能够存储在两个相反方向中任一个上具有力矩的磁极性。同时,钉扎层 152 具有力矩在单个方向上的磁极性。在一些实施例中,钉扎层 152 的磁矩与热辅助层 150 的磁矩方向相反,以便在磁隧穿结 142 上提供零净磁矩。

[0029] 此外,按照需要,开关器件 154 还连接到 RSE 140 以允许选择 RSE 140。能够明白,开关器件相对于 RSE 140 的位置并不受限,可以在不背离本发明精神本质的情况下改变。

[0030] 应该注意,在一些实施例中,热辅助层 150 在第一温度下具有零净磁矩,而在升高的第二温度下具有非零净磁矩。如图 4 所示,热辅助层 150 可以是单种铁磁材料,诸如但不限于稀土过渡金属及其合金,诸如 TbCoFe。然而,可以组合使用多个热辅助层 150 以形成热辅助区,如图 5 所示。

[0031] 图 5 示出根据本发明多个实施例的 RSE 160 的示例性构造。具有自由层 164 以及第一和第二氧化物层 166 和 168 的磁隧穿结 162 被示为设置在钉扎区 170 与热辅助区 172 之间。钉扎区 170 包括由氧化物层 178 连接的第一和第二钉扎层 174 和 176。钉扎层 176 和 178 被配置成具有相反的磁矩以便向磁隧穿结 162 提供零净磁矩。

[0032] 然而,使用氧化物材料分隔钉扎层 176 和 178 并非必需,因为可以在不背离本发明精神本质的情况下使用任何所需的间隔材料。类似地,第一和第二钉扎层 176 和 178 的具体磁取向并不受限,可以是产生零净磁矩的任何配置。本领域技术人员可以明白,开关器件 184 的位置靠近热辅助区 172,但是可以被定位成靠近钉扎区 170 而不会损害本发明的精神本质。

[0033] 如上所述,热辅助区 172 包括被配置成在第一温度下向磁隧穿结 162 提供零净磁矩的多个热辅助层 180 和 182。与钉扎区 170 非常类似,热辅助层 180 和 182 具有产生相反磁矩的磁取向。阻挡层、氧化物层或类似层 184 设置在热辅助层 180 和 182 之间以分隔各磁矩。

[0034] 这样,由于钉扎层 176 和 174 以及热辅助层 180 和 182 的平衡磁矩,RSE160 具有零净磁矩。一旦自由层 164 保持一磁极性,RSE 160 的阻态就会呈现出来并且允许读取逻辑状态。应该注意,可以采用合成亚铁磁材料构建多个热辅助层,其中一热辅助层具有高于另一的居里温度。因此,在预定温度下,可以按照需要通过温度操控热辅助层 180 和 182 以及热辅助区 172 的磁矩。

[0035] 在图 6 和 7 中,大体上将图 5 的 RSE 160 示为符合本发明多个实施例的替换构造。如图 6 所示,热辅助层 180 和 182 的每一个以及热辅助区 172 的磁矩垂直于磁隧穿结 162 和钉扎区 170 的磁矩。这种配置在第一温度下仍然向磁隧穿结提供零净磁矩,而在第二温度下大大降低了向自由层 164 写入逻辑状态所需的电流。

[0036] 相比之下,磁隧穿结 162 和钉扎区 170 可被配置成相对于热辅助区 172 具有垂直各向异性,如图 7 所示。尽管存在垂直各向异性,但是磁隧穿结 162 的净磁矩仍保持为零,直到第二温度激活热辅助区 172 以产生非零净磁矩。

[0037] 应该注意,图 6 和 7 所示的 RSE 160 各个区域的磁取向不是限制性的。例如,磁隧穿结 162 可被配置成具有垂直各向异性,同时钉扎区 170 的磁矩与具有面内磁化的热辅助

区 172 垂直。

[0038] STRAM 单元（以及其它类型的 RSE 单元）的一个问题涉及单元晶体管的最小可实现尺寸。通常，期望确保将单元晶体管配置得足够大，以便能够适应执行写入操作所需的必备写入电流密度以及栅极控制电压而不会对单元晶体管造成损害。同时，由于晶体管通常是对单元可缩放性的限制因素，因此减小晶体管的尺寸能够有助于存储器阵列总密度的增加。

[0039] 相关事宜是写入电流不对称。STRAM 单元通常被配置成写入电流沿不同方向通过该单元，以便写入不同的逻辑状态。对其它类型的 RSE 单元同样如此。例如，在第一方向上施加写入电流可以将单元电阻设为低，从而表示第一逻辑状态（例如逻辑 0）。在相反的第二方向上施加写入电流可以将单元电阻设为高，从而表示相反的逻辑状态（例如逻辑 1）。

[0040] 基于单元的这种配置，在一个方向上写入单元可能比在另一方向上更难。多个因素会促成这种不对称。一个因素是磁隧穿结和开关器件元件相对于所施加的写入电流方向的相对次序；即写入电流是首先通过磁隧穿结，还是首先通过开关器件。其它因素可能涉及磁隧穿结（或其它可变阻性元件）内诸层的配置和次序。

[0041] 对于图 5 的示例性 RSE 160，可以构想，当电流在一方向上通过使得写入电流在遇到开关器件 184 之前遇到磁隧穿结 162 时，写入磁隧穿结 162 的状态会相对容易（该方向被称为“易”方向）。相反，可以构想，当写入电流在遇到磁隧穿结之前通过晶体管（漏极-源极接点）时，在相反方向上写入磁隧穿结 162 的状态会较为困难（该方向被称为“难”方向）。

[0042] 因此，如下所述，本发明的多个实施例采用新颖的结构和技术以便于用单向、单极电流和静磁场向 RSE 写入多种逻辑状态。对 RSE 使用单一的电流、极性和方向可以完全避免 RSE 和单位单元两者的写入电流不对称。同时，使用静磁场向 RSE 写入逻辑状态可以提供有利的功耗以及因改善单位单元劣化而得到提升的数据存储稳定性。

[0043] 现在参照图 8 和 9，图 8 和 9 提供了图 5 的 RSE 160 的示例性操作。在图 8 中，RSE 160 被示为与开关元件（晶体管）184 串联的可变电阻器。位线被定位成靠近钉扎区 170，而开关元件 184 和源线靠近热辅助区 172。应该注意，热辅助区 172 被示出在第一温度下，其中产生零净磁矩。

[0044] 当写入电流 190 从位线流到钉扎区 170 时，由于钉扎区 170 和热辅助区 172 两者的平衡磁矩，RSE 160 具有零净磁矩。在一些实施例中，当写入电流 190 通过 RSE 160 时被自旋极化，从而将磁隧穿结 162 的自由层 164 的磁取向设为第一极性。所设的极性为 RSE 160 提供了对应于预定逻辑状态的关联电阻。在写入电流 190 通过 RSE 160、开关器件 184 和源线之后，RSE 160 经历来自自由层 164 的总磁矩，因为热辅助区 172 和钉扎区 170 的磁矩保持平衡。

[0045] 为了向 RSE 160 写入第二逻辑状态，图 9 示出静磁场 192 的生成和功能。当期望向 RSE 160 写入第二逻辑状态时，热辅助区 172 被加热到第二温度，在该温度下，热辅助层之一 180 或 182 具有改变的磁矩。热辅助区 172 中平衡磁矩的缺乏产生非零净磁矩以及强得足以将磁隧穿结 162 的自由层 164 的极性切换到第二逻辑状态的静磁场。

[0046] 应该注意，钉扎区 170 在静磁场 192 的生成和利用期间保持平衡，具有零净磁矩。与需要补偿钉扎区 170 的磁矩的情况相比，钉扎区 170 的零净磁矩允许静磁场以更小的强

度改变自由层 164 的磁极性。

[0047] 从而, RSE 160 的多个区域的零净磁矩允许改善稳定性、性能和功耗。单个单极、单向写入电流的使用大大降低了通常用于补偿写入电流不对称所需的复杂性。同时, 静磁场的使用提供了采用双向写入电流无法实现的精度和低功耗。

[0048] 还应该注意, 热辅助区 172 达到第二温度所采用的方式并不受限。换言之, 可以采用各种组件或过程来升高热辅助区 172 的温度并生成静磁场。此外, 热辅助区 172 的温度升高无需电流通过整个 RSE 160。例如, 可以与磁隧穿结 162 和钉扎区 170 无关地对热辅助区 172 加热。因此, 可以采用生成非零净磁矩和关联静磁场的多种方式来方便对热辅助区 172 的控制和操纵。

[0049] 应该明白, 使用双向写入电流向阻性感测元件写入逻辑状态具有许多缺点, 诸如高功耗、降低的稳定性以及复杂的写入电流不对称补偿电路。实际上, 考虑到写入电流在相反方向上通过阻性感测元件的不精确性和不一致性, 使用双向写入电流所带来的缺点要比优点多。

[0050] 因此, 本发明的多个实施例一般工作起来可以提供精确、可靠的阻性感测元件, 该元件具有一些特定区域, 这些特定区域在使用单极、单向写入电流向阻性感测元件写入逻辑状态的期间具有基本为零的净磁矩, 而在使用静磁场向阻性感测元件写入逻辑状态时具有非零净磁矩。使用静磁场代替在相反方向上通过阻性感测元件的写入电流可以提供更高的性能, 同时降低功耗。

[0051] 图 10 描述了示例性实施例以解释以上特征和优势。图 10 示出被安排成半导体阵列的图 5-9 所示阻性感测元件的阵列 200。具体而言, 图 10 示出由 202A-202C 标示的三个 STRAM 单元, 每个单元具有关联的开关器件 (晶体管) 204A-C。开关元件各自由字线 206 连接和控制, 字线 206 能够按需选择一个或多个特定的阻性感测元件。

[0052] 应该明白, 可以将该阵列扩展成具有任意数量的由这种单元构成的列和行, 因此图 7 中简化的 2x2 阵列只是出于说明目的而并非限制性的。字线、位线和源线横跨阵列的各种方向也只是示例性的, 并且可以按需定向。阻性感测元件 202A-C 的每一个还连接到与多路复用器 210 相耦合的热辅助线 208。热辅助线 208 允许在不使电流通过整个阻性感测元件的情况下将阻性感测元件的热辅助区从第一温度加热到第二温度。

[0053] 然而, 热辅助线 208 的配置并非限制性的, 因为一根热辅助线 208 可以连接到任何数量的阻性感测元件。类似地, 多路复用器 210 的数量和取向也不局限于图 10 所示的配置。例如, 可以对每行或每列的阻性感测元件实施多路复用器 210。

[0054] 在操作期间, 阵列 200 可以从驱动器 212 向阻性感测元件 202A-C 的每个或全部提供电压。在一些实施例中, 驱动器 212 所提供的电压经由位线 214 到达预定数量的阻性感测元件 202A-C, 所述预定数量的阻性感测元件是通过字线 206 操作每个期望的开关器件 204A-C 上的栅极而被选择的。电压在通过阻性感测元件之后, 可以通过源线 216 到达接地 218。

[0055] 应该注意, 由于阻性感测元件 202A-C 的静磁场写入能力, 不需要能够在相反方向上 (从源线到位线) 使电流通过阻性感测元件的第二电压驱动器。然而, 将驱动器 212 定位在位线 214 上的配置并非限制性的, 因为驱动器 212 和接地 218 的位置可以倒置而不会背离本发明的精神本质。

[0056] 图 11 提供单向写入操作 230 的流程图,概括示出根据本发明多个实施例所执行的步骤。在步骤 232,提供至少具有热辅助区、钉扎区和磁隧穿结的阻性感测元件 (RSE)。在步骤 234,用自旋极化电流向 RSE 写入第一逻辑状态。在一些实施例中,热辅助区处于产生基本上为零的净磁矩的第一温度下。类似地,在步骤 234,钉扎区被表征为具有零净磁矩。

[0057] 随后,在步骤 236,激活 RSE 的热辅助区以提供非零净磁矩并生成静磁场。在步骤 238,静磁场迁移到 RSE 的磁隧穿结以向 RSE 写入第二逻辑状态。该例程随后在步骤 240 结束。

[0058] 单向写入操作 230 的多个步骤并非限制性的,因为这些步骤可以省略或重复任意次数。换言之,可以重复地向 RSE 写入第一逻辑状态而未曾写入第二逻辑状态,反之亦然。

[0059] 尽管以上阐述的多个实施例一般基于单元的阻性感测元件和开关器件的相对连贯次序来标识难方向和易方向,但是这并不一定是限制性的。相反,可以构想,多种存储器单元构造可以替换地具有基于单元其它特征的“易”和“难”方向。应该理解,本文所公开的多个实施例同样适合这些其它类型的存储器元件获得读取电流对称而无需损失单元可靠性。

[0060] 本领域技术人员应该明白,本文所示的多个实施例提供了以快速、可靠的方式向阻性感测元件写入数据的优点。用单个单向写入电流写入多个阻态的能力允许一致的数据写入而不会提高功耗。使用静磁场向阻性感测元件写入逻辑状态大大改进了任何电子数据存储器件的效率和复杂性。此外,静磁场写入的动态特性提升了写入电流驱动能力方面的性能。然而,应当明白,本文所讨论的多个实施例具有许多潜在应用,并且不限于特定的电子介质领域或特定的数据存储器件类型。

[0061] 应该理解,即使已在前面的描述中阐述了本发明多个实施例的许多特征和优势以及本发明多个实施例的结构和功能的诸多细节,然而该详细描述仅为解说性的,并可在细节上做出改变,尤其在本发明的原理范围内关于各部分的结构与安排的变化可以达到由表达所附权利要求书的术语的宽泛解释所指示的最大程度。

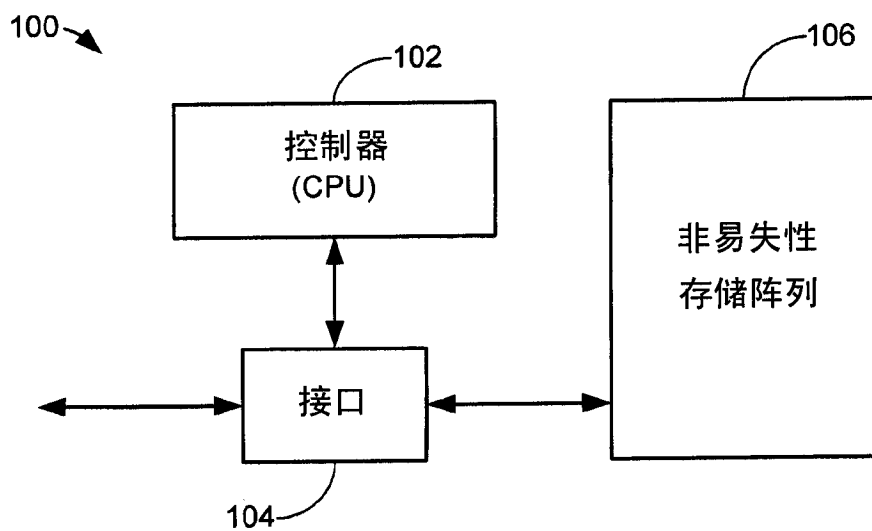


图 1

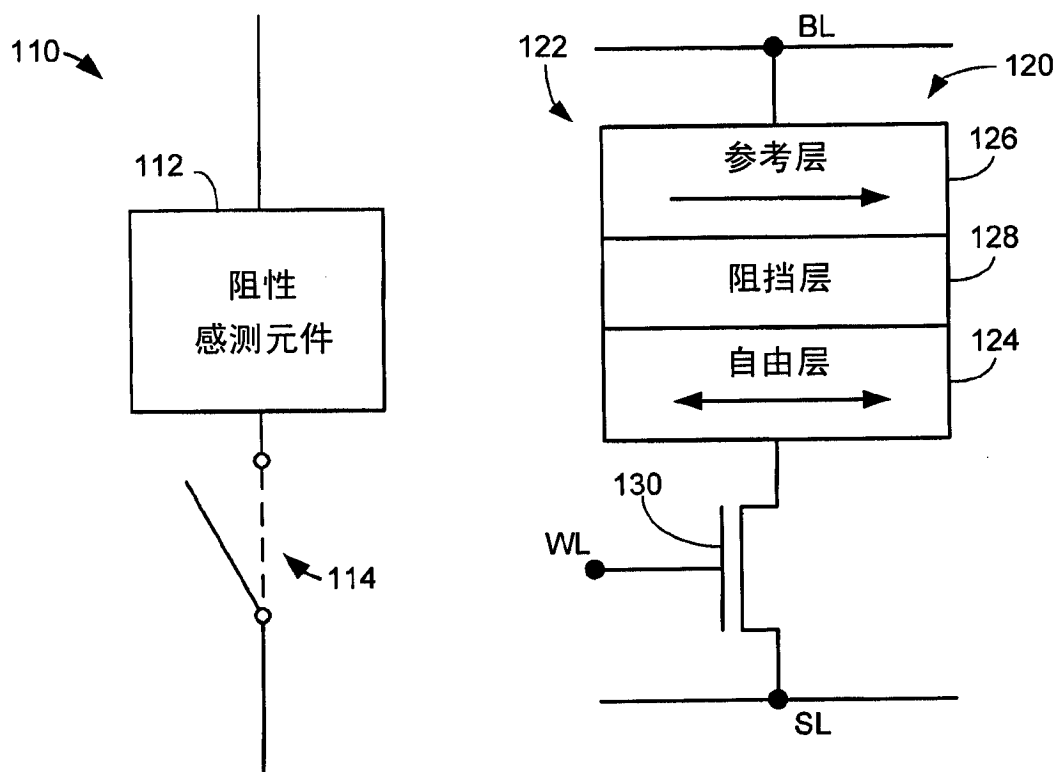


图 3

图 2

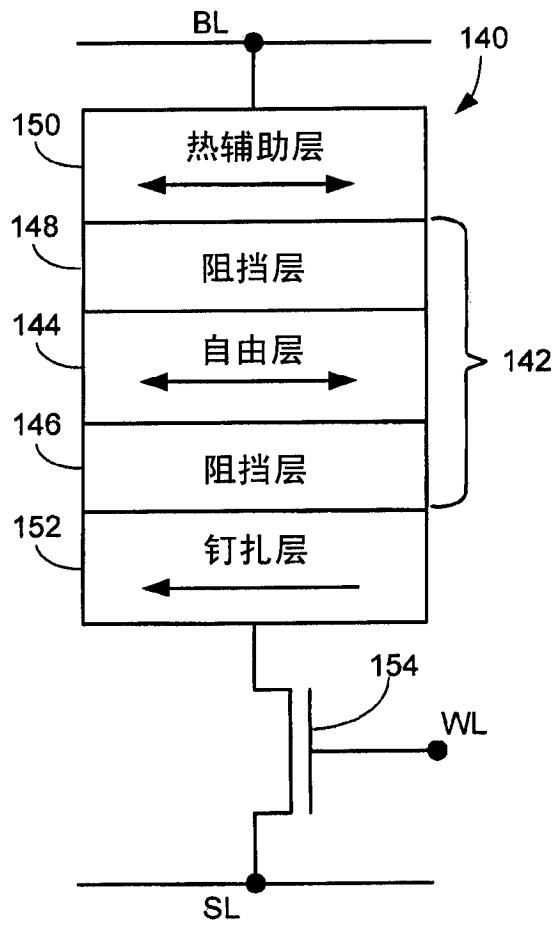


图 4

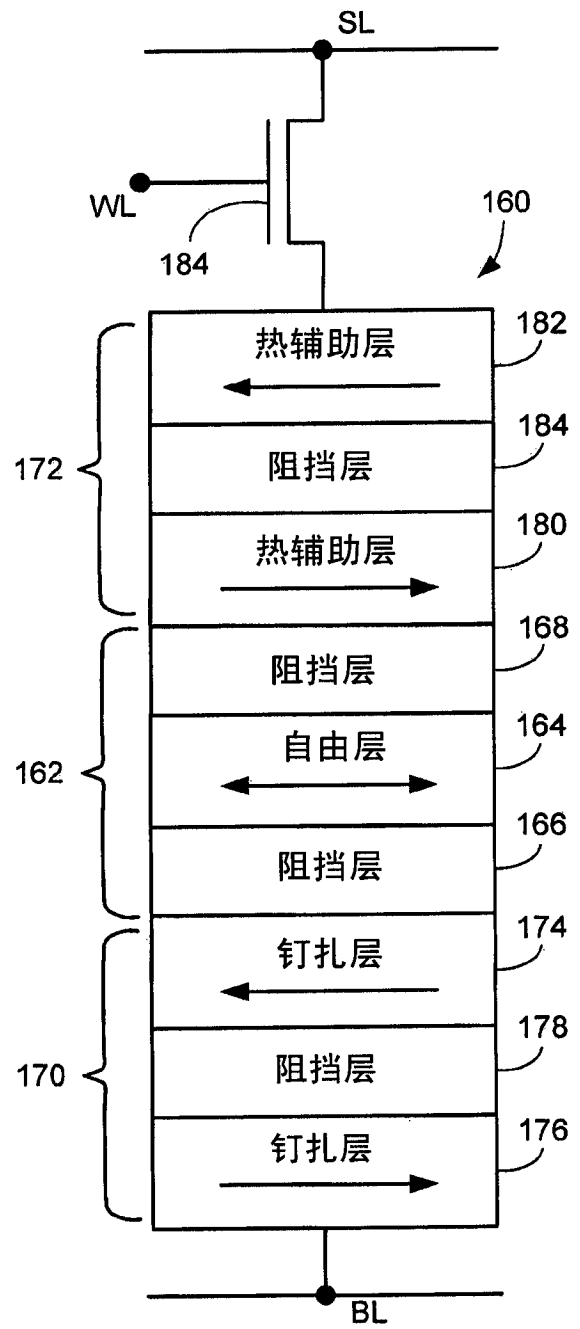


图 5

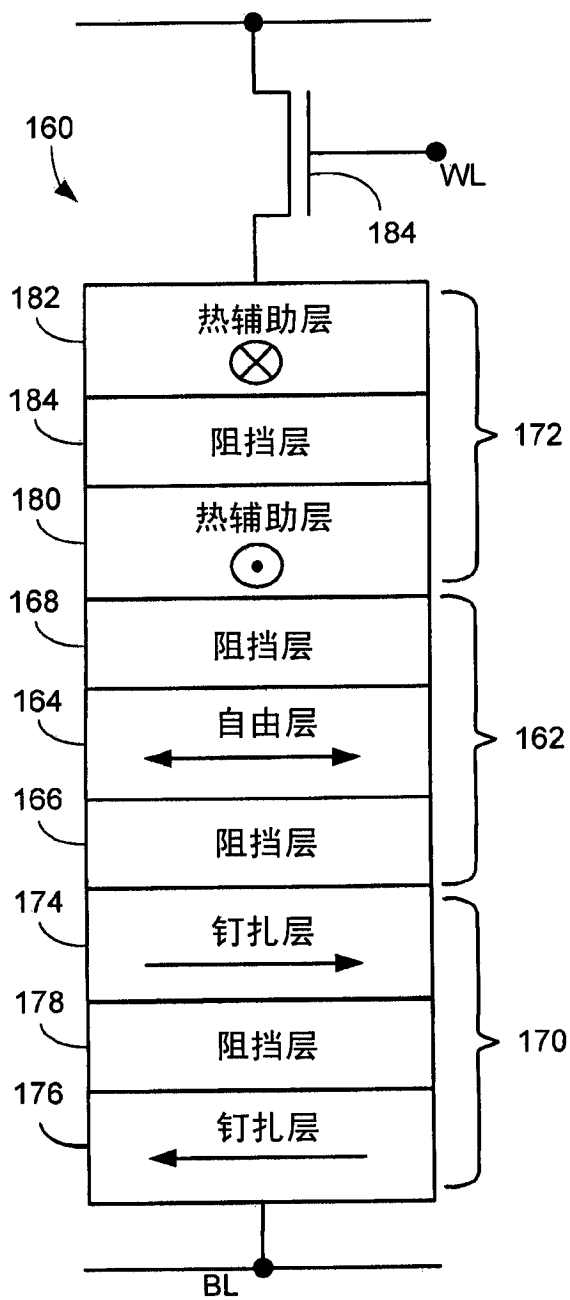


图 6

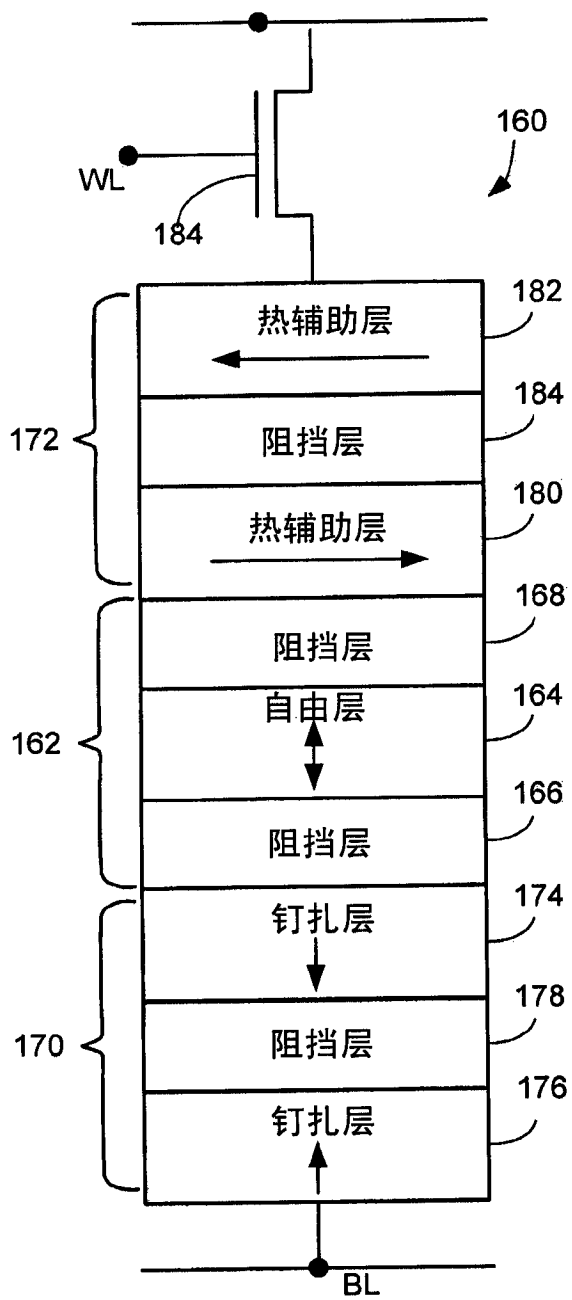


图 7

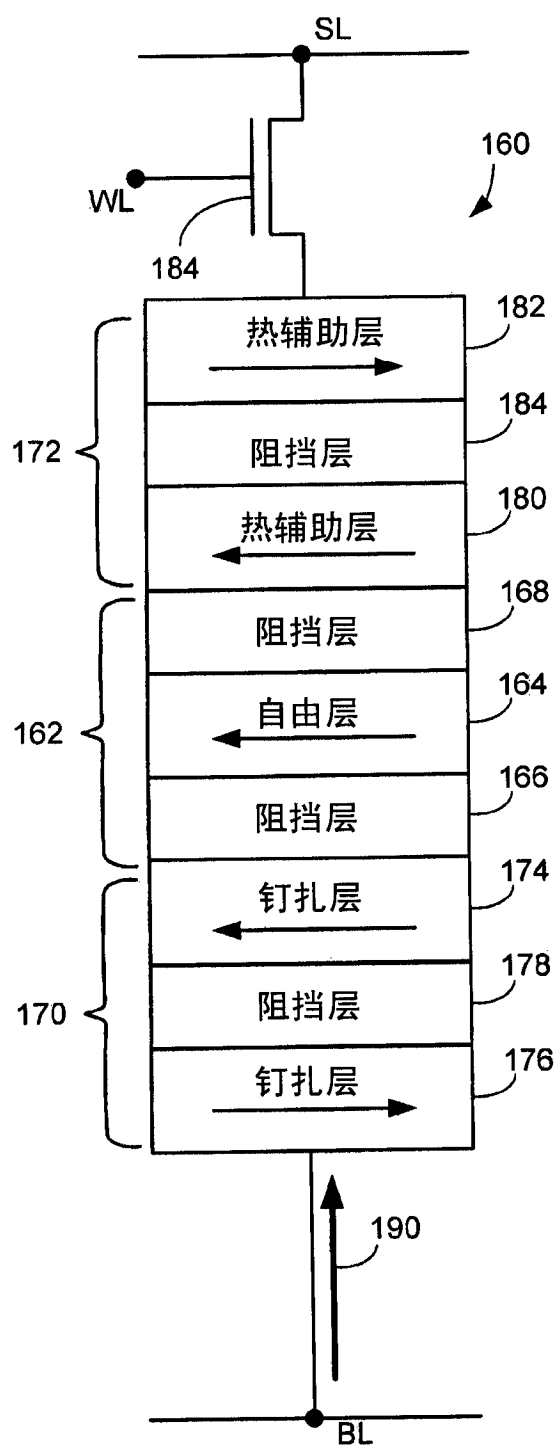


图 8

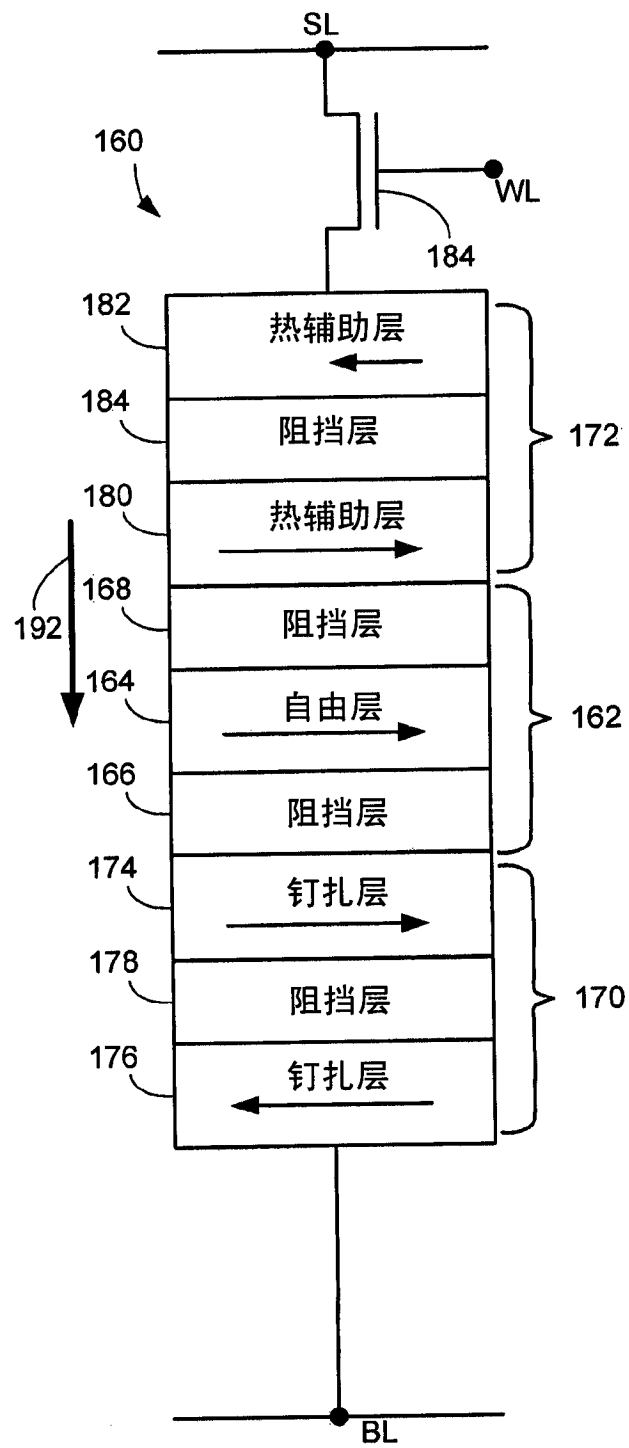


图 9

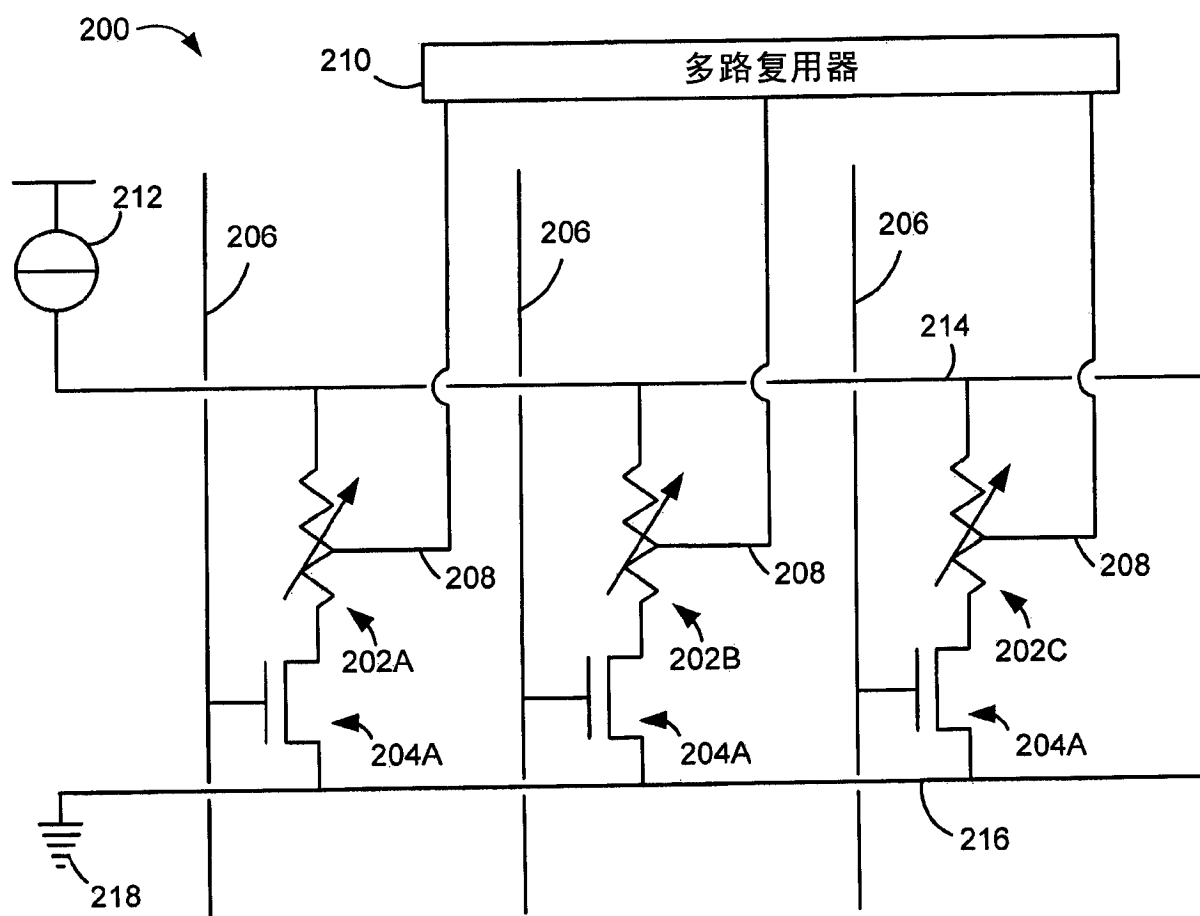


图 10

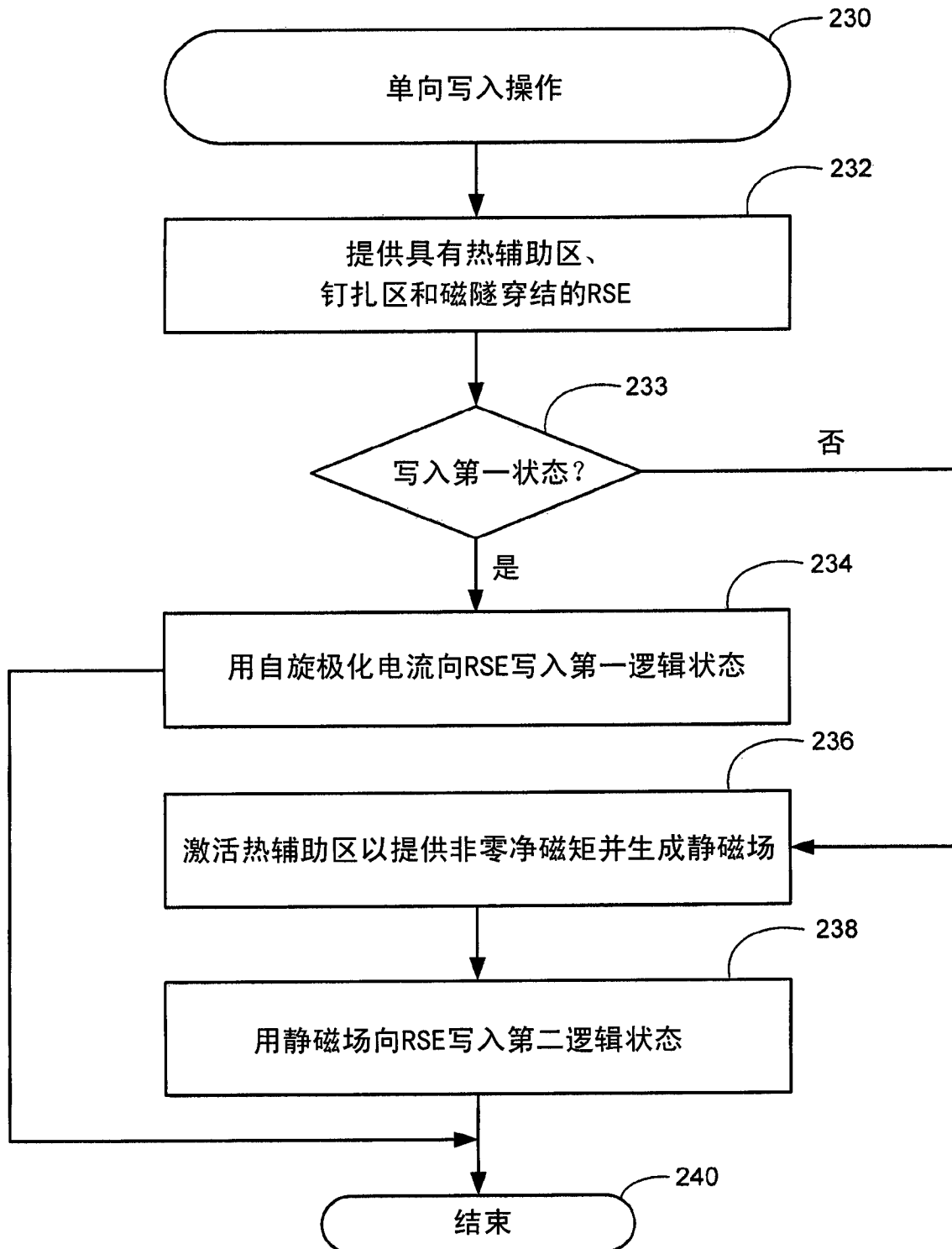


图 11