



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I537815 B

(45) 公告日：中華民國 105 (2016) 年 06 月 11 日

(21) 申請案號：103108825 (22) 申請日：中華民國 103 (2014) 年 03 月 12 日

(51) Int. Cl. : G06F5/06 (2006.01) G06F12/02 (2006.01)

(30) 優先權：2013/03/15 美國 61/799,731

2013/06/06 美國 13/911,797

(71) 申請人：美光科技公司 (美國) MICRON TECHNOLOGY, INC. (US)

美國

(72) 發明人：羅伯斯 大衛 A ROBERTS, DAVID A. (US)；帕洛斯基 J 湯瑪斯 PAWLOWSKI,

J. THOMAS (CA)；沃克 羅伯特 WALKER, ROBERT (US)

(74) 代理人：陳長文

(56) 參考文獻：

TW 200839519A US 2011/0153908A1

US 2012/0185854A1 WO 93/24885A1

WO 2006/012019A1 WO 2008/086488A2

審查人員：李榮祥

申請專利範圍項數：54 項 圖式數：9 共 47 頁

(54) 名稱

用於記憶體適應性控制之裝置及方法

APPARATUSES AND METHODS FOR ADAPTIVE CONTROL OF MEMORY

(57) 摘要

本發明揭示用於記憶體之適應性控制之裝置及方法。一種實例性裝置包括經組態以運行一作業系統之一處理單元，及耦合至該處理單元之一記憶體。該記憶體經組態以經由一記憶體匯流排與該處理單元通信。該實例性裝置可進一步包括經組態以自該記憶體及自該處理單元接收所監視統計資料之一適應性記憶體控制器。該適應性記憶體控制器經組態以基於該所監視統計資料來管理該記憶體。

Apparatuses and methods for adaptive control of memory are disclosed. One example apparatus includes a processing unit configured to run an operating system, and a memory coupled to the processing unit. The memory configured to communicate with the processing unit via a memory bus. The example apparatus may further include an adaptive memory controller configured to receive monitored statistical data from the memory and from the processing unit. The adaptive memory controller is configured to manage the memory based on the monitored statistical data.

指定代表圖：

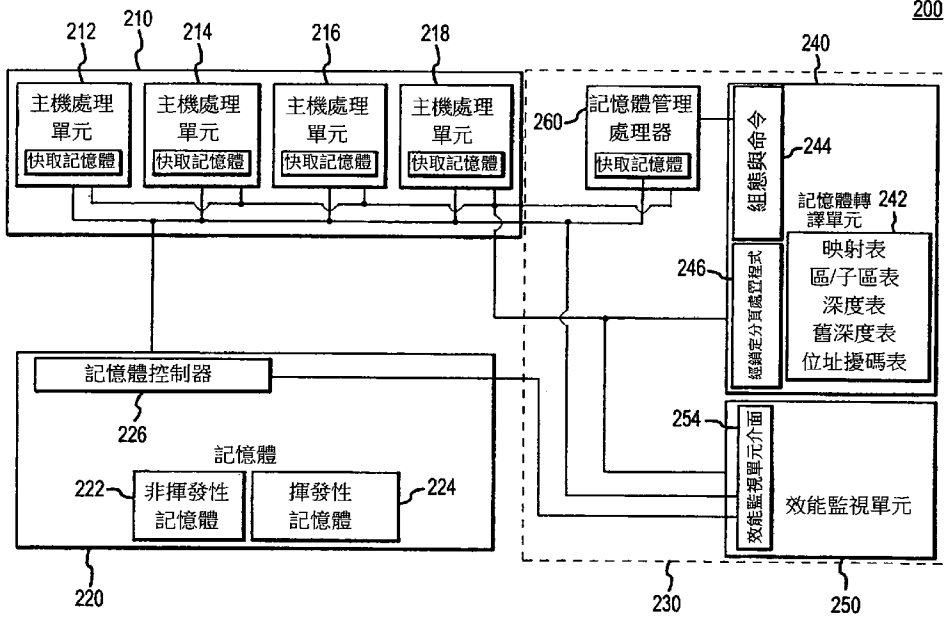


圖 2

符號簡單說明：

- 200 . . . 裝置
- 210 . . . 中央處理單元
- 212 . . . 主機處理單元
- 214 . . . 主機處理單元
- 216 . . . 主機處理單元
- 218 . . . 主機處理單元
- 220 . . . 記憶體/記憶體單元
- 222 . . . 非揮發性記憶體
- 224 . . . 揮發性記憶體
- 226 . . . 記憶體控制器
- 230 . . . 適應性記憶體控制器
- 240 . . . 記憶體轉譯單元 MTU
- 242 . . . 映射表
- 244 . . . 組態與命令資訊單元
- 246 . . . 經鎖定分頁處置程式
- 250 . . . 效能監視單元 PMU
- 254 . . . 效能監視單元介面
- 260 . . . 記憶體管理處理器 MMP

發明摘要

※ 申請案號： 103108825

※ 申請日： 103. 3. 17

※IPC 分類：G06F 5/06 2006.01

G06F 12/02 2006.01

【發明名稱】

用於記憶體適應性控制之裝置及方法

APPARATUSES AND METHODS FOR ADAPTIVE CONTROL OF
MEMORY

【中文】

本發明揭示用於記憶體之適應性控制之裝置及方法。一種實例性裝置包括經組態以運行一作業系統之一處理單元，及耦合至該處理單元之一記憶體。該記憶體經組態以經由一記憶體匯流排與該處理單元通信。該實例性裝置可進一步包括經組態以自該記憶體及自該處理單元接收所監視統計資料之一適應性記憶體控制器。該適應性記憶體控制器經組態以基於該所監視統計資料來管理該記憶體。

【英文】

Apparatuses and methods for adaptive control of memory are disclosed. One example apparatus includes a processing unit configured to run an operating system, and a memory coupled to the processing unit. The memory configured to communicate with the processing unit via a memory bus. The example apparatus may further include an adaptive memory controller configured to receive monitored statistical data from the memory and from the processing unit. The adaptive memory controller is configured to manage the memory based on the monitored statistical data.

【代表圖】

【本案指定代表圖】：第（2）圖。

【本代表圖之符號簡單說明】：

- 200 * 裝置
- 210 † 中央處理單元
- 212 主機處理單元
- 214 主機處理單元
- 216 主機處理單元
- 218 主機處理單元
- 220 記憶體/記憶體單元
- 222 非揮發性記憶體
- 224 揮發性記憶體
- 226 記憶體控制器
- 230 適應性記憶體控制器
- 240 記憶體轉譯單元MTU
- 242 映射表
- 244 組態與命令資訊單元
- 246 經鎖定分頁處置程式
- 250 效能監視單元PMU
- 254 效能監視單元介面
- 260 記憶體管理處理器MMP

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】

用於記憶體適應性控制之裝置及方法

APPARATUSES AND METHODS FOR ADAPTIVE CONTROL OF
MEMORY

相關申請案交叉參考

本申請案主張在2013年3月15日提出申請之第61/799,731號美國臨時申請案及在2013年6月6日提出申請之第13/911,797號美國非臨時申請案之優先權，該等申請案出於任何目的以全文引用之方式併入本文中。

【技術領域】

本發明之實施例一般而言係關於記憶體，且更特定而言在所圖解說明實施例中之一或多者中係關於使用一適應性記憶體控制器之記憶體之控制。

【先前技術】

所浮現之記憶體架構經設計以處置各種不同要求大小且可包括具有不同特性之記憶體。舉例而言，一直以來存在用於由動態隨機存取記憶體(DRAM)及相變記憶體(PCM)或多個類型之DRAM晶片(例如，雙倍資料速率(DDR)、低電力DDR (LPDDR)、減少等待時間DRAM (RLDRAM))組成之記憶體之數個提議。此外，某些電腦系統可支援非均勻記憶體存取(NUMA)，其中根據可用記憶體之效能來放置資訊。記憶體亦可使其特性動態地改變，即使在由相同類型之記憶體(例如，NAND快閃記憶體)組成時。舉例而言，多通道記憶體及動態DRAM頻率切換改變記憶體之特性。非揮發性記憶體特性亦可係高

度非均勻的，其中某些NAND快閃記憶體分頁比其他NAND快閃記憶體分頁更快地讀取或寫入，其中等待時間隨著其磨損而改變，或隨著不同快閃記憶體內或之間之多階胞元(MLC)之不同級而改變。

動態記憶體重新組態之其他實例包括一電腦系統中之資訊在具有不同固定或可組態特性之記憶體上之動態放置。舉例而言，可朝向高等待時間揮發性記憶體引導來自高度串列或寫入主導的演算法之請求，而可自較低等待時間或非揮發性記憶體服務來自並行演算法之請求。在其他實例中，亦可朝向低等待時間記憶體引導來自高度串列或寫入主導的演算法之請求，而可自較高等待時間服務來自並行演算法之請求。基於一演算法之特性而選擇與該演算法相關之資訊之一記憶體分配可實現記憶體系統設計中之一有效成本-效能-能量權衡。

此等不同適應性機制之控制及協調之習用提議係併入記憶體管理作為標準作業系統軟體之部分，存取一有限組可存取硬體效能計數器以引導記憶體組態決策。隨著朝向抽象記憶體及硬體(其將記憶體控制卸載至記憶體本身)移動，標準化的軟體介面將係不足的。特定而言，抽象記憶體能夠利用記憶體變化及自調諧來使效能最大化，而當前軟體不知道此等功能。記憶體控制系統受益於知曉主機處理器狀態，但不存在用以給記憶體控制邏輯饋送適當統計之機制。

【發明內容】

提供裝置之實例。一實例性裝置可包括經組態以運行一作業系統之一處理單元及耦合至該處理單元之一記憶體。該記憶體可經組態以經由一記憶體匯流排與該處理單元通信。該實例性裝置可進一步包括經組態以自該記憶體且自該處理單元接收所監視統計資料之一適應性記憶體控制器。該適應性記憶體控制器可經組態以基於該所監視統計資料而管理該記憶體。

一實例性裝置可包括經組態以運行一作業系統之一處理單元及

耦合至該處理單元之一記憶體，該記憶體經組態以經由一記憶體匯流排與該處理單元通信。該實例性裝置可進一步包括經組態以管理儲存於該記憶體處之資訊遷移之一記憶體轉譯單元(MTU)。該MTU可進一步經組態以藉由維持映射表而在儲存於該記憶體處之該資訊自一第一深度映射至一第二深度映射之遷移期間支援該記憶體之一中間深度映射。

一實例性裝置可包括經組態以儲存資訊之一記憶體及經組態以運行一作業系統之一處理單元。該處理單元可經組態以管理該記憶體之資訊深度映射。回應於將儲存於該記憶體之記憶空間處之資訊自一第一資訊深度映射遷移至一第二資訊深度映射之一請求，該處理單元可經組態以將儲存於記憶體之記憶空間處之該資訊遷移至一中間資訊深度映射。該第一資訊深度映射可具有一第一資訊深度，且該第二資訊深度映射及該中間資訊深度映射可各自具有一第二資訊深度。

一實例性裝置可包括經組態以儲存資訊之一記憶體。該記憶體之記憶空間可組態有兩個或兩個以上資訊深度映射。該實例性裝置可進一步包括一記憶體轉譯單元(MTU)，其經組態以藉由維持映射表而在儲存於該記憶體處之該資訊自該兩個或兩個以上資訊深度映射中之一第一資訊深度映射至該兩個或兩個以上資訊深度中之一第二資訊深度映射之遷移期間支援該記憶體之一中間深度映射。該MTU可進一步經組態以基於該等映射表提供與一記憶體存取請求之一所請求位址相關聯之一經映射位址至該記憶體。

本文中揭示實例性方法。一實例性方法可包括：回應於自一處理單元接收之記憶體存取請求而在記憶體中擷取資訊；及基於與該記憶體及該處理單元相關聯之所監視統計資料而在運行一記憶體管理(MMH)超管理器作業系統之一記憶體管理處理器(MMP)處管理該記憶體之一組態。

一實例性方法可包括在一運算系統之一處理單元處接收該運算系統之一記憶體之一部分自一第一資訊深度映射移動至一第二資訊深度映射之一請求。該第一資訊深度映射可具有一第一資訊深度且該第二資訊深度映射可具有一第二資訊深度。該實例性方法可進一步包括：回應於該請求而判定該運算系統是否具有充足資源來執行自該第一資訊深度映射至該第二資訊深度映射之該移動；及基於該運算系統不具有充足資源來執行自該第一資訊深度映射至該第二資訊深度映射之該移動之一判定而將來自該處理單元之命令提供至該記憶體以執行該記憶體之該部分自該第一資訊深度映射至一中間資訊深度映射之遷移。該中間資訊深度映射可具有該第二資訊深度。

一實例性方法可包括在一記憶體轉譯單元處接收一記憶體存取請求，該記憶體存取請求包括一所請求位址。該方法可進一步包括：判定與該所請求位址相關聯之一記憶體之一區之一映射狀態；及提供一經映射位址至該記憶體。基於與該所請求位址相關聯之該記憶體之該區之該狀態，該經映射位址可選自該所請求位址或一經轉譯所請求位址中之一者。

【圖式簡單說明】

圖1係根據本發明之一實施例之包括一適應性記憶體控制器之一裝置之一方塊圖。

圖2係根據本發明之一實施例之包括一適應性記憶體控制器之一裝置之一方塊圖。

圖3係根據本發明之一實施例之包括一記憶體管理超管理器之一硬體/軟體堆棧之一方塊圖。

圖4至圖6係根據本發明之一實施例之一中間資訊深度映射之例示性方塊圖。

圖7係根據本發明之一實施例之一記憶體轉譯單元之一方塊圖。

圖8係根據本發明之一實施例之一記憶體之一區/子區分配之一方塊圖。

圖9係根據本發明之一實施例之中間資訊深度映射存取之一例示性方塊圖。

【實施方式】

下文將陳述某些細節以提供對本發明之實施例之一充分理解。然而，熟習此項技術者將清楚，可在無此等特定細節之情況下實踐本發明之實施例。此外，本文中所闡述之裝置及方法之特定實施例以舉例之方式提供且不應用於將本發明之範疇限制於此等特定實施例。在其他例項中，未詳細展示眾所周知之電路、控制信號、時序協定及軟體操作以避免不必要地使本發明模糊。

圖1圖解說明根據本發明之一實施例之包括一適應性記憶體控制器之一裝置。裝置100可包括耦合至一記憶體120及一適應性記憶體控制器130之一中央處理單元110。中央處理單元110可經由一記憶體匯流排耦合至記憶體120。中央處理單元110可包括多個主機處理單元。在某些實施例中，該多個主機處理單元可在一單個晶片上。在其他實施例中，中央處理單元110可跨越多個晶片而散佈且經由一網路通信。中央處理單元110之每一處理單元可具有一相關聯快取記憶體。在某些實施例中，中央處理單元110之快取記憶體可係快取一致的(例如，所有快取記憶體彼此一致)。記憶體120可經組態以回應於自中央處理單元110及/或適應性記憶體控制器130接收之請求而儲存及提供資訊(例如，資料及指令)。記憶體120可包括一非揮發性記憶體122及/或一揮發性記憶體124。在某些實施例中，非揮發性記憶體122及/或揮發性記憶體124係多通道記憶體。非揮發性記憶體122可包括快閃記憶體(例如，NAND及/或NOR)、PCM及/或其他非揮發性記憶體。揮發性記憶體124可包括DRAM、SRAM及/或其他揮發性記憶體。

適應性記憶體控制器130可經組態以基於中央處理單元110及記憶體120之所監視統計資料(例如，計數器、時序、處理趨向)而監視及管理記憶體120。舉例而言，適應性記憶體控制器130可經組態以基於該所監視統計資料而動態地映射及遷移記憶體120處之記憶體區塊及/或重新組態與記憶體120相關聯之設定。記憶體120之所監視統計資料可包括儲存於記憶體120處之資訊之深度映射設定、非揮發性記憶體122及揮發性記憶體124之及其之間之資訊映射、非揮發性記憶體122及/或揮發性記憶體124之存取頻率或其任何組合。中央處理單元110之所監視統計資料可包括記憶體存取之類型、記憶體存取之頻率、中央處理單元110之處理單元之閒置時間或其任何組合。

在操作中，裝置100可經組態以運行一作業系統(OS)。作業系統可在中央處理單元110之一或多個處理單元上運行，其中資訊(例如，資料及指令)儲存於記憶體120處。在某些實施例中，作業系統可在適應性記憶體控制器130之一處理單元處至少部分地執行。中央處理單元110可經組態以在操作器件經由記憶體匯流排將記憶體存取請求提供至記憶體120。記憶體120可處理記憶體存取請求以基於記憶體存取請求而儲存及/或擷取資訊。中央處理單元110及/或適應性記憶體控制器130可經組態以監視與中央處理單元110及/或記憶體120相關聯之統計資料。基於所監視統計資料，適應性記憶體控制器130可經組態以管理儲存於記憶體120中之資訊之組態，並且管理記憶體120之組態設定。舉例而言，適應性記憶體控制器130可經組態以映射及遷移記憶體120之記憶體區塊。如參考圖2將進一步闡述，作業系統可提供監視與中央處理單元110及記憶體120相關聯之統計資料之記憶體管理執行緒(MMT)。管理記憶體120之組態之適應性記憶體控制器130可改良裝置100之效率。舉例而言，適應性記憶體控制器130可以減少正在請求資訊之在裝置100上運行之一軟體應用程式之擷取等待時間之一方式

映射記憶體120處之資訊之儲存。在另一實施例中，適應性記憶體控制器130可以減少在正在請求資訊之在裝置100上運行之一軟體應用程式之擷取期間之電力消耗之一方式映射記憶體120處之資訊之儲存。

圖2圖解說明根據本發明之一實施例之包括一適應性記憶體控制器之一裝置200。裝置200可包括耦合至一記憶體220及適應性記憶體控制器230之一中央處理單元210。適應性記憶體控制器230可經組態以基於中央處理單元210及記憶體220之所監視統計資料而管理記憶體220之組態且管理及遷移儲存於記憶體220處之資訊。經組態以基於所監視統計資料而管理及遷移儲存於記憶體220處之資訊之適應性記憶體控制器230可用於藉由基於中央處理單元210 (及/或適應性記憶體控制器230)與記憶體220之間之訊務而管理資訊深度及位置來改良裝置200之效率(例如，電力及等待時間)。中央處理單元210、記憶體220及適應性記憶體控制器230可分別對應於圖1之中央處理單元110、記憶體120及適應性記憶體控制器130。

中央處理單元210可經組態以經由一記憶體匯流排與記憶體220通信。中央處理單元210可包括互連之主機處理單元212、214、216及218。主機處理單元212、214、216及218中之每一者可包括一相關聯快取記憶體。主機處理單元212、214、216及218可駐存於一單個晶片上或可駐存於多個晶片或電腦系統上。在某些實施例中，主機處理單元212、214、216及218可係快取一致的(例如，所有快取記憶體彼此一致)，其係經由一共同匯流排來維持。在其他實施例中，主機處理單元212、214、216及218可在單個晶片上或跨越多個晶片或電腦系統由一替代類型之網路(例如，一網路單晶片(NoC))互連。

記憶體220可經組態以基於自中央處理單元210及/或適應性記憶體控制器230接收之請求而儲存及提供資訊(例如，資料及指令)。記憶體220可包括經組態以經由一記憶體匯流排與中央處理單元210之主

機處理單元212、214、216及218通信之一記憶體控制器226。舉例而言，記憶體220可包括經組態以經由一記憶體匯流排自中央處理單元210之主機處理單元212、214、216及218接收資訊及/或提供資訊至中央處理單元210之主機處理單元212、214、216及218之一記憶體控制器226。記憶體220可進一步包括一非揮發性記憶體222及/或一揮發性記憶體224。非揮發性記憶體222及/或揮發性記憶體224可經組態以基於自記憶體控制器226接收之命令而儲存自主機處理單元212、214、216及218接收及/或提供至主機處理單元212、214、216及218之資訊。揮發性記憶體224可包括DRAM、SRAM及/或其他揮發性記憶體。揮發性記憶體224可係快閃記憶體(例如，NAND及/或NOR)、PCM及/或其他非揮發性記憶體。在某些實施例中，記憶體可具有額外記憶體控制器。舉例而言，非揮發性記憶體222及揮發性記憶體224可具有單獨記憶體控制器。另外，在某些實施例中，每一類型之記憶體具有一單獨記憶體控制器。舉例而言，DRAM及SRAM可具有單獨記憶體控制器及/或NAND快閃記憶體、NOR快閃記憶體及/或PCM可具有單獨記憶體控制器。為清晰闡述裝置200起見，記憶體控制器226可指記憶體220之一或多個記憶體控制器。

在某些實施例中，非揮發性記憶體222及/或揮發性記憶體224可包括用於存取資訊之一多通道組態。在一多通道組態中，一單個資訊區塊可係深的(不跨越通道作為一長序列寫入)或淺的(跨越諸多通道作為一短序列寫入)。淺組態可權衡較高電力消耗而換取每一異動之較低等待時間，而深組態可權衡較高等待時間而換取每一異動之較高併發性及較低電力消耗。

適應性記憶體控制器230可經組態以基於中央處理單元210及記憶體220之統計資料(例如，計數器、時序、組態、處理趨向)而監視及管理記憶體220。適應性記憶體控制器230可包括一記憶體管理處理

器MMP 260、一效能監視單元PMU 250及一記憶體轉譯單元MTU 240。PMU 250可經組態以監視統計資料。效能監視單元PMU 250可包括一PMU介面254。PMU 250可經組態以經由PMU介面254與記憶體控制器226、MMP 260及/或主機處理單元212、214、216及218中之一或多者通信以監視統計資料。在某些實施例中，PMU介面254經組態以經由共同匯流排等與MMP 260以及主機處理單元212、214、216及218通信。此外，PMU介面254可經組態以經由記憶體匯流排或至記憶體控制器226之一直接連接中之至少一者與記憶體220之記憶體控制器226通信。PMU 250可經組態以監視自記憶體控制器226、MMP 260及/或主機處理單元212、214、216及218中之一或多者接收之統計資料。

MMP 260可經組態以運行用以管理記憶體220之記憶體管理執行緒(MMT)。舉例而言，MMP 260可經組態以運行MMT從而基於來自PMU 250之所監視統計資料而判定何時及/或如何重新組態記憶體220。MMP 260可包括一快取記憶體，且在某些實施例中可與主機處理單元212、214、216及218快取一致，其係經由共同匯流排來維持。MMP 260可經組態以提供命令至MTU 240以起始或管理記憶體單元220之記憶體區塊之遷移(例如，重新映射)及/或重新組態記憶體220之可組態態樣。MMP 260亦可經組態以提供記憶體存取請求至記憶體220。

MTU 240可經組態以與記憶體控制器226、MMP 260及/或主機處理單元212、214、216及218中之一或多者通信以便執行各種功能。由MTU 240執行之實例性功能可包括位址轉譯、管理資訊遷移、管理相關聯轉譯表、支援中間資訊深度映射或其任何組合。為支援此等功能，MTU 240可經組態以基於自MMP 260接收之命令而更新及維持映射表242及一組態與命令資訊單元244。映射表242可包括一區/子區表

(RS表)、深度表(D表)、舊深度表(OD表)及一位址擾碼表(AS表)。組態與命令資訊單元244可經組態以維持及更新記憶體單元220之組態(例如，揮發性記憶體224頻率、再新週期、非揮發性記憶體222多階胞元(MLC)模式、改變揮發性記憶體224通道位址映射(通道深度)等)。MTU 240可進一步包括經組態以在記憶體220中之一區塊遷移期間將一經鎖定分頁之一指示提供至一主機處理單元212、214、216及218，從而進行對儲存於一經鎖定分頁中之資訊之一請求之一經鎖定分頁處置程式246。

在操作中，裝置200可經組態以運行一作業系統。作業系統可在中央處理單元210之主機處理單元212、214、216及218處運行，在此期間可存取儲存於記憶體220處之資訊(例如，資料及指令)。通常，一作業系統係管理電腦硬體且為電腦程式(例如，軟體應用程式)提供共同服務之一軟體集合。亦即，一作業系統包括與硬體(例如，中央處理單元210、記憶體220及適應性記憶體控制器230)及電腦程式(例如，軟體應用程式)介接之基本功能。在存取儲存於記憶體220處之資訊(例如，資料及指令)時，主機處理單元212、214、216及218可發送包括在邏輯上識別待存取之位置之邏輯位址之記憶體存取請求。在存取非揮發性記憶體222及/或揮發性記憶體224時，使用一位址映射來自邏輯位址轉譯至記憶體220之一實體位址。在某些實施例中，作業系統可借經組態以支援在主機處理單元212、214、216及218中之一或多者上運行之客體作業系統之一記憶體管理超管理器(MMH) (例如，一虛擬機器管理程式)作業系統。客體作業系統之實例可包括伺服器作業系統(例如，Microsoft® Windows® 伺服器、Microsoft® Windows® Home Server、Microsoft® Windows® Multipoint Server、Microsoft® Windows® Small Business Server、Linux® CentOS、Linux® Red Hat Enterprise、SUSE Enterprise Server等，包括其他伺

服器作業系統)、用戶端作業系統(例如, Microsoft® Windows® 2000、XP、Vista、7、8等、Apple® Mac OS、Berkeley Software Distribution (BSD) FreeBSD、NetBSD、OpenBSD等, 包括其他用戶端作業系統)及任何其他類型之作業系統。MMH作業系統可係負責控制中央處理單元210、記憶體220及適應性記憶體控制器230之硬體之一軟體層。

在裝置100中, 主機處理單元212、214、216及218可經組態以在一既定時間運行多個應用執行緒, 其中一既定應用執行緒可包括具有不同邏輯位址型樣之不同階段。適應性記憶體控制器230可經組態以執行記憶體220之動態重新組態以匹配一資訊映射與在主機處理單元212、214、216及218上運行之執行緒之改變的記憶體型樣。

為支援適應性記憶體控制器230對記憶體220之動態重新組態之效能, MMH作業系統可包括在MMP 260上至少部分地運行之功能性以(舉例而言)自主機處理單元212、214、216及218卸載記憶體管理任務。舉例而言, MMH作業系統可提供經組態以管理MTU 240及/或記憶體220之MMT。MMH作業系統可將MMT之執行指派至MMP 260。為支援MMT, MMP 260可包括硬體單元以增加與MMT相關聯之記憶體管理任務之效率。硬體單元之實例可包括統計監視單元、直接記憶體存取(DMA)引擎/單元、錯誤校正碼(ECC)編碼器/解碼器等。運行MMT之MMP 260可操作以直接地或經由MTU 240組態記憶體220; 自主機處理單元212、214、216及218卸載記憶體管理任務; 初始化及更新MTU 240上之映射; 及修改系統分頁表(或請求對其之修改)。

舉例而言, 運行MMT之MMP 260可經組態以基於自PMU 250接收之所監視統計資料而判定何時及如何重新組態記憶體220。記憶體220之重新組態之實例可包括針對容錯(fault-tolerance)執行記憶體清理、改變揮發性記憶體224頻率、改變重新週期、改變非揮發性記憶

體222 MLC模式、改變揮發性記憶體224通道位址映射(通道深度)等。此外，如上文所闡釋，適應性記憶體控制器230可經組態以執行記憶體220之動態重新組態從而匹配一資訊映射與在主機處理單元212、214、216及218上運行之執行緒之改變的記憶體型樣。然而，改變資訊映射可導致大量資訊之實體移動，此可消耗寶貴的頻寬及能量，從而降低效能。因此，運行MMT之MMP 260可經組態以使用一中間資訊深度映射來映射資訊。將參考圖4至圖9進一步闡述中間資訊深度映射。

PMU 250可具有對由記憶體控制器226以及主機處理單元212、214、216及218提供之統計之特權存取，包括微架構效能計數器，以監視提供至運行MMT之MMP 260之統計資料。在某些實施例中，PMU 250可具有與記憶體控制器226之一選用直接連接而非經由共同匯流排監視統計資料。由PMU 250提供至MMP 260之所監視統計資料之實例可包括任何晶片上結構(例如，載入/儲存佇列)、重新排序緩衝器(ROB)及記憶體控制器226佇列之一狀態，其中之某些可係一典型作業系統不可存取的。此等統計經由PMU 250之可用性可幫助引導MMT進行的記憶體決策。

另外及/或另一選擇係，運行MMT之MMP 260亦可經組態以經由組態與命令資訊單元244與MTU 240通信以控制記憶體220位址映射及政策之組態。舉例而言，基於自PMU 250接收之所監視統計資料，運行MMT之MMP 260亦可經組態以初始化及更新在MTU 240之組態與命令資訊單元244處維持之記憶體220之映射及組態狀態。如上文所闡釋，MTU 240可經組態以執行各種功能，包括位址轉譯、管理資訊遷移及管理相關聯轉譯表、支援中間資訊深度映射或其任何組合。MTU 240可經組態以回應於自運行MMT之MMP 260接收之命令而執行此等功能，包括支援中間資訊深度映射等。

為支援MTU 240及運行MMT之MMP 260之功能性，裝置200可包括擴充分頁表及轉譯後備緩衝器(TLB)以用於處理記憶體存取請求。舉例而言，擴充表及TLB可含有指示位址映射設定及記憶體組態之額外後設資料。擴充表及TLB可由記憶體控制器226及/或MTU 240維持。擴充表中之後設資料之實例包括非揮發性記憶體222及/或揮發性記憶體224之一遷移操作、一ECC類型、強度及ECC位元分佈、深度映射模式之一指示、多通道記憶體(例如，非揮發性記憶體222及/或揮發性記憶體224)之一中間資訊深度映射之支援位元、記憶體通道組態及頻率(例如，儲存於組態與命令資訊單元244中)及/或其他可動態控制記憶體映射或硬體組態設定。在某些實施例中，擴充表及TLB可係客體作業系統不可見的且僅實施於MMH作業系統之影子分頁表中。在其他實施例中，擴充表及TLB可係透明的且可用於MMH作業系統及客體作業系統兩者。

MTU 240可經組態以管理及/或使用擴充表及TLB中之後設資料中之至少某些後設資料以指派位址轉譯、管理資訊遷移及管理相關聯轉譯表。如上文所闡釋，MTU 240可經組態以自主機處理單元212、214、216及218中之任一者及/或MMP 260接收記憶體存取請求。在某些情形中，記憶體存取請求可對應於正經歷一遷移操作之一分頁(例如，一飛行中分頁(in-flight page))。MTU 240可經組態以在遷移操作期間處置對一飛行中分頁之一存取且讀取或修改飛行中分頁之區塊。舉例而言，當非揮發性記憶體222及/或揮發性記憶體224之一分頁正經歷一遷移操作時，MMP 260及/或MTU 240可經組態以設定擴充TLB中之一「遷移」位元以指示遷移狀態。此外，MTU 240可經組態以在遷移操作期間更新映射表242。

回應於接收對飛行中分頁之一記憶體存取，MTU 240可以一或多個方式來作出回應。一第一實例性回應可包括回應於對飛行中分頁之

一記憶體存取(例如，如由「遷移」位元所指示)，MTU 240之經鎖定分頁處置程式246在MMH作業系統中產生一分頁錯誤。回應於分頁錯誤，將記憶體請求之完成推遲至MMH作業系統。MMH作業系統(或客體作業系統)可終止作出該請求之執行緒或使作出該請求之執行緒暫停直至遷移操作完成為止。一第二實例性回應可包括回應於對一飛行中分頁之一記憶體存取(例如，如由「遷移」位元所指示)，MTU 240之經鎖定分頁處置程式基於映射表242之資訊而以透明方式轉譯與記憶體存取請求相關聯之邏輯位址，且將經轉譯邏輯位址提供至TLB以用於轉譯至儲存與記憶體存取請求相關聯之資訊之一實體位址。對飛行中分頁之記憶體存取之處置促進對尚未完成一整個遷移操作之分頁之資訊存取操作。

前述說明闡述裝置200之一例示性實施例。應瞭解，可修改裝置200以包括其他實施例。舉例而言，裝置100可包括一單個作業系統，且可在單個作業系統中包括支援所闡述記憶體管理(例如，包括MMT)之MMH作業系統功能性。在某些實施例中，裝置100可不包括MMP 260，且所闡述之記憶體管理功能性可在主機處理單元212、214、216及218上運行。在其他實施例中，MMP 260可在與主機處理單元212、214、216及218相同之一晶片上。

此外，在某些實施例中，MMT可除在MMP 260上運行外亦在主機處理單元212、214、216及218中之一或多者上運行或可並非在MMP 260上運行而是在主機處理單元212、214、216及218中之一或多者上運行。MMP 260亦可經組態以運行除MMT之外的MMH作業系統之客體作業系統及/或執行緒或除MMT外亦運行MMH作業系統之客體作業系統及/或執行緒。在某些實施例中，MMP 260可支援由主機處理單元212、214、216及218支援之指令集(ISA)之一超集，此可簡化MMH作業系統之執行緒排程任務，並且簡化硬體快取一致性。在某

些實施例中，MMP 260可包括執行多階ECC編碼/解碼之額外硬體，包括使用專屬演算法。並非與主機處理單元212、214、216及218共用一記憶體匯流排，MMP 260可經由一直接連接耦合至記憶體控制器226。在某些實施例中，MTU 240之全部或一部分可包括在記憶體220中。舉例而言，MTU 240中之映射表242可儲存於快取記憶體中，且映射表242可包括在記憶體220中。另外，非揮發性記憶體222及揮發性記憶體224之區塊之遷移可由MMP 260、MTU 240或每一者之一組合執行。

具有適應性記憶體控制器230之裝置200可減小模式改變頻寬(例如，電力節省模式對效能模式)，此可致使記憶體220之遷移區塊，且可增加效能且減少等待時間，同時亦減少電力消耗。運行MMH作業系統之MMT之MMP 260由於經由PMU 250對微架構資訊及記憶體220之當前工作負載之存取而可能夠作出更佳映射決策。

圖3圖解說明根據本發明之一實施例之包括具有一記憶體管理超管理器作業系統(MMH OS)之一軟體/硬體階層之一方塊圖。方塊圖300可包括硬體組件，包括下部層級硬體(例如，記憶體轉譯單元MTU及其他記憶體中處理器PIM硬體) 350及上部層級硬體與支援資訊(例如，CPU、MMP、分頁表、影子分頁表、TLB) 340及軟體組件，包括半虛擬化OS (例如，攔截圖形呼叫、OpenCL支援) 330中之驅動程式、MMH OS 320及主機OS (例如，客體作業系統，諸如一伺服器作業系統、一用戶端作業系統或另一類型之作業系統) 310。MMH OS 320可對應於參考圖1所闡述之作業系統及/或參考圖2所闡述之MMH作業系統。上部層級硬體與支援資訊340可對應於圖1之中央處理單元110及/或適應性記憶體控制器130之硬體組件及/或圖2之中央處理單元210、MMP 260及/或PMU 250。下部層級硬體350可對應於圖1之適應性記憶體控制器130及/或圖2之MTU 240之一部分。上部層級硬體與

支援資訊340及下部層級硬體350之操作參考圖2予以闡述，且為簡明起見將不針對圖3進行重複。半虛擬化OS 330中之驅動程式可係經組態以支援與一運算系統之硬體相關聯之驅動程式，諸如下部層級硬體350。舉例而言，半虛擬化OS 330中之驅動程式可經組態以處置圖形相關命令且支援用於其他處理器類型(例如，圖形處理單元、數位信號處理器等)之開放運算語言。

MMH OS 320可包括具有使得MMH OS 320能夠執行低層級系統操作之一高特權層級的作業系統軟體。在某些實施例中，作業系統可係經組態以支援OS 310之一虛擬機器管理程式作業系統，其可在上部層級硬體與支援資訊340之CPU中的一或多者及/或MMP上運行。因此，MMH OS 320可係負責控制上部層級硬體與支援資訊340及下部層級硬體350之硬體之一軟體層。舉例而言，MMH OS 320可經組態以代表主機OS 310執行請求，主機OS 310以比MMH OS 320低之一特權位準運行。來自主機OS 310之請求可通常係針對對共用資源(諸如輸入/輸出(I/O)器件及記憶體空間(諸如圖1之記憶體120及/或圖1之記憶體220))之存取。

如參考圖2所闡述，MMH OS 320可經組態以提供記憶體管理執行緒(MMT)，其在某些實施例中可在上部層級硬體與支援資訊340之一MMP上執行。另外，MMH OS 320亦可經組態以基於所監視統計資料(例如，自圖2之PMU 250接收)而作出重新組態決策，且在上部層級硬體與支援資訊340之MMP上起始重新組態決策。在某些實施例中，藉由將PMU實體上放置得較靠近MMP或為PMU提供至MMP (且因此MMH OS 320之MMT)之一專用匯流排，上部層級硬體與支援資訊340之MMP可比下部層級硬體350的其他CPU更快，且更多地存取所監視統計資料。

另外，MMH OS 320可具有經修改之記憶體管理程式碼，其經組

態以組態及控制MMP，且處置對飛行中分頁之請求，例如，當前由MMP所有且正經歷遷移或其他操作之分頁。在某些實施例中，可使用由MMH OS 320之MMT所起始之標準分頁鎖定機制來處置對飛行中分頁之請求的處置。另一選擇係，可藉由一專用分頁錯誤處置程式(諸如圖2之經鎖定分頁處置程式246)來處置對飛行中分頁之請求的處置，該專用分頁錯誤處置程式將對經鎖定分頁之記憶體存取視為記憶體暫停。

在某些實施例中，MMH OS 320可經組態以便以經加密形式來編碼MMT。舉例而言，此可表示記憶體子系統之一製造商之器件特定特徵化，諸如隨著溫度之再新速率之一映射。MMH OS 320可經組態以在運行MMT之前解密MMT程式碼及資料。在另一實施例中，MMT可係以一中間語言(例如，一虛擬機器指令集)編寫且轉譯成軟體中之MMT指令以允許跨平台相容性。

參考圖4至圖6，一記憶體之一資訊深度映射與該記憶體中之資訊之一組織相關。每一深度映射如其他資訊深度映射相比可具有益處及成本。舉例而言，儲存於記憶體處之一第一資訊深度映射可提供比一第二資訊深度映射低的資訊存取等待時間，但可使用比第二資訊深度映射多的電力。資訊深度映射需要可隨著一運算系統之需要改變而改變。在某些實施例中，儲存於一記憶體處之一個資訊深度映射可係對於一特定電腦程式係最有利的，而儲存於該記憶體處之一不同資訊深度映射可對於另一電腦程式可係更有利的。舉例而言，執行連續存取運算元之運算之一電腦程式可偏好具有較低等待時間之第一資訊深度映射，而消耗一連續資料串流之一電腦程式不如此相依於等待時間，且可更高效地使用第二資訊深度映射。此外，一個資訊深度映射可基於運算系統(例如，圖1之裝置100及/或圖2之裝置200)之一模式而提供優點。因此，一效能模式中之一運算系統可選擇第一資訊深度映

射以最佳化資訊存取等待時間，而一電力節省模式(例如，使用電池電力)中之一電腦系統可選擇第二資訊深度映射以最佳化電力消耗。自一個資訊深度映射至另一資訊深度映射之轉變可需要一實質量之資訊之遷移，此可消耗額外電力及其他資源，諸如在遷移期間阻止對受影響記憶體區之存取。因此儲存於記憶體處之一中間資訊深度映射可經實施以達成一所要資訊深度映射之益處，但與完全移動至一所要資訊深度映射相比可減少資訊之遷移。

圖4至圖6圖解說明繪示根據本發明之一實施例之中間資訊深度映射之例示性實施例之方塊圖。中間深度映射可由圖1之適應性記憶體控制器130及/或圖2之適應性記憶體控制器230執行。圖4至圖6繪示表410、420、515及620。表410、420、515及620中之每一大寫字母及每一小寫字母表示X位元組之一資訊(例如，資料及/或指令)單元。410、420、515及620中之一共同大寫字母及一對應小寫字母(例如，「A」及「a」、「B」及「b」，...「H」及「h」)表示將由一主機處理單元消耗之一各別總資訊單元。表410、420、515及620劃分成列ROW1及ROW2以及通道CH0至CH7。表410、420、515及620之每一列可表示儲存於通道CH0至CH7中之順序實體記憶體位置中之一連續資訊區塊。舉例而言，「A」係在ROW1之CH0中且「a」係在ROW2之CH0中可係與CH1相關聯之連續儲存位置。類似地，「B」係在ROW1之CH1中且「b」係在ROW2之CH1中可係與CH2相關聯之連續儲存位置。在此特定實例中，每一通道可能夠針對總共8X位元組之資訊並行提供X位元組之資訊。為清晰闡述中間深度映射之操作起見，以下說明將假定由儲存資料單元之列ROW1及ROW2識別之所有儲存位置係一固定大小X。將瞭解，由每一通道CH0至CH7之列ROW1及ROW2識別之一儲存位置之大小可係可組態的且可在通道間變化。

圖4繪示自一初始資訊映射M0表410至在清理之後之一所要資訊

映射M2表420之一完全遷移。初始資訊映射M0表410係具有由OLD DEPTH箭頭表示之一 $2X$ 位元組深度之一順序資訊映射。因此，總資訊單元中之每一者可係 $2X$ 位元組深，且因此將需要兩次順序記憶體存取以自一單個記憶體通道擷取一總資訊單元(例如，指向ROW1以自CH0擷取「A」之第一記憶體存取及指向ROW2以自CH0擷取「a」之一第二記憶體存取)。初始資訊映射M0表410之順序資訊映射可產生較高等待時間，此乃因需要兩次記憶體存取來自CH0擷取一通道之一總資訊，舉例而言，「A」及「a」。

所要資訊映射M2表420繪示具有由DEPTH箭頭表示之一 X 位元組深度之一並列資訊映射。相對於初始資訊映射M0，深度自一 $2X$ 位元組深度減小至一 X 位元組深度。因此，由於一總資訊單元之每一部分駐存於一不同通道中，因此總資訊單元中之每一者可係 X 位元組深，且因此可經由一次記憶體存取(例如，擷取ROW1之一記憶體存取)來存取。所要資訊映射M2表420之並行資訊映射可花費較少時間來擷取一總資訊單元，此乃因可藉由一次記憶體存取來完成擷取。

為自初始資訊映射M0表410直接遷移至所要資訊映射M2表420，可將一總資訊單元之個別資訊單元遷移至不同通道。一蠻力方法可需要16次移動以將每個資訊單元移動至一不同位置。作為蠻力方法之一替代方案，資訊單元「A」及「h」係在表410及420兩者中之相同位置中，因此可不遷移。因此，藉由保持資訊單元「A」及「h」在當前位置中，自初始資訊映射M0表410至在清理之後之所要資訊映射M2表420之遷移可減少至14次資訊單元移動。

在某些情形中，一運算系統不具有用以執行一完全遷移之充足時間或該運算系統可係在一電力節省模式中使得一完全遷移係不實際的。因此，圖5繪示可達成所要資訊映射M2表420中所繪示之一 X 位元組深度之益處中之某些益處之一中間資訊映射M1表515，而不完全遷

移資訊單元，如所要資訊映射M2表420中所繪示。圖5包括前文已關於圖4闡述之元件。彼等元件已使用與在圖4中相同的元件符號及標記在圖5中展示，且共同元件係如前文所闡述。因此，為簡明起見將不重複對此等元件之一詳細說明。

圖5繪示自初始資訊映射M0表410至中間資訊映射M1表515之遷移。如所闡釋，初始資訊映射M0表410可對應於具有2X位元組深度順序資訊映射之圖4初始資訊映射M0表410。中間資訊映射M1表515表示具有類似於圖4之在清理之後之所要資訊映射M2表420之X位元組深度之一並行資訊映射，但不將所有資訊單元移動至新位置。舉例而言，帶圓圈字母(例如，「A」、「b」、「c」、「d」、「e」、「f」、「g」及「h」)能夠如初始資訊映射M0表410中所繪示保持儲存。自初始資訊映射M0表410遷移至中間資訊映射M1表515可需要將跨越記憶體之8個資訊單元重新定位至不同位置，其產生用於一記憶體存取之如圖5中所展示通道指派。可經由並行記憶體存取來存取中間資訊映射M1表515之總資訊單元中之任一者。亦即，一總資訊單元之資訊單元係在不同通道中。舉例而言，資訊單元「B」係在通道CH2中且資訊單元「b」係在CH1中。同樣，其他資訊單元「A」及「C」至「H」中沒有一個係在與總資訊單元之對應資訊單元(亦即，分別係資訊單元「a」及「c」至「h」)相同的通道中。類似於圖4之在清理之後之所要資訊映射M2表420，中間資訊映射M1表515之並行資訊映射可比初始資訊映射M0表410中所繪示之順序資訊映射少的時間來擷取一總資訊單元。

在某些實施例中，對應於中間資訊映射M1表515之位址可係客體作業系統不可見的且可由一記憶體轉譯單元(MTU) (諸如圖2之MTU 240)管理。因此，轉譯對應於一中間資訊映射狀態中之資訊之一邏輯位址可需要一額外層級之硬體轉譯。該額外層級之硬體轉譯可增加一

記憶體存取操作中之等待時間。因此，為使運算系統使使用中間資訊映射M1表515映射之記憶體區係軟體可見的，且消除額外層級之硬體轉譯，可執行遷移清理操作以自中間資訊映射M1表515轉變至圖4之所要資訊映射表420。圖6繪示藉由執行清理操作以自具有X位元組深度之一中間資訊映射M1表515轉變至在清理之後之一所要資訊映射M2表620（表示資訊之所要資訊映射）來完成一遷移。圖6包括前文已關於圖4及圖5所闡述之元件。彼等元件已使用與在圖4及圖5中相同的元件符號及標記在圖6中展示，且共同元件係如前文所闡述。因此，為簡明起見將不重複對此等元件之一詳細說明。

如所闡釋，初始資訊映射M0表410可對應於具有2X位元組深度順序資訊映射之圖4初始資訊映射M0表410。此外，中間資訊映射M1表515可對應於具有X位元組深度並行資訊映射之圖5中間資訊映射M1表515。在清理之後之所要資訊映射M2表620可對應於圖4之在清理之後之所要資訊映射M2表420。

在操作中，由於時間及/或電力約束，一記憶體管理處理器(MMP) (例如，圖2之MMP 260)或一記憶體轉譯單元(MTU) (例如，圖2之MTU 240)可管理自初始資訊映射M0表410至中間資訊映射M1表515之一初始遷移。舉例而言，如關於圖5所闡釋，初始遷移需要八次區塊移動。回應於一事件，MMP或MTU可完成自中間資訊映射M1表515至在清理之後之所要資訊映射M2表620之一遷移。帶圓圈之資訊單元(例如，「A」、「E」、「a」、「B」、「C」、「D」及「h」)在自中間資訊映射M1表515至在清理之後之所要資訊映射M2表620之遷移期間不需要一移動，且因此遷移包括九次剩餘區塊移動。可提示MTU起始自中間資訊映射M1表515至在清理之後之所要資訊映射M2表620之遷移之事件之實例包括閒置記憶體、運算系統切換至一效能模式(例如，不再處於一電力節省模式中)、當前在受影響記憶體器件區上運

行一清除操作等。雖然圖6中所繪示之遷移需要較多總區塊移動(例如， $8+9=17$ 對16 (或14))，但初始移動至中間資訊映射M1表515可允許運算系統高效地執行提供在清理之後之所要資訊映射M2表620之益處且提供將一剩餘清理操作排程在可限制對運算系統之一負面影響之一時間之一能力之一初始遷移。

將瞭解，自順序資訊映射至圖4至圖6中所闡述之並行資訊映射之轉變亦可應用於自並行資訊映射至順序資訊映射之一轉變。亦即，一並行資訊映射(例如，M2表620)可遷移至一中間資訊映射(例如，M1表515)，且接著可執行一清理操作以自中間資訊映射轉變至一順序資訊映射(例如，M0表410) (當使通道深度較深(例如，自一X位元組深度至一2X位元組深度)時)。

雖然圖4至圖6繪示僅具有兩個個別資料單元之一總資料單元，但將瞭解一總資料單元可具有任何數目之個別資料單元。此外，雖然圖4至圖6繪示具有一2X深度之順序資料映射(例如，M0表410)，但將瞭解一順序資料映射可係任何數目個資料單元深。雖然圖4至圖6個別地繪示順序資料映射(例如，M0表410)及並行資料映射(例如，M1表515及/或M2表420/620)，但將瞭解一映射方案可包括一並行資料映射與一順序資料映射之一組合。舉例而言，在圖4至圖6之實例中，若一總資料單元包括四個個別資料單元，則四個資料單元可跨越兩個通道而劃分，其中每一通道具有兩個資料單元之一深度。

如參考圖4至圖6所闡釋，中間資訊映射可係軟體不可見的且可需要一額外硬體轉譯。圖7至圖9圖解說明存取根據一中間資訊映射之資訊及/或存取當前在一遷移操作中之資訊。圖7圖解說明包括根據本發明之一實施例之映射表之一記憶體轉譯單元之一方塊圖。記憶體轉譯單元MTU 700可包括一多工器760，其經組態以基於來自一比較器750之一控制信號之一值而提供一所請求位址RQST_ADDR及來自一位

址擾碼表 740 之一位址中之一者作為一經映射位址輸出 MAPPED ADDR。來自比較器 750 之控制信號之值可係基於自映射表 705 接收之資訊。映射表 705 可包括一區/子區表 710、一舊深度表 720 及一深度表 730。MTU 700 可對應於圖 1 之 MTU 240。

為圖解說明，圖 8 繪示劃分成區及子區之一記憶體之一記憶體映射。表 800 中所繪示之表之每一列對應於一不同區(例如，區 0、1、2、3、...、K)。此外，記憶體之每一區進一步劃分成由表 800 之行標頭(例如，0、1、2、3、...、L)表示之子區。

在操作中，當新異動進入一記憶體控制器(例如，圖 2 之記憶體控制器 226)時，使用 RQST ADDR 來識別異動以其為目標之記憶體映射之一區，如在圖 8 中。回應於一區之識別，自舊深度表 720 擷取與所識別區相關聯之一各別舊深度參數且自深度表 730 擷取與所識別區相關聯之一各別深度參數。在比較器 750 處比較舊深度參數與深度參數。回應於舊深度參數匹配深度參數，比較器 750 提供具有一第一值之一控制信號至多工器 760。回應於接收具有第一值之控制信號，多工器 760 在輸出處提供 RQST ADDR 作為 MAPPED ADDR 至解碼邏輯，諸如一 TLB。

回應於舊深度參數不匹配深度參數，自區/子區表 710 擷取位址映射之一狀態及區/子區之一狀態。區/子區表 710 之一大小可係基於由作業系統設定之「深度區」的大小。舉例而言，若一整個「深度區」在一遍次中一起遷移，則將「深度區」視為一區。另一選擇係，若「深度區」係大的，則作業系統可將「深度區」劃分成子區。區/子區表 710 中之位址映射的狀態可包括舊深度映射(M0)、中間資訊深度映射(M1)，或新深度映射(M2)。區/子區表 710 之區/子區的狀態可包括：(1)移動在進行中，(2)移動未在進行中，(3)一中間狀態，及(4)移動完成，例如，新深度映射(M2)。

當一深度映射改變發生時，回應於一記憶體控制器(例如，圖2之記憶體控制器226)被指示移動區/子區中之資訊，而將一區/子區狀態設定為「移動在進行中」。基於區/子區狀態被設定為「移動在進行中」狀態，記憶體控制器可執行使以各別區/子區為目標之異動暫停或完成當前在記憶體控制器佇列中之資訊之異動中之一者。當資訊尚未開始被移動時，將區/子區狀態設定為「移動未在進行中」狀態，且比較器750經組態以提供具有第一值之控制信號至多工器760。基於具有第一值之控制信號，多工器760在一輸出處提供RQST ADDR作為MAPPED ADDR，且基於舊深度映射來解碼MAPPED ADDR。

當資訊之移動已開始時，將區/子區狀態設定為「中間狀態」狀態。當區/子區狀態被設定為「中間狀態」狀態時，比較器750可經組態以提供具有一第二值之控制信號至多工器760。基於具有第二值之控制信號，多工器760經組態以提供來自位址擾碼表740之一輸出作為MAPPED ADDR至解碼邏輯。位址擾碼表740經組態以提供RQST ADDR之一異動(例如，擾碼)以允許解碼器存取目標資訊之一當前位置。基於位址擾碼表740之輸出的MAPPED ADDR可由解碼邏輯解碼以判定目標資訊的位置。當已完全移動資訊時，將區/子區狀態設定為「完全移動」狀態，且比較器750經組態以提供具有第一值之控制信號至多工器760。基於具有第一值之控制信號，多工器760經組態以在一輸出處提供RQST ADDR，且基於(新)深度映射來解碼RQST ADDR。作業系統(例如，如關於圖2及圖3所闡述之MMH作業系統)及/或一記憶體轉譯單元(MTU) (例如，圖2之MTU 240)可控制是否應將區/子區狀態設定為「中間狀態」狀態或「移動完成」狀態(M2)。

圖9繪示根據本發明之實施例之基於一初始深度映射及一中間資訊深度映射之位址轉譯之一實例。舊深度映射M0表912表示在任何資訊移動之前一舊深度映射之資訊之一映射。舊資訊映射表910表示基

於舊深度映射資訊單元被儲存在記憶體中何處。中間深度映射M1表917表示資訊基於一中間資訊深度映射之一映射(例如，在某些資訊已移動之後)。中間資訊映射表915表示基於中間資訊深度映射資訊項目儲存在記憶體中何處。初始資訊映射表910可對應於圖4至圖6之初始資訊映射M0表410。中間資訊映射表915可對應於圖5至圖6之中間資訊映射M1表515。

在一實例性操作中，當根據一舊深度映射資訊時，在一MTU處接收對在一請求位址4'b0110處之資訊「D」920之一請求。基於MTU判定舊資訊映射表910適用(例如，經由圖7中所繪示之邏輯)，MTU可參考舊深度映射M0表912以轉譯位址4'b0110 922。基於舊深度映射M0表912，MTU可提供指向舊資訊映射表910中之資訊「D」920之一位置之一位址4'b0110 922。

此外，當根據一中間資訊深度映射資訊時，在一MTU處接收對在一請求位址4'b0110處之資訊「D」920之一請求。基於MTU判定中間資訊映射表915適用，MTU可參考中間資訊深度映射M1表917以轉譯位址4'b0110。基於中間資訊深度映射M1表917，MTU可提供指向中間資訊映射表915中之資訊「D」920之一位置之一位址4'b1100 924。

熟習此項技術者將進一步瞭解結合本文中所揭示之實施例所闡述之各種說明性邏輯區塊、組態、模組、電路及演算法步驟可實施為電子硬體、由一處理器執行之電腦軟體或兩者之組合。上文已大體按照功能性闡述了各種說明性組件、區塊、組態、模組、電路及步驟。雖然熟習此項技術者可針對每一特定應用以不同方式實施所闡述功能性，但不應將此等實施方案決策解釋為致使背離本發明之範疇。

提供所揭示實施例之前述說明以使得熟習此項技術者能夠製作或使用所揭示之實施例。熟習此項技術者將易於明瞭對此等實施例之

各種修改，且本文中所定義之原理可應用於其他實施例而不背離本發明之範疇。本發明並非意欲限制於本文中所展示之實施例，而是將被賦予與前文所闡述之原理及新穎特徵相一致之最寬廣可能範疇。

【符號說明】

100	裝置
110	中央處理單元
120	記憶體
122	非揮發性記憶體
124	揮發性記憶體
130	適應性記憶體控制器
200	裝置
210	中央處理單元
212	主機處理單元
214	主機處理單元
216	主機處理單元
218	主機處理單元
220	記憶體/記憶體單元
222	非揮發性記憶體
224	揮發性記憶體
226	記憶體控制器
230	適應性記憶體控制器
240	記憶體轉譯單元MTU
242	映射表
244	組態與命令資訊單元
246	經鎖定分頁處置程式
250	效能監視單元PMU

254	效能監視單元介面
260	記憶體管理處理器MMP
300	方塊圖
310	主機作業系統
320	記憶體管理超管理器作業系統
330	半虛擬化作業系統
340	上部層級硬體與支援資訊
350	下部層級硬體
700	記憶體轉譯單元MTU
705	映射表
710	區/子區表
720	舊深度表
730	深度表
740	位址擾碼表
750	比較器
760	多工器
800	表
910	舊資訊映射表/初始資訊映射表
912	舊深度映射M0表
915	中間資訊映射表
917	中間深度映射M1表
920	資訊「D」
922	位址4'b0110
924	位址4'b1100
CH0至CH7	通道
ROW1	列

ROW2	列
RQST ADDR	所請求位址
MAPPED ADDR	經映射位址輸出

申請專利範圍

1. 一種用於記憶體適應性控制之裝置，其包含：
 - 一處理單元，其經組態以運行一作業系統，其中該作業系統係一記憶體超管理器(MMH)作業系統，其中該MMH作業系統提供經組態以管理記憶體之記憶體管理執行緒(MMT)，其中該MMH作業系統經組態以支援在該處理單元上之一客體作業系統；
 - 一記憶體，其耦合至該處理單元，該記憶體經組態以經由一記憶體匯流排與該處理單元通信，其中該記憶體包括經組態以存取一揮發性記憶體或一非揮發性記憶體之至少一者之一第一記憶體控制器；及
 - 一適應性記憶體控制器，其經組態以自該第一記憶體控制器且自該處理單元接收所監視統計資料，其中該適應性記憶體控制器經組態以基於該所監視統計資料來管理該記憶體，其中該適應性記憶體控制器包含經組態以運行該MMT之一記憶體管理處理器(MMP)，其中運行該MMT之該MMP經組態以基於該所監視統計資料來管理該記憶體，其中該所監視統計資料包括來自該處理單元之統計資料。
2. 如請求項1之裝置，其中該MMP包含一快取記憶體及一直接記憶體存取(DMA)引擎，其中該DMA引擎經組態以與該記憶體通信。
3. 如請求項2之裝置，其中該處理單元包括一快取記憶體，且該MMP之該快取記憶體經由一共同匯流排而耦合至該處理單元之該快取記憶體。
4. 如請求項1之裝置，其中該處理單元經組態以使用一第一指令集

來執行該MMH作業系統，且其中該MMP經組態以使用一第二指令集來執行該MMH作業系統。

5. 如請求項1之裝置，其中該記憶體包含一非揮發性記憶體或一揮發性記憶體兩者。
6. 如請求項5之裝置，其中該非揮發性記憶體或該揮發性記憶體中之該至少一者係一多通道記憶體。
7. 如請求項5之裝置，其中運行該MMT之該MMP經組態以管理該記憶體包含運行該MMT之該MMP經組態以進行以下各項中之至少一者：

改變該非揮發性記憶體或該揮發性記憶體中之該至少一者之一部分之一頻率；

改變該揮發性記憶體之一部分之一再新週期；

執行該非揮發性記憶體或該揮發性記憶體中之該至少一者之一部分之記憶體清理；

改變該非揮發性記憶體或該揮發性記憶體中之該至少一者之一部分之多階胞元模式；或

改變該非揮發性記憶體或該揮發性記憶體中之該至少一者之一部分之位址映射。

8. 如請求項1之裝置，其中運行該MMT之該MMP經組態以管理該記憶體包含：運行該MMT之該MMP經組態以管理該記憶體中之資訊之遷移。
9. 如請求項8之裝置，其中運行該MMT之該MMP經組態以管理資訊之遷移包含：運行該MMT之該MMP經組態以提供記憶體命令至一記憶體控制器，從而指示該記憶體控制器移動該記憶體中之資訊之區塊。
10. 如請求項1之裝置，其中該MMP經組態以運行該MMT以基於該

所監視統計資料來判定何時重新組態該記憶體。

11. 如請求項1之裝置，其中該MMP經組態以運行該MMT以基於所監視統計資料來判定如何重新組態該記憶體。
12. 如請求項1之裝置，其中該MMP經組態以運行該MMT以使用一中間資訊深度映射來映射資訊。
13. 如請求項1之裝置，其中該適應性記憶體控制器進一步包含經組態以監視該所監視統計資料之一效能管理單元(PMU)，該PMU進一步包含經組態以經由一共同匯流排將該PMU耦合至該處理單元及該MMP，且耦合至該記憶體之一記憶體控制器之一PMU介面。
14. 如請求項13之裝置，其中該PMU介面經組態以經由該記憶體匯流排或一直接連接中之至少一者將該PMU耦合至該記憶體控制器。
15. 如請求項1之裝置，其中該適應性記憶體控制器經組態以基於該所監視統計資料來管理該記憶體包含：該適應性記憶體控制器經組態以基於該處理單元與該記憶體220之間的訊務來管理資訊深度及位置。
16. 如請求項1之裝置，其中該適應性記憶體控制器經組態以基於該所監視統計資料來管理該記憶體包含：該適應性記憶體控制器經組態以執行該記憶體之動態重新組態，從而匹配一資訊映射與在該處理單元上運行之執行緒之改變的記憶體型樣。
17. 一種用於記憶體適應性控制之裝置，其包含：
 - 一處理單元，其經組態以運行一作業系統；
 - 一記憶體，其耦合至該處理單元，該記憶體經組態以經由一記憶體匯流排與該處理單元通信；及
 - 一記憶體轉譯單元(MTU)，其經組態以管理儲存於該記憶體處

之資訊遷移，該MTU進一步經組態以藉由維持映射表而在儲存於該記憶體處之該資訊自一第一深度映射至一第二深度映射之該遷移期間支援該記憶體之一中間深度映射。

18. 如請求項17之裝置，其中該MTU進一步包含該等映射表。
19. 如請求項17之裝置，其中該MTU進一步包含具有該等映射表之資料之一快取記憶體，且其中該記憶體進一步包含該等映射表。
20. 如請求項17之裝置，其中該MTU進一步包含經組態以維持及更新該記憶體之組態之一組態與命令資訊單元。
21. 如請求項20之裝置，其中該組態與命令資訊單元經組態以維持及更新該記憶體之組態包含：維持及更新該記憶體之一頻率、該記憶體之一再新週期、該記憶體之一多階胞元(MLC)模式、一記憶體通道位址深度映射中之至少一者，或其一組合。
22. 一種用於記憶體適應性控制之裝置，其包含：
 - 一記憶體，其經組態以儲存資訊；及
 - 一處理單元，其經組態以運行一作業系統，該處理單元經組態以管理該記憶體之資訊深度映射，其中回應於將儲存於該記憶體之記憶空間處之資訊自一第一資訊深度映射遷移至一第二資訊深度映射之一請求，該處理單元經組態以將儲存於記憶體之該記憶空間處之該資訊遷移至一中間資訊深度映射，其中該第一資訊深度映射具有一第一資訊深度，其中該第二資訊深度映射及該中間資訊深度映射各自具有一第二資訊深度。
23. 如請求項22之裝置，其中該處理單元進一步經組態以基於一事件來起始一清理操作以轉變至該第二資訊深度映射。
24. 如請求項22之裝置，進一步包含經組態以在儲存於該記憶體之該記憶空間處之該資訊自該第一資訊深度映射至該中間資訊深

度映射之遷移期間，管理位址映射之一記憶體轉譯單元。

25. 如請求項22之裝置，其中該第一資訊深度映射係一順序深度映射，且其中該第二資訊深度映射及該中間資訊深度映射各自係一並行深度映射、一順序深度映射中之一者或其一組合。
26. 如請求項22之裝置，其中該處理單元係一適應性記憶體控制器之一記憶體管理處理單元。
27. 一種裝置，其包含：
 - 一記憶體，其經組態以儲存資訊，其中該記憶體之記憶空間組態有兩個或兩個以上資訊深度映射；及
 - 一記憶體轉譯單元(MTU)，其經組態以藉由維持映射表而在儲存於該記憶體處之該資訊自該兩個或兩個以上資訊深度映射中之一第一資訊深度映射至該兩個或兩個以上資訊深度中之一第二資訊深度映射之該遷移期間，支援該記憶體之一中間深度映射，其中該MTU進一步經組態以基於該等映射表而提供與一記憶體存取請求之一所請求位址相關聯之一經映射位址至該記憶體。
28. 如請求項27之裝置，其中該等映射表包含一舊深度映射表、一新深度映射表或一區/子區表中之至少一者。
29. 如請求項27之裝置，其中該MTU進一步包含經組態以基於該等映射表中之資料之一比較而提供具有一值之一控制信號之一比較器，其中該等映射表中之該資料對應於與邏輯位址相關聯之該記憶體之一區。
30. 如請求項29之裝置，其中該MTU進一步包含一位址擾碼器，其經組態以基於一位址映射轉譯該所請求位址來產生一經轉譯之所請求位址。
31. 如請求項30之裝置，其中該MTU進一步包含一多工器，其經組

態以基於來自該比較器之該等控制信號之一值而提供選自該所請求位址或該經轉譯之所請求位址中之一者之該經映射位址。

32. 一種用於記憶體適應性控制之方法，其包含：

回應於自運行一記憶體超管理器(MMH)作業系統之一處理單元於該記憶體控制器接收之記憶體存取請求而使用一記憶體之一記憶體控制器在記憶體中擷取資訊；及

基於所監視統計資料，在運行該記憶體管理(MMH)超管理器作業系統之記憶體管理執行緒(MMT)之一記憶體管理處理器(MMP)處管理該記憶體之一組態，該所監視統計資料包含自該記憶體接收之統計資料即自該處理單元接收之統計資料。

33. 如請求項32之方法，進一步包含接收與該記憶體及該處理單元相關聯之該所監視統計資料。

34. 如請求項32之方法，其中與該記憶體相關聯之該所監視統計資料包含儲存於該記憶體處之資訊之深度映射設定、該記憶體之部分之資訊映射及該等部分之間之資訊映射、該記憶體之部分之存取之頻率中之至少一者，或其任何組合。

35. 如請求項32之方法，其中與該處理單元相關聯之該所監視統計資料包含該等記憶體存取請求之類型、該等記憶體存取之頻率、該處理單元之閒置時間中之至少一者，或其任何組合。

36. 如請求項32之方法，其中基於與該記憶體及該處理單元相關聯之所監視統計資料而在運行該MMH超管理器作業系統之該MMP處管理該記憶體之該組態包含：管理該記憶體中之資訊之遷移。

37. 如請求項36之方法，其中管理該記憶體中之資訊之遷移包含：

提供記憶體命令至該記憶體；及

回應於該等記憶體命令而移動該記憶體中之資訊之區塊。

38. 如請求項36之方法，其中管理該記憶體中之資訊之遷移進一步包含：管理分頁表及轉譯後備緩衝器之後設資料。
39. 如請求項38之方法，其中管理該記憶體中之資訊之遷移進一步包含回應於接收到對正經歷一遷移之儲存於該記憶體之一部分中之資訊之一記憶體存取請求而：
- 在該所請求資訊係不可用時，於該MMH作業系統中產生一分頁錯誤；及
- 當該記憶體之該部分變為可用時，提供該資訊。
40. 如請求項38之方法，其中管理該記憶體中之資訊之遷移進一步包含回應於接收到對正經歷一遷移之儲存於該記憶體之一部分中之資訊之一記憶體存取請求而：
- 在該所請求資訊係不可用時，使在該MMH作業系統中作出該請求之一執行緒暫停；及
- 回應於該資訊之移動之完成而提供與該記憶體之儲存該資訊之一新位址相關聯之該記憶體存取請求之一邏輯位址之一轉譯。
41. 如請求項38之方法，其中管理分頁表及轉譯後備緩衝器之後設資料進一步包含：將該後設資料儲存於一客體作業系統不可見之影子分頁表及轉譯後備緩衝器中。
42. 如請求項32之方法，其中基於與該記憶體及該處理單元相關聯之所監視統計資料而在運行該MMH超管理器作業系統之該MMP處管理該記憶體之該組態包含：將該記憶體之一部分自一第一資訊深度映射移動至一中間資訊深度映射，其中該中間資訊深度映射係運行一客體作業系統之一處理單元不可見的。
43. 如請求項32之方法，其中回應於對根據來自該處理單元之一中間資訊深度映射之記憶體之該部分之一記憶體存取請求之接收

而：

在一記憶體轉譯單元處執行該記憶體存取請求之一邏輯位址之一初始轉譯以產生一經轉譯位址；及

將該經轉譯位址轉譯成該記憶體之一實體位址。

44. 如請求項32之方法，其中基於與該記憶體及該處理單元相關聯之所監視統計資料而在運行該MMH超管理器作業系統之該MMP處管理該記憶體之該組態包含以下各項中之至少一者：

改變該記憶體之一部分之一頻率；

改變該記憶體之一部分之一再新週期；

改變記憶體之一部分之一多階胞元模式；或

改變該記憶體之一部分之一位址映射。

45. 一種用於記憶體適應性控制之方法，其包含：

在一運算系統之一處理單元處，接收該運算系統之一記憶體之一部分自一第一資訊深度映射移動至一第二資訊深度映射之一請求，其中該第一資訊深度映射具有一第一資訊深度，且該第二資訊深度映射具有一第二資訊深度；

回應於該請求而判定該運算系統是否具有充足資源來執行自該第一資訊深度映射至該第二資訊深度映射之該移動；及

基於該運算系統不具有充足資源來執行自該第一資訊深度映射至該第二資訊深度映射之該移動之一判定，而將來自該處理單元之命令提供至該記憶體以執行該記憶體之該部分自該第一資訊深度映射至一中間資訊深度映射之遷移，其中該中間資訊深度映射具有該第二資訊深度。

46. 如請求項45之方法，進一步包含回應於一事件而將來自該處理單元之命令提供至該記憶體以執行一清理操作，以自該中間資訊深度映射轉變至該第二資訊深度映射。

47. 如請求項46之方法，其中自該第一資訊深度映射遷移至該中間資訊深度映射需要一第一移動計數，且其中自該第一資訊深度映射直接遷移至該第二資訊深度映射需要一第二移動計數。
48. 如請求項46之方法，其中該事件包含一閒置記憶體、該運算系統切換至一效能模式、該運算系統正在該記憶體之該部分上運行一清理操作中之至少一者，或其組合。
49. 如請求項45之方法，其中該運算系統不具有充足資源來執行自該第一資訊深度映射至該第二資訊深度映射之該移動之該判定係基於該運算系統處於一電力節省模式中。
50. 一種用於記憶體適應性控制之方法，其包含：
 在一記憶體轉譯單元處接收一記憶體存取請求，該記憶體存取請求包括一所請求位址；
 判定與該所請求位址相關聯之一記憶體之一區之一映射狀態；及
 提供一經映射位址至該記憶體，其中該經映射位址係基於與該所請求位址相關聯之該記憶體之該區之該狀態而選自該所請求位址或一經轉譯所請求位址中之一者。
51. 如請求項50之方法，其中判定與該所請求位址相關聯之一記憶體之一區之一映射狀態包含：
 比較相關聯於該區之一舊深度映射表中之一項目與相關聯於該區之一深度映射表中之一項目；及
 回應於該舊深度映射表之該項目匹配該深度映射表之該項目，提供該所請求位址作為該經映射位址。
52. 如請求項51之方法，進一步包含回應於該舊深度映射表之該項目與該深度映射表之該項目不匹配而：
 自一區/子區表判定該區之一狀態；及

回應於該區/子區表指示一中間經映射狀態，提供該經轉譯所請求位址作為該經映射位址。

53. 如請求項50之方法，進一步包含回應於該區/子區表指示在該區中一移動未在進行中而提供該所請求位址至該記憶體，以使用該舊深度映射表來解碼。
54. 如請求項50之方法，進一步包含回應於該區/子區表指示一移動在該區中完成而提供該所請求位址至該記憶體，以使用該深度映射表來解碼。

圖式

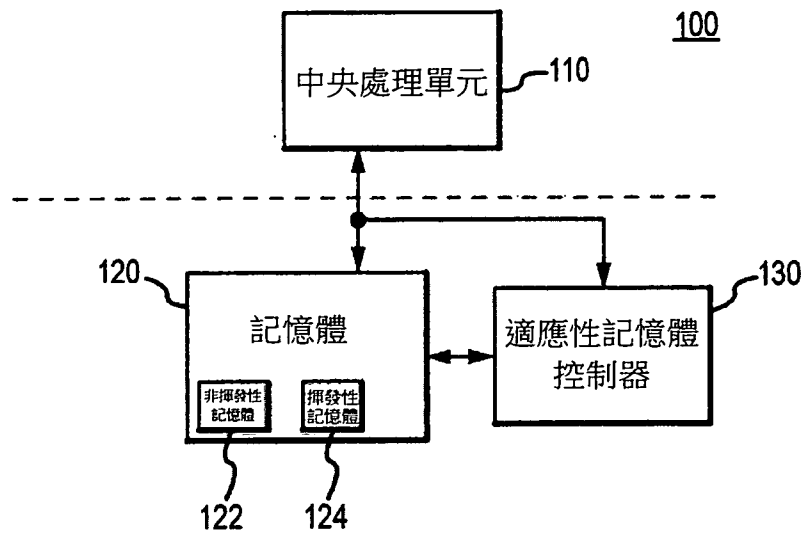


圖 1

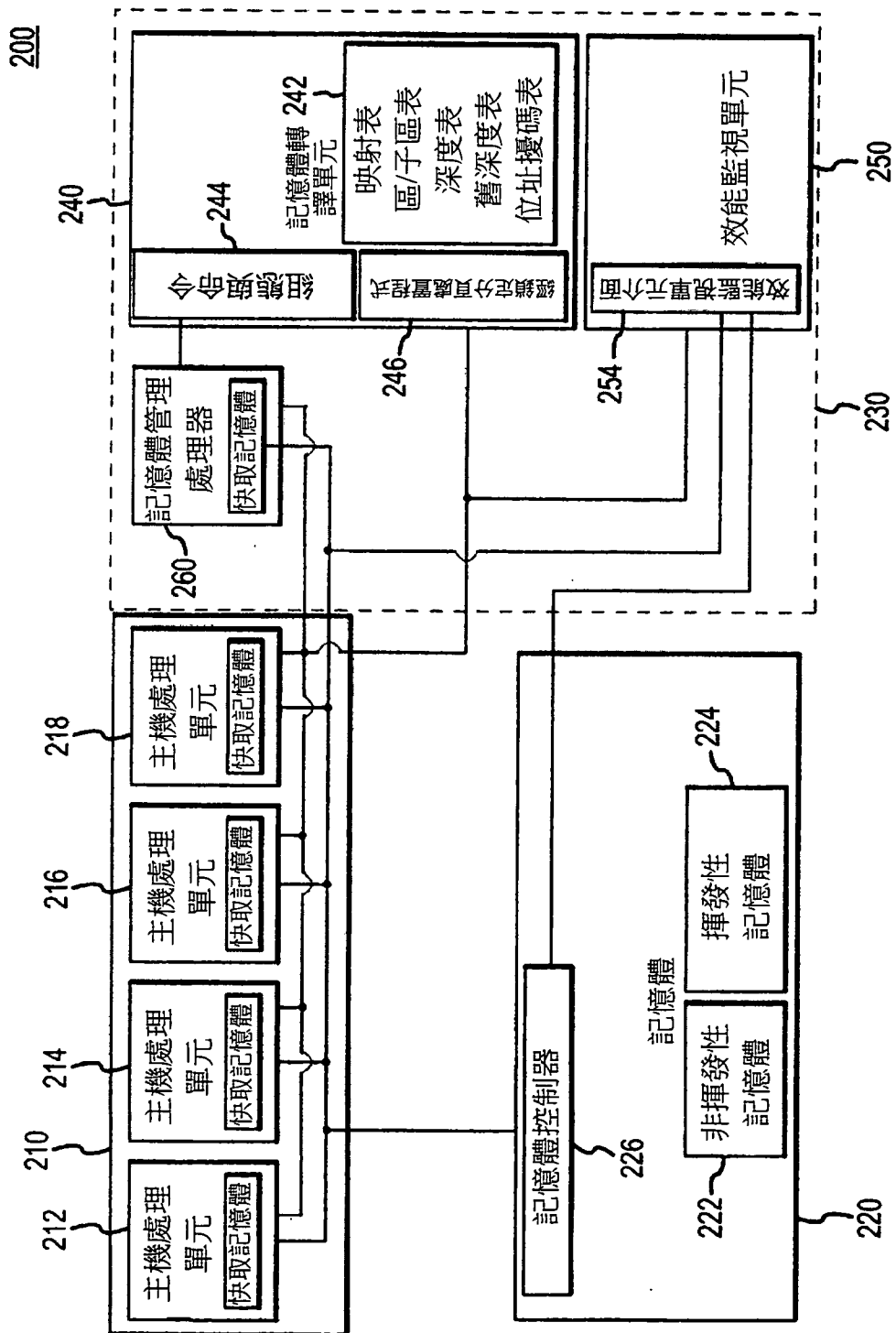


圖 2

300

主機作業系統 <u>310</u>	主機作業系統 <u>310</u>	主機作業系統 <u>310</u>	半虛擬化作業系統中之驅動程式 例如，攔截圖形呼叫、 OPENCL 支援 <u>330</u>
記憶體管理超管理器作業系統 <u>320</u>			
上部層級硬體，例如，中央處理單元、記憶體管理處理器、分頁表、影子分頁表、轉譯後備緩衝器 <u>340</u>			
下部層級硬體，例如，記憶體轉譯單元、選用 PIM 硬體 <u>350</u>			

圖 3

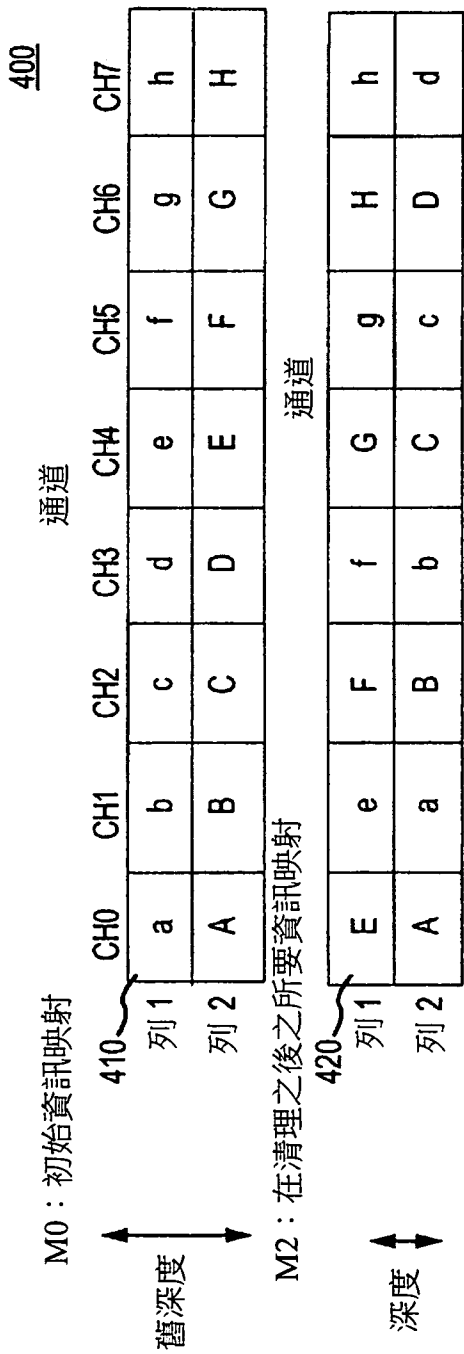


圖 4

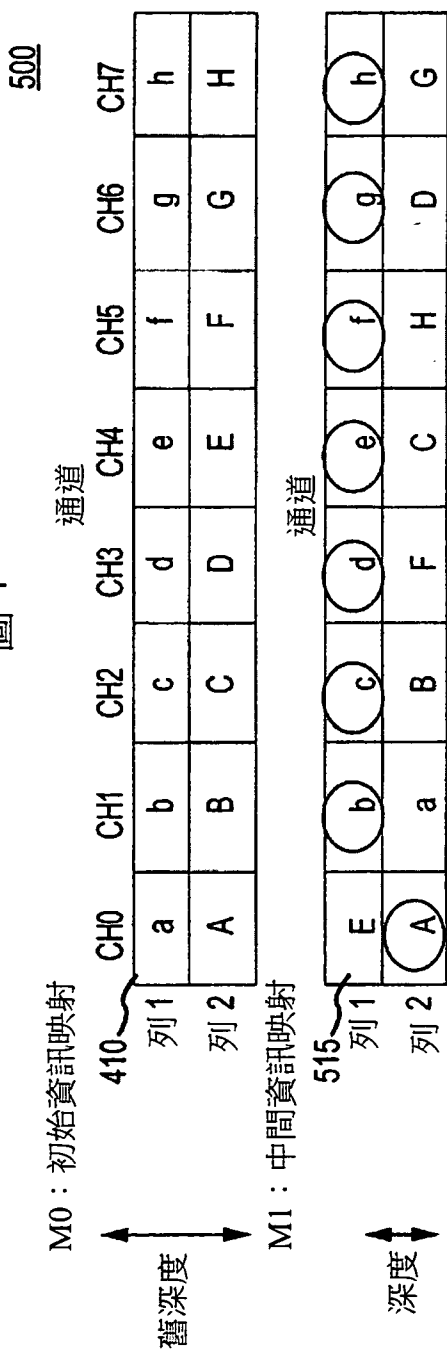


圖 5

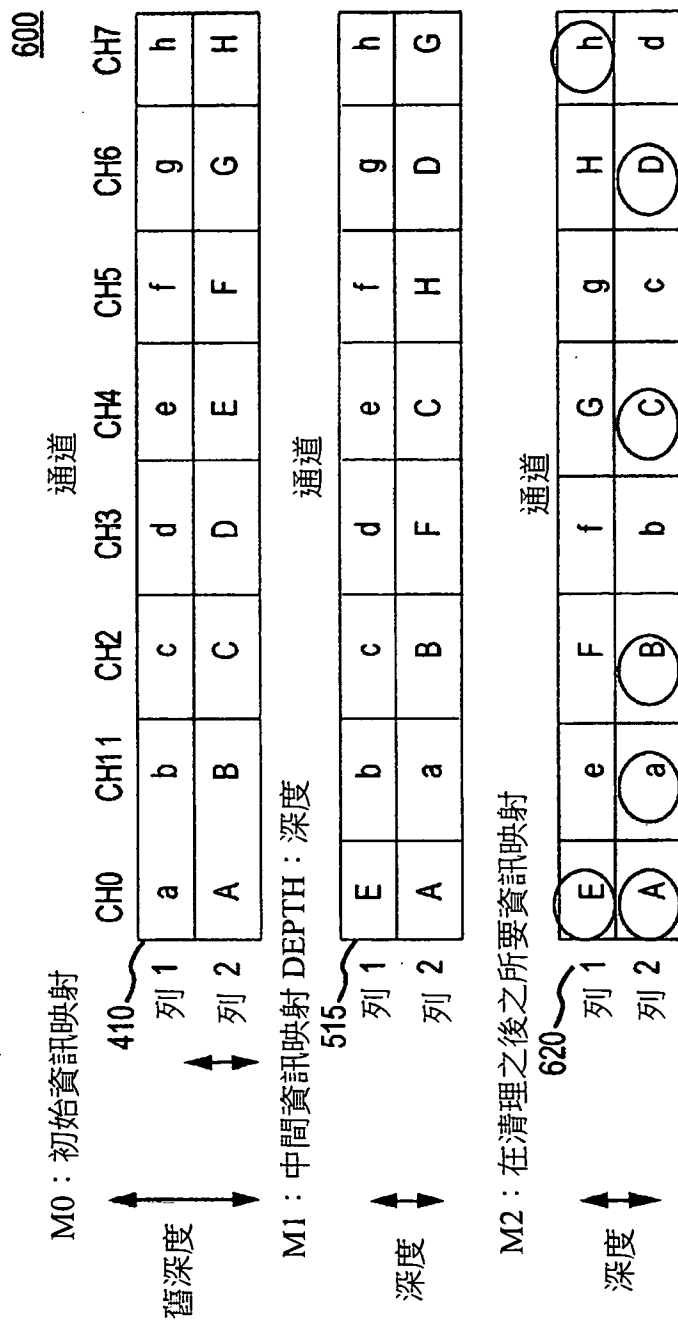


圖 6

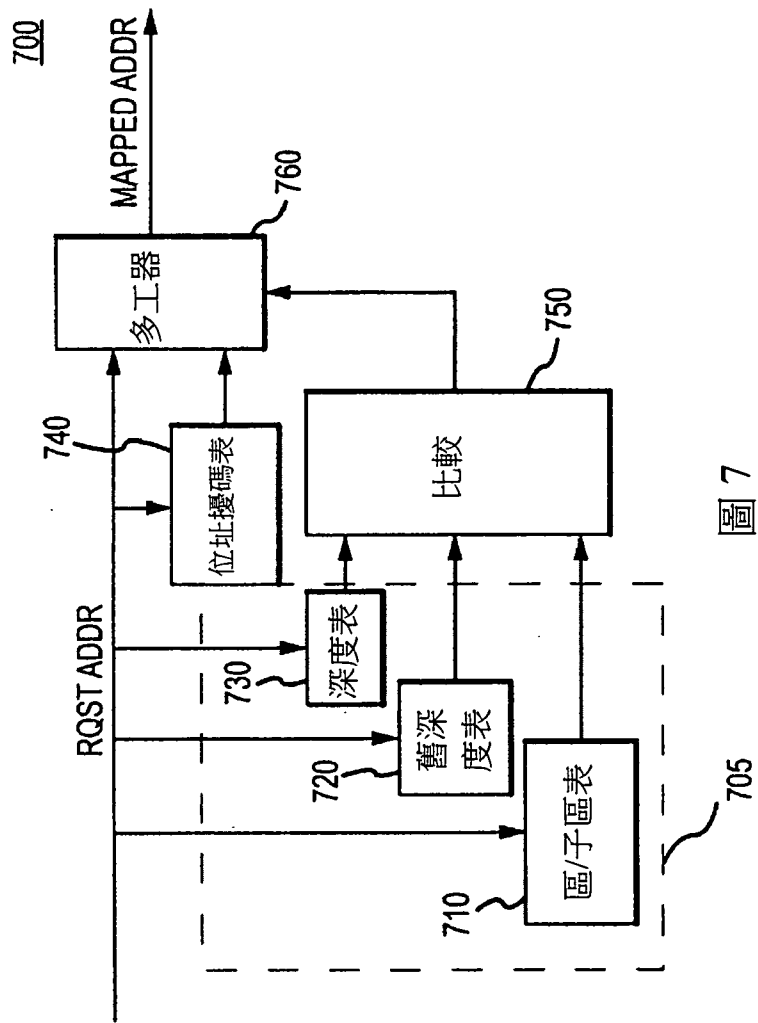


圖 7

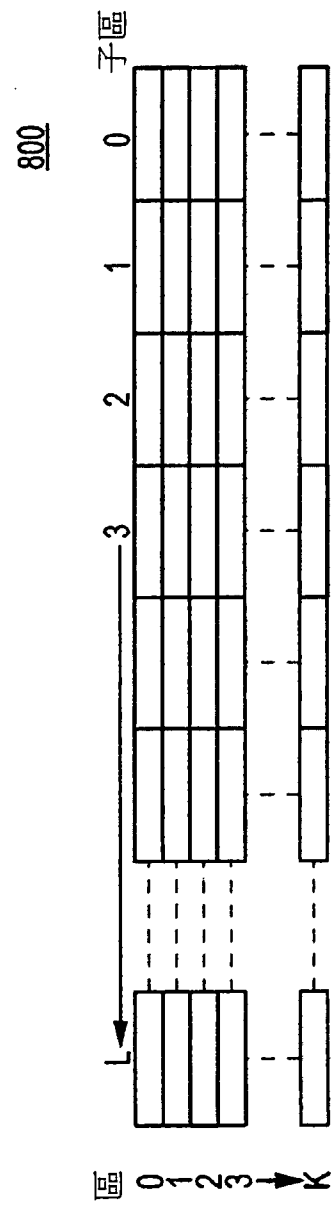
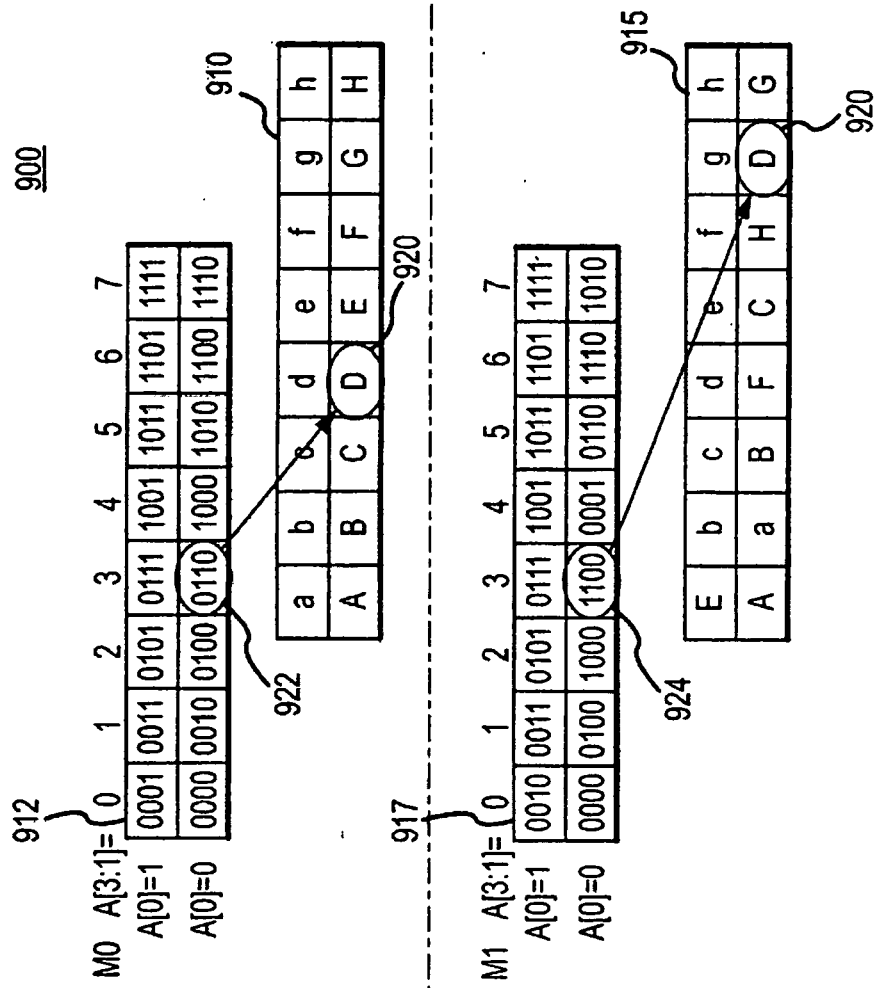


圖 8



在使用舊深度映射
 之任何移動之前

在達到中間位址映
 射之移動之後

圖 9