(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[6]
H01L 21/76

(11) 공개번호 특1997-0053386
(43) 공개일자 1997년07월31일

(21) 출원번호 특1995-0049689
(22) 출원일자 1995년12월14일

(71) 출원인 삼성전자 주식회사 김광호
경기도 수원시 팔달구 매탄동 416번지 (우 : 441-742)
(72) 발명자 이준희
서울특별시 송파구 문정동 훼미리아파트 301동 1202호
(74) 대리인 이영필, 권석흠, 노민식

심사청구 : 있음

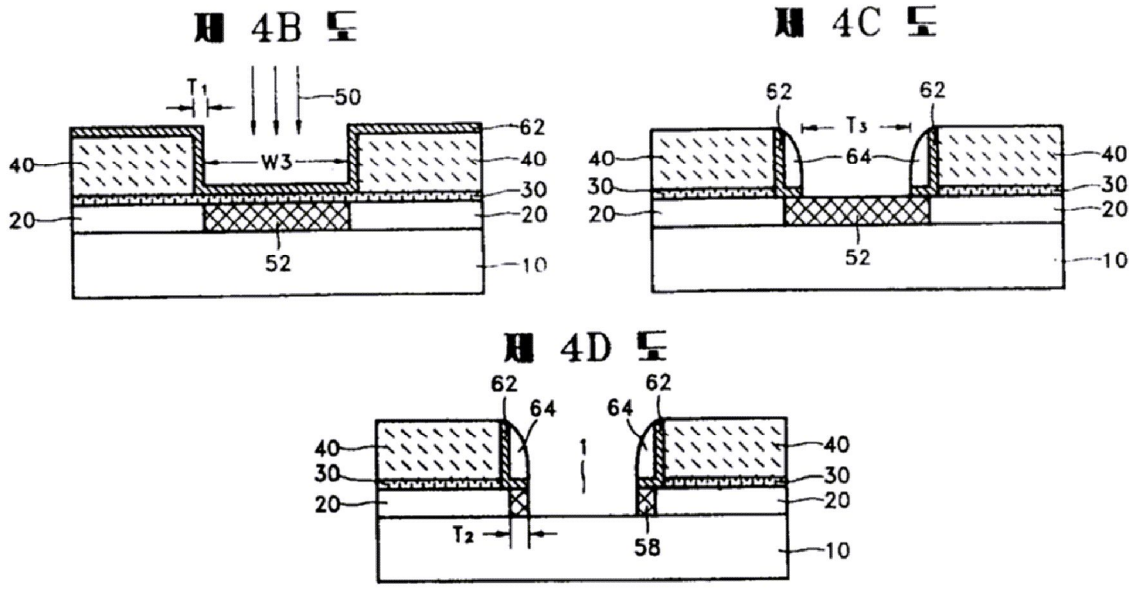
(54) 반도체 소자의 소자분리막 형성방법

요약

실리콘 - 온 - 인슐레이터 구조에 소자분리막을 형성하는 방법에 대해 기재되어 있다. 이는, 활성 기판 전면에 패드 산화막을 형성하는 단계, 패드 산화막 상에, 비활성 영역의 패드 산화막을 노출시키는 모양의 식각/이온주입 방지막을 형성하는 단계, 이온주입 방지 절연막을 형성하는 단계, 식각/이온주입 방지막 및 상기 식각/이온주입 방지막의 측벽에 형성되어 있는 이온주입 방지 절연막을 이온주입 방지막으로 이용한 이온주입 공정을 행함으로써 불순물 도핑 영역을 형성하는 단계, 불순물 도핑 영역이 형성되어 있는 결과물 전면에 스페이서층을 형성하는 단계, 스페이서층을 이방성식각함으로써 이온주입 방지 절연막의 측벽에 스페이서를 형성하는 단계, 스페이서 및 식각/이온주입 방지막을 식각마스크로하여 스페이서 사이로 노출된 불순물 도핑 영역을 식각함으로써 트렌치를 형성하는 단계 및 트렌치를 절연물질로 채움으로써 소자분리막을 형성하는 단계를 포함하는 것을 특징으로 한다.

따라서, 가장자리 불순물층과 소자분리막이 차지하는 면적을 줄일 수 있고, 활성영역의 면적을 넓힐 수 있다.

대표도



명세서

[발명의 명칭]

반도체 소자의 소자분리막 형성방법

[도면의 간단한 설명]

제4a도 내지 제4f도는 본 발명에 의한 소자분리막 형성방법을 설명하기 위해 도시한 단면도들이다.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

벌크 기판, 매몰 절연층 및 활성 기판으로 구성된 실리콘 -온-인슐레이터 구조에 소자분리막을 형성하는데 있어서, 상기 활성 기판 전면에 패드 산화막을 형성하는 제1 단계; 상기 패드 산화막 상에, 비활성 영역의 상기 패드 산화막을 노출시키는 모양의 식각/이온주입 방지막을 형성하는 제2단계; 상기 식각/이온주입 방지막이 형성되어 있는 결과물 전면에 이온주입 방지 절연막을 형성하는 제3단계; 상기 식각/이온주입 방지막 및 상기 식각/이온주입 방지막의 측벽에 형성되어 있는 상기 이온주입 방지 절연막을 이온주입 방지막으로 이용한 이온주입 공정을 행함으로써 상기 활성 기판의 비활성 영역에 불순물 도핑 영역을 형성하는 제4단계; 상기 불순물 도핑 영역이 형성되어 있는 결과물 전면에 스페이서층을 형성하는 제5단계; 상기 스페이서층을 이방성식각함으로써 상기 식각/이온주입 방지막의 측벽에 형성되어 있는 이온주입 방지 절연막의 측벽에 스페이서를 형성하는 제6단계; 상기 스페이서 및 식각/이온주입 방지막을 식각마스크로하여 상기 스페이서 사이로 노출된 불순물 도핑 영역을 식각함으로써 트렌치 및 이 트렌치를 둘러싸는 모양의 가장자리 불순물층을 형성하는 제7단계; 및 상기 트렌치를 절연물질로 채움으로써 소자분리막을 형성하는 제8단계를 포함하는 것을 특징으로 하는 반도체 소자의 소자분리막 형성방법.

청구항 2

제1항에 있어서, 상기 식각/이온주입 방지막은 질화 실리콘으로 형성되는 것을 특징으로 하는 반도체 소자의 소자분리막 형성방법.

청구항 3

제1항에 있어서, 상기 이온주입 방지 절연막은 화학 기상 증착법에 의해 증착된 산화물로 형성되는 것을 특징으로 하는 반도체 소자의 소자분리막 형성방법.

청구항 4

제1항에 있어서, 상기 제7단계 후 상기 트렌치의 측벽에 결함 방지를 위한 산화막을 형성하는 단계를 더 포함하는 것을 특징으로 하는 반도체 소자의 소자분리막 형성방법.

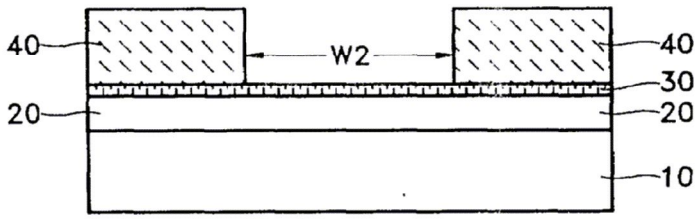
청구항 5

제1항 및 제4항 중 어느 한 항에 있어서, 상기 제8단계는, 상기 트렌치 및 가장자리 불순물층이 형성되어 있는 결과물 전면에 절연물질을 도포하는 공정, 상기 식각/이온주입 방지막의 표면이 노출될 때 까지 상기 절연물질을 에치백하는 공정, 상기 에치백 공정에 의해 노출된 식각/이온주입 방지막을 제거하는 공정 및 상기 패드 산화막을 제거하는 공정으로 진행되는 것을 특징으로 하는 반도체 소자의 소자분리막 형성방법.

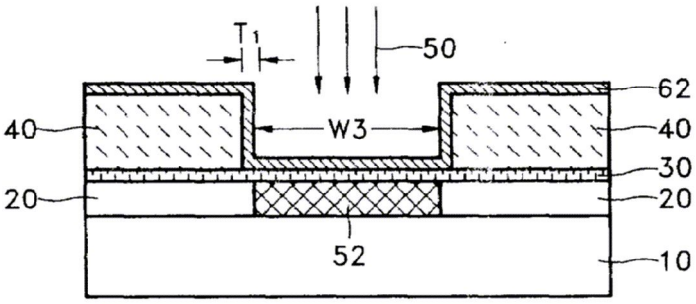
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

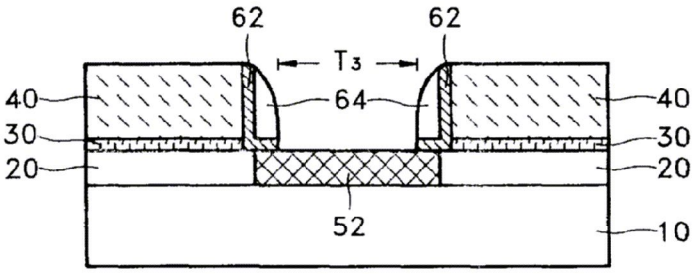
도면4A



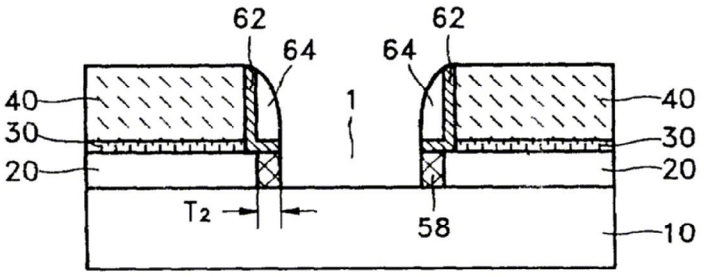
도면4B



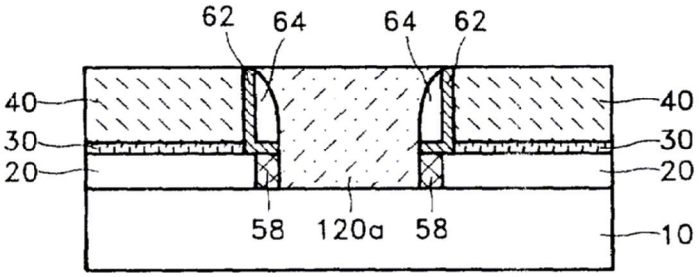
도면4C



도면4D



도면4E



도면4F

