

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7032916号
(P7032916)

(45)発行日 令和4年3月9日(2022.3.9)

(24)登録日 令和4年3月1日(2022.3.1)

(51)国際特許分類	F I
H 0 1 G 4/30 (2006.01)	H 0 1 G 4/30 5 1 2
	H 0 1 G 4/30 2 0 1 K
	H 0 1 G 4/30 3 1 1 Z
	H 0 1 G 4/30 5 1 7

請求項の数 8 (全13頁)

(21)出願番号	特願2017-232539(P2017-232539)	(73)特許権者	000204284 太陽誘電株式会社 東京都中央区京橋二丁目7番19号
(22)出願日	平成29年12月4日(2017.12.4)	(74)代理人	100087480 弁理士 片山 修平
(65)公開番号	特開2019-102655(P2019-102655 A)	(72)発明者	猪又 康之 東京都中央区京橋二丁目7番19号 太陽誘電株式会社内
(43)公開日	令和1年6月24日(2019.6.24)	審査官	鈴木 駿平
審査請求日	令和2年11月10日(2020.11.10)		

最終頁に続く

(54)【発明の名称】 セラミックコンデンサおよびその製造方法

(57)【特許請求の範囲】

【請求項1】

セラミック粒子を主成分とする誘電体層を備え、
前記誘電体層の断面において、前記セラミック粒子の断面積に対する面積比率で0.03%~0.20%のポアが前記セラミック粒子内部に形成されていることを特徴とするセラミックコンデンサ。

【請求項2】

前記誘電体層は、内部にポアを有する第1セラミック粒子と、内部にポアを有していない第2セラミック粒子とを含むことを特徴とする請求項1記載のセラミックコンデンサ。

【請求項3】

前記誘電体層における前記第1セラミック粒子および前記第2セラミック粒子を100vol%とした場合に、前記第1セラミック粒子の比率は、10vol%~80vol%であることを特徴とする請求項2記載のセラミックコンデンサ。

【請求項4】

前記主成分は、チタン酸バリウムであることを特徴とする請求項1~3のいずれか一項に記載のセラミックコンデンサ。

【請求項5】

水熱合成法で合成された第1セラミック粉末と、水熱合成法以外の方法で合成された第2セラミック粉末とを含むセラミックスラリーを用いてグリーンシートを作製する作製工程と、前記グリーンシートを焼成する工程と、を含む、

前記グリーンシートを焼成することによって得られる誘電体層の断面において、各セラミック粒子の合計の断面積に対する面積比率で粒子内ポアの合計の断面積を0.03%以上0.20%以下となるように、前記焼成する工程を行なうことを特徴とするセラミックコンデンサの製造方法。

【請求項6】

前記作製工程において、前記第1セラミック粉末および前記第2セラミック粉末の合計を100vol%とした場合に、10vol%～80vol%の前記第1セラミック粉末と、20vol%～90vol%の前記第2セラミック粉末とを混合した前記セラミックスラリーを用いることを特徴とする請求項5記載のセラミックコンデンサの製造方法。

【請求項7】

前記作製工程において、固相合成法により前記第2セラミック粉末を合成することを特徴とする請求項5または6に記載のセラミックコンデンサの製造方法。

【請求項8】

前記第1セラミック粉末および前記第2セラミック粉末は、チタン酸バリウムであることを特徴とする請求項5～7のいずれか一項に記載のセラミックコンデンサの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、セラミックコンデンサおよびその製造方法に関する。

【背景技術】

【0002】

セラミックコンデンサの耐電圧特性を向上させるために、内部電極の構成を直列化する技術が開示されている（例えば、特許文献1, 2参照）。また、直列化された内部電極のパターンを4つ以上とすることで、破壊電圧を向上させる技術が開示されている（例えば、特許文献3参照）。

【先行技術文献】

【特許文献】

【0003】

【文献】実開昭60-76028

特開平1-220422号公報

特開平8-37126号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

内部電極の直列パターンは、コンデンサ間にかかる電圧を低下させることができるため、破壊電圧を上げることに對しては有効である。しかしながら、直列構造を用いると、取得できる容量が低下してしまう。また、直列数を増やすことは耐電圧を上げることに有効であるが、有効交差面積のロスが多くなり、取得容量はさらにロスしてしまう。

【0005】

本発明は、上記課題に鑑みなされたものであり、容量低下を抑制しつつ耐電圧性を向上させることができるセラミックコンデンサおよびその製造方法を提供することを目的とする。

【課題を解決するための手段】

【0006】

本発明に係るセラミックコンデンサは、セラミック粒子を主成分とする誘電体層を備え、前記誘電体層の断面において、前記セラミック粒子の断面積に対する面積比率で0.03%～0.20%のポアが前記セラミック粒子内部に形成されていることを特徴とする。

【0007】

上記セラミックコンデンサにおいて、前記誘電体層は、内部にポアを有する第1セラミック粒子と、内部にポアを有していない第2セラミック粒子とを含んでいてもよい。

【0008】

10

20

30

40

50

上記セラミックコンデンサにおいて、前記誘電体層における前記第1セラミック粒子および前記第2セラミック粒子を100vol%とした場合に、前記第1セラミック粒子の比率は、10vol%～80vol%としてもよい。

【0009】

上記セラミックコンデンサにおいて、前記主成分は、チタン酸バリウムとしてもよい。

【0010】

本発明に係るセラミックコンデンサの製造方法は、水熱合成法で合成された第1セラミック粉末と、水熱合成法以外の方法で合成された第2セラミック粉末とを含むセラミックスラリーを用いてグリーンシートを作製する作製工程と、前記グリーンシートを焼成する工程と、を含み、前記グリーンシートを焼成することによって得られる誘電体層の断面において、各セラミック粒子の合計の断面積に対する面積比率で粒子内ポアの合計の断面積を0.03%以上0.20%以下となるように、前記焼成する工程を行なうことを特徴とする。

10

【0011】

上記セラミックコンデンサの製造方法における作製工程において、前記第1セラミック粉末および前記第2セラミック粉末の合計を100vol%とした場合に、10vol%～80vol%の前記第1セラミック粉末と、20vol%～90vol%の前記第2セラミック粉末とを混合した前記セラミックスラリーを用いてもよい。

【0012】

上記セラミックコンデンサの製造方法の作製工程において、固相合成法により前記第2セラミック粉末を合成してもよい。

20

【0013】

上記セラミックコンデンサの製造方法において、前記第1セラミック粉末および前記第2セラミック粉末は、チタン酸バリウムとしてもよい。

【発明の効果】

【0014】

本発明によれば、容量低下を抑制しつつ耐電圧性を向上させることができる。

【図面の簡単な説明】

【0015】

【図1】積層セラミックコンデンサの部分断面斜視図である。

【図2】図1のA-A線断面図である。

30

【図3】図1のB-B線断面図である。

【図4】誘電体層におけるセラミック粒子を例示する図である。

【図5】積層セラミックコンデンサの製造方法のフローを例示する図である。

【図6】測定結果を示す図である。

【発明を実施するための形態】

【0016】

以下、図面を参照しつつ、実施形態について説明する。

【0017】

(実施形態)

図1は、実施形態に係る積層セラミックコンデンサ100の部分断面斜視図である。図2は、図1のA-A線断面図である。図3は、図1のB-B線断面図である。図1～図3で例示するように、積層セラミックコンデンサ100は、略直方体形状を有する積層チップ10と、積層チップ10のいずれかの対向する2端面に設けられた外部電極20a, 20bとを備える。なお、積層チップ10の当該2端面以外の4面のうち、積層方向の上面および下面以外の2面を側面と称する。外部電極20a, 20bは、積層チップ10の積層方向の上面、下面および2側面に延在している。ただし、外部電極20a, 20bは、互いに離間している。

40

【0018】

積層チップ10は、誘電体として機能するセラミック材料を含む誘電体層11と、卑金属材料を含む内部電極層12とが、交互に積層された構成を有する。各内部電極層12の端

50

縁は、積層チップ10の外部電極20aが設けられた端面と、外部電極20bが設けられた端面とに、交互に露出している。それにより、各内部電極層12は、外部電極20aと外部電極20bとに、交互に導通している。その結果、積層セラミックコンデンサ100は、複数の誘電体層11が内部電極層12を介して積層された構成を有する。また、誘電体層11と内部電極層12との積層構造において、積層方向の最外層には内部電極層12が配置され、当該積層体の上面および下面は、カバー層13によって覆われている。カバー層13は、セラミック材料を主成分とする。例えば、カバー層13の材料は、誘電体層11とセラミック材料の主成分が同じである。

【0019】

積層セラミックコンデンサ100のサイズは、例えば、長さ0.2mm、幅0.125mm、高さ0.125mmであり、または長さ0.4mm、幅0.2mm、高さ0.2mm、または長さ0.6mm、幅0.3mm、高さ0.3mmであり、または長さ1.0mm、幅0.5mm、高さ0.5mmであり、または長さ3.2mm、幅1.6mm、高さ1.6mmであり、または長さ4.5mm、幅3.2mm、高さ2.5mmであるが、これらのサイズに限定されるものではない。

10

【0020】

内部電極層12は、Ni（ニッケル）、Cu（銅）、Sn（スズ）等の卑金属を主成分とする。内部電極層12として、Pt（白金）、Pd（パラジウム）、Ag（銀）、Au（金）などの貴金属やこれらを含む合金を用いてもよい。誘電体層11は、例えば、一般式 ABO_3 で表されるペロブスカイト構造を有するセラミック材料を主成分とする。なお、当該ペロブスカイト構造は、化学量論組成から外れた ABO_3 を含む。例えば、当該セラミック材料として、 $BaTiO_3$ （チタン酸バリウム）、 $CaZrO_3$ （ジルコン酸カルシウム）、 $CaTiO_3$ （チタン酸カルシウム）、 $SrTiO_3$ （チタン酸ストロンチウム）、ペロブスカイト構造を形成する $Ba_{1-x-y}Ca_xSr_yTi_{1-z}Zr_zO_3$ ($0 < x < 1, 0 < y < 1, 0 < z < 1$)等を用いることができる。

20

【0021】

図2で例示するように、外部電極20aに接続された内部電極層12と外部電極20bに接続された内部電極層12とが対向する領域は、積層セラミックコンデンサ100において電気容量を生じる領域である。そこで、当該領域を、容量領域14と称する。すなわち、容量領域14は、異なる外部電極に接続された隣接する内部電極層12同士が対向する領域である。

30

【0022】

外部電極20aに接続された内部電極層12同士が、外部電極20bに接続された内部電極層12を介さずに対向する領域を、エンドマージン領域15と称する。また、外部電極20bに接続された内部電極層12同士が、外部電極20aに接続された内部電極層12を介さずに対向する領域も、エンドマージン領域15である。すなわち、エンドマージン領域15は、同じ外部電極に接続された内部電極層12が異なる外部電極に接続された内部電極層12を介さずに対向する領域である。エンドマージン領域15は、容量を生じない領域である。

【0023】

図3で例示するように、積層チップ10において、積層チップ10の2側面から内部電極層12に至るまでの領域をサイドマージン領域16と称する。すなわち、サイドマージン領域16は、上記積層構造において積層された複数の内部電極層12が2側面側に延びた端部を覆うように設けられた領域である。サイドマージン領域16も、容量を生じない領域である。以下の説明において、容量を生じないカバー層13、エンドマージン領域15およびサイドマージン領域16のことを、非容量領域と総称することもある。

40

【0024】

ここで、積層セラミックコンデンサ100の小型大容量化について説明する。一般的に、コンデンサ容量Cは、下記式(1)で表される。なお、 ϵ_0 は、真空誘電率である。 ϵ_r は、誘電体層11の材料比誘電率である。Sは、内部電極層12の有効交差面積である。

50

有効交差面積とは、容量領域 1 4 において隣接する内部電極層 1 2 同士が対向する面積の合計値である。n は、誘電体層 1 1 の積層数である。t は、誘電体層 1 1 の厚みである。

$$C = \epsilon_0 \times \epsilon_r \times S \times n / t \quad (1)$$

【0025】

上記式(1)によれば、容量 C を増大させるには、(手法 1) 誘電体層 1 1 に比誘電率の大きな材料を用いる、(手法 2) 内部電極層 1 2 の有効交差面積を広げる、(手法 3) 誘電体層 1 1 を薄くして積層数を増やす、といった手法により小型大容量化を図ることができる。

【0026】

ところで、積層セラミックコンデンサ 1 0 0 の品質を示す評価のひとつに、耐電圧性が挙げられる。耐電圧性とは、積層セラミックコンデンサ 1 0 0 に電圧を徐々にかけていき、絶縁性が破壊される電圧が高いか低いかを示す指標である。耐電圧性は、一般的には誘電体層 1 1 の状態で決まるものであるが、近年の高容量化に伴い、材料自体の影響より積層セラミックコンデンサ 1 0 0 の構成要因の影響が大きくなってきた。

10

【0027】

積層セラミックコンデンサ 1 0 0 を高容量化するために、誘電体層 1 1 の材料として誘電率の高い強誘電体を用いることが好ましい。しかしながら、強誘電体は、圧電体でもあることから、直流電圧を加えることで伸びるといった性質を有している。この誘電体層 1 1 の伸びに起因して、容量領域 1 4 と非容量領域との間に変位差が生じる。変位差によりクラックが発生すると、積層セラミックコンデンサ 1 0 0 自体の耐電圧性も低下してしまう。この場合、材料本来の耐電圧よりも低い電圧で故障が生じてしまう。

20

【0028】

上記手法 1 ~ 手法 3 について再度検討してみる。手法 1 について、圧電変位を示す圧電定数 d は誘電率の関数であるため、誘電体層 1 1 の材料の誘電率を上げると圧電定数が大きくなる。したがって、手法 1 を用いると、圧電性クラックが発生しやすくなる。次に、手法 2 について、内部電極層 1 2 の有効交差面積を広くすると、非容量領域の体積が減ることになる。この場合、非容量領域に加わる引っ張り応力が増大し、圧電性クラックが発生しやすくなる。次に、手法 3 を用いて誘電体層 1 1 の積層数を増大させると、積層セラミックコンデンサ 1 0 0 の伸びを増大させることになる。その結果、圧電性クラックが発生しやすくなる。

30

【0029】

このように、積層セラミックコンデンサ 1 0 0 の容量を増大させるための手法 1 ~ 手法 3 は、圧電性変位を増大させ、破壊電圧値が低下する要因となる。このことは、下記式(2)および下記式(3)からも導かれる。なお、L は、圧電性変位量を表す。V は、誘電体層 1 1 に印加される電圧である。d₃₃ は、圧電定数である。k₃₃ は、電気機械結合係数である。ε₃₃ は、線形誘電率である。

$$L = d_{33} \times V \times n \quad (2)$$

$$d_{33} = k_{33} \times (\epsilon_{33} \times s_{33}) \quad (3)$$

【0030】

特許文献 1 ~ 3 の技術では、内部電極層を直列化する構造を用いるため、取得可能な容量が低下してしまう。また、直列数を増やすと、有効交差面積のロスが多くなり、取得容量にさらにロスが生じてしまう。そこで、本実施形態に係る積層セラミックコンデンサ 1 0 0 は、容量低下を抑制しつつ耐電圧性を向上させることができる構成を有している。

40

【0031】

本発明者の鋭意研究の結果、容量領域 1 4 における誘電体層 1 1 の主成分セラミックの粒子内ポアの比率を調整することで、誘電体層 1 1 の誘電率の低下を抑制しつつ、圧電性伸長起因のクラックが抑制されることがわかった。詳細なメカニズムについては不明な部分も残されているが、セラミック粒子内に存在するポアによって、圧電性歪が緩和されることが、クラック抑制効果につながるものと考えられる。

【0032】

50

図4は、誘電体層11におけるセラミック粒子30を例示する図である。図4で例示するように、誘電体層11は、1以上のセラミック粒子30を主成分として含んでいる。また、セラミック粒子30は、内部に粒子内ポア40を含んでいる。

【0033】

まず、誘電体層11のセラミック粒子30の粒子内ポア40の比率が小さすぎると、誘電体層11に圧電性伸長起因のクラックが生じやすくなり、積層セラミックコンデンサ100の破壊電圧が十分に大きくなることがわかった。そこで、本実施形態においては、誘電体層11のセラミック粒子30の粒子内ポア40の比率に下限を設ける。具体的には、誘電体層11の断面（例えば、積層方向の断面）において、各セラミック粒子30の合計の断面積に対する面積比率で粒子内ポア40の合計の断面積を0.03%以上とする。耐電圧性向上の観点から、当該比率は、0.08%以上であることが好ましく、0.10%以上であることがより好ましい。なお、面積比率は、誘電体層11の断面のTEM画像から算出することができる。

10

【0034】

次に、誘電体層11のセラミック粒子30の粒子内ポア40の比率が大きすぎると、誘電体層11の誘電率が低下し、積層セラミックコンデンサ100の静電容量が十分に大きくなることがわかった。そこで、本実施形態においては、誘電体層11のセラミック粒子30の粒子内ポア40の比率に上限を設ける。具体的には、誘電体層11の断面（例えば、積層方向の断面）において、各セラミック粒子30の合計の断面積に対する面積比率で粒子内ポア40の合計の断面積を0.20%以下とする。静電容量の低下を十分に抑制する観点から、当該比率は、0.15%以下であることが好ましい。

20

【0035】

なお、セラミック粒子30は、粒子内ポア40を含む第1セラミック粒子と、粒子内ポア40を含まない第2セラミック粒子とを含んでいてもよい。この場合、第1セラミック粒子の比率が低すぎると、耐電圧性向上の効果を十分に得られないおそれがある。一方、第1セラミック粒子の比率が高すぎると、容量低下といった問題が生じるおそれがある。そこで、誘電体層11において、第1セラミック粒子および第2セラミック粒子の合計を100vol%とした場合に、第1セラミック粒子の比率が10vol%以上80vol%以下であることが好ましく、第2セラミック粒子の比率が20vol%以上90vol%以下であることが好ましく、第1セラミック粒子のvol%/第2セラミック粒子のvol%の比率を50/50~80/20とすることがより好ましい。なお、「粒子内ポア40を含まない」とは、粒子内ポア40の比率が0.01%以下であることを意味する。

30

【0036】

続いて、積層セラミックコンデンサ100の製造方法について説明する。図5は、積層セラミックコンデンサ100の製造方法のフローを例示する図である。

【0037】

（原料粉末作製工程）

まず、誘電体層11を形成するための誘電体材料を用意する。誘電体層11に含まれるAサイト元素およびBサイト元素は、通常は ABO_3 の粒子の焼結体の形で誘電体層11に含まれる。例えば、チタン酸バリウムは、ペロブスカイト構造を有する正方晶化合物であって、高い誘電率を示す。この $BaTiO_3$ は、一般的に、二酸化チタンなどのチタン原料と炭酸バリウムなどのバリウム原料とを反応させてチタン酸バリウムを合成することで得ることができる。誘電体層11を構成するセラミックの合成方法としては、従来種々の方法が知られており、例えば固相合成法、ゾル-ゲル合成法、水熱合成法等が知られている。

40

【0038】

本実施形態においては、水熱合成法によって第1セラミック粉末を合成する。さらに、水熱合成法以外の合成法（固相合成法、ゾル-ゲル合成法等）によって第2セラミック粉末を合成する。これらの第1セラミック粉末および第2セラミック粉末を混合することで、所望のセラミック粉末を得る。なお、水熱合成法では、例えば、水酸化バリウムとメタチ

50

タン酸 ($TiO(OH)_2$) の含水塩とを常圧下で加熱することで、チタン酸バリウムを作製する。水熱合成法では、OHが抜けた箇所にポアが生じる。したがって、第1セラミック粉末のセラミック粒子には、粒子内ポアが存在する。固相合成法では、例えば、二酸化チタンと炭酸バリウムとを固相反応させることによってチタン酸バリウムを作製する。ゾルゲル法では、例えば、バリウムの水酸化物のゲルとチタンのゾルとを混合し、乾燥し、仮焼することでチタン酸バリウムを作製する。水熱合成法以外の合成法では、粒子内ポアが生成されにくい。したがって、第2セラミック粉末のセラミック粒子には、ポアが存在しない。ここでの「ポアが存在しない」とは、粒子内ポアの比率が0.01%以下であることを意味する。

【0039】

得られたセラミック粉末に、目的に応じて所定の添加化合物を添加する。添加化合物としては、Mg (マグネシウム), Mn (マンガン), V (バナジウム), Cr (クロム), 希土類元素 (Y (イットリウム), Sm (サマリウム), Eu (ユウロピウム), Gd (ガドリニウム), Tb (テルビウム), Dy (ジスプロシウム), Ho (ホロミウム), Er (エルビウム), Tm (ツリウム) および Yb (イッテルビウム)) の酸化物、並びに、Co (コバルト), Ni, Li (リチウム), B (ホウ素), Na (ナトリウム), K (カリウム) および Si (シリコン) の酸化物もしくはガラスが挙げられる。

【0040】

本実施形態においては、好ましくは、まず誘電体層11を構成するセラミックの粒子に添加化合物を含む化合物を混合して820~1150で仮焼を行う。続いて、得られたセラミック粒子を添加化合物とともに湿式混合し、乾燥および粉砕してセラミック粉末を調製する。例えば、セラミック粉末の平均粒子径は、誘電体層11の薄層化の観点から、好ましくは50~300nmである。例えば、上記のようにして得られたセラミック粉末について、必要に応じて粉砕処理して粒径を調節し、あるいは分級処理と組み合わせることで粒径を整えてもよい。

【0041】

(積層工程)

次に、得られた誘電体材料に、ポリビニルブチラール (PVB) 樹脂等のバインダと、エタノール、トルエン等の有機溶剤と、フタル酸ジオクチル (DOP) 等の可塑剤とを加えて湿式混合する。得られたスラリーを使用して、例えばダイコータ法やドクターブレード法により、基材上に例えば厚み3 μ m~10 μ mの帯状の誘電体グリーンシートを塗工して乾燥させる。

【0042】

次に、誘電体グリーンシートの表面に、有機バインダを含む内部電極形成用の金属導電ペーストをスクリーン印刷、グラビア印刷等により印刷することで、極性の異なる一対の外部電極に交互に引き出される内部電極層パターンを配置する。金属導電ペーストには、共材としてセラミック粒子を添加する。セラミック粒子の主成分は、特に限定するものではないが、誘電体層11の主成分セラミックと同じであることが好ましい。例えば、平均粒子径が50nm以下のBaTiO₃を均一に分散させてもよい。

【0043】

その後、内部電極層パターンが印刷された誘電体グリーンシートを所定の大きさに打ち抜いて、打ち抜かれた誘電体グリーンシートを、基材を剥離した状態で、内部電極層12と誘電体層11とが互い違いになるように、かつ内部電極層12が誘電体層11の長さ方向両端面に端縁が交互に露出して極性の異なる一対の外部電極20a, 20bに交互に引き出されるように、所定層数 (例えば100~500層) だけ積層する。積層した誘電体グリーンシートの上下に、カバー層13を形成するためのカバーシートを圧着させ、所定チップ寸法 (例えば1.0mm \times 0.5mm) にカットする。

【0044】

(焼成工程)

このようにして得られた成型体を、250~500のN₂雰囲気中で脱バインダ処理し

10

20

30

40

50

た後に、酸素分圧 $10^{-5} \sim 10^{-8}$ atm の還元雰囲気中で $1100 \sim 1300$ で 10 分 ~ 2 時間焼成することで、各化合物が焼結して粒成長する。このようにして、積層セラミックコンデンサ 100 が得られる。

【0045】

(再酸化処理工程)

その後、 N_2 ガス雰囲気中で $600 \sim 1000$ で再酸化処理を行ってもよい。

【0046】

(外部電極形成工程)

次に、得られた焼結体の内部電極層パターンが露出する 2 端面に、外部電極 20a, 20b の形成用の導電ペーストを塗布する。当該導電ペーストには、Cu などを用いることができる。窒素雰囲気中で、上記焼結体を得るための焼成温度よりも低い温度 (例えば、 $800 \sim 900$ 程度の温度) で焼成する。それにより、外部電極 20a, 20b が焼き付けられる。その後、めっき処理により、Cu, Ni, Sn 等の金属コーティングを行ってもよい。

10

【0047】

本実施形態に係る製造方法によれば、水熱合成法で合成された第 1 セラミック粉末と、水熱合成法以外の合成法で合成された第 2 セラミック粉末とを含むグリーンシートを焼成することになる。水熱合成法で合成された第 1 セラミック粉末を用いることで、誘電体層 11 のセラミック粒子 30 に粒子内ポア 40 が生じるようになる。また、水熱合成法以外の合成法で合成された第 2 セラミック粉末を用いることで、セラミック粒子 30 における粒子内ポア 40 の比率を調整することができる。それにより、積層セラミックコンデンサ 100 の容量低下を抑制しつつ、積層セラミックコンデンサ 100 の耐電圧性を向上させることができる。

20

【0048】

なお、誘電体層 11 の断面 (例えば、積層方向の断面) において、各セラミック粒子 30 の合計の断面積に対する面積比率で粒子内ポア 40 の合計の断面積を 0.03% 以上 0.20% 以下となるように、原料粉末作製工程および焼成工程を行うことが好ましい。誘電体層 11 の断面 (例えば、積層方向の断面) において、各セラミック粒子 30 の合計の断面積に対する面積比率で粒子内ポア 40 の合計の断面積を 0.08% 以上 0.15% 以下となるように、原料粉末作製工程および焼成工程を行うことが好ましい。誘電体層 11 の断面において、各セラミック粒子 30 の合計の断面積に対する面積比率で粒子内ポア 40 の合計の断面積を 0.10% 以上 0.15% 以下となるように、原料粉末作製工程および焼成工程を行うことがより好ましい。

30

【0049】

また、原料粉末作製工程において、第 1 セラミック粉末および第 2 セラミック粉末の合計を $100 \text{ vol}\%$ とした場合に、 $10 \text{ vol}\% \sim 80 \text{ vol}\%$ の第 1 セラミック粉末と、 $20 \text{ vol}\% \sim 90 \text{ vol}\%$ の第 2 セラミック粉末とを混合することが好ましく、第 1 セラミック粉末の $\text{vol}\%$ / 第 2 セラミック粉末の $\text{vol}\%$ の比率を $50 / 50 \sim 80 / 20$ とすることがより好ましい。

【0050】

なお、上記実施形態は、積層セラミックコンデンサに着目して説明したが、上記実施形態は、誘電体層が 1 層のセラミックコンデンサにも適用可能である。

40

【実施例】

【0051】

以下、実施形態に係る積層セラミックコンデンサを作製し、特性について調べた。

【0052】

(実施例 1 ~ 8 および比較例 1 ~ 3)

チタン酸バリウムを水熱合成法で合成した第 1 セラミック粉末 (水熱合成粉) と、チタン酸バリウムを固相合成法で合成した第 2 セラミック粉末 (固相合成粉) とを混合した。水熱合成粉および固相合成粉の平均粒子径は、 200 nm とした。実施例 1 では、水熱合成

50

粉を10vol%とし、固相合成粉を90vol%とした。実施例2では、水熱合成粉を20vol%とし、固相合成粉を80vol%とした。実施例3では、水熱合成粉を30vol%とし、固相合成粉を70vol%とした。実施例4では、水熱合成粉を40vol%とし、固相合成粉を60vol%とした。実施例5では、水熱合成粉を50vol%とし、固相合成粉を50vol%とした。実施例6では、水熱合成粉を60vol%とし、固相合成粉を40vol%とした。実施例7では、水熱合成粉を70vol%とし、固相合成粉を30vol%とした。実施例8では、水熱合成粉を80vol%とし、固相合成粉を20vol%とした。比較例1では、水熱合成粉を用いず、固相合成粉を100vol%とした。比較例2では、水熱合成粉を90vol%とし、固相合成粉を10vol%とした。比較例3では、水熱合成粉を100vol%とし、固相合成粉を用いなかった。

10

【0053】

得られたチタン酸バリウム粉末に対して、 H_2O_3 、 MgO 、 MnCO_3 、 V_2O_5 、および SiO_2 を秤量し、ボールミルで十分に湿式混合粉碎して誘電体材料を得た。誘電体材料に有機バインダとしてブチラール系、溶剤としてトルエン、エチルアルコールを加えてドクターブレード法にて誘電体層11の厚みが $7\mu\text{m}$ になるようにグリーンシートを作製した。得られたシートに内部電極形成用ペーストをスクリーン印刷した。印刷したシートを100枚重ね、その上下にカバーシートをそれぞれ $200\mu\text{m}$ ずつ積層した。その後、熱圧着により積層体を得て、所定の形状に切断した。 N_2 雰囲気中で脱バインダ処理の後、還元雰囲気下(O_2 分圧： $10^{-5} \sim 10^{-8} \text{atm}$)、 1250°C で焼成して焼結体を得た。形状寸法は、長さ 3.1mm 、幅 1.6mm 、高さ 0.85mm であった。焼結体を N_2 雰囲気下 800°C の条件で再酸化処理を行った後、 Cu の外部電極20a、20bを焼き付け、積層セラミックコンデンサを得た。なお、焼成後において、誘電体層11の厚みは $5\mu\text{m}$ であり、内部電極層12の厚みは $0.8\mu\text{m}$ であった。

20

【0054】

(分析)

実施例1～8および比較例1～3の積層セラミックコンデンサの静電容量は、LCRメータにて、 $1\text{kHz} - 1\text{V}_{\text{rms}}$ で測定を行った。誘電体層11のセラミック粒子30の粒子内ポア40の比率を確認するため、TEM観察を行い、撮影したTEM像写真を用いて、粒子内ポア40の面積比率を算出した。また、各積層セラミックコンデンサに対して、室温において、コンデンサ両端子間に 100V/s の昇圧速度で電圧を印加し、短絡破壊したときの電圧を破壊電圧とした。耐電圧測定器にて破壊電圧の測定を行った。静電容量が 1100nF を上回り、加えて破壊電圧平均値が 800V を上回ったものを合格「○または」 ○ と判定し、破壊電圧平均値が 950V を上回ったものを特に良好「 ○ 」と判定した。なお、「 1100nF 」は、比較例1の静電容量に対して約90%以上の容量を維持できることを判定基準として定めたものである。また、破壊電圧平均値は、30個のサンプルの平均値である。

30

【0055】

図6は、測定結果を示す図である。図6に示すように、比較例1では、十分な破壊電圧平均値が得られなかった。これは、セラミック粒子30の粒子内ポア40の比率が0.01%と低かったからであると考えられる。比較例2および比較例3では、十分な静電容量が得られなかった。これは、セラミック粒子30の粒子内ポア40の比率が0.30%、0.42%と高かったからであると考えられる。これらに対して、実施例1～8では、十分な破壊電圧平均値が得られるとともに、十分な静電容量が得られた。これは、セラミック粒子30の粒子内ポア40の比率が0.03%～0.20%の範囲内となったからであると考えられる。また、実施例5～8では、 950V 以上の破壊電圧平均値が得られた。これは、水熱合成粉/固相合成粉のvol%比率を50/50～80/20としたからであると考えられる。

40

【0056】

以上、本発明の実施例について詳述したが、本発明は係る特定の実施例に限定されるものではなく、特許請求の範囲に記載された本発明の要旨の範囲内において、種々の変形・変

50

更が可能である。

【符号の説明】

【0057】

10 積層チップ

11 誘電体層

12 内部電極層

13 カバー層

14 容量領域

15 エンドマージン領域

16 サイドマージン領域

20 a , 20 b 外部電極

30 セラミック粒子

40 粒子内ポア

100 積層セラミックコンデンサ

10

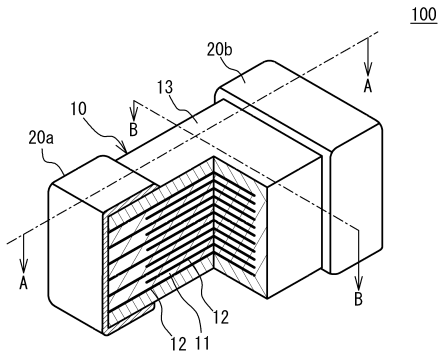
20

30

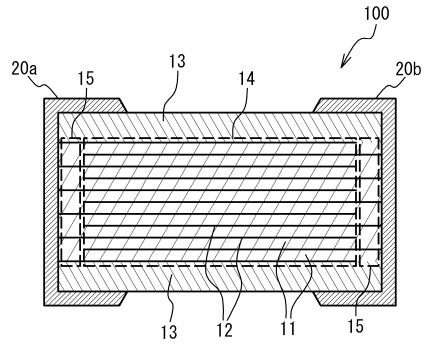
40

50

【図面】
【図 1】

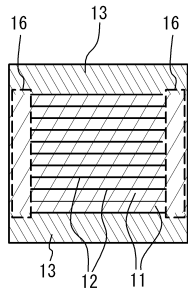


【図 2】

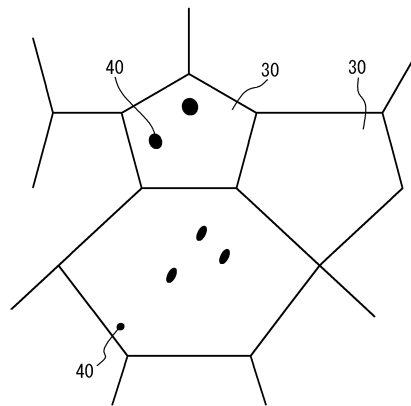


10

【図 3】



【図 4】



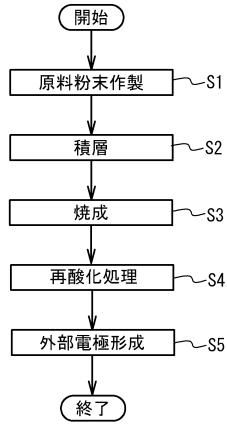
20

30

40

50

【 図 5 】



【 図 6 】

	水熱合成粉 (vol%)	固相合成粉 (vol%)	静電容量 (nF)	ポア率 (%)	破壊電圧平均値 (V)	判定
実施例1	10	90	1205	0.03	800	△
実施例2	20	80	1200	0.05	810	△
実施例3	30	70	1190	0.07	828	△
実施例4	40	60	1185	0.08	830	△
実施例5	50	50	1190	0.10	960	○
実施例6	60	40	1180	0.15	1000	○
実施例7	70	30	1160	0.17	1040	○
実施例8	80	20	1140	0.20	1060	○
比較例1	0	100	1210	0.01	740	x
比較例2	90	10	1100	0.30	1100	x
比較例3	100	0	1005	0.42	1120	x

10

20

30

40

50

フロントページの続き

- (56)参考文献 特開平 1 1 - 2 6 5 8 3 5 (J P , A)
国際公開第 2 0 0 7 / 0 7 4 7 3 1 (W O , A 1)
特開 2 0 1 1 - 1 0 2 2 2 5 (J P , A)
特開 2 0 0 5 - 1 5 9 0 5 6 (J P , A)
- (58)調査した分野 (Int.Cl. , D B 名)
- H 0 1 G 4 / 0 0 - 4 / 2 2 4
H 0 1 G 4 / 2 5 5 - 4 / 4 0
H 0 1 G 1 3 / 0 0 - 1 3 / 0 6