(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[6]
C30B 15/04

(11) 공개번호 특1999-0077707
(43) 공개일자 1999년10월25일

(21) 출원번호 10-1999-0007701
(22) 출원일자 1999년03월09일
(30) 우선권주장 10-74868 1998년03월09일 일본(JP)
10-343612 1998년11월17일 일본(JP)
(71) 출원인 신에쯔 한도타이 가부시키가이샤 와다 다다시
일본 도쿄도 치요다꾸 마루노우치 1-쵸메 4-2
(72) 발명자 타마츄카마사로
일본 군마-겐 안나까-시 이소베2-쵸메 13-1 신에쯔한도타이 컴파니 리미티드 이소베알앤디센터 내
이다마코토
일본 군마-겐 안나까-시 이소베2-쵸메 13-1 신에쯔한도타이 컴파니 리미티드 이소베알앤디센터 내
고베야시노리히로
일본 군마-겐 안나까-시 이소베2-쵸메 13-1 신에쯔한도타이 컴파니 리미티드 이소베알앤디센터 내
(74) 대리인 손원, 전준항

심사청구 : 없음

(54) 실리콘 단결정 웨이퍼의 제조방법 및 실리콘 단결정 웨이퍼

요약

본 발명은 쵸크라스키법에 의해 질소를 도프한 실리콘 단결정봉을 육성하고, 이 단결정봉을 절단(slice)하여 실리콘 단결정 웨이퍼로 가공한 후, 상기 실리콘 단결정 웨이퍼를 열처리하여 웨이퍼 표면의 질소를 외측으로 확산시키는 실리콘 단결정 웨이퍼의 제조방법 및 이 방법으로 제조된 실리콘 단결정 웨이퍼에 관한 것이다. 실리콘 단결정 웨이퍼를 제조하는 방법은, 쵸크라스키법에 의해 질소를 도프한 실리콘 단결정봉을 질소농도, 산소농도 및 냉각속도를 조정하면서 육성한 다음, 이 실리콘 단결정봉을 절단하여 웨이퍼로 제조하는 것이다. 쵸크라스키법에 의해 질소를 도프하여 육성된 실리콘 단결정봉으로부터 얻은 실리콘 웨이퍼는, 상기 실리콘 웨이퍼의 게터링 열처리후 또는 디바이스 제조 열처리후의 무결함층 깊이가 2~ 12㎛이고, 그리고 게터링 열처리후 또는 디바이스 제조 열처리후의 내부 미소 결함 밀도가 1×10^{8}~2×10^{10}개/㎤ 이다. 웨이퍼 표면의 결정결함의 생성이 저감되고 벌크부에서의 산소석출이 촉진되는 CZ실리콘 웨이퍼가 제공된다. 무결함층의 깊이와 내부미소결함밀도의 제어범위를 확대할 수 있다.

대표도

도3

색인어

쵸크라스키법, 실리콘 단결정봉, 실리콘 단결정 웨이퍼, 질소농도, 결정결함밀도, 무결함층, 내부 미소결함 밀도

명세서

도면의 간단한 설명

도1은 실시예, 비교예에 있어서, Secco 에칭후 표면을 현미경 관찰하여 피트 밀도를 측정한 결과와 열처리 효과를 보이는 결과도이다(검은 원은 질소를 도프한 본 발명의 방법이고, 하얀 원은 질소를 도프하지 않은 종래법이다).

도2는 열처리후의 웨이퍼의 산화막 내압특성(C-모드)을 측정한 결과를 보이는 그래프이다.

도3은 각종 파라미터값으로 제조된 실리콘 단결정 웨이퍼의 무결함층 깊이 및 내부 미소 결함 밀도를 보이는 그래프이다.

도 4는 실리콘 단결정 웨이퍼내의 결정결함, 산소석출물을 모식적으로 보인 도면으로, (a)는 본 발명의

웨이퍼내부이고, (b)는 종래의 방법으로 제조된 웨이퍼의 내부를 보인 것이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 쵸크라스키법(Czochralski method; 이하, CZ법이라 한다)에 의해 실리콘 단결정을 인상(引上)할 때 질소를 도프(dope)하여 결정내부에 존재하는 그로우-인(grown-in) 결함이라 불리는 결정결함의 크기가 줄어듬과 동시에 웨이퍼를 열처리함으로써 게터링 능력이 향상된 실리콘 단결정 웨이퍼를 높은 생산성으로 제조하는 방법 및 이 방법으로 제조되는 실리콘 단결정 웨이퍼에 관한 것이다.

반도체 집적회로 등의 디바이스(device)를 제작하기 위한 웨이퍼로는, 주로 쵸크라스키법(CZ법)에 의해 육성된 실리콘 단결정 웨이퍼가 이용되고 있다. 이와 같은 실리콘 단결정 웨이퍼에 결정결함이 존재하면 반도체 디바이스 제작시 패턴 불량 등이 발생한다. 특히, 근래 고도로 집적화된 디바이스의 패턴 폭은 0.35㎛이하로 매우 미세하다. 따라서, 0.1㎛로 작은 결정결함의 존재하더라도 디바이스내에 패턴 불량과 같은 결함이 생길 수 있으며, 디바이스의 수율과 품질특성을 현저하게 떨어뜨린다. 따라서, 실리콘 단결정 웨이퍼의 결정결함을 극력 감소시켜야 한다.

최근에는 CZ법에 의해 육성된 실리콘 단결정에는 상기 그로우-인 결함이라 불리는, 결정 성장중에 도입된 결정결함이 여러 가지 측정법에 의해 발견되는 것이 보고되고 있다. 예를 들면, 이들 결정결함은 상업제품으로서 일반적인 성장속도 (예를들어 약 1mm/min이상)로 인상된 단결정을 Secco액($K_2Cr_2O_7$와 플루오르화 수소산과 물의 혼합액)으로 표면을 선택적으로 에칭(Secco에칭)하면 피트로서 검출이 가능하다(특개평 4-192345호 공보 참조).

이 피트의 주된 발생원인은 단결정 제조중에 응집하는 원자 공공의 클러스터(cluster) 혹은 석영도가니로부터 혼입되는 산소원자의 응집체인 산소석출물이라고 여겨지고 있다. 이들 결정결함은 디바이스가 형성되는 웨이퍼의 표층부(0~5마이크론)에 존재하여 디바이스의 특성을 열화시킨다. 따라서, 이러한 결정결함을 줄이고 충분한 깊이의 무결함층(Denuded Zone, DZ)을 표층부에 갖는 웨이퍼를 제작하는 것이 바람직하다.

또한, 실리콘 단결정 웨이퍼의 표층부에 Fe나 Cu 등의 중금속 불순물이 존재하면, 디바이스 제작시 디바이스특성을 열화시킬 수 있다. 따라서, 실리콘 웨이퍼의 벌크(bulk)부에 게터링 사이트(gettering site)로서 내부 미소 결함(bulk micro-defects)을 석출시키는 intrinsic gettering (IG)에 의해 중금속 불순물을 제거시키는 것이 중요하다. 이러한 intrinsic gettering효과를 만들기 위해서는 웨이퍼의 벌크부에 충분한 밀도의 내부 미소 결함(BMD)을 형성시킬 필요가 있다.

또한, 여기서 말하는 내부 미소결함이란 벌크부내에 존재하는 산소석출물 그리고, 산소석출물에 유기되어 발생하는 전위, 적층 결함 등의 미소 결함을 말한다.

이상 살펴본 바와 같이, 실리콘 반도체 웨이퍼의 제조에 있어서는 게터링 열처리 또는 디바이스 공정 열처리한 후에 디바이스가 제작되는 웨이퍼 표면부의 무결함층 깊이와 게터링 사이트가 되는 웨이퍼 내부 미소 결함 밀도가 중요한 요소가 된다.

이 무결함층 깊이와 내부 미소 결함 밀도는 CZ법에 의해 육성되는 실리콘 단결정내 침입한 산소농도 혹은 실리콘 단결정 육성중의 냉각속도(성장속도)에 의존함이 알려져 있었다. 따라서, 실리콘 웨이퍼의 무결함층 깊이와 내부 미소 결함 밀도는 주로 산소 농도와 냉각속도를 조절하여 제어하였다.

예를 들면, 위에서 언급한 원자공공의 클러스터의 밀도는 결정 성장속도를 극단적으로 저하(예를 들어, 0.4mm/min이하)시키면 낮출수 있다는 것이 알려져 있다 (특개평 2-267195호 공보 참조). 그러나, 이 방법에서는 과잉의 격자간 실리콘이 새로이 모여 형성하는 전위 루프라고 생각되는 결정결함이 발생하고, 이 결정결함은 디바이스의 특성을 현저하게 열화시킨다. 따라서, 이 방법으로는 상기 문제를 해결할 수 없다. 더욱이 결정성장속도를 통상의 약 1.0mm/min이상에서 0.4mm/min이하로 저하시키기 때문에 현저한 단결정 생산성의 저하, 비용 상승을 초래한다.

또한, 웨이퍼 표층부의 산소석출물에 기인하는 결정결함을 저감하기 위해 결정중의 초기 산소농도를 낮게 하여 결정을 육성시키는 방법이 있다. 그러나, 이 방법에서는 디바이스를 형성하는 표층부 뿐만 아니라 웨이퍼의 벌크(bulk)부에서는 산소농도와 산소석출량을 저하시킨다. 웨이퍼 벌크부에서 산소석출량이 감소하면 디바이스공정에서 유해한 중금속 등의 불순물을 포착하는 소위 intrinsic gettering(IG) 효과가 얻어지지 않기 때문에 결과적으로 디바이스제조에서 수율을 떨어뜨린다.

더욱이 이러한 산소농도와 냉각속도를 제어하는 방법에 의해 육성된 실리콘 단결정봉으로부터 얻어진 실리콘 단결정 웨이퍼는 그로우-인 결함 등의 결정결함 크기가 크기 때문에 그 후의 게터링 열처리 등에 의해서 충분히 결정결함을 소멸시킬 수 없다. 그 결과로 종래의 실리콘 단결정 웨이퍼의 무결함층 깊이는 기껏해야 0.5㎛ 정도로 얇게 된다.

종래의 방법에서 20ppma(JEIDA) 정도의 고산소농도의 웨이퍼를 열처리하면 내부 미소 결함 밀도는 최대 1×10^{10}개/㎤ (결함/㎤)정도로 되지만, 표면 근처에 산소로 기인한 결정결함이 잔존하기 때문에 디바이스의 수율이 떨어진다. 또한, 통상 디바이스로 사용되는 산소농도가 9~17ppma(JEIDA)의 웨이퍼를 열처리하면 내부 미소 결함 밀도가 기껏해야 약 1×10^{9}개/㎤ 정도이기 때문에 충분한 게터링 효과를 만들 수 없

다. 따라서, 웨이퍼 표면의 중금속 오염에 기인한 디바이스수율이 저하되는 문제가 있었다.

발명이 이루고자하는 기술적 과제

본 발명은 이러한 문제점을 해결하기 위한 것으로, 이러한 본 발명의 목적은 CZ법에 의해 만들어지는 실리콘 단결정 웨이퍼에 결정결함(그로우-인 결함) 형성을 억제하고, 특히 웨이퍼의 표면층에서의 결정결함 수를 줄임과 동시에, 웨이퍼의 벌크부에서는 산소의 석출을 촉진하므로써, 무결함층 깊이와 내부 미소 결함 밀도의 제어 가능범위를 대폭 확대하여 충분한 IG효과를 갖는 실리콘 단결정 웨이퍼를 CZ법에 의해 용이하고도 높은 생산성으로 제조하는 방법 및 이 방법으로 제조되는 실리콘 단결정 웨이퍼를 제공하는데, 그 목적이 있다.

발명의 구성 및 작용

본 발명의 상세한 설명에서 침입형 산소농도를 명확히 하기 위해 두 개의 용어가 사용된다. 이러한 관계는 다음과 같다.

$JEIDA(ppma) \times 0.8 \times 10^{17} = ASTM'79(atms/㎤)$

이와 같은 목적을 해결하기 위해, 본 발명은 쵸크라스키법에 의해 질소를 도프한 실리콘 단결정봉을 육성하고, 이 단결정봉을 절단(slice)하여 실리콘 단결정 웨이퍼로 가공한 다음, 이 실리콘 단결정 웨이퍼를 열처리하여 웨이퍼 표면의 질소를 외측으로 확산시키는 실리콘 단결정 웨이퍼의 제조방법을 제공한다.

이와 같이, CZ법에 의해 단결정봉을 육성할 때 질소를 도프하므로써, 상기 단결정의 성장중에 도입되는 결정결함의 성장을 억제할 수 있다. 또한, 결정결함 성장이 억제되는 결과, 결정성장속도를 고속화할 수 있으므로 결정의 생산성을 현저히 개선할 수 있다.

그리고, 이와 같은 질소를 도프한 실리콘 단결정으로부터 가공된 웨이퍼를 열처리하여 웨이퍼 표면의 질소를 외측으로 확산하면 웨이퍼 표층부에서는 결정결함이 극히 적음은 물론, 질소도 외측으로 확산되기 때문에, 제작되는 디바이스에 악영향을 미치지 않는다. 또한, 이 열처리에 의해 동시에 산소가 외측으로 확산되는 경우는 표면의 결함밀도를 한층 더 저감할 수 있다. 한편, 웨이퍼의 벌크(bulk) 부에서는 질소의 존재로 산소석출이 촉진되므로 충분한 IG효과를 갖는 웨이퍼를 제조할 수 있다.

쵸크라스키법에 의해 질소를 도프한 실리콘 단결정봉을 육성할 때 도프하는 질소농도를 1×10^{10}~5×10^{15} atoms/㎤로 함이 바람직하다.

이는 결정결함의 성장을 충분히 억제하려면 1×10^{10} atoms/㎤이상으로 함이 바람직하고, 실리콘 단결정의 단결정화가 방해되지 않도록 하려면 5×10^{15} atoms/㎤ 이하로 함이 바람직하기 때문이다.

쵸크라스키법에 의해 질소를 도프한 실리콘 단결정봉을 육성할 때 단결정봉에 함유되는 산소농도를 1.2×10^{18} atoms/㎤(ASTM `79값(15ppma:JEIDA값))이하로 함이 바람직하다.

이와같이 저산소로 하면 결정결함 성장을 보다 억제할 수 있고, 표면층 에서의 산소석출물의 형성도 방지할 수 있다. 벌크부에서는 질소의 존재에 의해 산소석출이 촉진되므로 저산소로서도 충분히 IG효과를 발휘할 수 있다.

본 발명의 실시예에서 웨이퍼 표면의 질소를 외측으로 확산시키는 열처리는 900℃~실리콘의 융점이하의 온도에서 행한다.

이와 같은 온도범위에서 열처리를 하면, 웨이퍼 표면층의 질소를 충분히 외측으로 확산할 수 있음은 물론, 동시에 산소를 외측으로 확산시킬 수 있음에 따라 웨이퍼 표면층의 결정결함을 극력 저감할 수 있다. 벌크부에 있어서는 열처리에 의해 산소석출물이 성장될 수 있으므로 IG효과를 갖는 이상적인 웨이퍼를 제조할 수 있다.

다른 실시예에서 웨이퍼 표면의 질소를 외측으로 확산시키는 열처리는 산소, 수소, 알곤 혹은 이들의 혼합 분위기하에서 행함이 바람직하다.

이와 같은 가스 분위기에서 열처리함으로써, 실리콘 웨이퍼에 유해가 되는 표면피막을 형성시키지 않으면서 유효하게 산소, 질소를 외측으로 확산시킬 수 있다.

질소를 외측으로 확산시키는 열처리의 예로는 게터링 열처리 및/또는 디바이스제조 열처리가 포함된다. 이들 열처리는 질소를 외측으로 확산시키기 위한 목적으로만 행해져서는 안된다.

본 발명은 또한, 쵸크라스키법에 의해 질소를 도프한 실리콘 단결정봉을 질소농도, 산소농도 및 냉각속도를 제어하면서 육성한 다음, 이 실리콘 단결정봉을 절단하여 웨이퍼로 가공하는 실리콘 단결정 웨이퍼의 제조방법에 관한 것이다.

이와 같이, 산소농도 및 냉각속도 뿐만 아니라 질소 도프량을 제어하여 실리콘 단결정봉을 육성하면 무결함층 깊이와 내부 미소 결함 밀도의 제어 범위가 대폭적으로 확대되는데, 이때의 무결함층 깊이는 2~12㎛, 또 내부 미소 결함 밀도는 1×10^{8}~2×10^{10}개/㎤ 로 고품질의 실리콘 단결정 웨이퍼를 제조할 수 있다.

이 경우, CZ법에 의해 육성되는 실리콘 단결정 잉고트에 질소의 도핑농도는 1×10^{12}~ 1×10^{15}atoms/㎤로 제어함이 바람직하고, 상기 단결정봉에 함유되는 산소농도는 9~ 17ppma(JEIDA) 로 제어함이 바람직하며, 또한, 1150℃ ~ 1080℃까지의 냉각속도를 1.0 ~ 4.5℃/min의 범위로 제어함이 바람직하다.

이와같이, 질소를 도프한 실리콘 단결정봉을 육성할 때 질소농도, 산소농도, 냉각속도를 상기 범위로 제어하므로써, 무결함층 깊이가 확실하게 2~ 12㎛이고, 또 내부 미소 결함 밀도가 1×10^{8}~2×10^{10}개/㎤ 로 제어된 실리콘 단결정 웨이퍼를 제조할 수 있다.

본 발명의 제조방법으로 제조된 실리콘 단결정 웨이퍼는 예를 들면, 질소를 도프하는 쵸크라스키법으로 육성된 실리콘 단결정봉을 절단하여 실리콘 단결정 웨이퍼를 만들고 이 실리콘 단결정 웨이퍼를 열처리하여 그 표면위에 질소를 외측으로 확산시킨 것이다.

이러한 실리콘 단결정 웨이퍼는, 질소농도를 1×10^{10}~ 5×10^{15}atoms/㎤ 로 할 수 있으며, 또한, 산소농도를 1.2×10^{18}atoms/㎤(ASTM'79) 이하로 할 수 있다.

본 발명에 따라, 질소를 외측으로 확산시키기 위한 열처리는 900℃~실리콘의 융점이하의 온도에서 행할 수 있으며, 또한, 이 열처리는 산소, 수소, 알곤 혹은 이들의 혼합 분위기하에서 행할 수 있다.

이러한 실리콘 단결정 웨이퍼에서는 표면층의 결정결함이 극히 적게 되며, 벌크부에서 산소석출에 의해 충분한 IG효과가 있게 된다. 특히, 웨이퍼 표면의 결정결함 밀도를 30개/㎠ 이하로 할 수 있으므로 디바이스제작시 수율을 현저히 개선할 수 있게 된다.

본 발명의 방법에 의해 제조된 실리콘 단결정 웨이퍼는 예를 들어, 질소를 도프하는 쵸크라스키법에 의해 육성된 실리콘 단결정봉을 절단하여 만든 실리콘 단결정 웨이퍼는 게터링 열처리후 또는 디바이스제조 열처리후의 무결함층 깊이를 2~ 12㎛로 할 수 있으며, 또 게터링 열처리후 또는 디바이스제조 열처리후의 내부 미소 결함 밀도를 1×10^{8}~2×10^{10}개/㎤로 할 수 있다.

이와 같이, 질소를 도프하는 쵸크라스키법에 의해 육성된 실리콘 단결정봉을 절단하여 만든 실리콘 단결정 웨이퍼는, 게터링 열처리후 또는 디바이스제조 열처리후의 무결함층 깊이가 2~ 12㎛, 또 게터링 열처리후 또는 디바이스제조 열처리후의 내부 미소 결함 밀도가 1×10^{8}~2×10^{10}개/㎤로 될 수 있는 바, 종래의 실리콘 단결정 웨이퍼에 비하여 이들 값을 대폭적으로 넓은 범위에서 제어 가능하게 되어 디바이스의 형성영역이 넓으면서도 높은 게터링 능력을 갖는 실리콘 단결정 웨이퍼가 될 수 있다.

여기서 '게터링 열처리'라 함은 육성된 실리콘 단결정봉을 웨이퍼로 가공한 후부터 디바이스공정에 이르기 전까지에 실시되는 열처리를 총칭한다. 이러한 열처리의 주요목적은 위에서 언급한 바와 같이 웨이퍼의 표면위에 질소를 외측으로 확산시킴과 함께 산소불순물을 외측으로 확산시켜서 표면근처의 결정결함을 소멸하는 것이다. '디바이스 열처리'라 함은 웨이퍼를 게터링열처리 등의 처리한 다음 디바이스제조공정에서 행해지는 열처리를 총칭하는 것이다.

이 경우, 상기 실리콘 단결정 웨이퍼의 질소농도가 1×10^{12}~ 1×10^{15} atoms/㎤ 인 것이 바람직하다.

결정결함의 크기를 적게 하여 결함의 성장을 억제하려면 질소농도를 1×10^{10}atoms/㎤ 이상으로 함이 바람직하다. 단결정화를 방해하지 않도록 하려면 질소농도를 5×10^{15} atoms/㎤ 이하로 함이 바람직하다. 그러나, 1×10^{12}~ 1×10^{15} atoms/㎤의 범위의 질소농도는 결정결함의 성장 억제에 크게 효과적인 질소농도이기 때문에 웨이퍼의 질소농도가 이 범위이면 결정결함의 크기를 충분히 작게 할 수 있고, 게터링 열처리후에 무결함층 깊이를 깊게 할 수 있다.

이 경우, 상기 실리콘 단결정 웨이퍼의 산소농도가 9~ 17ppma(JEIDA) 임이 바람직하다.

실리콘 단결정 웨이퍼의 산소농도가 이 범위 값이면 결정결함의 성장 형성을 한층 더 억제할 수 있고, 무결함층에서의 산소석출물의 형성을 방지할 수 있다. 벌크부에서는 질소의 존재에 의해 산소석출물이 촉진되기 때문에 상기 범위의 하한값인 9ppma 정도의 저산소농도에서도 충분히 IG효과를 발휘할 수 있다.

이 경우, 상기 실리콘 단결정봉을 결정성장시의 1150℃에서 1080℃까지의 냉각속도가 1.0 ~ 4.5℃/min의 범위로 제어하여 육성됨이 바람직하다.

결정성장중에 1150℃에서 1080℃까지의 냉각속도가 1.0 ~ 4.5℃/min의 범위이면 결정결함을 충분히 작게 할 수 있고, 게터링 열처리후의 무결함층 깊이가 2~ 12㎛이고 내부 미소 결함 밀도가 1×10^{8}~2×10^{10}개/㎤ 인 실리콘 단결정 웨이퍼를 제조할 수 있다. 또한, 이 범위의 냉각속도이면 실리콘 단결정의 성장속도를 생산성에 악영향이 있을 정도로 늦게 할 필요가 없다.

본 발명에 따라 질소가 도프된 실리콘 단결정 웨이퍼를 IG열처리하면 CZ법에 의해 제조된 실리콘 단결정내에 결정결함의 생성을 억제할 수 있음에 따라 웨이퍼의 표면층에 결함이 극히 적고 벌크부에 산소석출이 촉진되어 충분한 IG효과를 줄 수 있는 실리콘 단결정 웨이퍼를 높은 생산성으로 용이하게 제조할 수 있다.

또한, 쵸크라스키 법으로 질소가 도프된 실리콘 단결정을 육성할 때 CZ결정내의 질소농도 및 산소농도 그리고, 결정의 성장중에 냉각속도를 조절하면 게터링 열처리후의 무결함층의 깊이가 2~20㎛의 범위로 될 수 있다. 게터링 열처리 또는 디바이스제조후에 내부 미소결함밀도는 1×10^{8}~2×10^{10}의 넓은 범위로 조절할 수 있다. 이와 같이 본 발명의 실리콘 단결정 웨이퍼는 넓은 디바이스제조영역과 높은 게터링효

과를 가짐에 따라 산업적가치가 매우 높다.

이하 본 발명을 상세하게 설명하지만, 본 발명은 여기에 한정되지 않는다.

본 발명자들은, CZ법에 의해 실리콘 단결정 육성중에 질소를 도프하는 기술과 실리콘 단결정 웨이퍼를 열처리하여 IG효과를 갖게 하는 기술을 조합시키므로써, 디바이스형성층(웨이퍼 표면층)에 결정결함이 적고 또한 높은 IG효과를 갖는 실리콘 단결정 웨이퍼를 높은 생산성으로 얻을 수 있음을 밝혀내고 이러한 모든 조건을 정밀 조사하여 본 발명을 완성시킨 것이다.

또한, 본 발명은 산소농도 및 냉각속도를 제어하는 종래방법에다 실리콘 단결정내의 질소농도를 제어하는 기술을 부가하면, 무결함층 깊이와 내부 미소 결함 밀도의 제어범위를 대폭적으로 확대할 수 있다는 발견에 기초하여 완성된 것이다.

종래기술에서는 실리콘 웨이퍼의 무결함층 깊이와 내부 미소 결함 밀도가 극히 좁은 범위로 밖에 제어할 수 없었다. 도3은 산소농도 등의 각 파라미터 값에 있어서의 실리콘 단결정 웨이퍼의 무결함층 깊이 및 내부 미소 결함 밀도를 보인 그래프이다.

도3에 보듯이, 종래의 방법과 같이 산소농도와 냉각속도를 변경시키면, 산소농도가 9~17ppma인 웨이퍼에서는 무결함층 깊이를 0~0.5㎛, 내부 미소 결함 밀도를 8×10^{6}~1×10^{9}개/㎤의 좁은 범위로 밖에 제어할 수 없다.

그 원인은 결정결함 크기와 산소석출물 크기 및 그 밀도에 있는 것으로 알려져 있다.

도4(a), (b)는 실리콘 단결정 웨이퍼내의 결정결함, 산소석출물을 모식적으로 보인 도면이다. 도4(b)는 종래의 방법으로 제조된 웨이퍼내의 모습이다. 도4(b)에 도시된 바와 같이, 종래의 방법으로 제조된 웨이퍼내에는 결정결함의 밀도가 적고 결함수는 적지만, 크기가 큰 결정결함이 발생된다. 이 크기가 큰 결정결함은 이후의 게터링 열처리에 의해 충분히 제거될 수 없으며 무결함층 깊이를 얇게 한다. 더욱이, 웨이퍼 벌크부에서의 산소석출물의 밀도가 적고, 그 크기도 적기 때문에 게터링능력이 떨어진다.

그래서 본 발명자들은 쵸크라스키법에 의해 실리콘 단결정을 육성할 때 질소의 도프와 그 양의 제어에 착안하였다. 도3에 본 발명의 실리콘 단결정 웨이퍼의 각 파라메타 값에 있어서의 무결함층 깊이 및 내부 미소 결함 밀도를 함께 기재하였다. 도3에 의한 본 발명의 웨이퍼에는 무결함층 깊이를 2~ 12㎛로, 내부 미소 결함 밀도를 1×10^{8}~2×10^{10}개/㎤로 넓은 범위로 제어하는 것이 가능하다.

또한, 도4(a)에 본 발명의 웨이퍼 내부를 나타내었다. 도4(a)에 나타난 바와 같이, 본 발명방법에 의하여 제조된 웨이퍼내에는 결정결함의 밀도가 높고 결함의 수도 많지만, 발생된 결정결함의 크기가 작다. 이러한 크기가 작은 결정결함은 그 후의 게터링 열처리 등에서 용이하게 제거할 수 있다. 따라서, 무결함층 깊이를 종래의 웨이퍼에 비하여 대폭적으로 증가시킬 수 있다.

이와 더불어 게터링 열처리에 의해 용해하기 어려운 크기가 큰 산소석출물이 대량으로 웨이퍼의 벌크부에 석출하기 때문에 종래의 웨이퍼에 비하여 게터링 효과를 훨씬 높을 수 있다.

본 발명의 실리콘 단결정 웨이퍼가 이러한 성질을 갖는 것은, 적정한 양으로 제어된 질소가 도프되어 있기 때문이다. 즉, 질소를 실리콘 단결정중에 도프하면 실리콘중의 원자 공공의 응집이 억제되어 결정결함 밀도가 저하하는 것이 지적되어 있다(T. Abe and H. Takeno, Mat. Res. Soc. Symp. Proc. Vol. 262, 3, 1992). 이 효과는 원자 공공의 응집과정이 균일 핵형성에서 불균일 핵형성으로 이행하기 때문이라 여겨진다. 따라서, CZ법에 의해 실리콘 단결정을 육성할 때, 질소를 도프하면 결정결함 크기를 매우 작게 한 실리콘 단결정 및 이를 가공한 실리콘 단결정 웨이퍼를 얻을 수 있다. 이러한 방법에 따르면, 종래의 방법과는 달리 결정의 성장속도를 반드시 저속화할 필요가 없기 때문에 실리콘 단결정 웨이퍼를 높은 생산성으로 제조할 수 있다.

실리콘 단결정내에 질소원자는 결정의 성장과정에서 산소석출을 촉진시키는 것으로 알려져 있다(예를들면, F. Shimura and R. S. Hockett, Appl. Phys. Lett. 48,224, 1986). 따라서, 적당한 양으로 질소를 도프하면, 산소석출물의 밀도를 증가시키고 실리콘 단결정 웨이퍼의 게터링효과를 개선시킬 수 있다.

그러나, CZ법에 의해 실리콘 단결정 웨이퍼에 질소를 도프하면, 디바이스공정 등에서 열처리에 의하여 디바이스 형성층내에 OSF(산화 유기 적층결함) 등의 산소석출에 기인한 결함이 많이 생긴다. 따라서, 질소를 도프한 CZ 실리콘 단결정 웨이퍼는 디바이스제작용 웨이퍼로는 통상적으로 이용하지 않는다.

결정내에 질소를 도프할 때 결정결함(그로우-인 결함)이 성장되기 어렵다는 잇점을 활용하는 본 발명에서는, 고온 열처리로 표면층내 산소 및 질소를 외측으로 확산시켜서 산소석출에 기인하여 발생하는 결함을 막을 수 있음에 따라 웨이퍼의 표면에 극히 결정결함이 적은 실리콘 단결정 웨이퍼를 얻음에 성공했다.

본 발명에 따르면, 웨이퍼의 벌크부에는 질소가 함유되어 산소의 석출이 촉진되는 결과, 같은 산소농도를 갖으면서 질소가 함유되지 않는 통상의 웨이퍼 보다도 석출물이 더 존재하기 때문에 IG효과가 강하된다. 따라서, 이러한 웨이퍼에서는 산소농도가 줄어들어서 표면에의 결정결함의 발생이 한층 더 억제될 수 있다.

더욱이 CZ법에서 결정의 인상속도를 저감할 필요가 없기 때문에 높은 생산성을 얻을 수 있다.

질소를 실리콘 단결정중에 도프하면 실리콘에 발생된 결정결함이 감소하는 이유는 전술한 바와 같이, 원자공공의 응집과정이 균일 형성에서 불균일 형성으로 이행하기 때문이라 여겨진다.

따라서, 도프할 질소의 농도는 불균일 핵형성을 충분히 일으키기 위해 1×10^{10}atoms/㎤ 이상으로 함이 바

람직하다. 또한 질소가 실리콘 단결정내 질소의 고용한계인 5×10^{15}atoms/㎤을 넘으면 실리콘 단결정의 단결정화를 저해할 수도 있다. 따라서, 이 농도를 넘지 않도록 제어한다.

나아가, 본 발명자들은, 이 질소농도에 기초하여 연구를 계속한 결과, 결정결함 발생을 억제하고, 무결함층 깊이 및 내부 미소 결함 밀도의 조절에 가장 효과적인 질소농도는 1×10^{10}atoms/㎤ ~ 5×10^{15}atoms/㎤ 의 범위이고, 보다 바람직하게는 1×10^{12}atoms/㎤ ~ 1×10^{15}atoms/㎤ 의 범위임을 알아냈다. 이는 위에서 언급한 범위와 같이 도프할 질소의 농도가 비교적 높으면 용이하게 무결함층 깊이와 내부 미소 결함 밀도를 본 발명의 범위로 제어할 수 있기 때문이다.

또한, 본 발명자는 무결함층 깊이와 내부 미소 결함 밀도를 본 발명의 범위로 제어하려면 산소농도를 바람직하게는 9~17ppma(JEIDA)의 범위로 보다 바람직하게는 15ppma이하로 함이 바람직함을 알았다. 이는 산소농도가 17ppma이하 특히 15ppma이하이면 웨이퍼 가공후, 디바이스가 형성되는 무결함층에 유해한 산소석출물이 형성되지 않기 때문이다. 또한, 산소농도가 9ppma 이상이면 산소석출물의 부족, 게터링 효과의 저하 및 결정강도의 저하의 문제가 일어나지 않는다. 따라서, 실리콘 단결정 웨이퍼의 산소농도는 9~17 ppma의 범위로 함이 바람직하다.

또한, 본 발명자들은 무결함층 깊이와 내부 미소 결함 밀도를 본 발명의 범위로 제어하려면 결정성장시의 1150℃에서 1080℃까지의 냉각속도를 1.0 ~ 4.5℃/min으로 제어하는 것이 바람직함을 알았다. 이는 결정결함의 크기가 원자공공의 응집온도 대역의 통과시간에 크게 영향을 받기 때문이다. 냉각속도가 1.0℃/min 이상으로 빠르면 결정결함 크기를 축소시킬 수 있다. 냉각속도가 4.5℃/min 이하이면 전위가 없는 결정을 성장시킬 수 있다. 따라서, 본 발명의 범위로 제어하려면 냉각속도를 1.0 ~ 4.5℃/min의 범위로 제어함이 바람직하다.

본 발명에서, CZ법에 의해 실리콘 단결정봉에 질소를 도프하는 방법은 이미 알려져 있는 방법 예를 들어, 특개소 60-251190호에 기재되어 있는 바와 같은 공지방법에 따라 육성할 수 있다.

즉, CZ법은 석영도가니안에 수용된 다결정 실리콘 원료의 융액에 종결정을 접촉시키고, 이를 회전시키면서 천천히 인상하여 소정 직경의 실리콘 단결정봉을 육성하는 방법으로, 실리콘 단결정내에 질소의 도프는 미리 석영도가니내에 질화물을 넣어 두든가, 실리콘 융액중에 질화물을 투입하든가, 질소를 함유한 분위기 가스를 이용할 수 있다. 이 때, 결정내에 도핑양은 질화물의 양, 도입되는 질소가스의 농도 혹은 시간 등을 조정하여 조정할 수 있다. 예를 들어, 질소농도는 전술한 1×10^{12} ~ 1×10^{15}atoms/㎤로 용이하게 제어될 수 있다.

이와 같이, CZ법에 의해 단결정봉을 육성할 때 질소를 도프하면, 결정성장중에 도입되는 결정결함의 성장을 억제할 수 있다. 더욱이, 결정결함의 발생을 억제하기 위해 결정성장속도를 예를 들어, 0.4㎜/min 이하로 저속화할 필요가 없기 때문에 결정의 생산성을 현저히 개선할 수 있다.

실리콘내에 도입되는 결정결함의 성장이 억제되는 이유는 원자 공공의 응집과정이 균일 핵형성에서 불균일 핵형성으로 이행하기 때문이라 여겨진다.

따라서, 도프하는 질소의 농도는 1×10^{10}atoms/㎤ 이상으로 함이 바람직하고, 보다 바람직하게는 1×10^{12}atoms/㎤ 이상으로 하는 것이다. 이에 따라, 결정결함의 생성을 충분히 억제할 수 있다.

질소 농도가 실리콘 단결정내 질소의 고용한계인 5×10^{15}atoms/㎤ 을 넘으면 실리콘 단결정의 단결정화 그 자체가 저해된다. 따라서, 그 농도가 이 값을 넘지 않도록 조절하는데 보다 바람직하게는 1×10^{15}atoms/㎤이하로 하는 것이다.

본 발명에서는 CZ법에 의해 질소를 도프한 실리콘 단결정봉을 육성할 때에 단결정봉에 함유되는 산소농도를 9~17ppma(JEIDA)이내로 조절하는 것이 바람직하고 보다 바람직하게는 1.2×10^{18}atoms/㎤ (15ppma:JEIDA)이하로 한다.

실리콘 단결정봉을 육성할 때 함유되는 산소농도를 상기 범위로 저하시키는 방법은 종래부터 관용되고 있는 방법으로 할 수 있다. 예를 들면, 도가니 회전수의 감소, 도입 가스유량의 증가, 분위기 압력의 저하, 실리콘 융액의 온도분포 및 대류의 조정 등에 의해 간단히 상기 산소농도범위로 할 수 있다.

또한, 전술한 바와 같이, 본 발명에서는 CZ법에 의해 질소를 도프한 실리콘 단결정봉을 육성할 때, 결정성장중의 냉각속도를 1.0~ 4.5℃/min으로 조절한다.

실제로 이러한 결정 제조조건을 실현하려면, 예를 들어 결정의 인상속도를 조정하여 결정의 성장속도를 증감시키는 방법에 의해 행할 수 있다. 혹은 CZ법으로 리콘 단결정을 제조하기 위한 장치의 챔버내에 결정을 임의의 냉각속도로 냉각할 수 있는 장치를 마련하여도 좋다. 이 같은 냉각장치로서는 냉각가스를 분사하여 결정을 냉각할 수 있는 장치 혹은 융액위의 일정 위치에서 결정을 둘러싸는 수냉링 같은 장치일 수 있다. 이 경우 상기 냉각방법과 결정의 인상속도를 조정하므로써, 상기 범위내로 냉각속도를 조정할 수 있다.

이렇게 하여 CZ법에 있어서, 소정 농도의 질소가 도프되고, 소정 농도의 산소를 함유하고, 소정의 냉각속도로 결정성장이 된 실리콘 단결정봉을 얻을 수 있다. 이 실리콘 단결정봉을 통상의 방법에 따라 inner diameter blade slicer 혹은 wire saw 등의 절단장치로 절단한 후, 면취(chamfering), 래핑(lapping), 에칭, 연마 등의 공정을 거쳐 실리콘 단결정 웨이퍼로 가공한다. 물론, 이들의 공정은 예시적으로 열거한 것으로, 이들 외에도 세정 등 각종 공정이 있을 수 있으며, 이들 공정은 목적에 따라

적절히 변경될 수 있으며 즉, 공정순서의 변경, 일부공정이 생략될 수 있다.

그런 다음, 실리콘 단결정 웨이퍼를 예를 들어 게터링 열처리 및/또는 디바이스열처리하여 웨이퍼 표층의 질소를 외측으로 확산시킨다.

웨이퍼 표면의 질소를 외측으로 확산시키는 것은 질소의 산소석출 촉진효과에 의해 디바이스가 형성되는 웨이퍼 표면층의 영역에서 산소의 석출로 생기는 결함이 디바이스에 악영향을 미치는 것을 방지하기 위해서이다. 또한, 결정성장중에 질소의 결정결함억제 효과와 어울러져 웨이퍼 표면층을 현저하게 저결함화할 수 있다.

이 경우 실리콘내에서 질소의 확산속도는 산소보다 현저히 빠르므로 열처리를 하면, 표면의 질소를 확실히 외측으로 확산시킬 수 있다.

웨이퍼 표면의 질소를 외측으로 확산시키는 구체적인 열처리 조건으로서는 900℃~ 실리콘의 융점이하의 온도에서 행함이 바람직하다.

이와 같은 온도범위에서 열처리를 행하면, 충분히 웨이퍼 표면층의 질소를 외측으로 확산할 수 있음은 물론, 동시에 산소도 외측으로 확산시킬 수 있으므로 표면층에 있어서의 산소석출물에 기인하는 결함 발생을 거의 완전히 방지할 수 있다.

한편, 벌크부에 있어서는 상기 열처리에 의해 산소석출물을 성장시킬 수 있으므로 웨이퍼에는 IG효과가 얻어질 수 있다. 특히, 본 발명에서 벌크부에 있어서는 질소의 존재에 의해 산소석출이 촉진되어 IG효과가 높게 되며, 이에 따라 저산소농도의 실리콘 웨이퍼에서도 충분한 IG효과를 발휘할 수 있게 된다.

900℃~ 실리콘의 융점이하의 온도에서의 열처리는 1단으로 할 수도 있고, 복수개의 단으로 할 수도 있다. 또한, 다른 열처리와 복합하여 행할 수도 있다. 예를 들면 900℃~ 실리콘 융점이하의 고온 열처리한 다음에 650℃~ 800℃ 정도의 저온 열처리할 수도 있다. 이것에 의해 벌크부의 산소석출물을 성장시킬 수 있어 IG효과를 보다 높일수 있다.

또한, 웨이퍼 표면의 질소를 외측으로 확산시키기 위한 열처리는 산소, 수소, 알곤 또는 이들의 혼합 분위기하에서 행함이 바람직하다.

이러한 가스 분위기에서 열처리를 행하면 실리콘 웨이퍼에 유해로 되는 표면피막을 형성시키지 않으면서 효율적으로 질소를 외측으로 확산시킬 수 있다. 특히, 수소, 알곤 혹은 이들의 혼합 분위기와 같은 환원성 분위기에서 고온 열처리하면 웨이퍼 표면의 결정결함을 쉽게 소멸할 수 있다.

이와 같이 CZ법에 의해 질소를 도프하는 본 발명에서는, 실리콘 단결정 웨이퍼 표면의 질소가 열처리에 의해 외측으로 확산되어 무결함층 깊이가 2~ 12㎛이고, 또한 내부 미소 결함 밀도가 1×10^{8} ~ 2×10^{10}개/㎤인 실리콘 단결정 웨이퍼를 얻을 수 있다.

이와 같은 실리콘 단결정 웨이퍼는 디바이스가 형성층인 표면층에서 결정결함이 극히 적고, 무결함층이 깊기 때문에 디바이스를 자유롭게 설계할 수 있다. 더욱이 벌크부에는 충분한 산소석출물이 존재하기 때문에 IG효과가 높다. 특히, 웨이퍼 표면의 결정결함 밀도를 30개/㎠ 이하로 할 수 있으므로 디바이스 제작시의 수율을 현저히 개선할 수 있게 된다.

[실시예]

이하, 본 발명을 실시예 및 비교예를 통해 보다 구체적으로 설명하지만, 본 발명은 이들에 한정되지 않는다.

(실시예1, 비교예1)

CZ법에 따라 직경 18인치인 석영 도가니에 원료 다결정 실리콘 40Kg를 장입하고, 직경 6인치, 방위 <100>의 결정봉을 통상의 인상속도인 0.8~1.5㎜/min의 범위의 다양한 속도로 10개 인상하였다. 이 중 5개에는 원료중에 미리 0.12g의 질화규소막을 구비한 실리콘 웨이퍼를 투입하여 인상한 것이다. 나머지 5개는 질소를 도프하지 않고 인상한 것이다. 이들 모두 인상할 때 단결정내의 산소농도가 $0.9\sim1.0\times10^{18}$ atoms/㎤ (ASTM'79)이 되도록 도가니의 회전수를 조정하였다.

질소를 도프한 결정봉의 끝부분의 질소농도를 FT-IR에 의해 측정한 바, 평균적으로 5.0×10^{14} atoms/㎤ 였다(질소의 편석계수는 매우 작으므로 결정봉의 직통부의 농도는 이 값 이하가 된다). 또한, 모든 결정봉의 산소농도를 FT-IR에 의해 측정한 바, 모두 대략 $0.9\sim1.0\times10^{18}$ atoms/㎤ 의 산소농도가 되어 있음을 확인하였다.

이와 같이 하여 얻어진 단결정봉을 wire saw를 이용하여 웨이퍼를 절출하고, 면취, 래핑, 에칭, 경면연마 가공을 하였다. 모든 단결정봉은 질소도프의 유무이외의 조건을 제외하고는 거의 동일한 조건으로 제조되었다. 2종류의 직경 6인치 실리콘 단결정 경면 웨이퍼를 제작하였다.

얻어진 실리콘 단결정 웨이퍼를 Secco 에칭하고, 표면으로부터 5㎛이하까지에 존재하는 결정결함(그로우-인 결함) 밀도를 알아보기 위해 표면을 현미경 관찰하여 피트 밀도를 측정하였다.

측정 결과를 도1에 나타내었다. 검은 원들은 질소를 도프한 본 발명의 방법에 따른 결과를 나타낸 것이다. 하얀 원들은 질소를 도프하지 않은 종래의 방법에 따른 결과를 나타낸 것이다.

이 결과를 보면, 질소를 도프하는 본 발명에서는 인상속도를 1.0㎜/min 이상이라는 종래와 동등 이상의 속도에서 인상하였음에도 종래의 방법 보다 웨이퍼의 결정결함밀도가 20분의 1정도로 감소하였다. 즉, 질소를 도프하면 결정결함의 생성과 성장이 억제되는 것이 명백하다.

다음에, 상기 웨이퍼를 1000℃에서 10시간 열처리하여 웨이퍼 표면의 질소 혹은 산소를 외측으로 확산시킴과 함께 벌크부내에 산소를 석출시켰다. 이때의 분위기 가스는 100% 산소, 100% 알곤, 100% 수소, 또는 50% 알곤과 50% 수소의 혼합가스로 하였다.

이와 같이 열처리한 다음 웨이퍼를 Secco 에칭하고, 다시 표면을 현미경 관찰하여 피트 밀도를 측정하므로써, 결정결함 밀도에 변화가 있는가를 측정하였다.

질소를 도프한 경우의 결과를 도1에 함께 그렸다.

이 결과를 보면, 질소를 도프한 웨이퍼 표면의 결정결함은 1000℃의 열처리에 의해 약 20개/㎠ 이하로까지 감소함을 알 수 있었다.

즉, 열처리에 의해 질소 및 산소가 외측으로 확산하여 웨이퍼 표면의 결정결함이 제거되었다. 특히, 웨이퍼 표면의 결정결함 밀도를 30개/㎠ 이하로 확실히 저감할 수 있다.

상기와 같이 열처리한 다음, 웨이퍼의 산화막 내압특성(C-모드)을 측정하였다. 산화막 내압특성(C-모드)은, 산화막 두께: 25nm, 측정 전극: 인 도프된 폴리실리콘, 전극 면적: 8㎟, 판정 전류밀도: 1mA/㎠로 하여 측정하였다.

일반적으로 절연 파괴전계(dielectric breakdown electric field)가 8MV/cm 이상의 것을 양품으로 판정한다. 이 측정 결과를 도2에 나타내었다.

본 발명에 따라 질소를 도프한 실리콘 단결정 웨이퍼를 열처리하면, 곡선 A~D로 표시된 바와 같이, 어떤 열처리 분위기로 하여도 높은 수율로서 8MV/cm이상의 산화막내압을 갖는 양품을 얻을 수 있다. 종래법에 따르면 곡선 E로 표시된 바와 같이, 8MV/cm 이상의 산화막내압을 갖는 불량품이 약 70%나 발생하였다.

상기 열처리한 웨이퍼를 절개(cleave)하고, 그 절개면(웨이퍼 단면)을 Secco 에칭을 한 다음, 그 절개된 표면을 현미경 관찰하여, 웨이퍼의 벌크부내의 산소 석출물의 밀도(피트 밀도)를 재측정하였다.

그 결과, 질소가 도프되어 있지 않은 종래법의 웨이퍼에서는 피트밀도가 5×10^{2}~ 5×10^{3}/㎠ 정도인데 반해, 본 발명의 웨이퍼에서는 1×10^{4}/㎠ 이상인 피트 밀도였다. 즉, 본 발명방법에서는 저산소임에도 충분한 IG효과를 갖는 실리콘 단결정 웨이퍼를 제작할 수 있다.

(실시예2, 비교예2)

CZ법에 의해 직경 18인치인 석영 도가니내에 원료 다결정 실리콘을 장입하고, 직경 8인치, P형, 방위 <100>, 저항율 10Ω·cm의 결정봉을 질소도프량, 산소농도, 냉각속도를 다양하게 변화시키면서 12개 인상하였다.

질소의 도프량은 원료중에 소정량의 질화규소막을 구비한 실리콘 웨이퍼를 미리 장입하여 조정하였다. 산소농도는 인상중 도가니 회전수를 제어하여 조정하였다. 냉각속도는 단결정봉의 인상속도를 변화시켜 결정의 성장속도를 변화시키므로써 조정하였다.

이렇게 하여 얻은 단결정봉을 wire saw로 절단하여 웨이퍼로 절출하고, 면취, 래핑, 에칭, 경면연마 가공을 하였다. 모든 단결정봉은 질소의 도프량, 산소농도 및 냉각속도를 제외하고는 거의 동일조건으로 제조하였다. 12종류의 직경 8인치의 실리콘단결정 경면 웨이퍼를 복수개 제작하였다.

이렇게 하여 얻은 실리콘 단결정 웨이퍼를 게터링 열처리하였다. 게터링 열처리는 실리콘 단결정 웨이퍼를 50%의 수소와 50%의 알곤의 분위기하에서 6℃/min의 승온율로 1200℃까지 승온하고, 1200℃에서 60분간 유지한 후 3℃/min의 냉각속도로 냉각하였다.

그런 다음, 이렇게 얻은 12종류의 실리콘 단결정 웨이퍼의 무결함층 깊이를 측정하였다. 무결함층 깊이의 평가는 다음과 같이 하였다. 상기 웨이퍼의 표면을 연마하여 표면으로부터의 연마제거량을 변화한 웨이퍼를 준비했다. 그런 다음, 이 웨이퍼를 80℃의 SC-1혼합용액(수용성 암모니아(NH_4OH)와 과산화수소(H_2O_2) 및 초순수를 1:1:20으로 혼합한 용액)에서 1시간동안 세정하여 미소의 COP(결정배향입자)를 드러낸 다음, 웨이퍼 표면위에 0.1㎛이상 크기의 COP개수를 KAL/Tencor사의 SPI 입자 계산기로 측정하였다. 연마 제거는 1㎛마다 12㎛ 깊이까지 행하였다.

또한, 무결함층 깊이는 상기와 같이, 표면으로부터 연마제거량을 변화한 웨이퍼에 대하여 산화막 내압특성(oxide dielectric breakdown voltage characteristcs)을 평가하므로써 행하였다. 산화막 내압 특성은 TZDB(Zero Dielectric Breakdown)의 C 모드 수율, 상세히는 인 도프 폴리실리콘 전극(산화막 두께 25nm, 측정전극:인 도프된 폴리실리콘, 전극 면적 8㎟)을 제작하고 판정 전류밀도를 1mA/㎠로 하여 평가하였다. 절연파괴전류(dielectric breakdown electric field)가 8MV/cm 이상의 것을 양품으로 하였다. 웨이퍼 표면위에 100개의 전극을 측정한 경우 양품율을 C 모드 양품율로 하였다.

또한, TDDB(time dependent dielectric breakdown)의 γ-모드 수율로도 평가하였다. 이 평가는 인 도프 폴리실리콘 전극(산화막 두께 25nm, 전극 면적 4㎟)를 제작하고, stress 전류 0.01mA/㎠를 연속적으로 흘려서 행하였다. 전하량 25C/㎠ 이상에서 절연파괴가 발생하는 것을 양품으로 평가하였다. 웨이퍼의 표면위에 100개의 전극을 측정한 경우의 양품율을 γ 모드 양품율로 하였다.

그리고, TZDB 및 TDDB 양측의 평가에 있어서 양품율이 90%이상인 경우를 무결함층으로 판정하였다.

이후, 이들 12종류의 실리콘 단결정 웨이퍼를 디바이스 열처리를 모사한 열처리를 실시하였다. 이 열처리는 실리콘 단결정 웨이퍼를 질소분위기에서 800℃의 열처리를 4시간 실시한 후, 1000℃의 산화 열처리

를 16시간 실시하므로써 행하였다.

그런 다음, 이들 12종류의 실리콘 단결정 웨이퍼의 내부 미소 결함 밀도를 평가하였다. 이 내부 미소 결함 밀도의 측정은 OPP(optical precipitate profiler)법으로 행하였다. 이 OPP법은 Normalski 형 미분 간섭 현미경을 응용한 것이다. 이 방법은, 광원으로부터 오는 레이저광을 편광 프리즘으로 2개의 직교하는 90。 위상이 다른 직선 편광의 빔으로 분리하고, 웨이퍼 경면측에서 입사시킨다. 이때, 하나의 빔이 결함을 가로 질러가면 위상 이동이 생기고, 또 하나의 빔과의 위상차가 생긴다. 이 위상차를 웨이퍼 바깥면 투과후에 편광 분석기에 의해 검출하므로써 결함을 검출한다.

이렇게 하여 얻어진 측정 결과를 표1에 나타내었다. 여기서 무결함층 깊이의 평가는 다음과 같이 행하였다. 웨이퍼 표면내의 COP수가 100보다 적은 깊이까지를 무결함층으로 평가하고, 또한 산화막 내압특성에 의한 평가는 양품율이 90%이상인 깊이를 무결함층의 깊이로 평가했다.

[표 1]

질소농도 (atoms/㎤)	냉각속도 (℃/min)	산소농도 (ppma:JEIDA)	무결합층 깊이(㎛		내부 미소 결함밀도 (개/㎤)
			COP수에 의한 평가	산화막 내압특성에 의한 평가	
3×10^{14}	2.3	10 14 16	12 6 2	12 6 3	1×10^{9} 8×10^{9} 9×10^{9}
	3.5	10 14 16	12 12 12	12 7 5	2×10^{9} 9×10^{9} 1×10^{10}
3×10^{13}	2.3	14	2	3	1×10^{9}
	3.5	12 16	9 6	6 3	3×10^{9} 9×10^{9}
2×10^{12}	3.5	12	7	3	7×10^{8}
없음	2.3 3.5	14 10	0.3 0.1	0.5 0.5	2×10^{8} 5×10^{7}

표1에서 알 수 있듯이, 본 발명에 따라 질소농도를 제어하여 육성된 단결정으로부터 제작된 웨이퍼는 산소농도 및 냉각속도만을 제어하여 제작된 종래의 웨이퍼에 비하여 무결함층 깊이와 내부 미소 결함 밀도가 현저하게 향상되었다. 또한, 무결함층 깊이를 COP수에 의한 평가 및 산화막 내압에 의한 평가 중 낮은 값을 나타내고 있는 것을 무결함층 깊이로 하여 도3에 나타내었다. 도3과 같이, 실시예인 본 발명에 관련된 웨이퍼는 비교예인 종래의 웨이퍼에 비하여 무결함층 깊이과 내부 미소 결함밀도의 제어 가능범위가 대폭 확대하고 있음이 판단된다.

또한, 본 발명은 상기 실시형태에 한정되는 것은 아니다. 상기 실시형태는 예시이며, 본 발명의 특허청구 범위에 기재된 기술적 사상과 실질적으로 동일한 구성을 갖고 동일한 작용효과를 보이는 것은 어느 것이나 본 발명의 기술적 범위에 포함된다.

예를 들면, 본 발명에 있어서 쵸크라스키법에 의해 질소를 도프한 실리콘 단결정봉을 육성할 때에는 융액에 자장이 인가될 수도 있고 되지 않을 수도 있다. 본 발명의 상세한 설명에서 쵸크라스키법이라는 용어는 소위 자장을 인가하는 MCZ법도 포함된다.

또한, 상기에서는 함유 산소농도를 저산소농도로 한 경우에 보다 저결정결함으로 할 수 있음을 보였지만, 본 발명은 이것에 한정되지 않는데 예를 들어 산소농도가 1.2~1.5×1018atms/㎤(15~17ppma:JEIDA) 혹은 그 이상의 고산소농도의 경우에 있어서도 본 발명의 효과가 달성될 수 있는 것이다.

위에서 언급한 게터링 열처리와 디바이스 제조열처리 또한 어디까지나 하나의 예시이며, 제조되는 디바이스의 사양 등에 의해 적의 변경이 가능한 것이다.

발명의 효과

본 발명에서는 쵸크라스키법에 의해 질소를 도프한 실리콘 단결정봉을 육성하고, CZ 결정중의 질소농도, 산소농도 및 결정성장중의 냉각속도를 제어하므로써, 게터링 열처리후의 무결함층 깊이를 2~ 12㎛의 범위로 할 수 있고, 게터링 열처리후 혹은 디바이스 제조 열처리후의 내부 미소 결함밀도를 1×10^{8}~ 2×10^{10}개/㎤ 로 넓은 범위로 제어할 수 있는 것이다. 이 때문에 본 발명의 실리콘 단결정 웨이퍼는 디바이스 제작 영역이 넓고, 높은 게터링 능력을 갖게 되며, 산업상의 이용가치는 대단히 높다.

(57) 청구의 범위

청구항 1

쵸크라스키법에 의해 질소를 도프한 실리콘 단결정봉을 육성하고, 이 단결정봉을 절단(slice)하여 실리콘 단결정 웨이퍼로 가공한 후, 이 실리콘 단결정 웨이퍼를 열처리하여 이 웨이퍼 표면의 질소를 외측으로 확산시킴을 특징으로 하는 실리콘 단결정 웨이퍼의 제조방법

청구항 2

제1항에 있어서, 상기 쵸크라스키법에 의해 질소를 도프한 실리콘 단결정봉을 육성할 때 상기 단결정봉에 도프하는 질소농도를 1×10^{10}~5×10^{15}atoms/㎤로 함을 특징으로 하는 실리콘 단결정 웨이퍼의 제조방법

청구항 3

제1항에 있어서, 상기 쵸크라스키법에 의해 질소를 도프한 실리콘 단결정봉을 육성할 때 상기 단결정봉에 함유되는 산소농도를 1.2×10^{18}atoms/㎤이하로 함을 특징으로 하는 실리콘 단결정 웨이퍼의 제조방법

청구항 4

제1항에 있어서, 상기 웨이퍼 표면의 질소를 외측으로 확산시키는 열처리를 900℃~실리콘의 융점이하의 온도에서 행함을 특징으로 하는 실리콘 단결정 웨이퍼의 제조방법

청구항 5

제1항에 있어서, 상기 웨이퍼 표면의 질소를 외측으로 확산시키는 열처리를 산소, 수소, 알곤 혹은 이들의 혼합 분위기하에서 행함을 특징으로 하는 실리콘 단결정 웨이퍼의 제조방법

청구항 6

실리콘 단결정 웨이퍼를 제조하는 방법에 있어서,

쵸크라스키법에 의해 질소를 도프한 실리콘 단결정봉을 질소농도, 산소농도 및 냉각속도를 제어하면서 육성한 다음, 이 단결정봉을 절단(slice)하여 웨이퍼로 가공함을 특징으로 하는 실리콘 단결정 웨이퍼의 제조방법

청구항 7

제6항에 있어서, 상기 쵸크라스키법에 의해 질소를 도프한 실리콘 단결정봉을 육성할 때, 상기 단결정봉에 도프하는 질소농도를 1×10^{12}~ 2×10^{15}atoms/㎤로 함을 특징으로 하는 실리콘 단결정 웨이퍼의 제조방법

청구항 8

제6항에 있어서, 상기 쵸크라스키법에 의해 질소를 도프한 실리콘 단결정봉을 육성할 때, 상기 단결정봉에 함유되는 산소농도를 9~ 17ppma로 제어함을 특징으로 하는 실리콘 단결정 웨이퍼의 제조방법

청구항 9

제6항에 있어서, 상기 쵸크라스키법에 의해 질소를 도프한 실리콘 단결정봉을 육성할 때, 상기 1150℃ ~ 1080℃까지의 냉각속도를 1.0 ~ 4.5℃/min의 범위로 제어함을 특징으로 하는 실리콘 단결정 웨이퍼의 제조방법.

청구항 10

제1항의 방법으로 제공되는 실리콘 단결정 웨이퍼.

청구항 11

제6항의 방법으로 제공되는 실리콘 단결정 웨이퍼.

청구항 12

쵸크라스키법에 의해 질소를 도프하여 육성한 실리콘 단결정봉을 절단하여 제조한 실리콘 단결정웨이퍼

에 있어서, 상기 실리콘 단결정 웨이퍼 표면의 질소는 열처리에 의해 외측으로 확산됨을 특징으로 하는 실리콘 단결정 웨이퍼.

청구항 13

제 12항에 있어서, 상기 단결정 웨이퍼에 도프되는 질소의 농도는 1×10^{10}~5×10^{15}atoms/㎤로 함을 특징으로 하는 실리콘 단결정 웨이퍼

청구항 14

제12항에 있어서, 상기 실리콘 단결정 웨이퍼내의 산소농도는 1.2×10^{18}atoms/㎤이하임을 특징으로 하는 실리콘 단결정 웨이퍼

청구항 15

제12항에 있어서, 상기 웨이퍼의 표면의 질소를 외측으로 확산시키는 열처리는 900℃~실리콘의 융점이하의 온도에서 행함을 특징으로 하는 실리콘 단결정 웨이퍼

청구항 16

제12항에 있어서, 상기 웨이퍼 표면의 질소를 외측으로 확산시키는 열처리는 산소, 수소, 알곤 혹은 이들의 혼합 분위기하에서 행함을 특징으로 하는 실리콘 단결정 웨이퍼

청구항 17

제 12항에 있어서, 상기 웨이퍼의 표면의 결정결함밀도가 30개/㎤이하임을 특징으로 하는 실리콘 단결정 웨이퍼.

청구항 18

쵸크라스키법에 의해 질소를 도프하여 육성한 실리콘 단결정봉을 절단(slice)하여 얻은 실리콘 단결정 웨이퍼에 있어서, 상기 실리콘 단결정 웨이퍼는 게터링 열처리후 또는 디바이스 제조 열처리후의 무결함층 깊이가 2~ 12㎛ 이고, 또 게터링 열처리후 또는 디바이스 제조 열처리후의 내부 미소 결함 밀도가 1×10^{8}~2×10^{10}개/㎤ 임을 특징으로 하는 실리콘 단결정 웨이퍼

청구항 19

제17항에 있어서, 상기 실리콘 단결정 웨이퍼의 질소농도가 1×10^{12}~ 1×10^{15} atoms/㎤ 임을 특징으로 하는 실리콘 단결정 웨이퍼

청구항 20

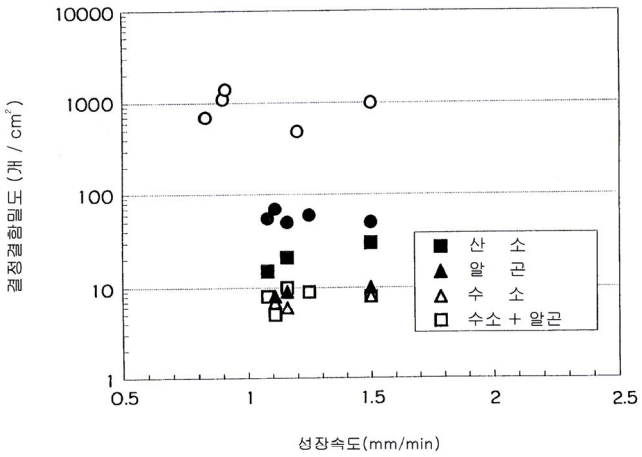
제18항에 있어서, 상기 실리콘 단결정 웨이퍼의 산소농도가 9~ 17ppma 임을 특징으로 하는 실리콘 단결정 웨이퍼

청구항 21

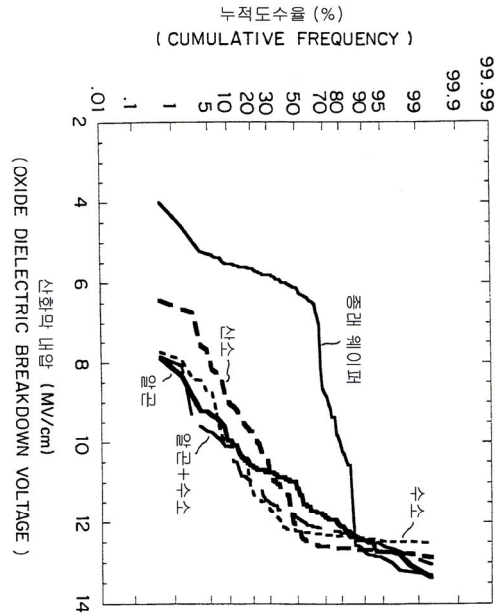
제18항에 있어서, 상기 실리콘 단결정봉은 결정성장시의 1150℃에서 1080℃까지의 냉각속도를 1.0 ~ 4.5 ℃/min의 범위로 제어하여 육성됨을 특징으로 하는 실리콘 단결정 웨이퍼

도면

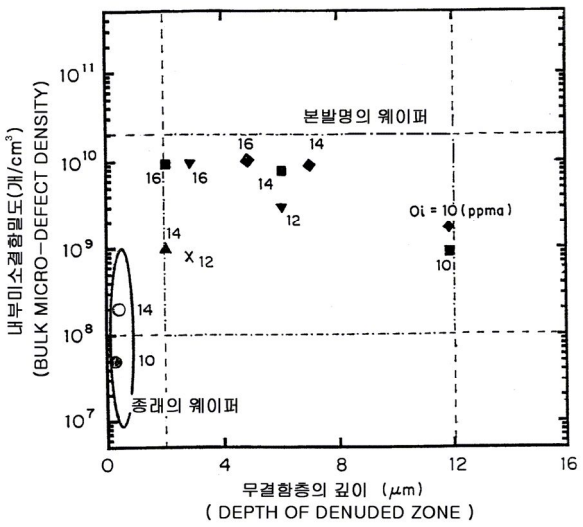
도면1


10000
1000
100
10
1
0.5
1
1.5
2
2.5
결정결함밀도 (개 / cm²)
선장속도(mm/min)
산 소
알 곤
수 소
수소 + 알곤

도면2


누적도수율 (%)
(CUMULATIVE FREQUENCY)
.01
.1
1
5
10
20
30
50
70
80
90
95
99
99.9
99.99
2
4
6
8
10
12
14
산화막 내압 (MV/cm)
(OXIDE DIELECTRIC BREAKDOWN VOLTAGE)
종래 웨이퍼
산수
알곤
알곤+수소
수소

도면3



■ 질소농도 3 X 10^{14}atoms/cm^3 , 냉각속도2.3°C/min
◆ 질소농도 3 X 10^{14}atoms/cm^3 , 냉각속도3.5°C/min
▲ 질소농도 3 X 10^{13}atoms/cm^3 , 냉각속도2.3°C/min
▼ 질소농도 3 X 10^{13}atoms/cm^3 , 냉각속도3.5°C/min
× 질소농도 2 X 10^{12}atoms/cm^3 , 냉각속도3.5°C/min
○ 질소도핑안함 , 냉각속도2.3°C/min
● 질소도핑안함 , 냉각속도3.5°C/min

도면4

