



(12) 发明专利

(10) 授权公告号 CN 102693193 B

(45) 授权公告日 2015.05.27

(21) 申请号 201210126074.0

US 6070219 A, 2000.05.30, 全文.

(22) 申请日 2012.04.26

CN 101442439 A, 2009.05.27,

(73) 专利权人 重庆重邮信科通信技术有限公司
地址 400065 重庆市南岸区黄桷垭堡上园 1
号

US 2001037426 A1, 2001.11.01, 全文.

审查员 周瑞瑞

(72) 发明人 朱志辉 唐新东 罗刚华 岳天天

(74) 专利代理机构 北京海虹嘉诚知识产权代理
有限公司 11129

代理人 谢殿武

(51) Int. Cl.

G06F 13/10(2006.01)

(56) 对比文件

CN 1367432 A, 2002.09.04,

CN 102169449 A, 2011.08.31,

CN 1052202 A, 1991.06.12, 全文.

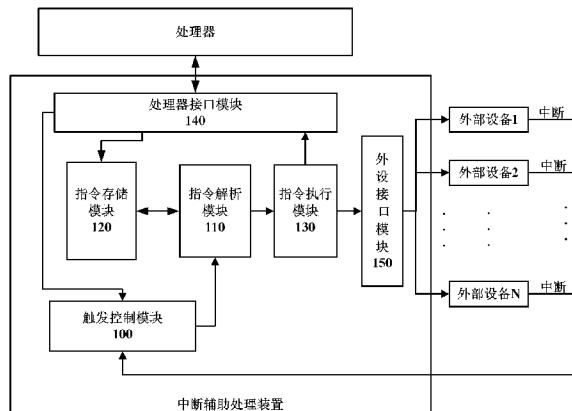
权利要求书2页 说明书8页 附图6页

(54) 发明名称

中断辅助处理装置、实时系统及中断处理方法

(57) 摘要

本发明公开了一种中断辅助处理装置，包括：触发控制模块，接收外设中断，获取外设中断对应的中断服务例程存储位置并发送到指令解析模块；指令解析模块，根据所述中断服务例程存储位置从指令存储模块读取中断服务例程代码并解析；指令存储模块，保存中断辅助处理装置处理的各外设中断的中断服务例程；指令执行模块，执行解析后的中断服务例程代码；产生中断辅助处理装置中断及中断辅助处理装置中断信息通过处理器接口模块发送到处理器；处理器接口模块和外设接口模块。本发明的装置能有效减少处理器响应中断的频率，提高系统效率，本发明还同时提供了一种相应的实时系统及中断处理方法。



1. 一种中断辅助处理装置,其特征在于,包括:

触发控制模块,接收外设中断,获取外设中断对应的中断服务例程存储位置并发送到指令解析模块;

指令解析模块,根据所述中断服务例程存储位置从指令存储模块读取中断服务例程代码并解析;

指令存储模块,保存中断辅助处理装置处理的各外设中断的中断服务例程;

指令执行模块,从指令解析模块获取解析后的中断服务例程代码;执行解析后的中断服务例程代码;通过外设接口模块读取外设的中断信息;发送控制信息到外设接口模块;产生中断辅助处理装置中断及中断辅助处理装置中断信息通过处理器接口模块发送到处理器;

处理器接口模块,中断辅助处理装置与处理器之间的数据交互接口;

外设接口模块,中断辅助处理装置和外设之间的信息交互接口。

2. 根据权利要求 1 所述的装置,其特征在于,所述触发控制模块包括:

中断存储单元,接收并存储外设中断;

存储位置获取单元,从中断存储单元读取外设中断,根据该外设中断的中断号获取该外设中断对应的中断服务例程存储位置并发送给所述指令解析模块。

3. 根据权利要求 2 所述的装置,其特征在于,所述中断存储单元按优先级从高到低的顺序存储外设中断;所述存储位置获取单元按外设中断在中断存储单元中的存储顺序依次读取外设中断。

4. 根据权利要求 3 所述的装置,其特征在于,所述中断存储单元包括多个中断存储区,每一个中断存储区存储属于同一个优先级的外设中断。

5. 根据权利要求 3 所述的装置,其特征在于,所述中断存储单元以链表形式按优先级从高到低的顺序存储外设中断。

6. 根据权利要求 4 或 5 所述的装置,其特征在于,所述中断存储单元存储相同优先级的外设中断时,按外设中断的接收时间顺序存储。

7. 根据权利要求 2 所述的装置,其特征在于,所述中断存储单元按外设中断的接收时间顺序依次存储各外设中断;所述存储位置获取单元按外设中断在中断存储单元中的存储顺序依次读取外设中断。

8. 根据权利要求 7 所述的装置,其特征在于,所述中断存储单元存储接收时间相同的外设中断时,按外设中断的优先级从高到低顺序存储。

9. 根据权利要求 1 所述的装置,其特征在于,所述指令存储模块包括多个指令存储区,每一个指令存储区存储一个中断服务例程;所述存储位置为中断服务例程存储的指令存储区序号或首地址。

10. 根据权利要求 1 所述的装置,其特征在于,所述指令存储模块根据各中断服务例程代码长度为各中断服务例程动态分配存储空间;所述存储位置为中断服务例程存储空间的首地址。

11. 根据权利要求 1 或 2 或 9 或 10 所述的装置,其特征在于,所述指令存储模块通过所述处理器接口模块从处理器接收中断服务例程并存储;

所述触发控制模块通过所述处理器接口模块从处理器接收并保存各外设中断的中断

服务例程代码存储位置。

12. 一种实时系统，包括处理器和多个外设，其特征在于，还包括：
如权利要求 1～10 中任意一项所述的中断辅助处理装置。
13. 根据权利要求 12 所述的实时系统，其特征在于，所述外设的中断输出端在所述处理器的控制下选择连接到所述中断辅助处理装置或处理器。
14. 根据权利要求 12 或 13 所述的实时系统，其特征在于，所述处理器发送外设中断的中断服务例程代码和存储位置到所述中断辅助处理装置。

中断辅助处理装置、实时系统及中断处理方法

技术领域

[0001] 本发明涉及处理器对外设的中断处理技术,特别涉及到一种中断辅助处理装置、实时系统及中断辅助处理方法。

背景技术

[0002] 在通常的实时系统中,通常都会包括处理器和外设(如,输入、输出装置、硬件加速器等);外设和处理器之间经常采用中断的方式来实现处理器对外设的调度。

[0003] 现有技术通常的外设中断处理方法是:

[0004] 1、外设触发中断;

[0005] 2、处理器接收外设中断;

[0006] 3、处理器调用该外设中断的中断服务例程进行处理;

[0007] 在中断服务例程中,处理器可能会从触发中断的外设读取信息;还可能发送控制信息给该外设和/或其他外设。

[0008] 在一般的实时系统中,有一些任务需要由多个外设共同完成;如图1所示,在这种连续任务中,处理器首先启动第一个外设执行任务,第一个外设执行任务完成后,会产生中断通知处理器,处理器响应该中断,启动第二个外设执行任务;第二个外设执行任务完成后,也会产生中断通知处理器,处理器响应该中断,再启动第三个外设执行任务;以此类推,直到最后一个外设完成任务产生中断,处理器响应该中断,对最后的结果进行处理。

[0009] 例如,在长期演进(简称,LTE)基带芯片的数据处理流程中,从终端接收天线接收信号开始一直到CRC校验,数据处理流程需经过以下连续处理步骤:天线接收,傅立叶变化(简称,FFT)变换,数据缓存,信道估计,信号检测,解调,混合自动重传(简称,HARQ),TURBO译码,循环冗余校验(简称,CRC校验),最后将CRC校验后的数据存入双倍速率存储器(简称,DDR)中,而这些工作都是由相应的外设来完成。在此过程中,处理器需首先配置天线收发(简称,TxRx)模块接收数据,等待接收到TxRx模块完成中断后;处理器在配置FFT模块启动,进行FFT变换并将数据缓存,待收到FFT模块完成中断后;处理器读取FFT模块缓存的数据进行处理,配置信道估计模块启动,进行信道估计,待收到信道估计模块完成中断后;处理器读取信道估计模块数据进行处理,配置信号检测模块启动,根据信道估计得的信道矩阵H进行信号检测,待处理器接收到信号检测模块完成中断后;处理器读取信号检测模块数据进行处理,配置解调模块启动,对检测后的数据进行解调,待处理器接收到解调完成中断后;处理器配置HARQ模块启动,待收到HARQ模块完成信号后;配置TURBO模块启动,进行TURBO译码,待处理器收到TURBO模块译码完成中断后;处理器配置CRC校验模块启动,进行CRC校验,并将数据存储于DDR中,待处理器收到CRC模块校验完成中断后,读取处理结果,并对结果进行操作。

[0010] 在这种连续任务的执行过程中,每个外设执行完成时,都会产生中断通知处理器,由处理器响应中断处理,并配置启动下一个外设;而实际上,处理器在响应连续任务的中间过程产生的有些中断时,仅需要配置启动下一个外设,并不需要对中间结果进行处理。由于

在实时系统的任务调度中，中断的任务优先级高于一般任务，处理器在接收到外设触发的中断请求时，会中止当前执行的一般任务，调用对应的中断服务例程来响应外设的中断请求。因此，这种频繁的中断会消耗大量的处理器资源，降低系统的执行效率。特别是如果处理器执行的任务对实时性要求较高时，频繁的中断可能会使得任务的实时性达不到要求，从而造成不可预知的干扰和错误。

发明内容

[0011] 有鉴于此，本发明提出了中断辅助处理装置、实时系统及中断处理方法，以减少实时系统处理器响应外设中断的次数，提高系统效率。

[0012] 本发明的技术方案包括：

[0013] 一种中断辅助处理装置，包括：

[0014] 触发控制模块，接收外设中断，获取外设中断对应的中断服务例程存储位置并发送到指令解析模块；

[0015] 指令解析模块，根据所述中断服务例程存储位置从指令存储模块读取中断服务例程代码并解析；

[0016] 指令存储模块，保存中断辅助处理装置处理的各外设中断的中断服务例程；

[0017] 指令执行模块，从指令解析模块获取解析后的中断服务例程代码；执行解析后的中断服务例程代码；通过外设接口模块读取外设的中断信息；发送控制信息到外设接口模块；产生中断辅助处理装置中断及中断辅助处理装置中断信息通过处理器接口模块发送到处理器；

[0018] 处理器接口模块，中断辅助处理装置与处理器之间的数据交互接口；

[0019] 外设接口模块，中断辅助处理装置和外设之间的信息交互接口。

[0020] 优选的，所述触发控制模块进一步包括：

[0021] 中断存储单元，接收并存储外设中断；

[0022] 存储位置获取单元，从中断存储单元读取外设中断，根据该外设中断的中断号获取该外设中断对应的中断服务例程存储位置并发送给所述指令解析模块；

[0023] 优选的，所述中断存储单元按优先级从高到低的顺序存储外设中断，所述存储位置获取单元按外设中断在中断存储单元中的存储顺序依次读取外设中断。

[0024] 优选的，所述中断存储单元包括多个中断存储区，一个中断存储区存储属于同一个优先级的外设中断；

[0025] 优选的，所述中断存储单元以链表形式按优先级从高到低的顺序存储外设中断。

[0026] 优选的，所述中断存储单元存储相同优先级的外设中断时，按外设中断的接收时间顺序存储。

[0027] 优选的，所述中断存储单元按外设中断的接收时间顺序依次存储各外设中断；所述存储位置获取单元按外设中断在中断存储单元中的存储顺序依次读取外设中断。

[0028] 优选的，所述中断存储单元存储接收时间相同的外设中断时，按外设中断的优先级从高到低顺序存储。

[0029] 优选的，所述指令存储模块包括多个指令存储区，一个指令存储区存储一个中断服务例程；所述存储位置为中断服务例程存储的指令存储区序号或首地址。

- [0030] 优选的，所述指令存储模块根据各中断服务例程代码长度为各中断服务例程动态分配存储空间；所述存储位置为中断服务例程存储空间的首地址。
- [0031] 优选的，所述指令存储模块通过所述处理器接口模块从处理器接收中断服务例程并存储；
- [0032] 所述触发控制模块通过所述处理器接口模块从处理器接收并保存各外设中断的中断服务例程代码存储位置。
- [0033] 一种实时系统，包括处理器和多个外设，还包括：
- [0034] 上述的任意一项中断辅助处理装置。
- [0035] 优选的，所述实时系统进一步包括：
- [0036] 所述外设的中断输出端在所述处理器的控制下选择连接到所述中断辅助处理装置或处理器。
- [0037] 优选的，所述实时系统进一步包括：
- [0038] 所述处理器发送外设中断的中断服务例程代码和存储位置到所述中断辅助处理装置。
- [0039] 一种中断处理方法，包括：
- [0040] 1、中断辅助处理装置响应接收到的外设中断，执行该外设中断的中断服务例程；
- [0041] 2、如果有需要处理器处理的任务，中断辅助处理装置触发中断辅助处理装置中断发送给处理器；
- [0042] 3、处理器响应中断辅助处理装置中断，执行中断辅助处理装置中断的中断服务例程，处理任务。
- [0043] 优选的，所述中断辅助处理装置响应外设中断进一步包括：
- [0044] 中断辅助处理装置按优先级从高到低的顺序响应接收到的外设中断。
- [0045] 优选的，所述中断辅助处理装置响应外设中断进一步包括：
- [0046] 对接收到的优先级相同的外设中断，中断辅助处理装置按外设中断的接收时间顺序依次响应。
- [0047] 优选的，所述中断辅助处理装置响应外设中断进一步包括：
- [0048] 中断辅助处理装置按外设中断的接收时间顺序响应各接收到的外设中断。
- [0049] 优选的，所述中断辅助处理装置响应外设中断进一步包括：
- [0050] 对接收到时间相同的外设中断，中断辅助处理装置按优先级从高到低的顺序执行依次响应。
- [0051] 优选的，所述方法进一步包括：
- [0052] 处理器将外设中断的中断服务例程和中断服务例程存储位置发送到所述中断辅助处理装置保存。
- [0053] 优选的，所述方法进一步包括：
- [0054] 处理器控制选择各外设中断输出到中断辅助处理装置或处理器。

附图说明

- [0055] 图 1 是现有技术连续任务中断处理流程图
- [0056] 图 2 是本发明中断辅助处理装置优选实施方式结构图

- [0057] 图 3 是本发明触发控制模块优选实现方案结构图
- [0058] 图 4 是本发明中断存储单元一种优选实现方案结构图
- [0059] 图 5 是本发明中断存储单元又一种优选实现方案结构图
- [0060] 图 6 是本发明指令存储模块一种优选实现方案结构图
- [0061] 图 7 是本发明本发明实时系统一种优选实施方式结构图
- [0062] 图 8 是本发明本发明实时系统有一种优选实施方式结构图
- [0063] 图 9 是本发明中断处理方法优选实施方式流程图

具体实施方式

- [0064] 为进一步说明本发明的技术方案,下面给出具体实施例并结合附图详细说明。
- [0065] 具体实施例 1
- [0066] 本实施例为本发明中断辅助处理装置的一种优选实施方式,总体结构如图 2 所示,包括:
 - [0067] 触发控制模块 100,接收外设中断,获取该外设中断对应的中断服务例程存储位置并发送到指令解析模块;
 - [0068] 本模块根据具体的实时系统情况可以有多种具体实现方案;一种优选实现方案如图 3 所示,包括:
 - [0069] 中断存储单元 101,接收并存储外设中断;
 - [0070] 存储位置获取单元 102,从中断存储单元读取外设中断,根据该外设中断的中断号获取该外设中断对应的中断服务例程存储位置并发送给指令解析模块 110;
 - [0071] 存储位置获取单元 102 可以采用中断向量表的方式来建立各外设中断与中断服务例程存储位置的对应关系;所述中断向量表以一一对应的形式保存各外设中断的中断号和各外设中断的中断服务例程存储位置;
 - [0072] 触发控制模块 100 对于接收到的外设中断的存储和读取有多种实现方案:
 - [0073] 优选方案一:
 - [0074] 存储位置获取单元 102 按优先级从高到低的顺序从所述中断存储单元读取外设中断:
 - [0075] 如图 4 所示,中断存储单元 101 包括多个中断存储区,一个中断存储区存储属于同一个优先级的外设中断;当触发控制模块 100 接收到外设中断时,根据该外设中断的优先级将其保存到该优先级对应的中断存储区中;存储位置获取单元 102 每次读取外设中断时,从最高优先级对应的中断存储区开始,按优先级从高到低的顺序依次查询各中断存储区中是否存在未处理的外设中断,读取优先级最高的未处理外设中断;
 - [0076] 其中,各中断存储区可以采用移位缓存,按接收时间顺序存储该中断存储区对应优先级的外设中断;
 - [0077] 中断存储单元 101 也可以其他的形式实现,如采用链表的方式按优先级从高到低的顺序保存接收到的外设中断;接收到新的外设中断时,可以将该外设中断插入链表中与该外设中断优先级相同的最后一个外设中断之后的节点。
 - [0078] 优选方案二:
 - [0079] 存储位置获取单元 102 按接收时间顺序从所述中断存储单元读取外设中断:

[0080] 如图 5 所示, 中断存储单元 101 可以包括一个先入先出(简称, FIFO)缓存, 按接收时间顺序保存接收到的外设中断; 存储位置获取单元 102 从该 FIFO 缓存中顺序读取外设中断。

[0081] 如果同时接收到多个外设中断, 可以按外设中断的优先级从高到低顺序依次存入 FIFO 缓存。

[0082] 所述中断向量表为各外设中断的中断号与各外设中断的中断服务例程存储位置的对应关系。

[0083] 需要说明的是, 上述仅为触发控制单元 100 的一些优选实现方案, 触发控制模块 100 也可以根据实时系统的具体需求采用其他实现方案, 如, 对于外设中断数量较少, 中断触发间隔时间较长的实时系统, 触发控制单元 100 可以不包括中断存储单元 101, 直接由存储位置获取单元 102 根据接收到的外设中断获取中断服务例程存储位置。

[0084] 指令解析模块 110, 根据接收到的中断服务例程存储位置从指令存储模块读取中断服务例程并解析;

[0085] 指令存储模块 120, 保存中断辅助处理装置处理的各中断的中断服务例程;

[0086] 指令存储模块 120 可以采用如图 6 所示的结构, 包括: 多个指令存储区, 每个指令存储区存储一个中断服务例程; 对于这种结构的指令存储模块, 中断向量表中的存储位置可以是中断服务例程存储的指令存储区序号或首地址。

[0087] 指令存储模块 120 也可以包括一个存储区, 根据各中断服务例程代码长度为各中断服务例程动态分配存储空间; 对于这种结构的指令存储模块, 中断向量表中的存储位置为中断服务例程存储空间首地址。

[0088] 指令执行模块 130, 从指令解析模块获取解析后的中断服务例程代码; 执行解析后的中断服务例程代码; 通过外设接口模块 150 读取外设的中断信息; 发送控制信息到外设接口模块; 产生中断辅助处理装置中断及中断辅助处理装置中断信息通过处理器接口模块 140 发送到处理器;

[0089] 其中, 所述中断辅助处理装置中断信息包括了中断辅助处理装置中断所执行的中断服务例程对应的外设中断以及触发该外设中断的外设的中断信息。

[0090] 处理器接口模块 140, 中断辅助处理装置与处理器之间的数据交互接口;

[0091] 外设接口模块 150, 中断辅助处理装置和外设之间的信息交互接口。

[0092] 本发明中断辅助处理装置的中断向量表和指令存储模块 120 中保存的中断服务例程可以由处理器根据需要动态更新:

[0093] 指令存储模块 130 通过所述处理器接口模块 140 从处理器接收中断服务例程代码并存储;

[0094] 触发控制模块 100 通过所述处理器接口 140 从处理器接收并保存各外设中断的中断服务例程代码存储位置。

[0095] 这样, 处理器可以根据需要动态修改中断辅助处理装置中的中断服务例程代码, 或者根据需要动态配置由中断辅助处理装置处理的外设中断。提高了中断处理的灵活性。

[0096] 本发明中断辅助处理装置的中断向量表和指令存储模块 120 中保存的中断服务例程也可以是预先固定配置保存的。

[0097] 具体实施例 2

[0098] 本实施例为本发明实时系统的一种优选实施方式,总体结构如图7所示,包括N个外设(外设1~N),其中,N为实时系统中能够触发中断的外设个数;

[0099] 处理器20;

[0100] 中断辅助处理装置10,接收并处理各外设中断;触发中断辅助处理装置中断发送给处理器;

[0101] 本实施例中的中断辅助处理装置10可以采用具体实施例1中的任意一种具体的中断辅助处理装置方案。

[0102] 本发明实时系统中中断辅助处理装置10处理各外设中断的中断服务例程可以由处理器根据需要发送到中断辅助处理装置10进行动态更新;也可以是预先固定配置保存在中断辅助处理装置10中。

[0103] 本发明实时系统的一种优选实现方案如图8所示,包括:

[0104] N个选择单元,选择单元n的输入端与对应的外设n的中断输出连接;选择单元n的第一输出端与中断辅助处理装置10连接,第二输出端与处理器20连接,在处理器20的控制下,选择将外设n的中断输出到中断辅助处理装置10或处理器20。

[0105] 在这种优选实现方案中,处理器20可以根据需要动态选择由中断辅助处理装置10处理的外设中断,并发送由中断辅助处理装置10处理的外设中断的中断服务例程到中断辅助处理装置10。

[0106] 具体实施例3

[0107] 本实施例为本发明中断处理方法的一种优选实施方式,总体流程如图9所示,包括:

[0108] 1、中断辅助处理装置响应接收到的外设中断,执行该外设中断的中断服务例程;

[0109] 101、触发控制模块选择一个接收到的外设中断;

[0110] 一种优选的选择方式包括,触发控制模块在所保存的接收到的外设中断中选择一个优先级最高的未处理外设中断;进一步的,如果步骤1所保存的外设中断中优先级最高的未处理外设中断多于一个,触发控制模块在优先级最高的未处理外设中断中选择接收时间最早的一个未处理外设中断;

[0111] 另一种优选的选择方式包括,触发控制模块在所保存的接收到的外设中断中选择一个接收时间最早的未处理外设中断;进一步的,如果步骤1所保存的外设中断中接收时间最早的未处理外设中断多于一个,触发控制模块在接收时间最早的未处理外设中断中选择一个优先级最高的未处理外设中断;

[0112] 102、触发控制模块获取所选择外设中断的中断服务例程存储位置;

[0113] 其中,所述存储位置可以是指令存储区的序号或首地址;也可以是中断服务例程存储空间首地址;

[0114] 触发控制模块可以采用中断向量表的方式来建立各外设中断与各外设中断服务例程存储位置的对应关系;并通过查询中断向量表的方式获取所选择外设中断的中断服务例程存储位置。

[0115] 103、触发控制模块发送获取的中断服务例程存储位置到中断辅助处理装置的指令解析模块;

[0116] 104、指令解析模块从中断辅助处理装置的指令存储模块取出中断服务例程,进行

指令解析,将解析后的代码指令发送到中断辅助处理装置的指令执行模块;

[0117] 105、指令执行模块执行解析后的中断服务例程代码指令;根据指令通过外设接口模块从指令指定的外设读取中断信息,发送控制信息到指令指定的外设。

[0118] 2、如果有需要处理器处理的任务,中断辅助处理装置触发中断辅助处理装置中断发送给处理器;

[0119] 如果指令执行模块执行的指令为指示处理器执行任务的指令,指令执行模块触发中断辅助处理装置中断;通过中断辅助处理装置的处理器接口模块发送给处理器,并将相应的中断信息发送到处理器接口模块提供给处理器读取;

[0120] 其中,所述中断辅助处理装置中断信息包括了中断辅助处理装置中断所执行的中断服务例程对应的外设中断以及触发该外设中断的外设的中断信息。

[0121] 3、处理器响应中断辅助处理装置中断,执行中断辅助处理装置中断的中断服务例程,处理任务。

[0122] 4、如果还有未处理的外设中断,重复执行步骤1~3。

[0123] 其中,所述中断辅助处理装置可能在响应外设中断之前,处理外设中断过程中以及完成外设中断处理之后的任意时刻接收到外设触发的外设中断,触发控制模块在接收到外设中断时,保存该接收到的外设中断。

[0124] 本发明的中断处理方法的一种优选实现方案还可以包括中断配置流程:

[0125] 中断服务例程更新流程:

[0126] 如果处理器需要更新中断辅助处理装置中的中断服务例程,处理器通过处理器接口模块发送中断服务例程到指令存储模块保存;如果有中断服务例程的存储位置发生变化,处理器通过处理器接口模块更新触发控制模块中相应外设中断的中断服务例程存储位置。

[0127] 中断辅助处理装置处理的外设中断配置流程:

[0128] 如果处理器重新配置中断辅助处理装置处理的外设中断,处理器通过各外设对应的选择单元控制配置各外设中断输出的目标(处理器或中断辅助处理装置);通过处理器接口模块发送中断服务例程到指令存储模块保存;通过处理器接口模块更新触发控制模块中的中断向量表。

[0129] 具体实施例4

[0130] 为了更清楚的说明本发明,下面以LTE基带芯片的数据处理流程为例,说明本发明的中断处理流程:

[0131] 1、LTE基带芯片处理器需配置TxRx模块接收数据,启动数据处理流程;

[0132] 2、TxRx模块完成数据接收后,触发TxRx中断发送给中断辅助处理装置;

[0133] 3、中断辅助处理装置执行TxRx中断服务例程;配置FFT模块启动;

[0134] 4、FFT模块执行FFT变换并将变换后的数据缓存,完成后触发FFT中断发送到中断辅助处理装置;

[0135] 5、中断辅助处理装置执行FFT中断服务例程;触发中断辅助处理装置中断通知处理器处理FFT模块缓存的数据,配置信道估计模块启动;

[0136] 6、信道估计模块进行信道估计,完成后触发信道估计中断发送到中断辅助处理装置;

[0137] 7、中断辅助处理装置执行信道估计中断服务例程；触发中断辅助处理装置中断通知处理器处理信道估计模块的数据，配置信号检测模块启动；

[0138] 8、信号检测模块根据信道估计得的信道估计矩阵进行信号检测，完成后触发信号检测中断发送到中断辅助处理装置；

[0139] 9、中断辅助处理装置执行信号检测中断服务例程；触发中断辅助处理装置中断通知处理器处理信号检测模块的数据，配置解调模块启动；

[0140] 10、解调模块对信号检测后的数据进行解调，完成解调处理后触发解调中断发送到中断辅助处理装置；

[0141] 11、中断辅助处理装置执行解调中断服务例程；配置 HARQ 模块启动；

[0142] 12、HARQ 模块执行完 HARQ 任务后，触发 HARQ 中断发送到中断辅助处理装置；

[0143] 13、中断辅助处理装置执行 HARQ 中断服务例程；配置 TURBO 模块启动；

[0144] 14、TURBO 模块执行 TURBO 译码任务，完成后触发 TURBO 中断发送到中断辅助处理装置；

[0145] 14、中断辅助处理装置执行 TURBO 中断服务例程；配置 CRC 校验模块启动；

[0146] 15、CRC 校验模块执行 CRC 校验任务，完成后将数据存储到存储器中，触发 CRC 校验中断发送到中断辅助处理装置；

[0147] 16、中断辅助处理装置执行 CRC 校验中断服务例程；触发中断辅助处理装置中断发送到处理器；

[0148] 17、处理器执行中断辅助处理装置中断服务例程，从处理器接口模块获取中断信息，根据中断信息从存储器读取数据并处理。

[0149] 从上述 LTE 数据处理流程可以看出，本发明的技术方案在处理该流程时，LTE 基带芯片的处理器仅在需要其处理数据的 FFT 变换完成、信道估计完成、信号检测完成以及数据处理流程结束时处理中断辅助处理装置中断；而不会在数据处理流程过程中处理其他外设模块的中断，有效的减少了处理器执行任务时被中断打断的次数。

[0150] 本领域的一般技术人员显然应该清楚并且理解，本发明方法所举的以上实施例仅用于说明本发明方法，而并不用于限制本发明方法。在不背离本发明方法的精神及其实质的情况下，本领域技术人员当可根据本发明方法做出各种相应的改变或变形，但这些相应的改变或变形均属于本发明方法的权利要求保护范围。

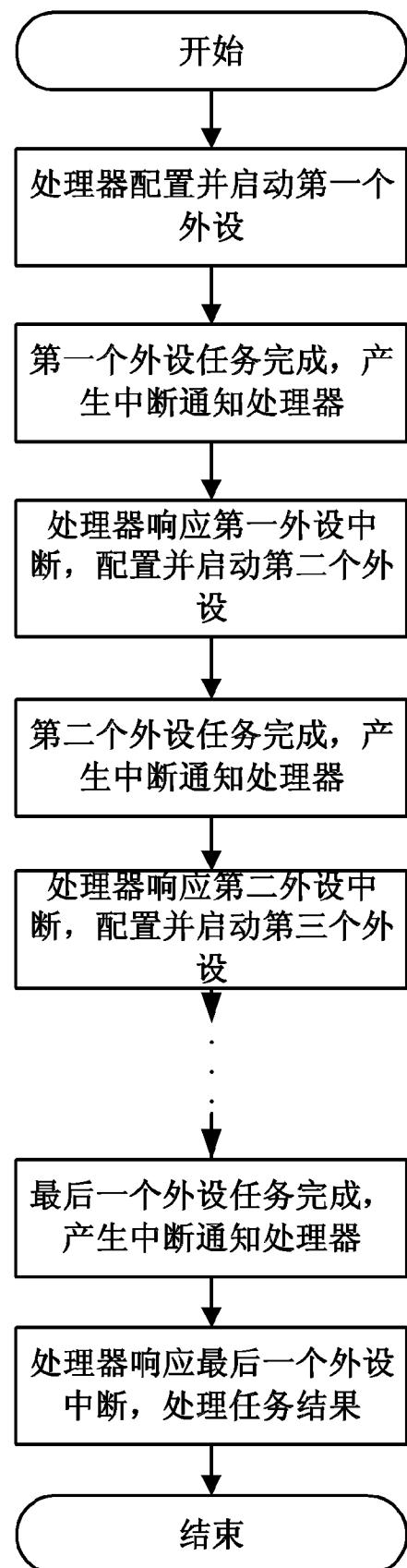


图 1

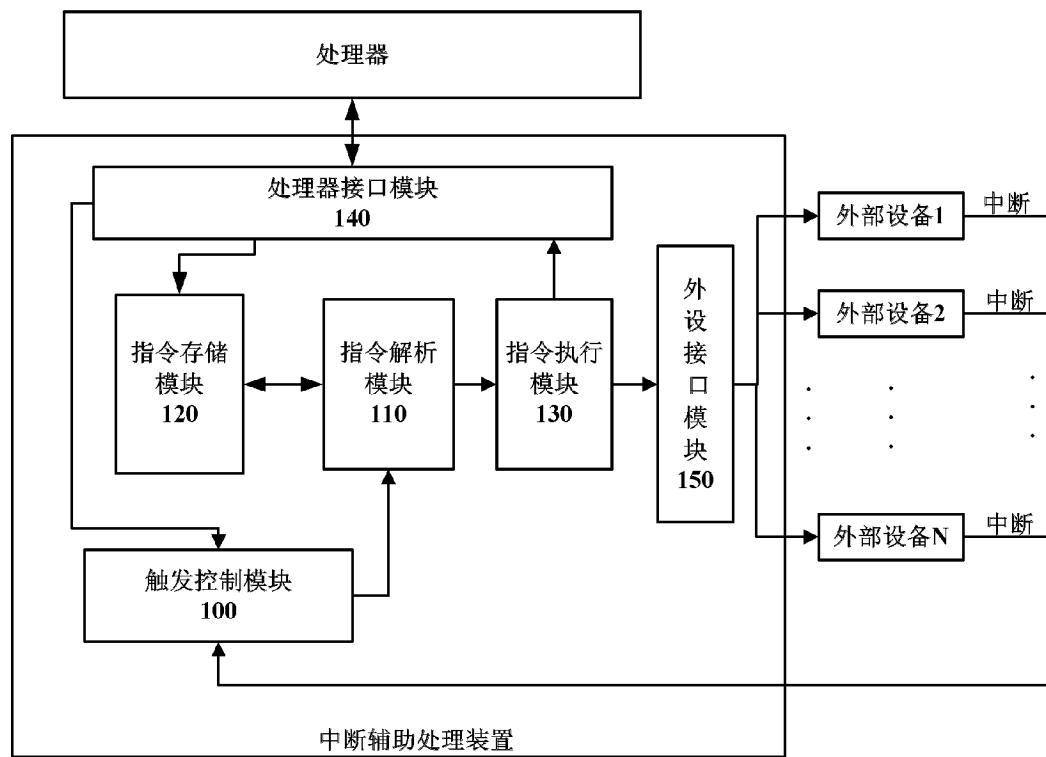


图 2

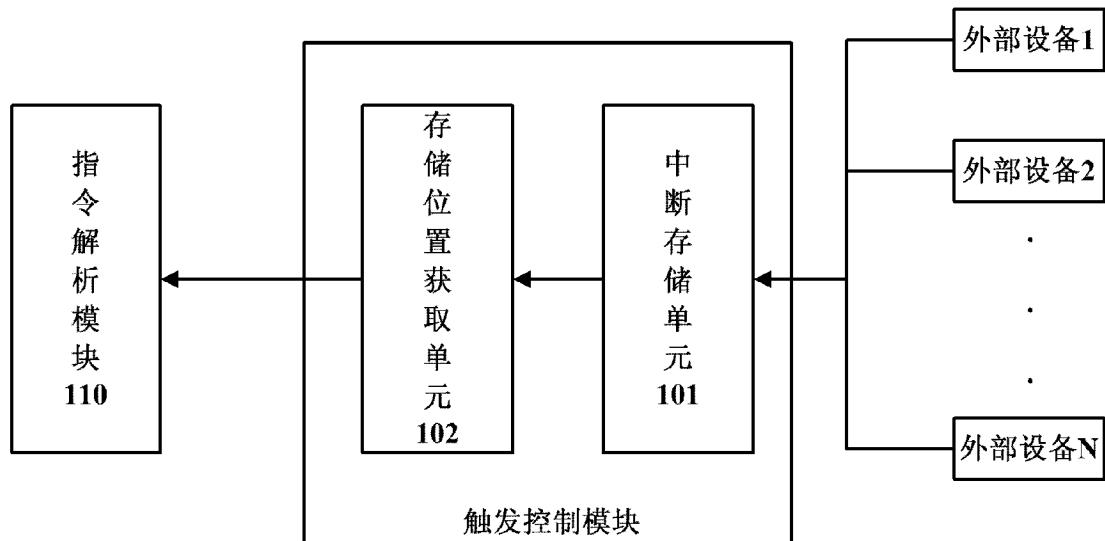


图 3

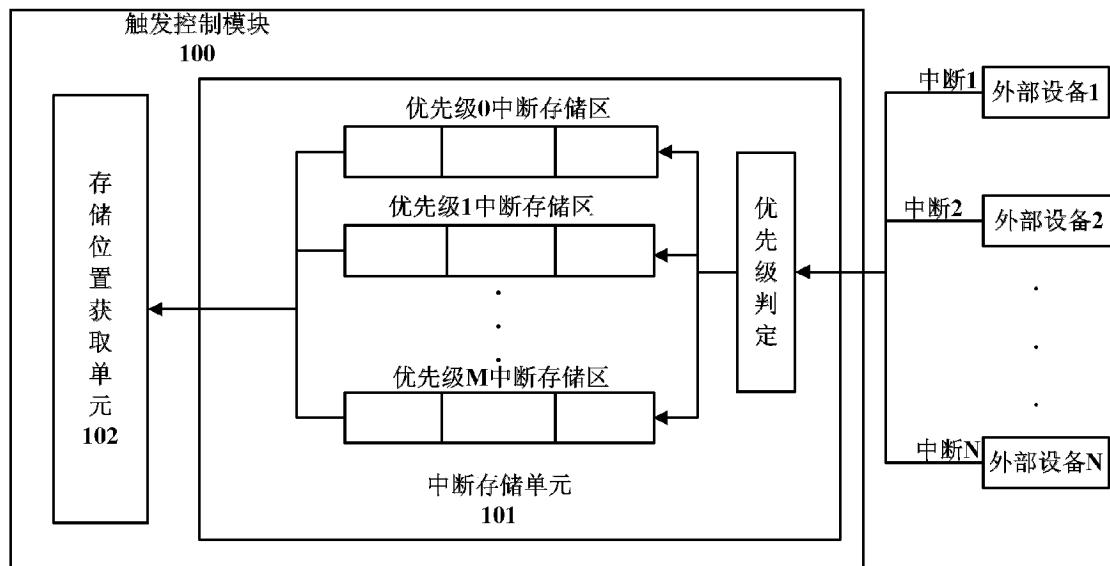


图 4

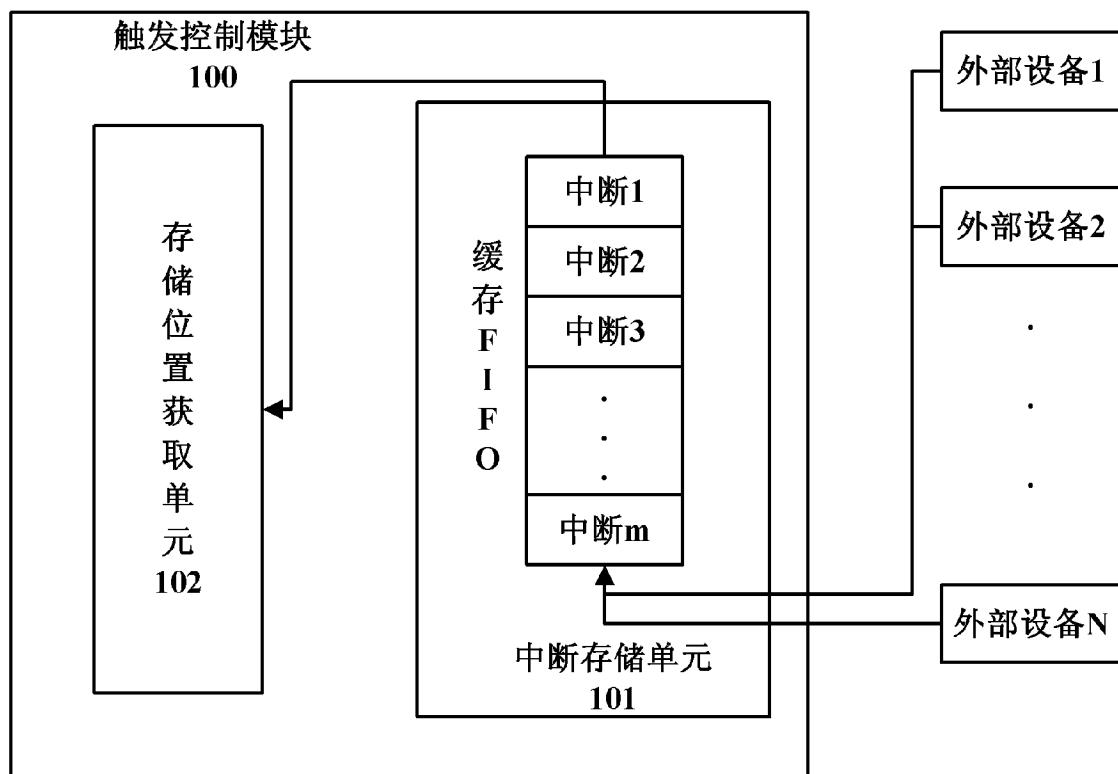


图 5

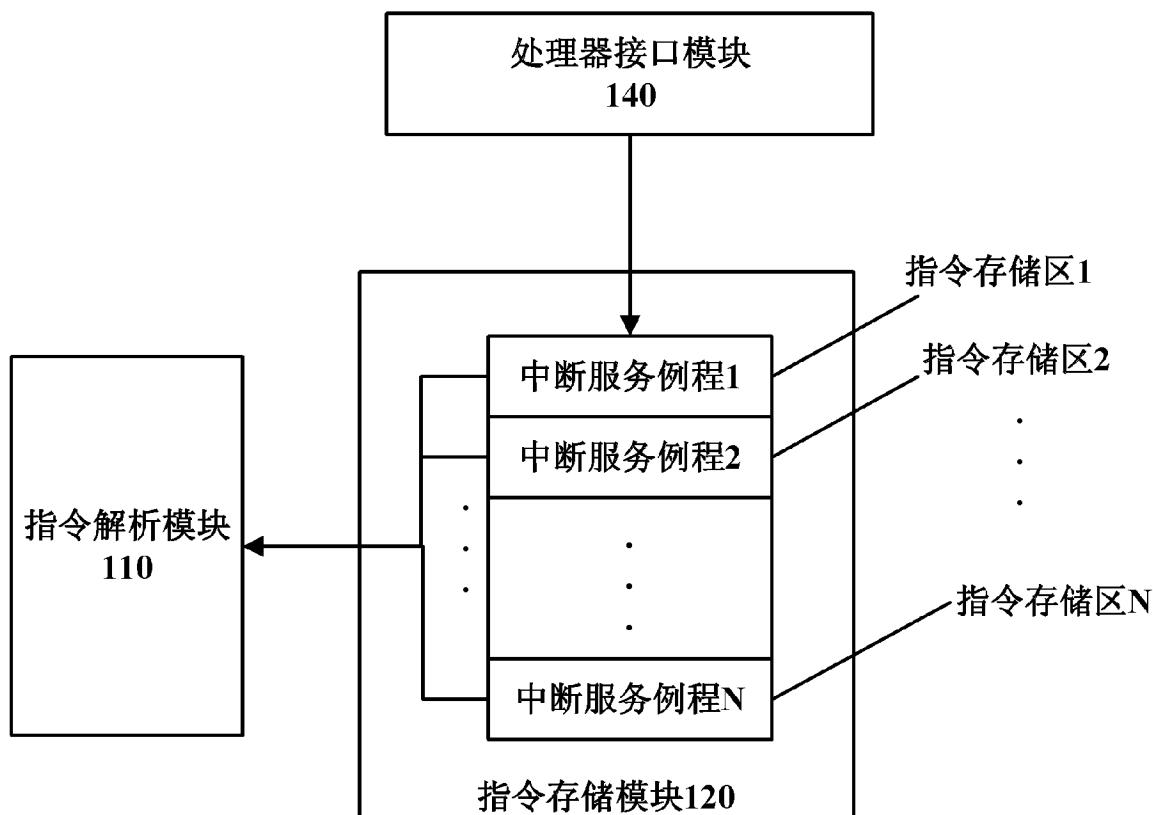


图 6

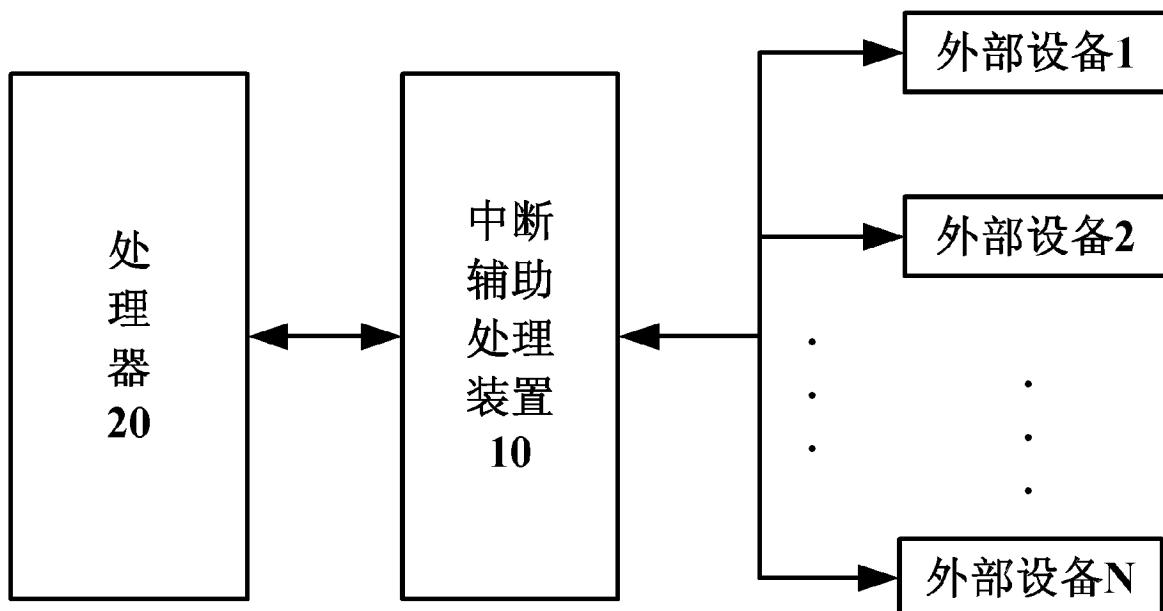


图 7

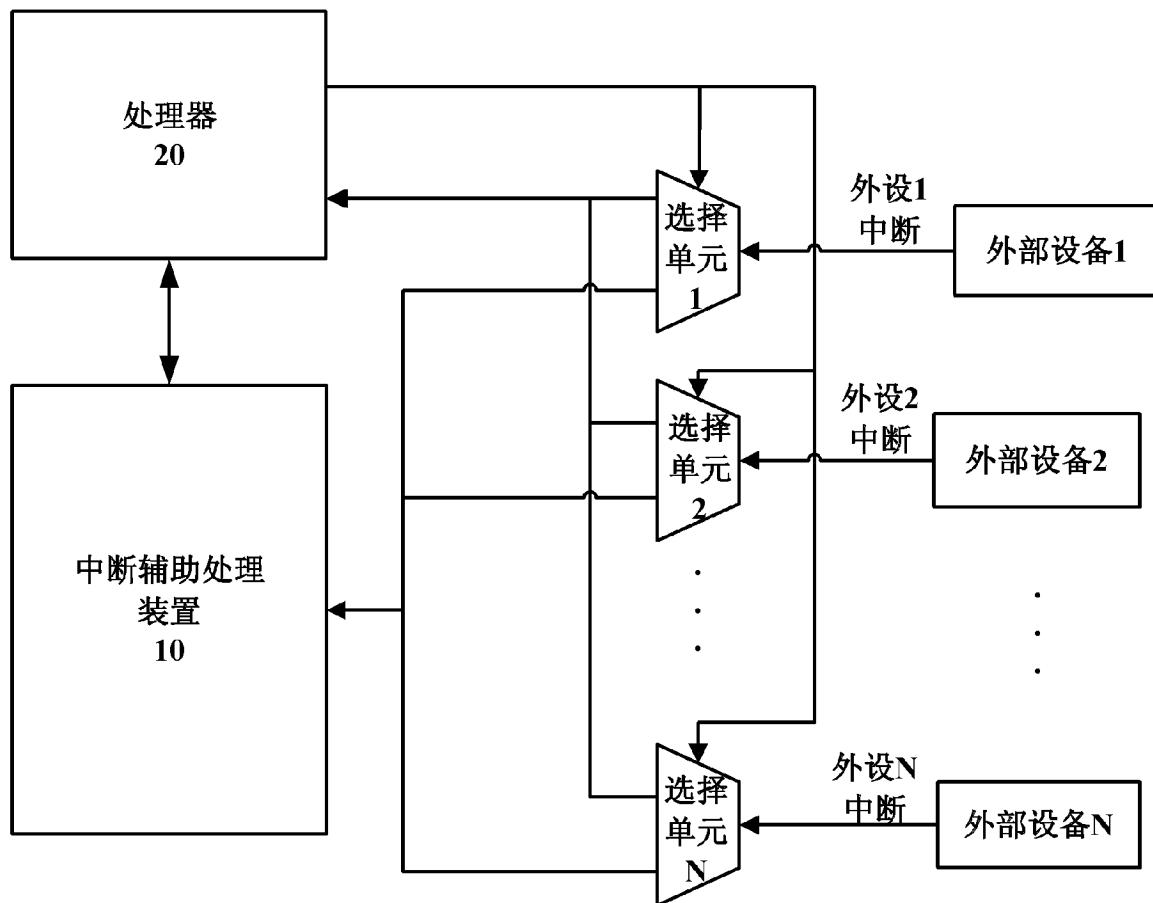


图 8

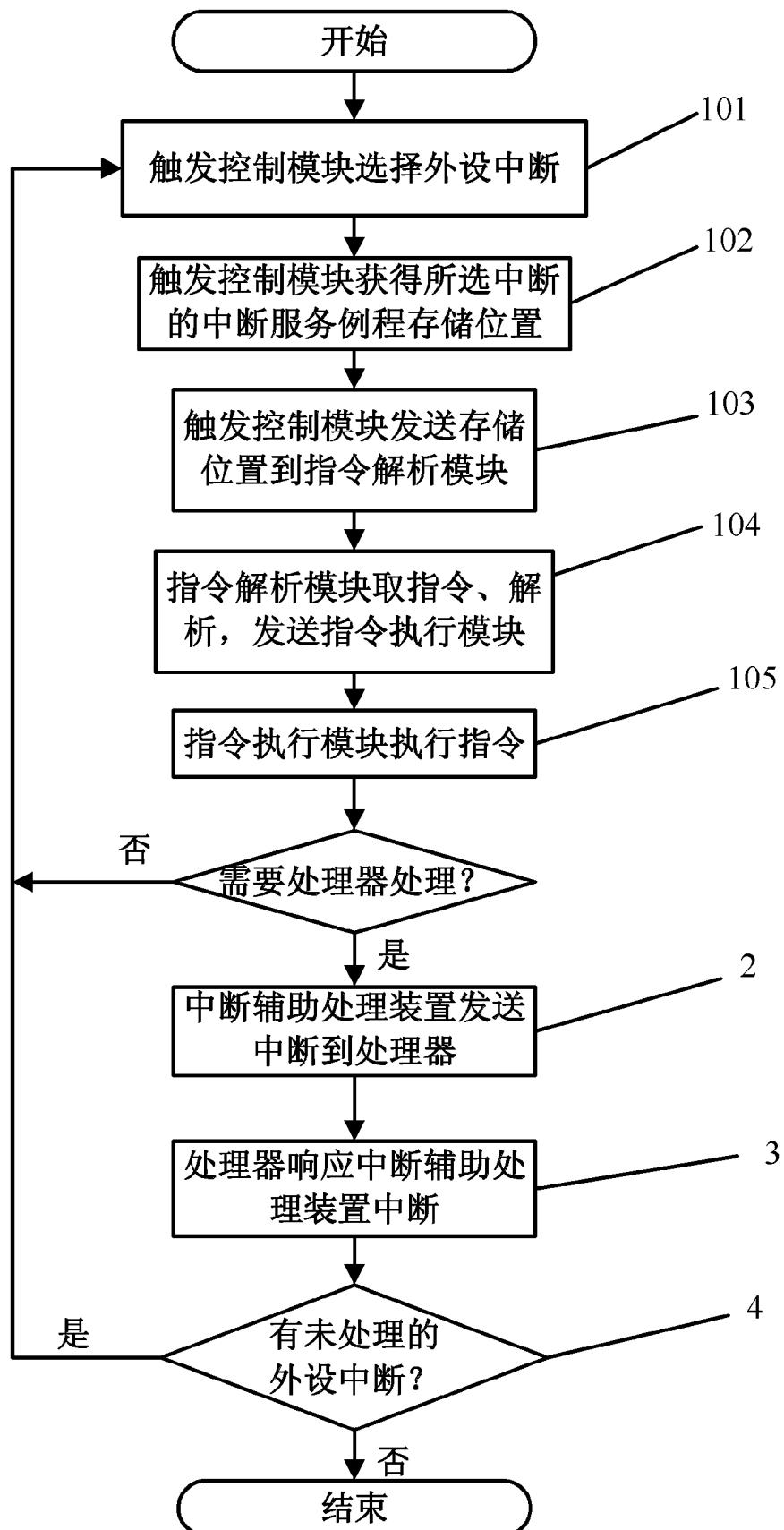


图 9