

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2021年11月25日(25.11.2021)

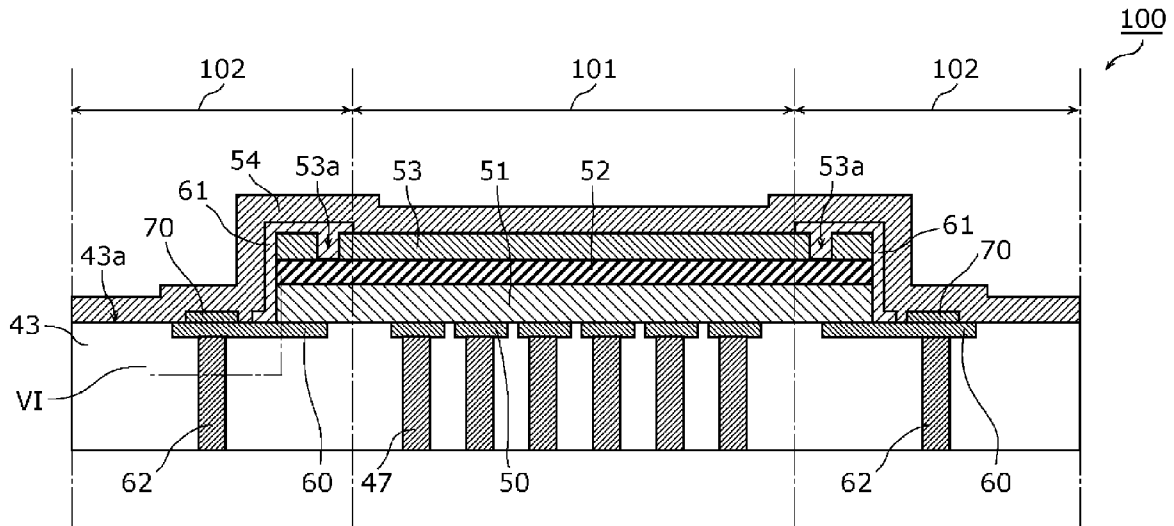


(10) 国際公開番号  
**WO 2021/235167 A1**

- (51) 国際特許分類:  
*H01L 27/146* (2006.01) *H04N 5/369* (2011.01)
- (21) 国際出願番号: PCT/JP2021/016256
- (22) 国際出願日: 2021年4月22日(22.04.2021)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2020-089650 2020年5月22日(22.05.2020) JP
- (71) 出願人: パナソニックIPマネジメント株式会社(PANASONIC INTELLECTUAL PROPERTY MANAGEMENT CO., LTD.) [JP/JP]; 〒5406207 大阪府大阪市中央区城見2丁目1番61号 Osaka (JP).
- (72) 発明者: 若林 大介(WAKABAYASHI Daisuke).  
留河 優子(TOMEKAWA Yuuko).
- (74) 代理人: 鎌田 健司, 外(KAMATA Kenji et al.); 〒5406207 大阪府大阪市中央区城見2丁目1番61号 パナソニックIPマネジメント株式会社内 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(54) Title: IMAGING DEVICE

(54) 発明の名称: 撮像装置



(57) Abstract: This imaging device is provided with a photoelectric conversion film, a first electrode positioned over the photoelectric conversion film, a second electrode of which at least a part does not overlap the first electrode in plan view, a plug connected to the second electrode, a protection film positioned over the second electrode and overlapping the entirety of the plug in plan view, and a wire electrically connecting the first electrode and the second electrode. The second electrode includes a non-overlapping portion not overlapping the protection film in plan view. The wire is connected to the non-overlapping portion of the second electrode.

WO 2021/235167 A1

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

- 一 国際調査報告 (条約第21条(3))

---

(57) 要約 : 撮像装置は、光電変換膜と、光電変換膜の上方に位置する第1電極と、平面視において、少なくとも一部が第1電極と重ならない第2電極と、第2電極に接続されたプラグと、第2電極の上方に位置し、平面視において、プラグ全体と重なる保護膜と、第1電極と第2電極とを電気的に接続する配線と、を備える。第2電極は、平面視において、保護膜に重ならない非重複部を有する。配線は、第2電極の非重複部に接続されている。

## 明 細 書

**発明の名称**：撮像装置

**技術分野**

[0001] 本開示は、撮像装置に関する。

**背景技術**

[0002] イメージセンサは、一次元または二次元に配置された複数の画素を備える。複数の画素の各々は、入射した光量に応じた電気信号を発生させる光検出素子を含む。積層型イメージセンサは、イメージセンサのうち、基板上に光電変換膜が積層された構造の光検出素子を含む画素を備えるものを言う。その一例は、特許文献1から3に開示されている。

**先行技術文献**

**特許文献**

[0003] 特許文献1：特許第5946132号公報

特許文献2：特開2014-27300号公報

特許文献3：特開2019-16667号公報

**発明の概要**

**発明が解決しようとする課題**

[0004] 積層型イメージセンサでは、光電変換膜上に透明電極を形成し、透明電極への給電用のプラグが設けられる場合がある。当該プラグが水分または酸素などの物質と接触した場合、プラグが変性し、撮像装置の特性が劣化するという問題がある。

[0005] 本開示は、特性の劣化が抑制された撮像装置を提供する。

**課題を解決するための手段**

[0006] 本開示の一態様に係る撮像装置は、光電変換膜と、前記光電変換膜の上方に位置する第1電極と、平面視において、少なくとも一部が前記第1電極と重ならない第2電極と、前記第2電極に接続されたプラグと、前記第2電極の上方に位置し、平面視において、前記プラグ全体と重なる保護膜と、前記

第1電極と前記第2電極とを電氣的に接続する配線と、を備える。前記第2電極は、平面視において、前記保護膜に重ならない非重複部を有し、前記配線は、前記第2電極の前記非重複部に接続されている。

## 発明の効果

[0007] 本開示によれば、特性の劣化が抑制された撮像装置を提供することができる。

## 図面の簡単な説明

- [0008] [図1]図1は、実施の形態に係る撮像装置の回路構成を示す回路図である。
- [図2]図2は、実施の形態に係る撮像装置の画素の模式的な断面図である。
- [図3]図3は、実施の形態に係る撮像装置の模式的な断面図である。
- [図4]図4は、実施の形態に係る撮像装置の模式的な平面図である。
- [図5]図5は、実施の形態に係る撮像装置の端部近傍を示す模式的な断面図である。
- [図6]図6は、図3の領域V Iを拡大して示す模式的な拡大断面図である。
- [図7]図7は、図4の領域V I Iを拡大して示す模式的な拡大断面図である。
- [図8]図8は、加熱温度毎に、酸化膜の厚さの時間変化を示すグラフである。
- [図9]図9は、実施の形態に係る撮像装置の製造方法における一工程を説明するための模式的な断面図である。
- [図10]図10は、図9に示される工程に続いて行われる一工程を説明するための模式的な断面図である。
- [図11]図11は、図10に示される工程に続いて行われる一工程を説明するための模式的な断面図である。
- [図12]図12は、図11に示される工程に続いて行われる一工程を説明するための模式的な断面図である。
- [図13]図13は、図12に示される工程に続いて行われる一工程を説明するための模式的な断面図である。
- [図14]図14は、図13に示される工程に続いて行われる一工程を説明するための模式的な断面図である。

[図15]図15は、実施の形態の変形例1に係る撮像装置の模式的な断面図である。

[図16]図16は、実施の形態の変形例1に係る撮像装置の模式的な平面図である。

[図17]図17は、実施の形態の変形例2に係る撮像装置の模式的な断面図である。

### 発明を実施するための形態

[0009] (本開示の基礎となった知見)

本発明者らは、「従来の撮像装置に関し、以下の問題が生じることを見出した。

[0010] 例えば、特許文献1に示される構造では、光電変換層のパターニングなどのプラズマを使ったエッチングプロセスの施工、または、大気中への長時間暴露などによって、酸素または水分によってプラグが変性する恐れがある。

[0011] これに対して、本開示の一態様に係る撮像装置は、光電変換膜と、前記光電変換膜の上方に位置する第1電極と、平面視において、少なくとも一部が前記第1電極と重ならない第2電極と、前記第2電極に接続されたプラグと、前記第2電極の上方に位置し、平面視において、前記プラグ全体と重なる保護膜と、前記第1電極と前記第2電極とを電気的に接続する配線と、を備える。前記第2電極は、平面視において、前記保護膜に重ならない非重複部を有する。前記配線は、前記第2電極の前記非重複部に接続されている。

[0012] これにより、撮像装置の特性を劣化させる水分または酸素などの物質から保護膜がプラグを保護することができる。プラグが水分または酸素などの物質と接触して変性するのを抑制することができるので、例えば、プラグの抵抗値およびプラグと第2電極との接触抵抗の増大などを抑制することができる。保護膜は、プラグおよび第2電極を形成した直後に形成しておくことができるので、撮像装置の製造プロセス中にも、水分または酸素などの物質からプラグを十分に保護することができる。このように、本開示の一態様によれば、特性の劣化が抑制された撮像装置を提供することができる。

- [0013] また、例えば、前記保護膜は、平面視において前記プラグの外側に張り出したマージン部を含んでいてもよい。平面視において、前記マージン部の張り出し方向における先端は、前記プラグから1  $\mu\text{m}$ 以上離れていてもよい。
- [0014] これにより、保護膜の端部とプラグとの距離を長くすることができるので、水分または酸素などの物質が保護膜を回り込んでプラグに到達しにくくなる。このため、プラグが水分または酸素などの物質と接触して変性するのを抑制することができるので、特性の劣化が抑制された撮像装置を提供することができる。
- [0015] また、例えば、前記マージン部は、平面視において、前記プラグの全周を囲んでいてもよい。前記マージン部は、前記プラグの全周に亘って環状に設けられていてもよい。
- [0016] これにより、水分または酸素などの物質が保護膜を回り込んでプラグに到達するのをより強く抑制することができる。
- [0017] ところで、特許文献3に示される例では、プラグを覆う電極が層間絶縁膜で覆われている。ここで、層間絶縁膜は、電極表面より外側の領域に長く延伸している。このため、撮像装置のレイアウト設計に大きな制約をもたらす。
- [0018] これに対して、例えば、平面視において、前記保護膜の面積は、前記第2電極の面積より小さくてもよい。
- [0019] これにより、保護膜を第2電極より小さくすることができるので、撮像装置のレイアウト設計の自由度を高めることができる。また、第2電極における保護膜に覆われていない部分の面積を大きくすることができるので、配線と第2電極との電気的な接続を良好に確保することができる。
- [0020] また、例えば、前記保護膜の膜厚は、0.5  $\mu\text{m}$ 以上であってもよい。
- [0021] これにより、酸素または水素などの物質が保護膜を透過するのを抑制することができる。酸素または水素などの物質が保護膜を透過してプラグに到達するのを抑制することができるので、特性の劣化が抑制された撮像装置を提供することができる。

- [0022] また、例えば、前記プラグは、Cuを含んでもよい。
- [0023] これにより、銅（Cu）の変性を抑制することができ、プラグの導電性を十分に確保することができる。
- [0024] ところで、特許文献2に示される例では、プラグを覆う電極の表層に耐エッチング層が設けられている。しかしながら、耐エッチング層は、金属配線またはワイヤとの電気接続が実施可能な素材である必要があるため、その材質が金属に限定されるという問題がある。
- [0025] これに対して、例えば、本開示の一態様に係る撮像装置では、前記保護膜は、絶縁性を有してもよい。
- [0026] これにより、酸化アルミニウムなどの水分または酸素の透過率が低い材料を保護膜として利用することができる。保護膜として使用できる材料の選択の自由度を高めることができる。
- [0027] また、例えば、前記配線は、前記保護膜を覆っていてもよい。
- [0028] これにより、配線を形成する前に保護膜を形成しておくことができる。このため、光電変換膜および第1電極のパターニングに使用されるエッチングガス、または、空気などからプラグを保護膜が保護することができる。つまり、撮像装置の製造プロセス中に、プラグが水分または酸素などの物質と接触するのを抑制することができる。水分または酸素などの物質との接触によるプラグの変性が抑制されるので、特性の劣化が抑制された撮像装置を提供することができる。
- [0029] 以下では、実施の形態について、図面を参照しながら具体的に説明する。
- [0030] なお、以下で説明する実施の形態は、いずれも包括的または具体的な例を示すものである。以下の実施の形態で示される数値、形状、材料、構成要素、構成要素の配置位置および接続形態、製造工程、製造工程の順序などは、一例であり、本開示を限定する主旨ではない。また、以下の実施の形態における構成要素のうち、独立請求項に記載されていない構成要素については、任意の構成要素として説明される。
- [0031] また、各図は、模式図であり、必ずしも厳密に図示されたものではない。

したがって、例えば、各図において縮尺などは必ずしも一致しない。また、各図において、実質的に同一の構成については同一の符号を付しており、重複する説明は省略または簡略化する。

[0032] また、本明細書において、平行または一致などの要素間の関係性を示す用語、および、矩形または円形などの要素の形状を示す用語、並びに、数値範囲は、厳格な意味のみを表す表現ではなく、実質的に同等な範囲、例えば数%程度の差異をも含むことを意味する表現である。

[0033] また、本明細書において、「上方」および「下方」という用語は、絶対的な空間認識における上方向（鉛直上方）および下方向（鉛直下方）を指すものではなく、積層構成における積層順を基に相対的な位置関係により規定される用語として用いる。また、「上方」および「下方」という用語は、2つの構成要素が互いに間隔を空けて配置されて2つの構成要素の間に別の構成要素が存在する場合のみならず、2つの構成要素が互いに密着して配置されて2つの構成要素が接する場合にも適用される。

[0034] （実施の形態）

[撮像装置の回路構成]

まず、本実施の形態に係る撮像装置の回路構成について、図1を用いて概括的に説明する。

[0035] 図1は、本実施の形態に係る撮像装置100の回路構成を示す模式図である。図1に示されるように、撮像装置100は、複数の画素110と、周辺回路120とを備えている。

[0036] 複数の画素110は、半導体基板に二次元、すなわち行方向および列方向に配列されて、画素領域101を形成している。なお、複数の画素110は、一列に配列されていてもよい。つまり、撮像装置100は、ラインイメージセンサであってもよい。本明細書では、行方向および列方向とは、行および列がそれぞれ延びる方向をいう。具体的には、垂直方向が列方向であり、水平方向が行方向である。

[0037] 各画素110は、光検出部10と、電荷検出回路25とを含む。光検出部

10は、画素電極50、光電変換膜51および透明電極52を含む。光検出部10の具体的な構成は、後で説明する。電荷検出回路25は、増幅トランジスタ11と、リセットトランジスタ12と、アドレストランジスタ13とを含む。

[0038] 撮像装置100は、透明電極52に所定の電圧を印加するための電圧制御要素を備える。電圧制御要素は、例えば、電圧制御回路、定電圧源などの電圧発生回路、および、接地線などの電圧基準線を含む。電圧制御要素が印加する電圧を制御電圧と呼ぶ。本実施の形態では、撮像装置100は、電圧制御要素として電圧制御回路30を備えている。

[0039] 電圧制御回路30は、一定の制御電圧を発生させてもよく、値の異なる複数の制御電圧を発生させてもよい。例えば、電圧制御回路30は、2以上の異なる値の制御電圧を発生させてもよく、所定の範囲で連続的に変化する制御電圧を発生させてもよい。電圧制御回路30は、撮像装置100を操作する操作者の指令、または、撮像装置100が備える他の制御部などの指令に基づき、発生させる制御電圧の値を決定し、決定した値の制御電圧を生成する。電圧制御回路30は、周辺回路120の一部として、感光領域外の周辺領域102に設けられる。なお、感光領域は、画素領域101と実質的に同一である。

[0040] 本実施の形態では、図1に示されるように、電圧制御回路30は、行方向に配列された画素110の透明電極52に、対向電極信号線16を介して制御電圧を印加する。これにより、電圧制御回路30は、画素電極50と透明電極52との間の電圧を変化させ、光検出部10における分光感度特性を切り替える。

[0041] 光が光検出部10に照射されることにより光電変換膜で生成された電子及び正孔のうち、電子を信号電荷として画素電極50に蓄積するためには、画素電極50は、透明電極52よりも高い電位に設定される。このとき、電子の移動方向が正孔の移動方向とは逆であるため、画素電極50から透明電極52に向かって電流が流れる。また、光が光検出部10に照射されることに

より光電変換膜で生成された電子及び正孔のうち、正孔を信号電荷として画素電極50に蓄積するためには、画素電極50は、透明電極52よりも低い電位に設定される。このとき、透明電極52から画素電極50に向かって電流が流れる。

[0042] 画素電極50は、増幅トランジスタ11のゲート電極に接続されている。画素電極50によって集められた信号電荷は、画素電極50と増幅トランジスタ11のゲート電極との間に位置する電荷蓄積ノード24に蓄積される。本実施の形態では、信号電荷は正孔である。あるいは、信号電荷は電子であってもよい。

[0043] 電荷蓄積ノード24に蓄積された信号電荷は、信号電荷の量に応じた電圧として増幅トランジスタ11のゲート電極に印加される。増幅トランジスタ11は、電荷検出回路25に含まれており、ゲート電極に印加された電圧を増幅する。アドレスタランジスタ13は、信号電圧として、増幅された電圧を選択的に読み出す。アドレスタランジスタ13は、行選択トランジスタとも称される。リセットトランジスタ12は、そのソース電極およびドレイン電極の一方が、画素電極50に接続されており、電荷蓄積ノード24に蓄積された信号電荷をリセットする。換言すると、リセットトランジスタ12は、増幅トランジスタ11のゲート電極および画素電極50の電位をリセットする。

[0044] 複数の画素110において上述した動作を選択的に行うため、撮像装置100は、電源配線21と、垂直信号線17と、アドレス信号線26と、リセット信号線27とを含む。これらの配線および信号線は、複数の画素110にそれぞれ接続されている。具体的には、電源配線21は、増幅トランジスタ11のソース電極およびドレイン電極の一方に接続される。垂直信号線17は、アドレスタランジスタ13のソース電極およびドレイン電極の他方、すなわち、増幅トランジスタ11に接続されていない方に接続される。アドレス信号線26は、アドレスタランジスタ13のゲート電極に接続される。また、リセット信号線27は、リセットトランジスタ12のゲート電極に接

続される。

- [0045] 周辺回路 120 は、垂直走査回路 15 と、水平信号読出し回路 20 と、複数のカラム信号処理回路 19 と、複数の負荷回路 18 と、複数の差動増幅器 22 と、電圧制御回路 30 とを含む。垂直走査回路 15 は行走査回路とも称される。水平信号読出し回路 20 は列走査回路とも称される。カラム信号処理回路 19 は行信号蓄積回路とも称される。差動増幅器 22 はフィードバックアンプとも称される。
- [0046] 垂直走査回路 15 は、アドレス信号線 26 およびリセット信号線 27 に接続されており、各行に配置された複数の画素 110 を行単位で選択し、信号電圧の読出しおよび画素電極 50 の電位のリセットを行う。電源配線 21 は、各画素 110 に所定の電源電圧を供給する。水平信号読出し回路 20 は、複数のカラム信号処理回路 19 に電氣的に接続されている。カラム信号処理回路 19 は、各列に対応した垂直信号線 17 を介して、各列に配置された画素 110 に電氣的に接続されている。負荷回路 18 は、各垂直信号線 17 に電氣的に接続されている。負荷回路 18 と増幅トランジスタ 11 とは、ソースフォロア回路を形成する。
- [0047] 複数の差動増幅器 22 は、各列に対応して設けられている。差動増幅器 22 の負側の入力端子は、対応した垂直信号線 17 に接続されている。また、差動増幅器 22 の出力端子は、各列に対応したフィードバック線 23 を介して画素 110 に接続されている。
- [0048] 垂直走査回路 15 は、アドレス信号線 26 によって、アドレスタランジスタ 13 のオンおよびオフを制御する行選択信号をアドレスタランジスタ 13 のゲート電極に印加する。これにより、読出し対象の行が走査され、選択される。選択された行の画素 110 から垂直信号線 17 に信号電圧が読み出される。また、垂直走査回路 15 は、リセット信号線 27 を介して、リセットトランジスタ 12 のオンおよびオフを制御するリセット信号をリセットトランジスタ 12 のゲート電極に印加する。これにより、リセット動作の対象となる画素 110 の行が選択される。垂直信号線 17 は、垂直走査回路 15 に

よって選択された画素 110 から読み出された信号電圧をカラム信号処理回路 19 へ伝達する。

[0049] カラム信号処理回路 19 は、相関二重サンプリングに代表される雑音抑圧信号処理およびアナログーデジタル変換（AD変換）などを行う。具体的には、カラム信号処理回路 19 は、サンプルホールド回路を含んでいる。サンプルホールド回路は、コンデンサおよびトランジスタなどを含んでいる。サンプルホールド回路は、垂直信号線 17 を介して読み出された信号電圧をサンプリングし、一時的に保持する。保持された電圧値に応じたデジタル値が水平信号読出し回路 20 に読み出される。

[0050] 水平信号読出し回路 20 は、複数のカラム信号処理回路 19 から水平共通信号線 28 に信号を順次読み出す。

[0051] 差動増幅器 22 は、フィードバック線 23 を介してリセットトランジスタ 12 のドレイン電極およびソース電極の他方であって、画素電極 50 に接続されていない方に接続されている。したがって、差動増幅器 22 は、アドレストランジスタ 13 とリセットトランジスタ 12 とが導通状態にあるときに、アドレストランジスタ 13 の出力値を負側の入力端子に受ける。増幅トランジスタ 11 のゲート電位が所定のフィードバック電圧となるように、差動増幅器 22 はフィードバック動作を行う。このとき、差動増幅器 22 の出力電圧値は、0V または 0V 近傍の正電圧である。フィードバック電圧とは、差動増幅器 22 の出力電圧を意味する。

[0052] [画素の構成]

以下では、撮像装置 100 の画素 110 の詳細なデバイス構造について、図 2 を用いて説明する。図 2 は、本実施の形態に係る撮像装置 100 の画素 110 の模式的な断面図である。

[0053] 図 2 に示されるように、画素 110 は、半導体基板 31 と、電荷検出回路 25（図示せず）と、光検出部 10 とを含む。半導体基板 31 は、例えば、p 型シリコン基板である。電荷検出回路 25 は、画素電極 50 によって捕捉された信号電荷を検出し、信号電圧を出力する。電荷検出回路 25 は、増幅

トランジスタ11と、リセットトランジスタ12と、アドレストラジスタ13とを含み、半導体基板31に形成されている。

[0054] 増幅トランジスタ11、リセットトランジスタ12およびアドレストラジスタ13の各々は、半導体基板31に形成された電気素子の一例である。増幅トランジスタ11、リセットトランジスタ12およびアドレストラジスタ13の各々は、例えばMOSFET (Metal Oxide Semiconductor Field Effect Transistor) である。具体的には、増幅トランジスタ11、リセットトランジスタ12およびアドレストラジスタ13の各々は、nチャネルMOSFETであるが、pチャネルMOSFETであってもよい。

[0055] 増幅トランジスタ11は、n型不純物領域41Cおよび41Dと、ゲート絶縁層38Bと、ゲート電極39Bとを有する。n型不純物領域41Cおよび41Dは、半導体基板31内に形成され、それぞれがドレインまたはソースとして機能する。ゲート絶縁層38Bは、半導体基板31上に位置する。ゲート電極39Bは、ゲート絶縁層38B上に位置する。

[0056] リセットトランジスタ12は、n型不純物領域41Aおよび41Bと、ゲート絶縁層38Aと、ゲート電極39Aとを有する。n型不純物領域41Aおよび41Bは、半導体基板31内に形成され、それぞれがドレインまたはソースとして機能する。ゲート絶縁層38Aは、半導体基板31上に位置する。ゲート電極39Aは、ゲート絶縁層38A上に位置する。

[0057] アドレストラジスタ13は、n型不純物領域41Dおよび41Eと、ゲート絶縁層38Cと、ゲート電極39Cとを有する。n型不純物領域41Dおよび41Eは、半導体基板31内に形成され、それぞれがドレインまたはソースとして機能する。ゲート絶縁層38Cは、半導体基板31上に位置する。ゲート電極39Cは、ゲート絶縁層38C上に位置する。

[0058] ゲート絶縁層38A、38Bおよび38Cは、絶縁性の材料を用いて形成されている。例えば、ゲート絶縁層38A、38Bおよび38Cは、シリコン酸化膜もしくはシリコン窒化膜の単層構造、または、これらの積層構造を

有する。

- [0059] ゲート電極39A、39Bおよび39Cはそれぞれ、導電性の材料を用いて形成されている。例えば、ゲート電極39A、39Bおよび39Cは、不純物が添加されることで導電性を付与されたポリシリコンを用いて形成されている。あるいは、ゲート電極39A、39Bおよび39Cは、銅などの金属材料を用いて形成されていてもよい。
- [0060] n型不純物領域41A、41B、41C、41Dおよび41Eは、例えばリン(P)などのn型不純物が、イオン注入などにより半導体基板31にドーパされることにより形成される。図2に示される例では、n型不純物領域41Dは、増幅トランジスタ11とアドレスタランジスタ13とで共用されている。これにより、増幅トランジスタ11とアドレスタランジスタ13とが直列に接続される。なお、n型不純物領域41Dは、2つのn型不純物領域に分離されていてもよい。この2つのn型不純物領域は、配線層を介して電氣的に接続されていてもよい。
- [0061] 半導体基板31において、隣接する画素110との間および増幅トランジスタ11とリセットトランジスタ12との間には素子分離領域42が設けられている。素子分離領域42によって隣接する画素110間の電氣的な分離が行われる。また、素子分離領域42が設けられることによって、電荷蓄積ノード24で蓄積される信号電荷のリークが抑制される。素子分離領域42は、例えば、p型不純物が半導体基板31に高濃度でドーパされることにより形成される。
- [0062] 半導体基板31の上面には、多層配線構造が設けられている。多層配線構造は、複数の層間絶縁層、1つ以上の配線層、1つ以上の導電性のプラグおよび1つ以上のコンタクトプラグを含んでいる。具体的には、半導体基板31の上面には、層間絶縁層43が積層されている。
- [0063] 層間絶縁層43の中には、コンタクトプラグ45Aおよび45B、配線46A、46Bおよび46C、ならびに、プラグ47A、47Bおよび47Cが埋設されている。なお、層間絶縁層43は、複数の絶縁層43A、43B

および43Cが、この順に積層されることで形成されている。層間絶縁層43の上面は、例えば、平坦であり、半導体基板31の上面に平行である。

[0064] コンタクトプラグ45Aは、リセットトランジスタ12のn型不純物領域41Bと接続されている。コンタクトプラグ45Bは、増幅トランジスタ11のゲート電極39Bと接続されている。配線46Aは、コンタクトプラグ45Aとコンタクトプラグ45Bとを接続している。これにより、リセットトランジスタ12のn型不純物領域41Bが増幅トランジスタ11のゲート電極39Bと電氣的に接続されている。

[0065] また、配線46Aは、プラグ47A、47Bおよび47C、ならびに、配線46Bおよび46Cを介して画素電極50に接続されている。これにより、n型不純物領域41B、ゲート電極39B、コンタクトプラグ45Aおよび45B、配線46A、46Bおよび46C、プラグ47A、47Bおよび47C、ならびに、画素電極50が電荷蓄積ノード24を構成する。

[0066] 光検出部10は、層間絶縁層43上に設けられている。光検出部10は、透明電極52と、光電変換膜51と、透明電極52よりも半導体基板31に近い画素電極50とを含む。

[0067] 光電変換膜51は、透明電極52側から入射した光を光電変換することで、入射した光の強度に応じた信号電荷を生成する。光電変換膜51は、例えば、有機半導体によって構成されている。光電変換膜51は、1または複数の有機半導体層を含んでいてもよい。例えば、光電変換膜51は、正孔-電子対を生成する光電変換層に加えて、電子または正孔を輸送するキャリア輸送層、および、キャリアをブロックするブロッキング層などを含んでいてもよい。これらの有機半導体層には、公知の材料の有機p型半導体および有機n型半導体を用いることができる。なお、光電変換膜51は、例えば、有機ドナー分子とアクセプター分子との混合膜、半導体型カーボンナノチューブとアクセプター分子との混合膜、または、量子ドット含有膜などであってもよい。光電変換膜51は、アモルファスシリコンなどの無機材料を用いて形成されていてもよい。

- [0068] 光電変換膜 5 1 は、透明電極 5 2 と画素電極 5 0 とによって挟まれている。本実施の形態では、光電変換膜 5 1 は、複数の画素 1 1 0 に亘って連続的に形成されている。具体的には、光電変換膜 5 1 は、平面視において、画素領域 1 0 1 の全体を覆うように一枚の平板状に形成されている。
- [0069] 透明電極 5 2 は、光電変換膜 5 1 の上方に位置する第 1 電極の一例である。透明電極 5 2 は、検出すべき光に対して透明であり、かつ、導電性を有する材料を用いて形成されている。例えば、透明電極 5 2 は、酸化インジウム錫 (ITO)、アルミニウム添加酸化亜鉛 (AZO)、ガリウム添加酸化亜鉛 (GZO) などの透明導電性半導体酸化膜を用いて形成されている。なお、透明電極 5 2 は、他の透明導電性半導体を用いて形成されてもよく、光を透過できる程度に薄い金属薄膜を用いて形成されてもよい。
- [0070] 透明電極 5 2 は、光電変換膜 5 1 と同様に、複数の画素 1 1 0 に亘って連続的に形成されている。具体的には、透明電極 5 2 は、平面視において、撮像領域 1 0 1 の大部分を覆うように一枚の平板状に形成されている。透明電極 5 2 は、光電変換膜 5 1 の上面全体を連続的に覆っている。
- [0071] 画素電極 5 0 は、光電変換膜 5 1 を間に挟んで透明電極 5 2 に対向している。画素電極 5 0 は、画素 1 1 0 ごとに設けられている。画素電極 5 0 は、例えば、アルミニウム、銅などの金属、または、不純物がドーピングされて導電性が付与されたポリシリコンなどの導電性材料を用いて形成されている。
- [0072] また、光検出部 1 0 は、透明電極 5 2 の上面の少なくとも一部に形成された絶縁層 5 3 を備える。光検出部 1 0 は、さらにパッシベーション膜 5 4 を備える。絶縁層 5 3 は、透明電極 5 2 の上面の少なくとも一部を覆っている。パッシベーション膜 5 4 は、絶縁層 5 3 の上方に設けられている。
- [0073] 絶縁層 5 3 およびパッシベーション膜 5 4 は、絶縁性を有する材料を用いて形成されている。例えば、絶縁層 5 3 は、酸化ケイ素、窒化ケイ素、酸窒化ケイ素、または、有機もしくは無機高分子材料などによって形成される。絶縁層 5 3 およびパッシベーション膜 5 4 は、例えば、撮像装置 1 0 0 が検出すべき波長の光に対して透明である。

[0074] 図2に示されるように、画素110は、光検出部10の透明電極52の上方にカラーフィルター55を備える。さらに、画素110は、カラーフィルター55上にマイクロレンズ56を備える。なお、画素110は、絶縁層53、パッシベーション膜54、カラーフィルター55およびマイクロレンズ56を備えなくてもよい。

[0075] [周辺領域の構成]

以下では、図3から図7を用いて、撮像装置100の周辺領域102の構造について説明する。具体的には、光電変換膜51の端部近傍の構造について説明する。

[0076] 図3は、本実施の形態に係る撮像装置100の模式的な断面図である。なお、図3では、図2に示されるプラグ47A、47Bおよび47Cをまとめてプラグ47として示している。また、半導体基板31、各種トランジスタおよび配線などの図示は省略されている。後述する図9から図15および図17についても同様である。

[0077] 図4は、本実施の形態に係る撮像装置100の模式的な平面図である。図4では、光電変換膜51などの各構成要素の形状を分かりやすくするために、それぞれに斜線の網掛けを付している。また、画素電極50およびプラグ47の形状を分かりやすくするために、光電変換膜51および透明電極52に付すべき網掛けを付していない部分もある。

[0078] 図3に示されるように、撮像装置100は、画素領域101と、周辺領域102とを含む。画素領域101は、複数の画素110が設けられた領域である。なお、図3には、画素110が明示されていないが、1つの画素電極50に平面視において重なる範囲が1つの画素110に相当する。

[0079] 周辺領域102は、画素領域101の周辺に位置する領域であり、周辺回路120を含む領域である。周辺領域102は、平面視において、画素領域101を囲む枠状の領域である。周辺領域102は、矩形の画素領域101の対向する二辺の各々に沿って設けられ、2つに分離された領域であってもよい。あるいは、周辺領域102は、矩形の画素領域101の一辺以上に沿

った長方形、L字状またはU字状の領域であってもよい。

[0080] 図3に示されるように、光電変換膜51、透明電極52および絶縁層53は、画素領域101の全体に設けられている。パッシベーション膜54は、画素領域101だけでなく、周辺領域102の全体にも設けられている。なお、光電変換膜51は、画素110ごとに分離して設けられてもよい。また、透明電極52は、二次元的に配置された画素110の行または列ごとに一体的に接続されてもよい。

[0081] 本実施の形態では、画素領域101と周辺領域102との境界の一部は、配線61の輪郭によって定義される。具体的には、配線61の輪郭のうち、平面視において撮像装置100の中心側の部分が画素領域101と周辺領域102との境界をなしている。

[0082] 本実施の形態では、図3および図4に示されるように、撮像装置100は、2つの配線61を備える。2つの配線61は、平面視形状が矩形の撮像装置100の2辺に沿って設けられている。平面視において、2つの配線61で挟まれた範囲が画素領域101である。なお、画素領域101は、平面視において、光電変換膜51の輪郭で囲まれた領域と定義されてもよい。あるいは、画素領域101は、二次元に配列された複数の画素電極50の最外周に位置する画素電極を含み、当該最外周の画素電極より内側の領域として定義されてもよい。

[0083] 図5は、本実施の形態に係る撮像装置100の端部近傍を示す模式的な断面図である。図5に示される画素電極50が最外周に位置する画素電極である。図5に示されるように、最外周に位置する画素電極50に接続された増幅トランジスタ11、リセットトランジスタ12及びアドレスタランジスタ13はいずれも、画素領域101内に位置しており、周辺領域102には位置していない。つまり、平面視において、増幅トランジスタ11、リセットトランジスタ12及びアドレスタランジスタ13は、配線61とは重なっていない。

[0084] 図3および図4に示されるように、撮像装置100は、プラグ上部電極6

0と、プラグ62と、保護膜70とを含む。プラグ上部電極60は、配線61と同様に、2つ設けられている。プラグ62と保護膜70とは、4つずつ設けられている。なお、各構成要素の個数は、特に限定されない。プラグ上部電極60、配線61、プラグ62および保護膜70はいずれも、周辺領域102に設けられている。

[0085] プラグ上部電極60は、平面視において、少なくとも一部が第1電極である透明電極52と重ならない第2電極の一例である。図3に示されるように、プラグ上部電極60は、光電変換膜51の下部から外側に延びるように設けられている。つまり、プラグ上部電極60の一部は、光電変換膜51に覆われている。なお、プラグ上部電極60は、光電変換膜51に覆われていなくてもよく、平面視において、光電変換膜51および透明電極52から離れて設けられていてもよい。

[0086] プラグ上部電極60は、例えば画素電極50と同じ材料を用いて形成されている。あるいは、プラグ上部電極60は、画素電極50とは異なる導電性材料を用いて形成されていてもよい。例えば、プラグ上部電極60は、窒化チタン(TiN)または窒化タンタル(TaN)などの導電性の金属窒化物を主成分として含んでもよい。

[0087] プラグ上部電極60は、画素電極50と同じ層に設けられている。具体的には、プラグ上部電極60の半導体基板31からの高さ、複数の画素電極50の各々の半導体基板31からの高さとは同じである。例えば、図3に示されるように、プラグ上部電極60の上面および複数の画素電極50の各々の上面は、層間絶縁層43の上面43aと面一になっている。

[0088] 図6は、図3の領域V1を拡大して示す模式的な拡大断面図である。図7は、図4の領域V11を拡大して示す模式的な拡大平面図である。図6および図7に示されるように、プラグ上部電極60は、平面視において、保護膜70に重ならない非重複部60aを有する。非重複部60aは、光電変換膜51および保護膜70のいずれにも覆われておらず、上面が露出している。

[0089] 配線61は、透明電極52とプラグ上部電極60とを電氣的に接続する。

配線 6 1 は、図 3 に示されるように、透明電極 5 2 の端部に接続され、絶縁層 5 3、透明電極 5 2 および光電変換膜 5 1 の各々の端面を接触して覆っている。絶縁層 5 3 には、透明電極 5 2 の上面を露出させる貫通孔 5 3 a が設けられている。配線 6 1 は、貫通孔 5 3 a を介して透明電極 5 2 の上面に接続されている。これにより、配線 6 1 と透明電極 5 2 との接触面積は、透明電極 5 2 の端面のみで接触する場合に比べて大きくなるので、接触抵抗を小さくすることができる。

[0090] 配線 6 1 は、プラグ上部電極 6 0 の非重複部 6 0 a に接続されている。つまり、配線 6 1 は、プラグ上部電極 6 0 に対して、保護膜 7 0 に覆われていない部分で接触し、電気的かつ物理的に接続されている。

[0091] 配線 6 1 は、金属などの導電性材料を用いて形成されている。配線 6 1 は、遮光性を有してもよい。配線 6 1 は、チタン、アルミニウム、銅、タングステン、金、銀、ニッケル、コバルト、もしくは、シリコンおよび銅が添加されたアルミニウム (A l S i C u) などの金属膜、または、これらの合金からなる金属膜である。あるいは、配線 6 1 は、窒化チタンなどの金属窒化膜であってもよい。配線 6 1 は、金属膜または金属窒化膜の単層構造を有してもよく、積層構造を有してもよい。

[0092] プラグ 6 2 は、プラグ上部電極 6 0 に接続されている。プラグ 6 2 は、プラグ上部電極 6 0 の下面に接続されている。図 3 および図 4 に示されるように、プラグ 6 2 は、平面視において、光電変換膜 5 1 および透明電極 5 2 と重ならない位置に設けられている。本実施の形態では、プラグ 6 2 は、平面視において、配線 6 1 とは重なっていない。

[0093] プラグ 6 2 は、金属などの導電性材料を用いて形成されている。プラグ 6 2 は、配線 6 1 およびプラグ上部電極 6 0 とは異なる材料を用いて形成されている。例えば、プラグ 6 2 は、銅 (C u) を主成分として含んでいる。プラグ 6 2 は、銅単体または銅を含む合金で構成されている。

[0094] プラグ 6 2 を形成する工法として、一般的にはめっきが用いられる。C u は、めっきに使用される材料として広く汎用的に用いられており、品質面の

実績も高い。また、Cuを用いることで、安価にプラグ62を形成することができる。これにより、プラグ62の高品質化と低コスト化とを合わせて実現することができる。

[0095] 保護膜70は、プラグ上部電極60の上方に位置し、平面視においてプラグ62全体と重なっている。つまり、保護膜70は、プラグ62を完全に覆っている。平面視した場合に、プラグ62は、保護膜70からはみ出しておらず、保護膜70に覆われていない部分を有しない。

[0096] 保護膜70は、図6に示されるように、プラグ上部電極60の上面に接触して設けられている。保護膜70は、配線61から離れて設けられている。

[0097] 保護膜70は、プラグ62に含まれる物質と反応し、プラグ62を変性させる物質（以下、単に「腐食源」と記載する場合がある）に対するバリア性を有する材料を用いて形成されている。腐食源は、例えば水分または酸素などである。具体的には、保護膜70は、水分透過率および酸素透過率が低い材料を用いて形成されている。

[0098] 保護膜70がプラグ62を覆っていることにより、酸素または水分などの腐食源からプラグ62を保護することができる。例えば、平面視において、保護膜70の輪郭とプラグ62の輪郭は一致していてもよい。

[0099] 本実施の形態では、図6および図7に示されるように、保護膜70は、マージン部71を有する。保護膜70を形成する際の加工能力に照らし合わせて、多少の余裕を設けておくことで、保護性能を高めることができる。

[0100] マージン部71は、図7に示されるように、平面視においてプラグ62の外側に張り出した部分である。つまり、マージン部71は、保護膜70の一部であって、平面視において、プラグ62と重ならない部分である。マージン部71は、平面視において、プラグ62の全周に亘って環状に設けられている。つまり、保護膜70は、プラグ62を覆い、かつ、プラグ62より一回り大きく形成されている。平面視において、保護膜70がプラグ62よりも一回り大きく形成されることにより、より確実に酸素または水分などの腐食源からプラグ62を保護することができる。

- [0101] 平面視において、マージン部71の張り出し方向における先端は、プラグ62から1 $\mu$ m以上離れている。例えば、図6に示される断面視の場合、保護膜70の端部とプラグ62との距離が1 $\mu$ m以上である。距離は、マージン部71の幅wに相当する。本実施の形態では、図7に示されるように、マージン部71の幅wは、平面視における周方向において均一である。プラグ62の全周に亘って、幅wが1 $\mu$ m以上の環状のマージン部71が設けられている。
- [0102] なお、マージン部71の幅wは、部分的に異なってもよい。例えば、図6に示される断面では、マージン部71の幅wが1 $\mu$ m以上であるが、図6とは異なる断面では、マージン部71の幅wが1 $\mu$ m未満であってもよい。マージン部71の幅wが0になる部分が含まれていてもよい。つまり、マージン部71は、平面視において、プラグ62の輪郭の一部のみに沿って設けられていてもよい。
- [0103] 例えば、マージン部71は、平面視形状が矩形のプラグ62の対向する二辺の各々に沿って設けられ、2つに分離されていてもよい。あるいは、マージン部71は、矩形のプラグ62の一辺以上に沿った長方形、L字状またはU字状の領域であってもよい。保護膜70は、プラグ62を完全に覆っていればよいので、保護膜70の平面視形状は、例えばプラグ62に外接する円形であってもよい。
- [0104] 詳細については後述するが、保護膜70は、保護膜70用の膜を成膜した後、エッチング加工によって、膜の不要箇所を除去することによって形成される。このとき、エッチングする際の位置決めは、一般的にはフォトリソグラフィ技術を用いて行われる。フォトリソグラフィ技術の位置合わせ精度は、半導体加工で一般的に使われるマスクアライナーまたはステッパーを使えば、 $\pm 1\mu\text{m}$ レベルの精度で実現可能である。このため、マージン部71の幅wを1 $\mu$ m以上にすることで、加工精度のばらつきが発生した場合であっても、より確実に酸素または水分などの腐食源からプラグ62を保護することが可能となる。

- [0105] 図4に示されるように、保護膜70は、プラグ62と一対一で設けられている。あるいは、保護膜70は、複数のプラグ62を一括して覆っていてもよい。例えば、図4において、1つの配線61を挟むように設けられた2つのプラグ62を覆うように、1つの保護膜70が設けられていてもよい。
- [0106] 本実施の形態では、保護膜70の面積は、プラグ上部電極60の面積よりも小さい。また、平面視において、保護膜70は、その全体がプラグ上部電極60の輪郭よりも内側に設けられている。つまり、保護膜70は、保護膜70の下面全体がプラグ上部電極60の上面に接触するように設けられている。保護膜70は、プラグ上部電極60からはみ出さないように設けられている。
- [0107] これにより、保護膜70に段差が形成されにくくなるので、保護膜70の膜質を高めることができる。したがって、プラグ62の保護性能を高めることができる。また、保護膜70がプラグ上部電極60より小さく形成されることで、プラグ上部電極60の上面を露出させることができる。つまり、プラグ上部電極60に非重複部60aを設けることができ、配線61とプラグ上部電極60との電気的な接続を確保することができる。
- [0108] 本実施の形態では、保護膜70は、絶縁性を有する。具体的には、保護膜70は、シリコン酸化膜、シリコン窒化膜またはシリコン酸窒化膜などである。例えば、シリコン窒化膜は、シリコン酸化膜と同様に酸素分子などの透過性が低く、保護膜70として十分に機能させることが可能である。
- [0109] なお、保護膜70は、導電性を有する材料を用いて形成されていてもよい。腐食源の透過性が低い材料であれば、保護膜70の形成に用いられる材料は特に限定されない。
- [0110] 保護膜70の膜厚は、例えば0.5 $\mu$ m以上である。以下、保護膜70の厚みが0.5 $\mu$ m以上とした経緯について述べる。ここでは、保護膜70がシリコン酸化膜である場合について説明する。
- [0111] 図8は、加熱温度毎に、酸化膜の厚さの時間変化を示すグラフである。具体的には、図8は、シリコンをドライ酸化した時のシリコン酸化膜の厚みと

酸化時間との関係を示している。図8において、縦軸はシリコン酸化膜の膜厚を表し、横軸は酸化の経過時間を示している。

[0112] 図8に示されるように、酸化開始から時間が経つにつれ、酸化速度が遅くなっていることが分かる。また、酸化温度が低くなるにつれて酸化速度も低下することが分かる。シリコンの酸化は、シリコン表面近傍に存在する酸素分子とシリコン表面のシリコン分子とが結合することにより行われる。つまり、シリコンの表面から酸化が進行し、酸化膜の膜厚が徐々に増加する。シリコン酸化膜がある程度の膜厚に成長すると、酸素分子がシリコン酸化膜を通過して、まだ酸化していないシリコンに到達する必要がある。そのため、酸化が進むにつれて、酸化速度が低下する。

[0113] ここで、図8の中で最も低温の800℃のグラフに着目すると、6時間程度までは緩やかに酸化が進んでいるが、それ以降はほとんど膜厚が増えていないように見える。これは6時間で生成されたシリコン酸化膜を、それ以降は酸素分子が通過しきれないことを示している。つまり、酸化膜の膜厚は、加熱温度が高く変更されない限り、一定の膜厚で飽和し、実質的に増加しない。

[0114] 詳細な製造方法は後で説明するが、本実施の形態では、保護膜70を形成した後、光電変換膜と透明電極膜と絶縁膜とを順に堆積し、エッチングで除去する工程を含む。このエッチング完了後からパッシベーション膜54を形成するまでの間、保護膜70が大気に暴露されることになる。その間の時間は製造工程に依存するが、仮に数日程度、大気への暴露を続けたとする。この場合であっても、図8のグラフから鑑みれば、0.5 μm以上の厚みの保護膜70を、酸素分子が完全に通過する恐れはないと考えられる。大気に暴露されるのは、基本的には室温であると考えられるため、実質的には酸化膜はほとんど形成されず、0.5 μmの厚みで十分に酸素の透過の抑制機能を果たすことができると考えられる。

[0115] なお、図8に示されるように、800℃の温度では、0.05 μm未満で膜厚が飽和している。このため、保護膜70の膜厚は、0.5 μm未満であ

ってもよく、例えば $0.05\mu\text{m}$ であってもよい。保護膜70の成膜時の膜厚のばらつきを考慮して、保護膜70の膜厚は $0.1\mu\text{m}$ 以上であってもよい。

[0116] [製造方法]

続いて、本実施の形態に係る撮像装置100の製造方法について、図9から図14を用いて説明する。図9から図14はそれぞれ、本実施の形態に係る撮像装置100の製造方法における各工程を説明するための模式的な断面図である。

[0117] (A) 回路部を用意する工程

まず、図9に示されるように、回路部を用意する。具体的には、層間絶縁層43が形成された半導体基板31（図示せず）を用意する。層間絶縁層43の上面43aには、複数の画素電極50およびプラグ上部電極60が設けられている。複数の画素電極50は、画素領域101に設けられている。プラグ上部電極60は、周辺領域102に設けられている。また、プラグ62は、周辺領域102においてプラグ上部電極60に接続されている。回路部は、より詳細には、画素電極50ごとに、図2に示される構造を備えており、公知の半導体装置の製造方法を用いて作製することができる。

[0118] (B) 保護膜70を形成する工程

次に、図10に示されるように、保護膜70の元になる堆積膜70aを成膜する。堆積膜70aは、複数の画素電極50およびプラグ上部電極60を覆うように、層間絶縁層43の上面43aの全体に成膜される。例えば、化学気相堆積（CVD）法を用いてシリコン酸化膜を堆積膜70aとして成膜する。

[0119] その後、堆積膜70a上に感光性レジストを塗布し、フォトリソグラフィなどを用いて、後に保護膜70が形成される箇所のみ、塗布した感光性レジストを残す。その後、堆積膜70aにおける感光性レジストに覆われていない部分をエッチングにより除去することにより、図11に示されるように保護膜70を形成する。この時、画素電極50の材質によってはエッチング

によりダメージを受けることもあるため、その場合はウェットエッチングを用いてエッチングする。

[0120] (C) 光電変換膜 5 1 A、導電膜 5 2 A、絶縁膜 5 3 A を堆積する工程  
次に、図 1 2 に示されるように、層間絶縁層 4 3 の上面 4 3 a に、複数の画素電極 5 0、保護膜 7 0 およびプラグ上部電極 6 0 を覆うように光電変換膜 5 1 A を堆積する。光電変換膜 5 1 A の下面は、層間絶縁層 4 3 の上面 4 3 a、複数の画素電極 5 0、保護膜 7 0 およびプラグ上部電極 6 0 の各々に接触している。これらの上面は面一になっており、光電変換膜 5 1 A の下面は平坦面になる。

[0121] 光電変換膜 5 1 A は、スピコート法、インクジェット法、ダイコート法、スプレーコート法、真空蒸着法、スクリーン印刷法などによって形成することができる。なお、光電変換膜 5 1 A は、後の工程において所定形状にパターニングされることにより、図 3 に示される光電変換膜 5 1 になる。

[0122] 次に、透明電極 5 2 用の導電膜 5 2 A を光電変換膜 5 1 A の上面に形成する。導電膜 5 2 A は、例えばスパッタ法によって形成される。なお、導電膜 5 2 A は後の工程において所定の形状にパターニングされることにより、図 3 に示される透明電極 5 2 になる。

[0123] 次に、絶縁膜 5 3 A を導電膜 5 2 A の上面に形成する。絶縁膜 5 3 A は、例えば、原子層堆積 (ALD) 法、化学気相堆積 (CVD) 法、または、スパッタリング法などによって形成することができる。なお、絶縁膜 5 3 A は、後の工程において所定の形状にパターニングされることにより、図 3 に示される絶縁層 5 3 になる。

[0124] (D) 光電変換膜 5 1 A、導電膜 5 2 A、絶縁膜 5 3 A をパターニングする工程  
次に、絶縁膜 5 3 A 上に感光性レジストを塗布し、フォトリソグラフィーなどを用いて、後の光電変換膜 5 1 に相当する箇所のみ、塗布した感光性レジストを残す。その後、絶縁膜 5 3 A、導電膜 5 2 A および光電変換膜 5 1 A における感光性レジストに覆われていない部分を 3 層まとめてエッチング

により除去する。これにより、図13に示されるように、所定形状にパターンニングされた光電変換膜51、透明電極52および絶縁層53が形成される。

[0125] 各膜のエッチングは、例えばドライエッチングにより行われる。絶縁膜53Aおよび導電膜52Aのエッチングは、フッ素、塩素、臭素およびヨウ素などのハロゲンを含むガスを用いて行われる。このとき、フッ素および塩素の少なくとも一方の元素を含むガスを用いることで、精度良くパターンニングを行うことができる。また、ドライエッチングは、プラズマ放電によって、ガスをプラズマ化し、プラズマ化したガスの化学種が絶縁膜53Aおよび導電膜52Aと反応する反応性エッチング（RIE）を用いて行われる。絶縁膜53Aおよび導電膜52Aが窒素またはケイ素を含む材料を用いて形成されている場合には、これらのガスおよびエッチング方法を用いることによって効率的に、絶縁膜53Aおよび導電膜52Aをエッチングすることができる。

[0126] 一方、光電変換膜51Aのエッチングは、酸素を含むガスを用いて行われる。具体的には、酸素を含むガスをチャンバーに充填し、酸化反応による化学エッチングによって、光電変換膜51Aの一部を酸化させる。光電変換膜51Aは、炭素を多く含むため、酸素ガスとの酸化反応によって酸化炭素として除去可能である。

[0127] パターンニングする工程によって、所望の形状の光電変換膜51、透明電極52および絶縁層53が形成される。3層まとめてパターンニングすることで、光電変換膜51の側面、透明電極52の側面および絶縁層53の側面は面一になる。

[0128] このとき、プラグ62は、保護膜70に覆われている。このため、例えば光電変換膜51Aをエッチングする際に使用する酸素を含むガスから保護されている。なお、プラグ上部電極60も保護膜70と同様に、プラグ62の保護機能を有する。しかしながら、プラグ上部電極60の膜質のばらつきにより、プラグ62の保護の信頼性が十分ではない。本実施の形態では、プラ

グ上部電極 60 の上方に保護膜 70 が設けられており、平面視において保護膜 70 がプラグ 62 を完全に覆っている。このため、プラグ 62 をより確実に保護することができる。例えば、プラグ 62 に対するエッチングによるダメージおよび腐食を回避することが可能となる。

[0129] (E) 配線 61 を形成する工程

次に、透明電極 52 とプラグ上部電極 60 とを電氣的に接続する配線 61 を形成する。具体的には、まず、絶縁層 53 に貫通孔 53a を形成する。貫通孔 53a は、絶縁膜 53A のパターンングと同様に、フォトリソグラフィおよびエッチングによって行われる。なお、貫通孔 53a の形成は行われなくてもよい。

[0130] その後、絶縁層 53 の上面および側面、透明電極 52 の側面、ならびに、光電変換膜の側面の各々に接触して覆うように導電性薄膜を形成する。導電性薄膜は、スパッタ法、真空蒸着法などを用いて形成することができる。

[0131] その後、導電性薄膜における少なくとも複数の画素電極 50 が設けられた領域、すなわち、画素領域 101 を露出させるレジストパターンを形成し、形成したレジストパターンをマスクとして、導電性薄膜の一部をエッチングにより除去する。本実施の形態では、レジストパターンは、さらに保護膜 70 も露出させている。

[0132] これにより、図 14 に示されるように、層間絶縁層 43 の上面 43a においてプラグ上部電極 60 と接合され、かつ、透明電極 52 の側面と上面の貫通孔 53a 内に露出した部分とに接合された配線 61 が形成される。本実施の形態では、配線 61 は、保護膜 70 を覆わないように形成される。

[0133] 配線 61 は、素子外周に形成されるので、配線 61 のサイズが大きい場合、素子サイズの肥大化をもたらす原因となる。そのため、配線 61 は、導電性薄膜によって形成することで、必要最小限のサイズで形成される。

[0134] (F) パッシベーション膜 54 を形成する工程

次に、層間絶縁層 43、プラグ上部電極 60、配線 61、保護膜 70 および絶縁層 53 を覆うようにパッシベーション膜 54 をほぼ全面に形成する。

これにより、図3に示されるように、プラグ62の上方に腐食耐性を高めるための保護膜70を有する撮像装置100を製造することができる。

[0135] [変形例1]

以下では、実施の形態の変形例1について、図15および図16を用いて説明する。

[0136] 図15は、本変形例に係る撮像装置200の模式的な断面図である。図16は、本変形例に係る撮像装置200の平面図である。

[0137] 図15および図16に示されるように、本変形例に係る撮像装置200は、実施の形態に係る撮像装置100と比較して、配線61の代わりに配線261を備える点が相違する。以下では、実施の形態との相違点を中心に説明し、共通点の説明を省略または簡略化する。

[0138] 配線261は、保護膜70を覆っている。配線261は、保護膜70の上面および側面に接触している。配線261は、図15に示されるように、保護膜70とパッシベーション膜54とに挟まれている。

[0139] 例えば、図16に示されるように、配線261は、平面視において、保護膜70の全体と重なっている。配線261は、プラグ上部電極60より一回り大きく形成されている。なお、配線261は、プラグ上部電極60の全体を覆っていなくてもよく、プラグ上部電極60の一部を露出させていてもよい。同様に、配線261は、保護膜70の全体を覆っていなくてもよく、保護膜70の一部を露出させていてもよい。

[0140] 配線261は、図14を用いて説明した製造工程において、レジストパターンの形状を変更することで形成される。つまり、保護膜70を覆うようにレジストパターンを形成することで、保護膜70上に配線261を形成することができる。

[0141] 本変形例の場合であっても、保護膜70によってプラグ62の変性を抑制することができ、撮像装置200の特性の劣化を抑制することができる。また、配線261とプラグ上部電極60との接触面積を増やすことができるので、接触抵抗を低くすることができる。

## [0142] [変形例 2]

次に、実施の形態の変形例 2 について、図 17 を用いて説明する。図 17 は、本変形例に係る撮像装置 300 の模式的な断面図である。

[0143] 図 17 に示されるように、本変形例に係る撮像装置 300 は、実施の形態に係る撮像装置 100 と比較して、絶縁層 53 に貫通孔 53a が設けられていない点が相違する。つまり、撮像装置 300 では、配線 61 は、透明電極 52 の端面のみで接触している。

[0144] 本変形例に係る撮像装置 300 では、貫通孔 53a を形成する工程を省略することができる。なお、変形例 1 に係る撮像装置 200 においても同様に、貫通孔 53a が設けられていなくてもよい。

## [0145] (他の実施の形態)

以上、1 つまたは複数の態様に係る撮像装置について、実施の形態に基づいて説明したが、本開示は、これらの実施の形態に限定されるものではない。本開示の主旨を逸脱しない限り、当業者が思いつく各種変形を本実施の形態に施したもの、および、異なる実施の形態における構成要素を組み合わせる構築される形態も、本開示の範囲内に含まれる。

[0146] 例えば、上記の実施の形態では、撮像装置 100 は、光電変換による電荷を検出せずに、光電変換膜 51 の容量変化を検出してもよい。つまり、光電変換膜 51 は、入射する光の強度に応じた正孔-電子対を生成してもよく、入射する光の強度に応じて容量が変化してもよい。各画素 110 では、生成した電荷あるいは容量の変化を検出することによって光電変換膜 51 に入射した光を検出することが可能である。

[0147] また、例えば、複数の画素電極 50 とプラグ上部電極 60 とは、異なる層に設けられていてもよい。つまり、複数の画素電極 50 の各々の半導体基板 31 からの高さは、プラグ上部電極 60 の半導体基板 31 からの高さとは異なってもよい。例えば、プラグ上部電極 60 は、層間絶縁層 43 の上面 43a よりも半導体基板 31 に近い位置に設けられていてもよい。具体的には、プラグ上部電極 60 は、絶縁層 43B と絶縁層 43C との間に設けられて

いてもよい。

[0148] また、上記の各実施の形態は、請求の範囲またはその均等の範囲において種々の変更、置き換え、付加、省略などを行うことができる。

### 産業上の利用可能性

[0149] 本開示は、特性の劣化が抑制された撮像装置として利用でき、例えば、カメラまたは測距装置などに利用することができる。

### 符号の説明

- [0150] 10 光検出部
- 11 増幅トランジスタ
- 12 リセットトランジスタ
- 13 アドレストランジスタ
- 15 垂直走査回路
- 16 対向電極信号線
- 17 垂直信号線
- 18 負荷回路
- 19 カラム信号処理回路
- 20 水平信号読出し回路
- 21 電源配線
- 22 差動増幅器
- 23 フィードバック線
- 24 電荷蓄積ノード
- 25 電荷検出回路
- 26 アドレス信号線
- 27 リセット信号線
- 28 水平共通信号線
- 30 電圧制御回路
- 31 半導体基板
- 38A、38B、38C ゲート絶縁層

- 39 A、39 B、39 C ゲート電極
- 41 A、41 B、41 C、41 D、41 E n型不純物領域
- 42 素子分離領域
- 43 層間絶縁層
- 43 A、43 B、43 C、53 絶縁層
- 43 a 上面
- 45 A、45 B コンタクトプラグ
- 46 A、46 B、46 C 配線
- 47、47 A、47 B、47 C プラグ
- 50 画素電極
- 51、51 A 光電変換膜
- 52 透明電極
- 52 A 導電膜
- 53 A 絶縁膜
- 53 a 貫通孔
- 54 パッシベーション膜
- 55 カラーフィルター
- 56 マイクロレンズ
- 60 プラグ上部電極
- 60 a 非重複部
- 61、261 配線
- 62 プラグ
- 70 保護膜
- 70 a 堆積膜
- 71 マージン部
- 100、200、300 撮像装置
- 101 画素領域
- 102 周辺領域

1 1 0 画素

1 2 0 周辺回路

## 請求の範囲

- [請求項1] 光電変換膜と、  
前記光電変換膜の上方に位置する第1電極と、  
平面視において、少なくとも一部が前記第1電極と重ならない第2電極と、  
前記第2電極に接続されたプラグと、  
前記第2電極の上方に位置し、平面視において、前記プラグ全体と重なる保護膜と、  
前記第1電極と前記第2電極とを電氣的に接続する配線と、  
を備え、  
前記第2電極は、平面視において、前記保護膜に重ならない非重複部を有し、  
前記配線は、前記第2電極の前記非重複部に接続されている、  
撮像装置。
- [請求項2] 前記保護膜は、平面視において前記プラグの外側に張り出したマージン部を含み、  
平面視において、前記マージン部の張り出し方向における先端は、前記プラグから1  $\mu\text{m}$ 以上離れている、  
請求項1に記載の撮像装置。
- [請求項3] 前記マージン部は、平面視において、前記プラグの全周を囲んでいる、  
請求項2に記載の撮像装置。
- [請求項4] 平面視において、前記保護膜の面積は、前記第2電極の面積より小さい、  
請求項1から3のいずれか1項に記載の撮像装置。
- [請求項5] 前記保護膜の膜厚は、0.5  $\mu\text{m}$ 以上である、  
請求項1から4のいずれか1項に記載の撮像装置。
- [請求項6] 前記プラグは、Cuを含む、

請求項 1 から 5 のいずれか 1 項に記載の撮像装置。

[請求項7]

前記保護膜は、絶縁性を有する、

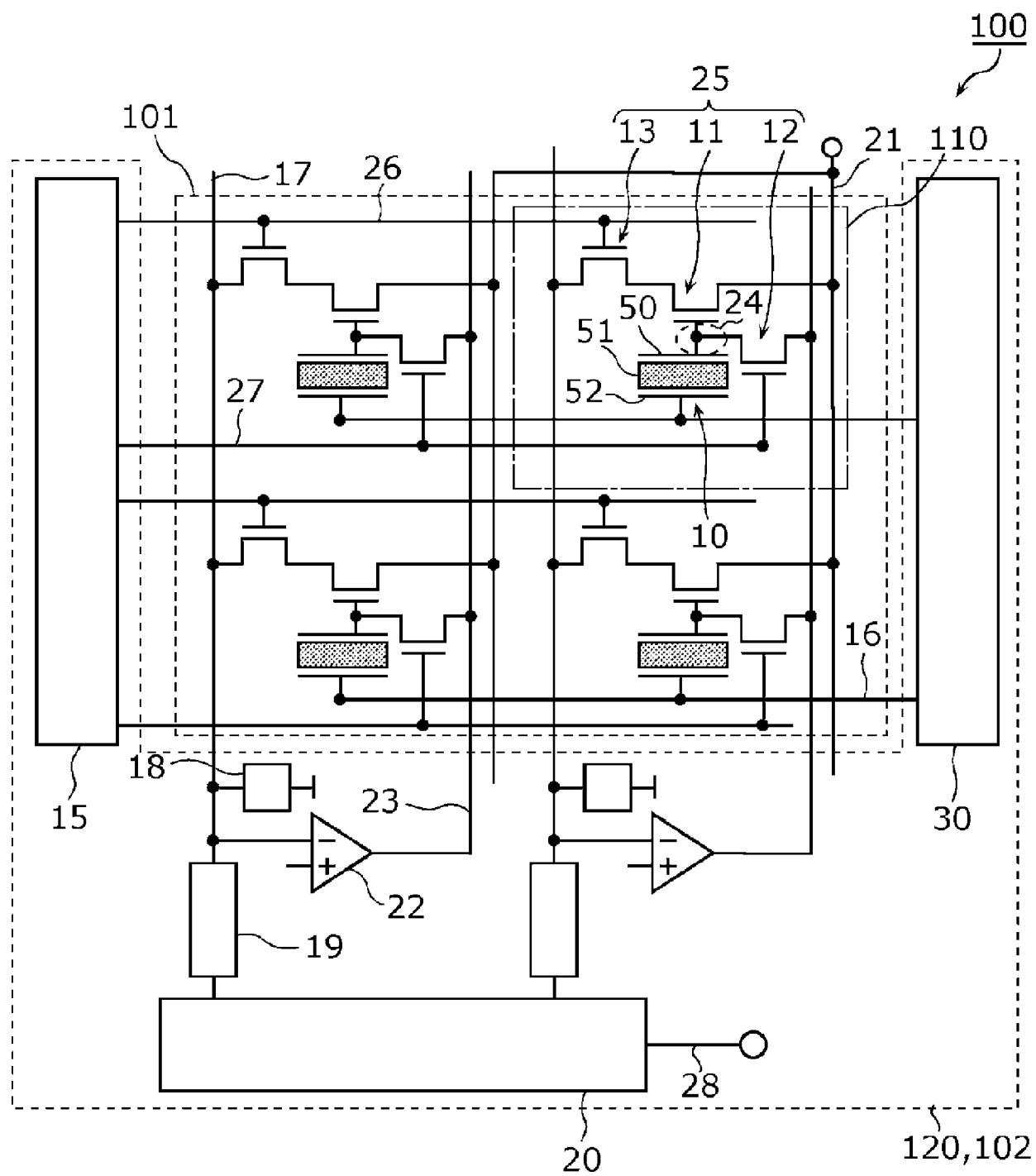
請求項 1 から 6 のいずれか 1 項に記載の撮像装置。

[請求項8]

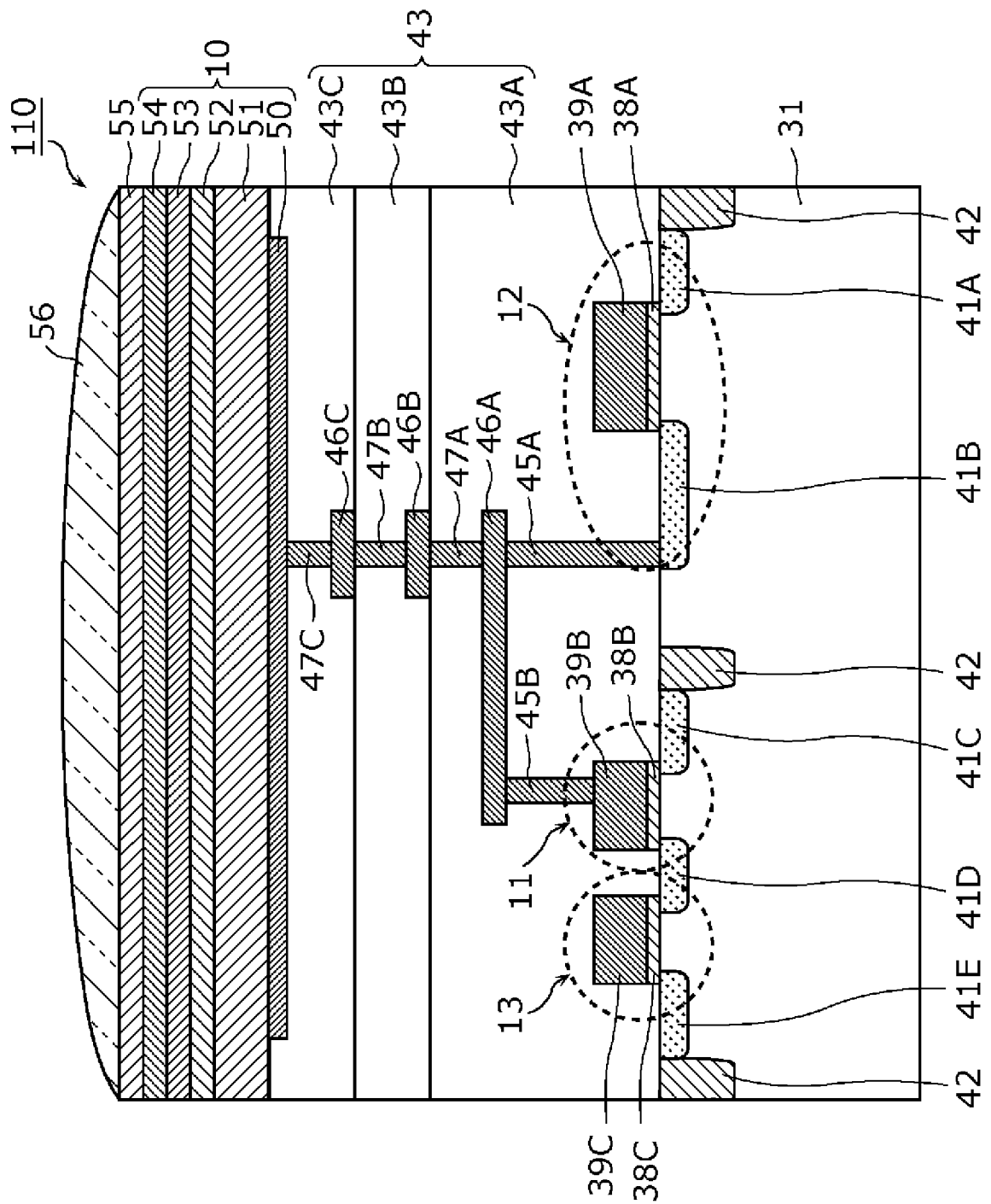
前記配線は、前記保護膜を覆っている、

請求項 1 から 7 のいずれか 1 項に記載の撮像装置。

[図1]

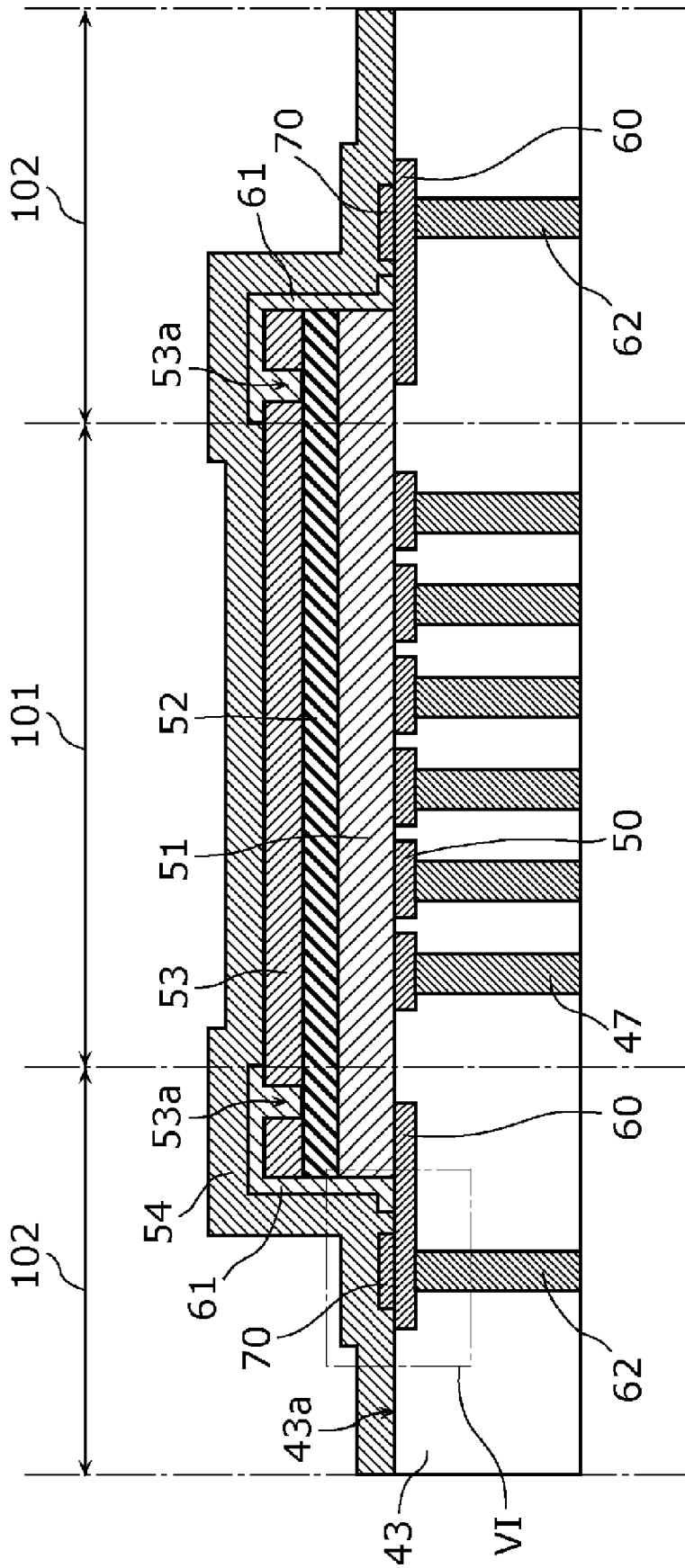


[図2]

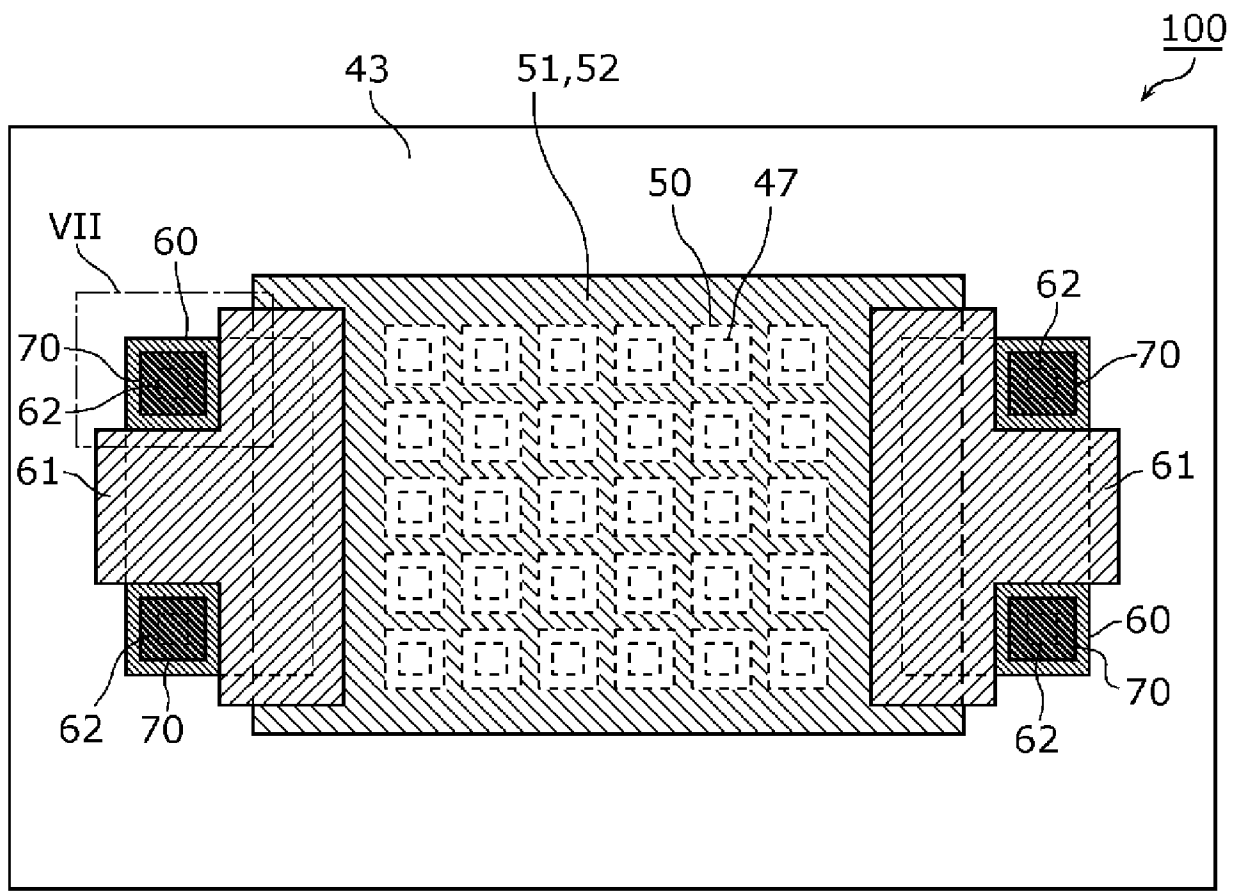


[図3]

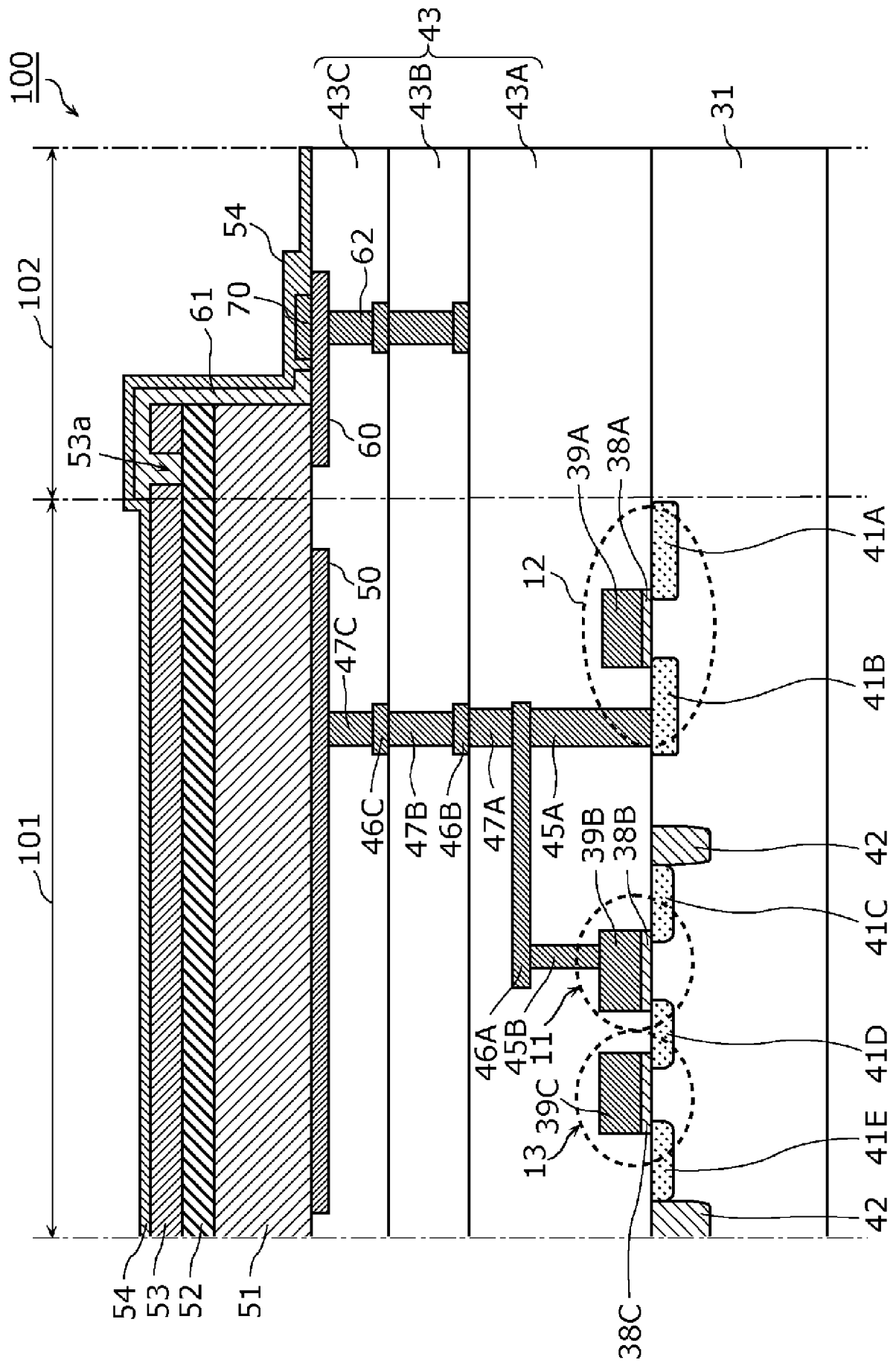
100



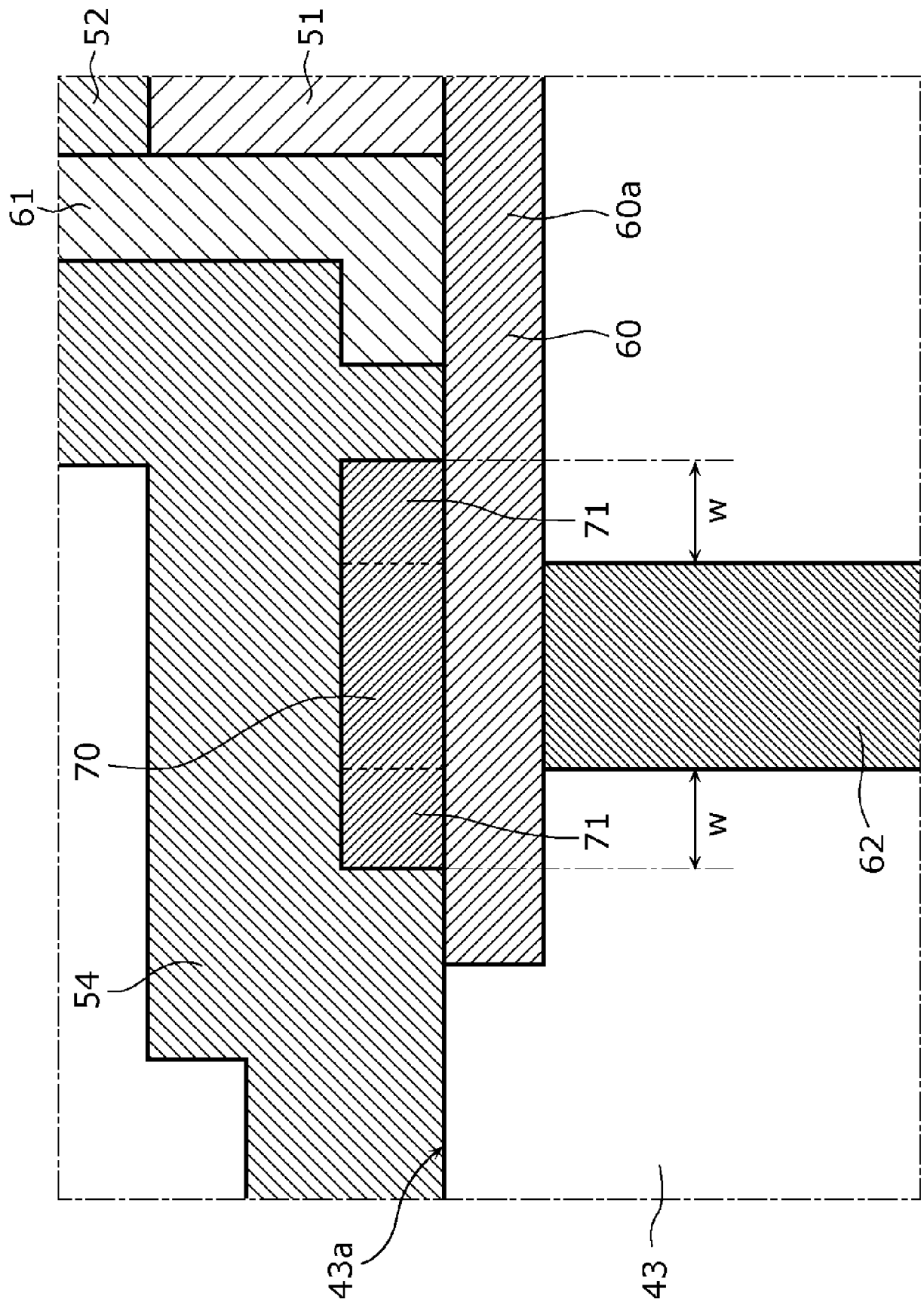
[図4]



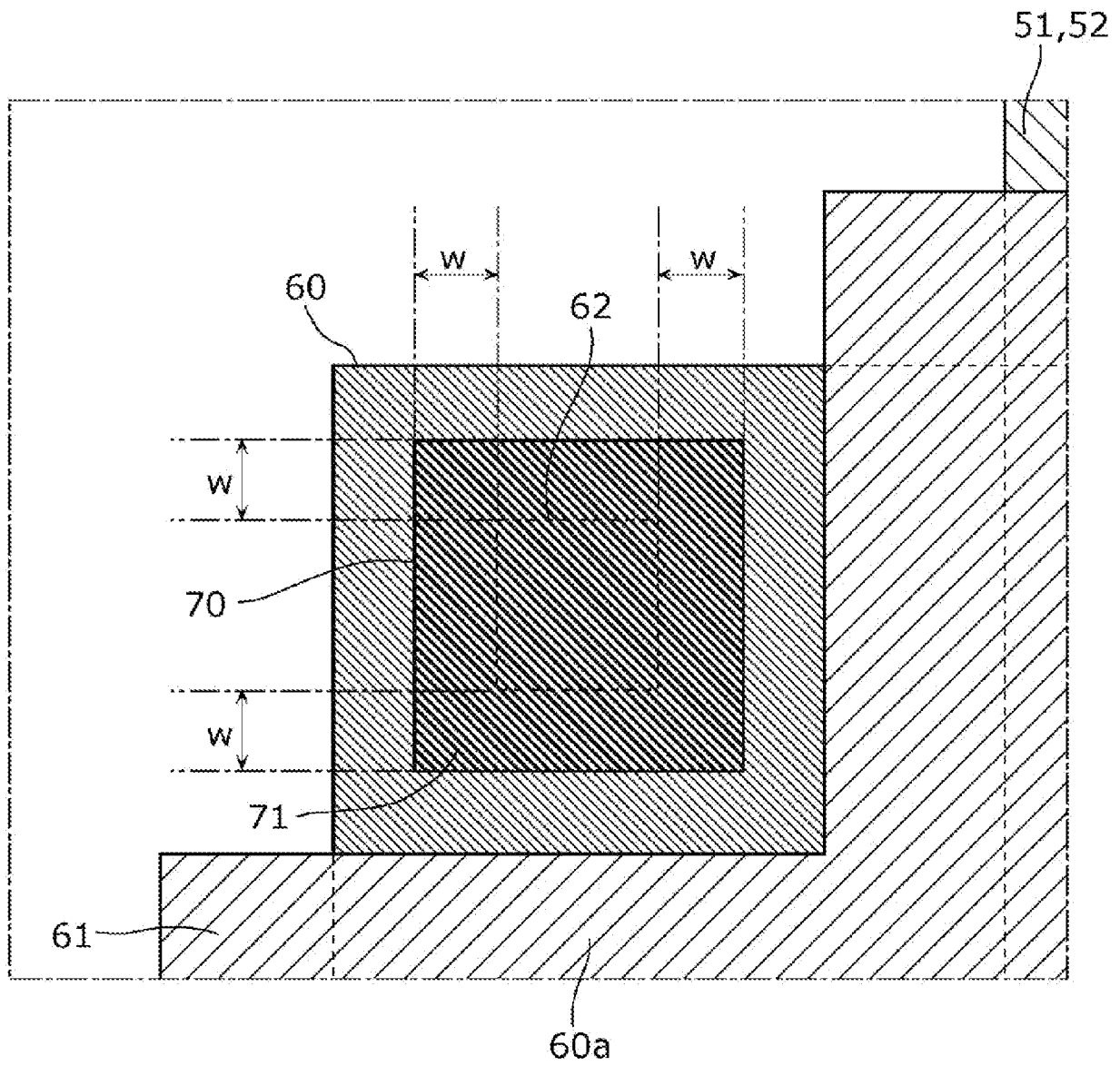
[図5]



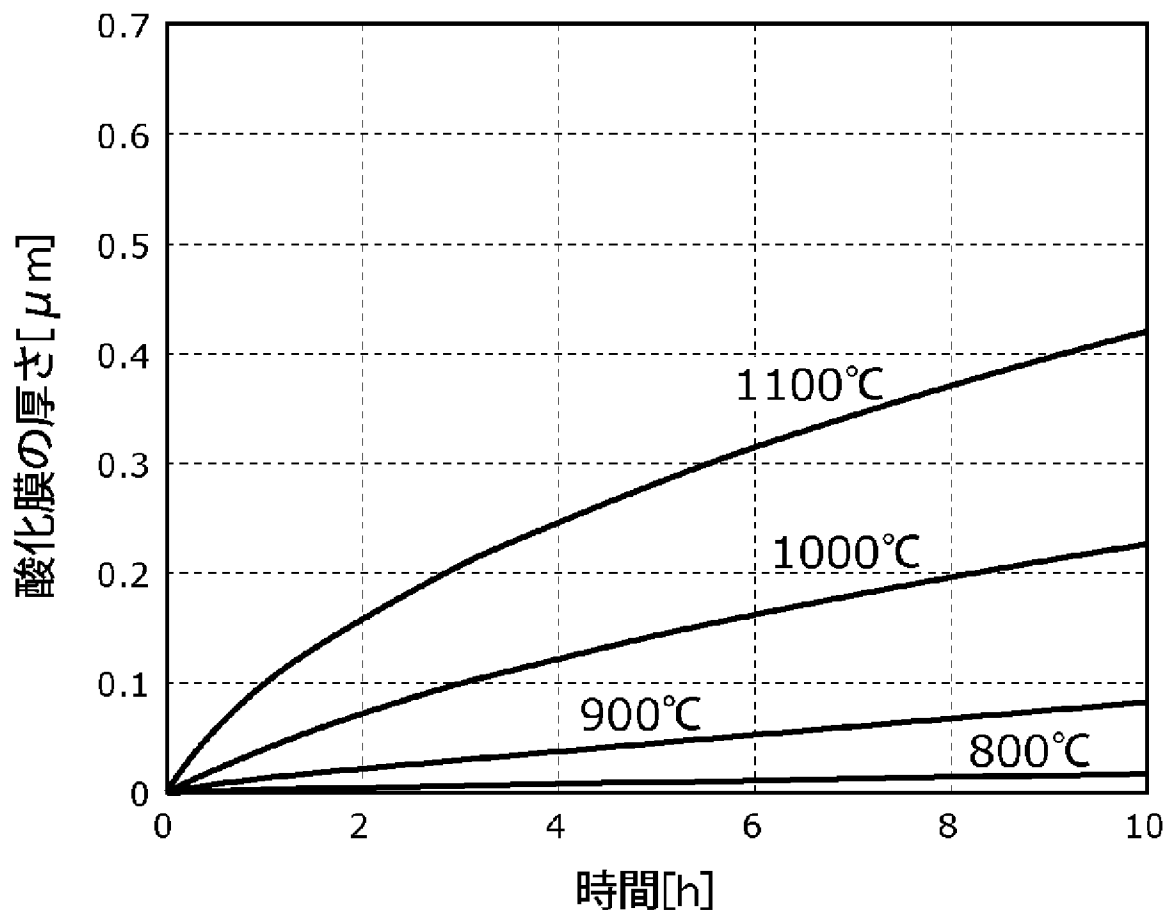
[図6]



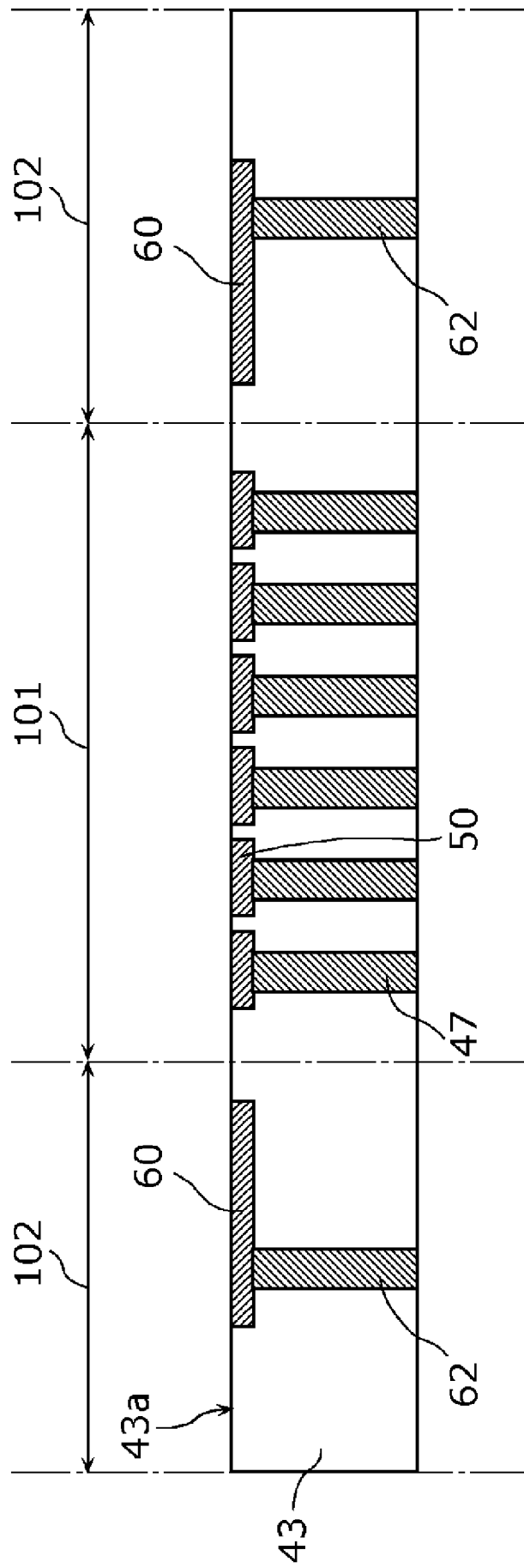
[図7]



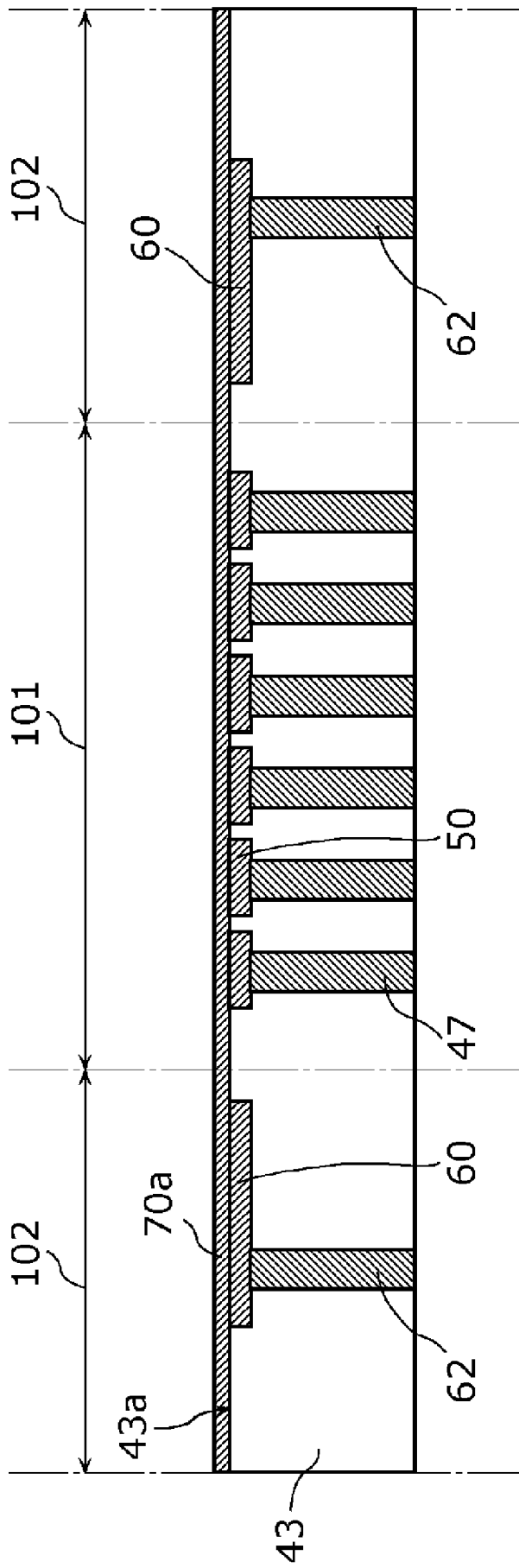
[図8]



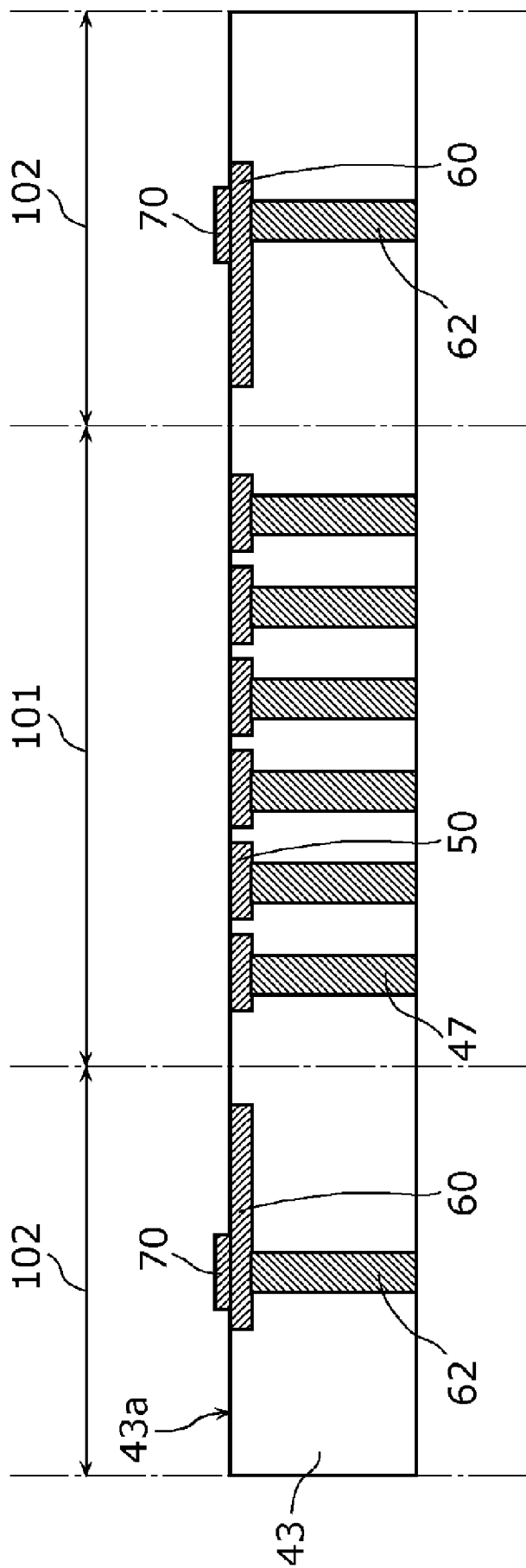
[図9]



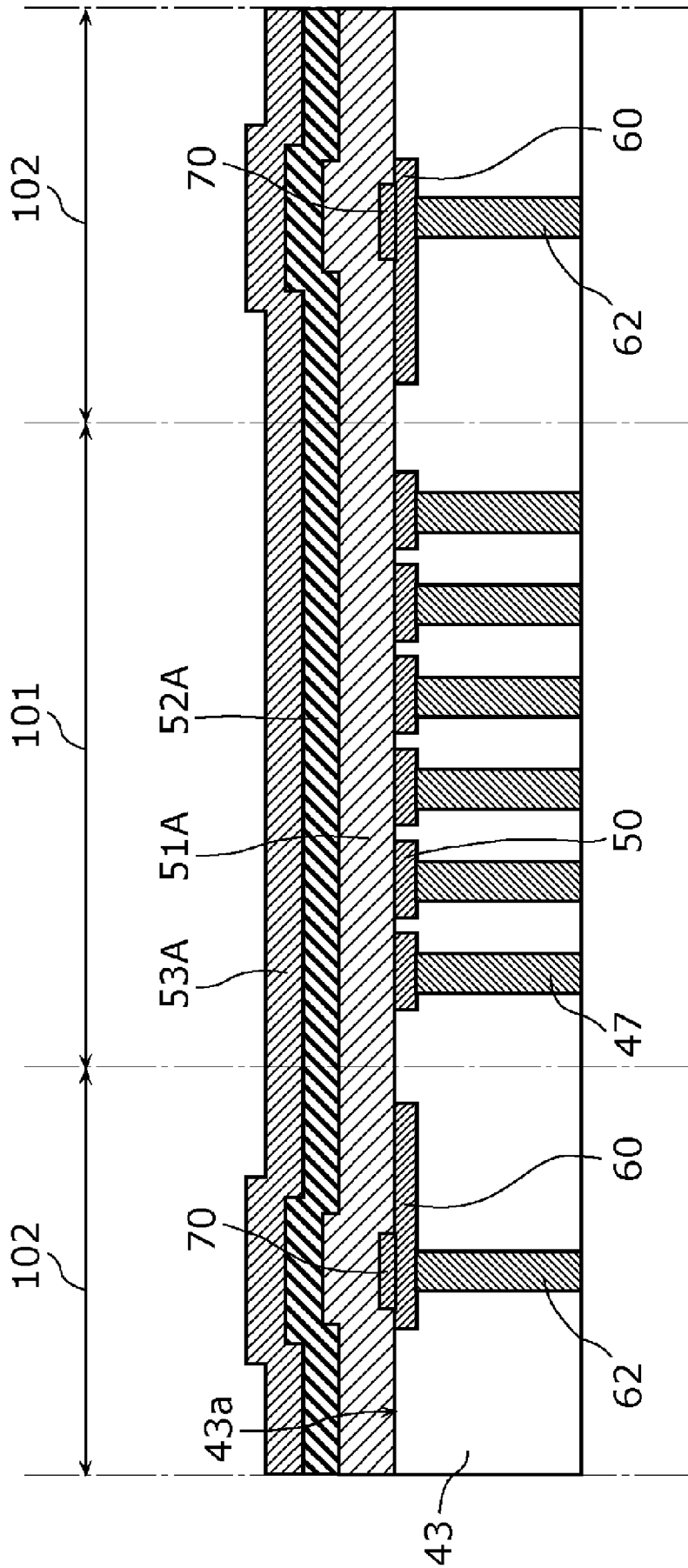
[図10]



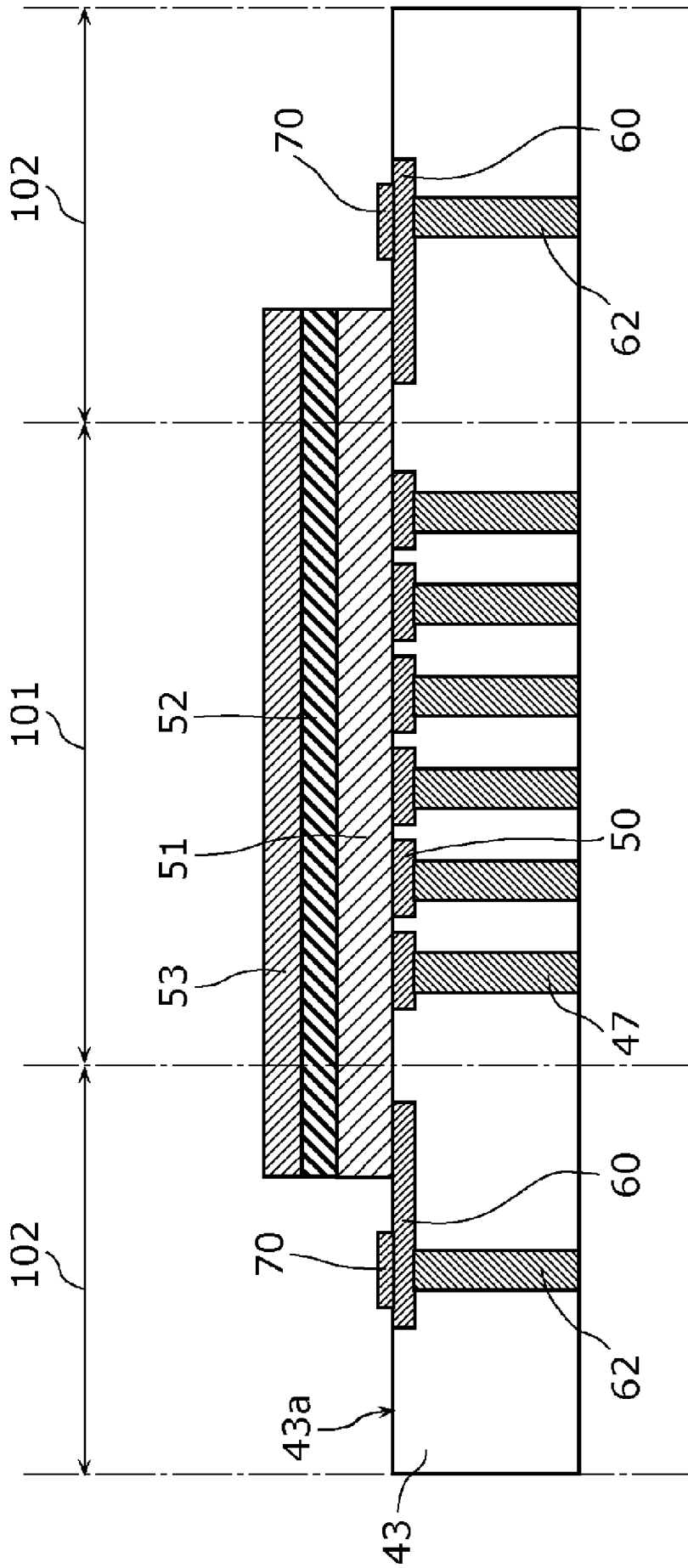
[図11]



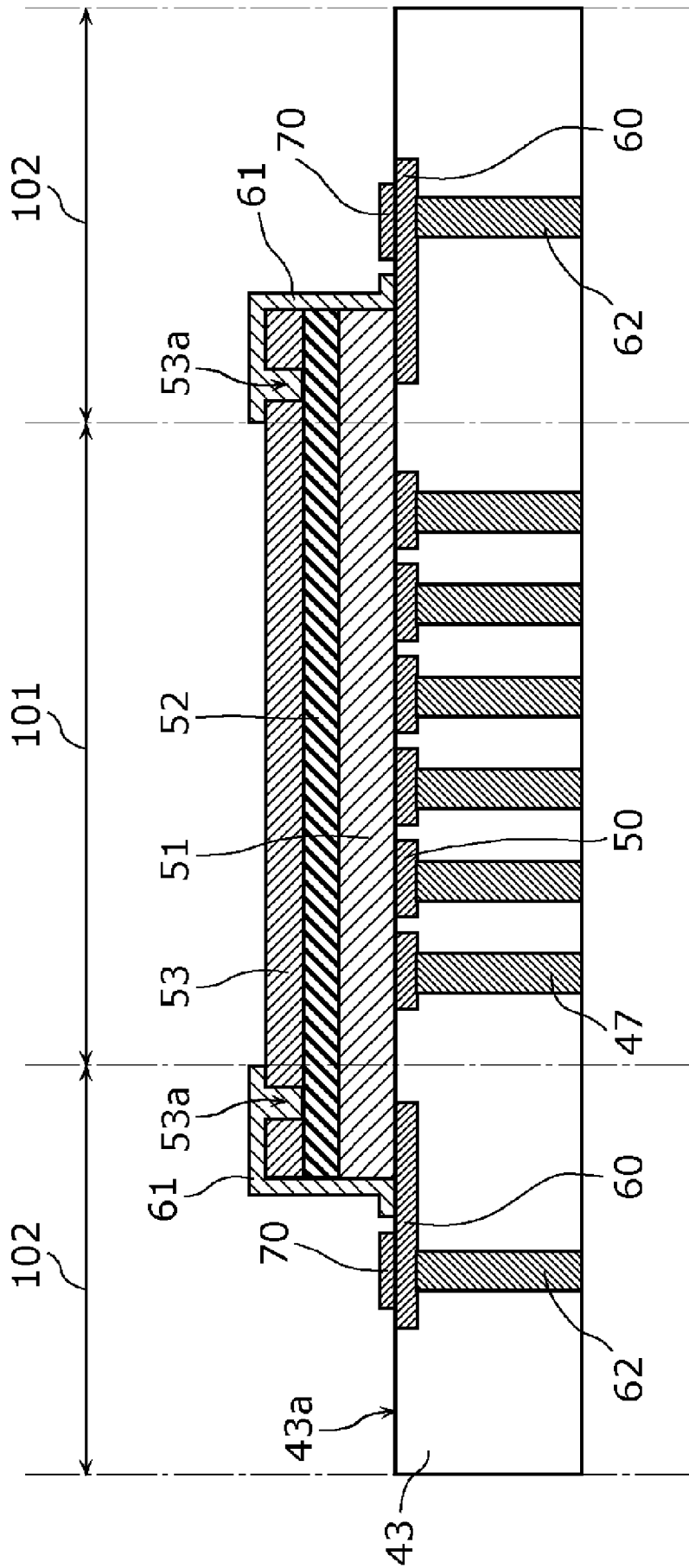
[図12]



[図13]

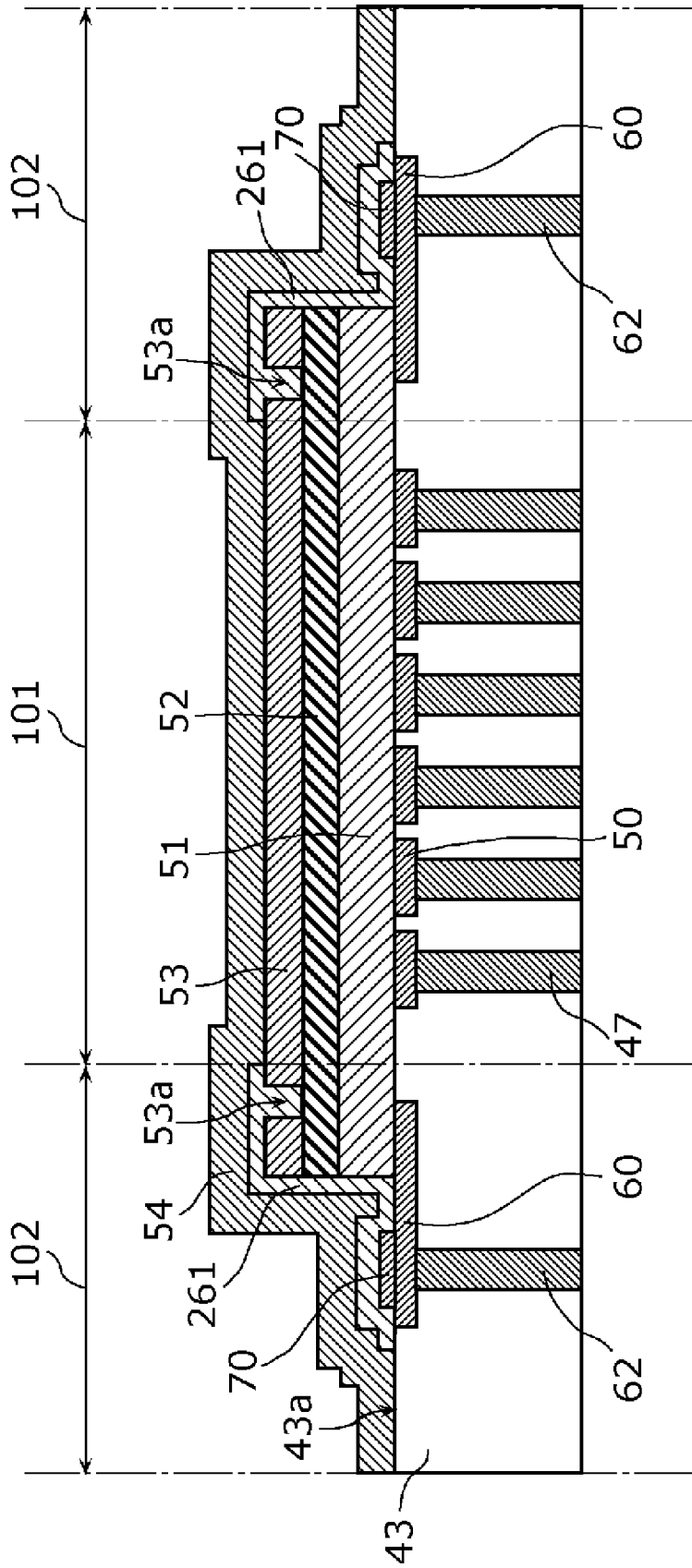


[図14]

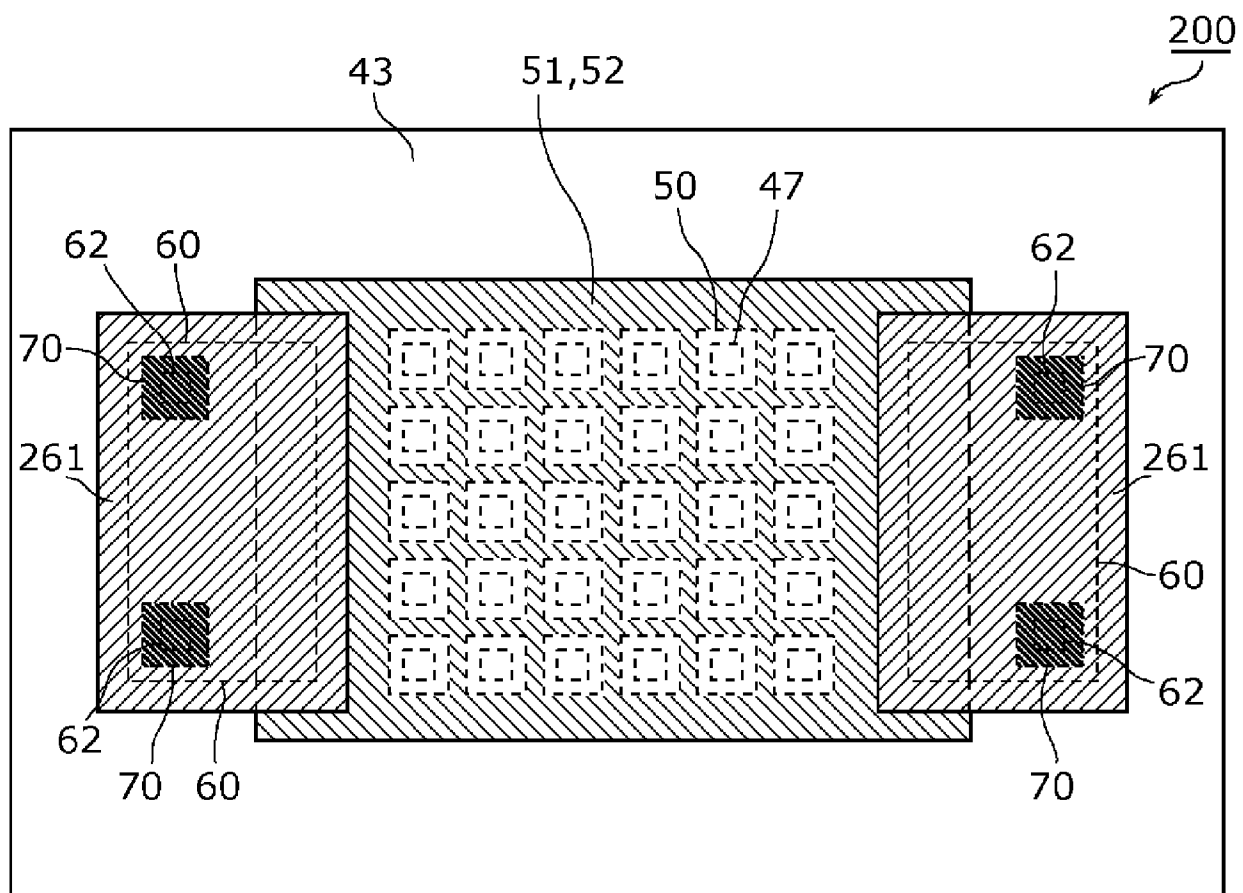


[図15]

200

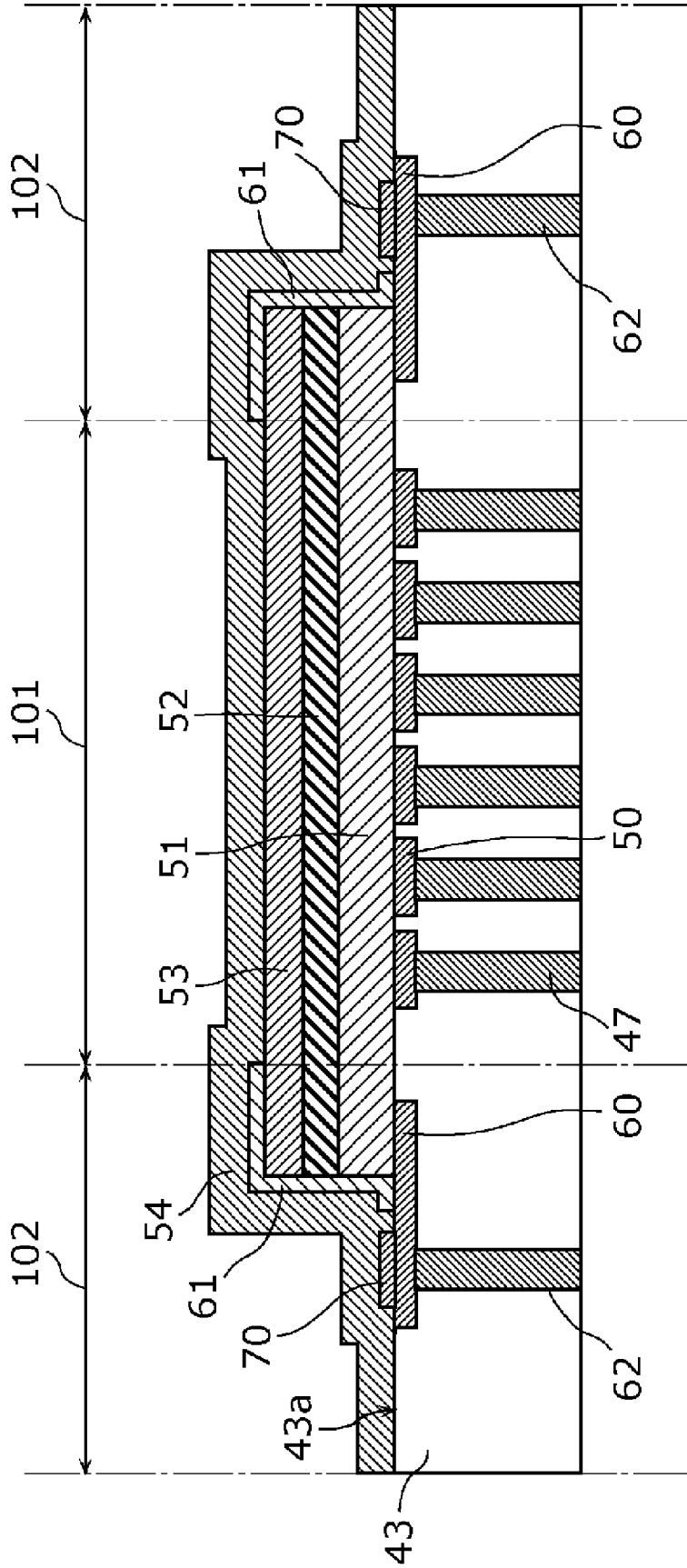


[図16]



[図17]

300



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/016256

<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<i>H01L 27/146</i> (2006.01)i; <i>H04N 5/369</i> (2011.01)i FI: H01L27/146 E; H04N5/369		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) H01L27/146; H04N5/369		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2021 Registered utility model specifications of Japan 1996-2021 Published registered utility model applications of Japan 1994-2021		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2007-294667 A (FUJIFILM CORP.) 08 November 2007 (2007-11-08) entire text, all drawings	1-8
A	JP 2019-121804 A (PANASONIC IP MANAGEMENT CO., LTD.) 22 July 2019 (2019-07-22) entire text, all drawings	1-8
A	JP 2013-135123 A (SONY CORP.) 08 July 2013 (2013-07-08) entire text, all drawings	1-8
A	US 2010/0207033 A1 (CHEN, Yu-cheng) 19 August 2010 (2010-08-19) entire text, all drawings	1-8
A	US 2016/0049449 A1 (SAMSUNG ELECTRONICS CO., LTD.) 18 February 2016 (2016-02-18) entire text, all drawings	1-8
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search <b>23 June 2021</b>		Date of mailing of the international search report <b>06 July 2021</b>
Name and mailing address of the ISA/JP <b>Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan</b>		Authorized officer  Telephone No.

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

**PCT/JP2021/016256**

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2007-294667 A	08 November 2007	(Family: none)	
JP 2019-121804 A	22 July 2019	US 2019/0214427 A1 entire text, all drawings	
JP 2013-135123 A	08 July 2013	(Family: none)	
US 2010/0207033 A1	19 August 2010	TW 201032343 A entire text, all drawings	
US 2016/0049449 A1	18 February 2016	US 2017/0250226 A1 entire text, all drawings KR 10-2016-0021611 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 27/146(2006.01)i; H04N 5/369(2011.01)i FI: H01L27/146 E; H04N5/369		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L27/146; H04N5/369 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2021年 日本国実用新案登録公報 1996-2021年 日本国登録実用新案公報 1994-2021年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2007-294667 A (富士フイルム株式会社) 08.11.2007 (2007-11-08) 全文, 全図	1-8
A	JP 2019-121804 A (パナソニックIPマネジメント株式会社) 22.07.2019 (2019-07-22) 全文, 全図	1-8
A	JP 2013-135123 A (ソニー株式会社) 08.07.2013 (2013-07-08) 全文, 全図	1-8
A	US 2010/0207033 A1 (CHEN, Yu-cheng) 19.08.2010 (2010-08-19) 全文, 全図	1-8
A	US 2016/0049449 A1 (SAMSUNG ELECTRONICS CO., LTD.) 18.02.2016 (2016-02-18) 全文, 全図	1-8
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献	
国際調査を完了した日 23.06.2021	国際調査報告の発送日 06.07.2021	
名称及びあて先 日本国特許庁 (ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 西出 隆二 5F 3356 電話番号 03-3581-1101 内線 3516	

国際調査報告  
 パテントファミリーに関する情報

国際出願番号  
 PCT/JP2021/016256

引用文献	公表日	パテントファミリー文献	公表日
JP 2007-294667 A	08.11.2007	(ファミリーなし)	
JP 2019-121804 A	22.07.2019	US 2019/0214427 A1 全文, 全図	
JP 2013-135123 A	08.07.2013	(ファミリーなし)	
US 2010/0207033 A1	19.08.2010	TW 201032343 A 全文, 全図	
US 2016/0049449 A1	18.02.2016	US 2017/0250226 A1 全文, 全図 KR 10-2016-0021611 A	