

**Demande de brevet déposée pour la Suisse et le Liechtenstein**  
Traité sur les brevets, du 22 décembre 1978, entre la Suisse et le Liechtenstein

⑫ **FASCICULE DE LA DEMANDE** A3

⑪

**641 005 G**

⑳ Numéro de la demande: 7329/80

⑦① Requéran(t)s:  
Asulab S.A., Biel/Bienne

㉔ Date de dépôt: 01.10.1980

⑦② Inventeur(s):  
Ngoc Chau Bui, Neuchâtel

④② Demande publiée le: 15.02.1984

⑦④ Mandataire:  
Société Générale de l'Horlogerie Suisse SA.  
ASUAG, Biel/Bienne

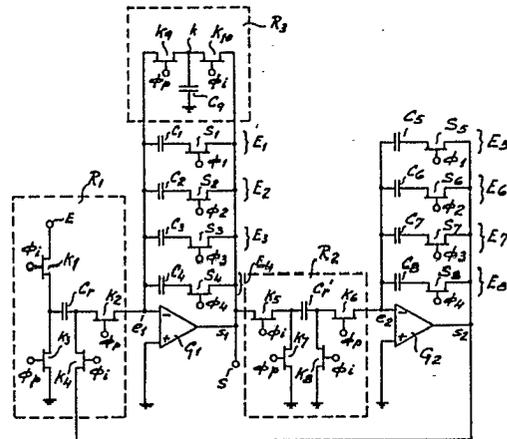
④④ Fascicule de la demande  
publié le: 15.02.1984

⑤⑥ Rapport de recherche au verso

⑤④ **Dispositif pour le traitement d'un signal électrique variable par multiplexage.**

⑤⑦ Le filtre multiplexé à n canaux comprend au moins un amplificateur  $G_2$  avec en contre-réaction n capacités ( $C_5$  à  $C_8$ ) associées aux interrupteurs  $S_5$  à  $S_8$ . La résistance commutée  $R_2$  ( $C'_1, K_5, K_6$ ) est montée à son entrée. Les signaux de commutation  $\phi_i$  et  $\phi_p$  sont appliqués aux interrupteurs  $K_5$  et  $K_6$  tandis que des signaux de multiplexage  $\phi_1$  à  $\phi_4$  sont appliqués aux interrupteurs  $S_5$  à  $S_8$ . Le signal  $\phi_1$  a une période  $T_1$  et les signaux  $\phi_2$  à  $\phi_4$  ont des périodes de la forme  $T_i = 2^{i-1} T_1$  avec  $i = 2$  à 4.

Ce filtre à n bandes passantes peut servir avantageusement pour l'analyse en fréquence d'un signal électrique délivré par un micro.





**RAPPORT DE RECHERCHE  
RECHERCHENBERICHT**

Demande de brevet No.:  
Patentgesuch Nr.:

CH 7329/80

i.l.B. Nr.:

HO 14 235

Documents considérés comme pertinents Einschlägige Dokumente		
Catégorie Kategorie	Citation du document avec indication, en cas de besoin, des parties pertinentes. Kennzeichnung des Dokuments, mit Angabe, soweit erforderlich, der massgeblichen Teile	Revendications con- cernées Betrifft Anspruch Nr.
	<p><u>DE - A - 2 950 433</u> (CENTRE ELECTRONIQUE HORLOGER *pages 1 et 2 *</p> <p>---</p> <p><u>GB - A - 2 019 151</u> (NORTHERN TELECOM) *page 1, lignes 6 à 40*</p> <p>---</p> <p><u>FR - A - 2 430 134</u> (SIEMENS) * page 5, lignes 14 à 29 *</p> <p>---</p> <p>IEEE JOURNAL OF SOLID-STATE CIRCUITS, vol. SC-7 no. 3, juin 1972 NEW YORK (US) L. BRUTON et al. "Time-Multiplexed Active Filters", pages 259 à 265. *page 261, colonne de droite; page 262*</p> <p>---</p> <p>IEEE JOURNAL OF SOLID-STATE CIRCUITS, vol. SC-7 no.3, juin 1972 NEW YORK (US) L. BRUTON et al.: "Electronically Tunable Time-Multiplexed Active Filters", pages 266 à 267. *page 266, figure 1 *</p> <p>---</p> <p>ELECTRONICS LETTERS, vol. 15, no.13, 21 juin 1979 LONDRES (GB) KEN MARTIN et al.: "Strays- insensitive switched capacitor filters based on bilinear Z-transform", pages 365 et 366. *page 365*</p> <p>---</p> <p>ELECTRONICS LETTERS, vol. 16, no.9, avril 1980 LONDRES. (GB) T.R. VISWANATHAN: "Increasing the clock frequency of switched-capacitor filters", pages 316-317. *pages 316-317 *</p> <p>-----</p>	<p>1, 2</p> <p>1, 6</p> <p>1</p> <p>1</p> <p>1</p> <p>1,3,5,6</p> <p>1</p>
<p>Domaines techniques recherchés Recherchierte Sachgebiete (INT. CL.2)</p> <p>H 04 J 3/02 H 03 H 19/00</p>		
<p>Catégorie des documents cités Kategorie der genannten Dokumente:</p> <p>X: particulièrement pertinent von besonderer Bedeutung</p> <p>A. arrière-plan technologique technologischer Hintergrund</p> <p>O: divulgation non-écrite nichtschriftliche Offenbarung</p> <p>P: document intercalaire Zwischenliteratur</p> <p>T: théorie ou principe à la base de l'invention der Erfindung zugrunde liegende Theorien oder Grundsätze</p> <p>E: demande faisant interférence kollidierende Anmeldung</p> <p>L: document cité pour d'autres raisons aus andern Gründen angeführtes Dokument</p> <p>&amp;: membre de la même famille, document correspondant Mitglied der gleichen Patentfamilie; übereinstimmendes Dokument</p>		
Etendue de la recherche/Umfang der Recherche		
<p>Revendications ayant fait l'objet de recherches Recherchierte Patentansprüche: ensemble</p> <p>Revendications n'ayant pas fait l'objet de recherches Nicht recherchierte Patentansprüche:</p> <p>Raison: Grund:</p>		
Date d'achèvement de la recherche/Abschlussdatum der Recherche		
01.06.1981		

## REVENDEICATIONS

1. Dispositif pour le traitement d'un signal électrique variable par multiplexage à  $n$  canaux de traitement, du type comprenant un ensemble de traitement comportant un premier amplificateur et une pluralité de composants accumulateurs de charges montés en parallèle et en contre-réaction dudit amplificateur, un premier composant transporteur de charges monté entre l'entrée dudit dispositif et l'entrée dudit premier amplificateur et des moyens pour élaborer des signaux de commande desdits composants, ledit dispositif se caractérisant en ce que:

- lesdits composants accumulateurs de charges consistent en  $n$  premiers éléments de traitement comportant chacun en série un interrupteur de multiplexage et une capacité de stockage de charges;
- ledit premier composant transporteur de charges comprend une unique capacité de transfert de charges et au moins deux interrupteurs de commutation; et
- lesdits moyens pour élaborer les signaux de commande comprennent des moyens pour élaborer  $n$  signaux périodiques de multiplexage constitués chacun par l'alternance de niveaux actifs et de niveaux inactifs, un desdits signaux de multiplexage ayant une période inférieure à celle des autres signaux de multiplexage, les autres signaux de période plus élevée ayant, pris dans leur ensemble, au plus un niveau actif entre deux niveaux actifs consécutifs du signal de plus faible période, et des moyens pour élaborer deux signaux périodiques de commutation présentant une alternance de niveaux actifs et de niveaux inactifs, les niveaux actifs d'un signal de commutation se situant durant les niveaux inactifs de l'autre signal de commutation, chaque signal de commutation ayant un niveau actif durant chaque niveau actif des signaux de multiplexage, et en ce qu'il comprend en outre:
  - des moyens pour appliquer un signal de multiplexage à chaque interrupteur de multiplexage, et
  - des moyens pour appliquer des signaux de commutation à chaque interrupteur de commutation.

2. Dispositif selon la revendication 1, caractérisé en ce que lesdits signaux de multiplexage ont tous des périodes différentes et en ce que les périodes des différents signaux de période plus élevée sont égales à la période du signal de période plus faible multipliée par  $2^p$  ( $p = 1$  à  $n-1$ ).

3. Dispositif selon l'une quelconque des revendications 1 et 2 dans lequel ledit traitement est un filtrage avec  $n$  bandes passantes, caractérisé en ce qu'il comprend en outre:

- un deuxième composant transporteur de charges monté en contre-réaction dudit premier amplificateur et comportant une capacité de transfert montée entre deux interrupteurs de commutation.
- un deuxième amplificateur dont l'entrée est reliée à la sortie dudit premier amplificateur par un troisième composant transporteur de charges comprenant une unique capacité de transfert et au moins un premier et un deuxième interrupteurs de commutation, ledit deuxième amplificateur comportant en contre-réaction et en parallèle  $n$  deuxième éléments de traitement comportant chacun en série une capacité de stockage de charges et un interrupteur de multiplexage, la sortie dudit deuxième amplificateur étant reliée au premier composant transporteur de charges:
  - des moyens pour appliquer un des signaux de multiplexage à chaque interrupteur des  $n$  deuxième éléments de traitement; et
  - des moyens pour appliquer aux interrupteurs desdits deuxième et troisième composants transporteurs de charges lesdits signaux de commutation, ledit premier amplificateur délivrant sur sa sortie un signal multiplexé constitué

par une succession d'échantillons du signal variable filtré selon lesdites bandes passantes.

4. Dispositif selon la revendication 3, dans lequel lesdites  $n$  bandes passantes sont décalées d'une octave, caractérisé en ce que les capacités des premier et deuxième éléments de traitement sont toutes égales.

5. Dispositif selon l'une quelconque des revendications 3 et 4, caractérisé en ce que le deuxième composant transporteur de charges comprend en outre une capacité supplémentaire de transfert de charges et un interrupteur supplémentaire de commutation, les deux interrupteurs de commutation étant montés en série entre l'entrée et la sortie dudit premier amplificateur et reliés à un point commun, ladite capacité de transfert étant montée entre ledit point commun et la masse, ledit interrupteur supplémentaire de commutation et ladite capacité supplémentaire de transfert étant montés en série entre ledit point commun et la masse.

6. Dispositif selon l'une quelconque des revendications 3 à 5, caractérisé en ce que ledit troisième composant de transfert de charges comprend en outre un premier et un deuxième interrupteurs supplémentaires de commutation, ledit premier interrupteur de commutation étant monté entre la sortie du premier amplificateur et la première électrode de ladite capacité de transfert, ledit deuxième interrupteur de commutation étant monté entre l'entrée dudit deuxième amplificateur et la deuxième électrode de ladite capacité de transfert, lesdits premier et deuxième interrupteurs supplémentaires de commutation étant montés entre la masse et respectivement la première et la deuxième électrodes de ladite capacité de transfert, et en ce que lesdits premier interrupteur de commutation et premier interrupteur supplémentaire de commutation sont commandés par celui des signaux de commutation dont le niveau actif apparaît en premier, lesdits deuxième interrupteur et deuxième interrupteur supplémentaire de commutation étant commandés par l'autre signal de commutation.

7. Dispositif selon l'une quelconque des revendications 3 à 6, caractérisé en ce qu'il comprend en outre un circuit de démultiplexage du signal multiplexé délivré par ledit premier amplificateur et de détermination de la valeur moyenne redressée des échantillons successifs correspondant aux différents canaux de filtrage, ledit circuit comportant:

- des moyens pour détecter le signe de chaque échantillon;
- des premiers moyens pour mémoriser la valeur des échantillons successifs;
- $n$  deuxième moyens de mémorisation des valeurs moyennes desdits échantillons;
- $n$  interrupteurs de démultiplexage pour transférer la valeur dudit échantillon dudit premier moyen de mémorisation dans des deuxième moyens de mémorisation selon son signe; et
- des moyens pour élaborer  $n$  signaux périodiques de démultiplexage appliqués auxdits interrupteurs pour fermer ledit interrupteur qui correspond au canal de filtrage de l'échantillon appliqué à l'entrée dudit circuit de démultiplexage.

8. Dispositif selon la revendication 7, caractérisé en ce que lesdits moyens de mémorisation sont des capacités.

9. Dispositif selon la revendication 7, caractérisé en ce que lesdits  $n$  signaux de démultiplexage présentent respectivement les mêmes niveaux actifs que lesdits signaux de multiplexage, mais de durée inférieure.

10. Dispositif selon l'une quelconque des revendications 7 à 9, caractérisé en ce qu'il comprend de plus un circuit de comparaison de  $n$  signaux d'entrée à un seuil, ledit circuit de comparaison comprenant:

- n entrées pour recevoir chacun de n signaux à comparer;
- n interrupteurs pour mémoriser successivement la valeur de chaque signal dans une première capacité;
- des moyens interrupteurs pour transférer la tension de ladite première capacité dans une deuxième capacité de stockage;
- des moyens pour comparer la tension de ladite deuxième capacité à chacun desdits signaux d'entrée;
- des moyens pour transférer le résultat de la comparaison dans une première n mémoires, chaque mémoire étant associée à un signal d'entrée;
- des moyens pour élaborer n signaux de multiplexage de commande des n interrupteurs; et
- des moyens pour élaborer n signaux de démultiplexage de commande desdites mémoires pour commander le transfert de ladite comparaison dans une desdites mémoires.

La présente invention a pour objet un dispositif pour le traitement d'un signal électrique variable par multiplexage.

De façon plus précise, l'invention concerne un tel dispositif qui comprend au moins un ensemble de traitement à plusieurs canaux de traitement, par exemple un ensemble de filtrage multicanal multiplexé, dans lequel les résistances sont remplacées par des capacités commutées formant des composants transporteurs de charges électriques.

Il existe de nombreux appareils dans lesquels des dispositifs d'analyse en fréquence d'un signal électrique sont utilisés. C'est le cas dans des circuits qui analysent la parole. Ces circuits peuvent en particulier être intégrés dans des appareils directement commandés par la parole. Il faut donc que le dispositif puisse identifier les instructions verbales données à l'appareil pour commander les différentes fonctions remplies par cet appareil. C'est par exemple le cas dans une montre dont les différentes fonctions seraient commandées directement par des mots-clés. Bien entendu, le dispositif objet de l'invention n'est nullement limité à l'application à l'analyse de la parole ni encore moins à l'analyse de la parole pour la commande par la parole des fonctions d'une montre multifonction.

Comme cela a déjà été indiqué, l'invention concerne un tel dispositif qui utilise des capacités commutées comme équivalent des résistances. Cette technique est en elle-même bien connue et présente l'avantage de rendre l'intégration de l'ensemble du circuit plus aisée que cela le serait en utilisant des résistances. Il n'est peut être pas inutile cependant de rappeler le principe de fonctionnement de telles capacités commutées. Pour cela, on se référera aux figs. 1a et 1b annexées.

La fig. 1a montre une capacité  $C'$  montée entre le point commun à deux interrupteurs  $L_1$  et  $L_2$  et la masse  $M$ . Les interrupteurs  $L_1$  et  $L_2$  sont respectivement reliés à des sources de tension  $V_1$  et  $V_2$ . La fig. 1b montre les signaux périodiques logiques de commande des interrupteurs  $L_1$  et  $L_2$ . Les signaux  $f_1$  et  $f_2$  sont constitués par des impulsions de niveau logique 1 et de période  $t'$ . Les impulsions appliquées aux entrées de commande des interrupteurs  $L_1$  et  $L_2$  provoquent la fermeture de ces interrupteurs. Ainsi, l'impulsion  $I_1$  du signal  $f_1$  fermant l'interrupteur  $L_1$  provoque la charge de la capacité  $C'$  par la tension  $V_1$  et l'impulsion  $I_2$  du signal  $f_2$  provoque la décharge de la capacité  $C'$  dans la source de tension  $V_2$ . En effet, à cet instant, le signal  $f_1$  est au niveau 0, c'est-à-dire que l'interrupteur  $L_1$  est ouvert. En moyenne, pendant l'intervalle  $t'$  qui sépare deux impulsions  $I_1$  ou deux

impulsions  $I_1$  successives, tout se passe comme si une résistance  $R$  égale à  $\frac{t'}{C'}$  était placée entre les sources de tension. Il

- 5 apparaît donc que cette résistance équivalente dépend à la fois de la valeur de la capacité  $C'$ , et également de la période  $t'$  de commande des interrupteurs  $L_1$  et  $L_2$ .

Les filtres multicanaux multiplexés de l'art antérieur utilisent comme cellule de base un amplificateur en contre-réaction duquel sont montées en parallèle une pluralité de capacités de stockage de charges électriques, et une pluralité de capacités de transfert de charges constituant l'équivalent de résistances de filtrage montées à l'entrée de l'amplificateur et qui sont commandées par des signaux de multiplexage et de commutation. Chaque capacité de stockage définit un canal de filtrage. Les signaux de multiplexage commandent séquentiellement la charge et la décharge des capacités de stockage. La constante de temps associée à chaque canal de filtrage dépend du rapport entre les valeurs de la capacité de stockage et de la capacité de transfert correspondant au canal considéré et du temps s'écoulant entre deux impulsions de commande d'une même capacité de stockage.

La fig. 2 montre un diagramme de temps des signaux de multiplexage d'un filtre multicanal multiplexé selon l'art antérieur. Les signaux de multiplexage  $A_1, A_2, A_3, A_4$  commandant les interrupteurs associés aux différentes capacités de stockage présentent tous la même période  $T$  et leurs impulsions de niveau logique 1 ( $J_1, J_2, J_3, J_4$ ) sont décalées les unes par rapport aux autres. Un tel circuit multiplexé multicanal présente deux inconvénients majeurs. D'une part, il entraîne une consommation excessive des amplificateurs opérationnels associés au circuit de filtrage, et d'autre part, il nécessite l'utilisation de capacités qui peuvent avoir des valeurs très élevées. Le premier inconvénient est dû au fait que la consommation des amplificateurs opérationnels est directement fonction de sa fréquence de travail. La fig. 2 montre que s'il y a n signaux  $A_i$  ( $n = 4$ ) de commutation, il apparaît n impulsions de commande pendant le temps  $T$ . Si l'on appelle  $F = \frac{1}{T}$  la fréquence du signal  $A_1$ , l'amplificateur travaille avec une fréquence  $n \times F$ .

L'autre inconvénient est dû au fait que la constante de temps associée à chaque canal de filtrage dépend de la période  $T$  du signal de commande du canal considéré et du rapport des capacités correspondant respectivement à la capacité de transfert et à la capacité de stockage du canal de filtrage considéré. Comme pour tous les canaux de filtrage la période  $T$  est la même, il est aisé de comprendre que, pour certaines constantes de temps, il sera nécessaire d'utiliser des capacités de valeur élevée afin d'obtenir le rapport de capacités désiré.

La présente invention a précisément pour objet un dispositif de traitement par multiplexage d'un signal électrique variable comprenant au moins un ensemble à plusieurs canaux de traitement comportant au moins une capacité commutée qui pallie les inconvénients rappelés ci-dessus.

Pour atteindre ce but, l'invention se caractérise en ce que le dispositif de traitement comprend au moins un amplificateur en contre-réaction duquel sont montées en parallèle une pluralité de composants accumulateurs de charges. Chaque composant comprend une capacité associée à un interrupteur, chaque élément accumulateur définissant un canal de traitement. Les interrupteurs des éléments accumulateurs sont commandée par des signaux de multiplexage. Les signaux de multiplexage sont périodiques et constitués par une alternance de niveaux actifs et de niveaux inactifs. Parmi ces signaux, un d'entre eux présente une période plus faible que

tous les autres et les niveaux actifs des autres signaux pris globalement sont tels qu'il y ait un seul niveau actif d'un de ces signaux entre deux niveaux actifs successifs du signal présentant la période la plus faible. Il en résulte que, si la fréquence du signal de période la plus faible est  $F'$ , la fréquence à laquelle travaille l'amplificateur est égale à  $2 \times F'$  puisqu'entre deux niveaux actifs successifs du signal de fréquence la plus élevée il se présente au plus un niveau actif d'un des autres signaux.

L'invention concerne également un circuit de filtrage multicanal utilisant au moins un ensemble de traitement du type précédent dans lequel chaque élément de traitement définit un canal de filtrage.

L'invention concerne encore un dispositif d'analyse comportant non seulement un ou plusieurs étages de filtres multiplexés, mais encore un circuit multiplexé de redressement et de moyennage du signal délivré par l'étage ou les étages de filtrage et un circuit pour la comparaison avec un seuil des signaux délivrés par le circuit de redressement et de moyennage, ce circuit de comparaison étant également multiplexé.

De toute façon, les avantages et caractéristiques de l'invention apparaîtront plus clairement à la lecture de la description qui suit de plusieurs modes de réalisation de l'invention donnés à titre d'exemples non limitatifs. La description se réfère aux figures annexées sur lesquelles:

- les figs 1, déjà décrites, représentent un schéma d'une capacité commutée équivalente à une résistance, (fig. 1a) et les signaux de commande de cette capacité commutée (fig. 1b);
- la fig. 2, déjà décrite, représente un diagramme des signaux de multiplexage d'un filtre multicanal multiplexé selon l'art antérieur;
- la fig. 3 montre un schéma d'un filtre multiplexé à quatre canaux selon l'invention;
- la fig. 4 représente un diagramme des signaux de commande du circuit de filtrage représenté sur la fig. 3;
- les figs 5 montrent un schéma d'ensemble d'un circuit de filtrage multiplexé à huit canaux et à deux étages de filtrage selon l'invention (fig. 5a), la fig. 5b montrant en détail la réalisation d'un sous-ensemble de filtrage du circuit de la fig. 5a;
- la fig. 6 montre une définition des bandes-passantes du circuit de filtrage représenté sur les figs 5;
- les figs 7 montrent un diagramme des signaux de commande du filtre de la fig. 5, la fig. 7b correspondant au sous-ensemble présenté sur la fig. 5b, la fig. 7a correspondant à l'autre sous-ensemble;
- la fig. 8 montre un circuit d'élaboration des signaux de commande pour le filtre selon la fig. 5a;
- les figs 9 montrent un schéma d'un amplificateur utilisable à l'entrée du filtre dans le cas de la réalisation d'un dispositif d'analyse de la parole (fig. 9a) et la courbe de réponse de l'amplificateur (fig. 9b);
- les figs 10 montrent un schéma d'un circuit de redressement et de détermination de la valeur moyenne des signaux délivrés par le filtre (fig. 10a) et un diagramme des signaux de commande dudit circuit (fig. 10b); et
- les figs 11 montrent un schéma d'un circuit de comparaison avec un seuil des signaux délivrés par le circuit de la fig. 10 (fig. 11a) et un diagramme des signaux de commande dudit circuit (fig. 11b).

La fig. 3 montre un mode de réalisation d'un circuit de filtrage multiplexé à un seul étage et à quatre canaux de filtrage. Ce circuit comporte d'une part un premier amplificateur  $G_1$  ayant une entrée  $e_1$  et une sortie  $s_1$ . Entre cette entrée  $e_1$  et cette sortie  $s_1$ , et en contre-réaction de l'amplificateur, sont montés une capacité commutée portant la référen-

ce générale  $R_3$  formant un composant de transfert de charges électriques et quatre éléments de filtrage  $E_1$  à  $E_4$  qui sont tous de même nature. Ces cinq éléments sont montés en parallèle. L'élément  $R_3$  est constitué par une capacité de transfert  $C_q$  montée entre la masse et le point commun  $k$  aux deux interrupteurs  $K_9$  et  $K_{10}$  de commutation constitués par exemple par des transistors MOS. L'élément  $R_3$  reconstitue donc exactement le circuit représenté sur la fig. 1. Chacun des éléments de filtrage  $E_1$  à  $E_4$  est constitué par une capacité  $C_1$  à  $C_4$  de stockage et un interrupteur  $S_1$  à  $S_4$  de multiplexage. Ces interrupteurs sont constitués par exemple par des transistors MOS. Le dispositif comprend également un deuxième amplificateur  $G_2$  ayant une entrée  $e_2$  et une sortie  $s_2$ . Entre l'entrée  $e_2$  et la sortie  $s_2$ , sont montés en parallèle et en contre-réaction de l'amplificateur  $G_2$ , les ensembles de filtrage  $E_5$  à  $E_8$ . Chacun de ces ensembles est constitué par une capacité  $C_5$  à  $C_8$  de stockage et un interrupteur  $S_5$  à  $S_8$ . En d'autres termes, les éléments  $E_5$  à  $E_8$  ont exactement la même structure que les éléments  $E_1$  à  $E_4$  et les capacités  $C_5$  à  $C_8$  sont respectivement égales aux capacités  $C_1$  à  $C_4$ . L'entrée  $e_1$  de l'amplificateur  $G_1$  est reliée à l'entrée du circuit de filtrage par l'intermédiaire d'une capacité commutée  $R_1$  formant un composant de transfert de charges. Cet ensemble  $R_1$  est constitué par une capacité de transfert  $C_r$  qui est raccordée à l'entrée  $E$  par l'interrupteur  $K_1$  et à l'entrée  $e_1$  de l'amplificateur  $G_1$  par l'interrupteur  $K_2$ . En outre, les deux électrodes de la capacité  $C_r$  sont respectivement reliées à la masse par un interrupteur  $K_3$  et à la sortie  $s_2$  de l'amplificateur  $G_2$  par l'intermédiaire de l'interrupteur  $K_4$ . De plus, la sortie  $s_1$  de l'amplificateur  $G_1$  est reliée à l'entrée  $e_2$  de l'amplificateur  $G_2$  par l'intermédiaire d'une capacité commutée  $R_2$ . Cet ensemble  $R_2$  est constitué par une capacité  $C'_r$  reliée d'une part à la sortie  $s_1$  de l'amplificateur  $G_1$  par l'interrupteur  $K_5$  et d'autre part à l'entrée  $e_2$  de l'amplificateur  $G_2$  par l'intermédiaire de l'interrupteur  $K_6$ . En outre, une des électrodes de la capacité  $C'_r$  est reliée à la masse par l'intermédiaire de l'interrupteur  $K_7$ , tandis que l'autre électrode de cette même capacité est reliée à la masse par l'intermédiaire de l'interrupteur  $K_8$ . Les capacités  $C_r$  et  $C'_r$  sont égales. La sortie  $s_1$  de l'amplificateur  $G_1$  forme en même temps la sortie  $S$  du circuit de filtrage.

Il faut observer que l'ensemble  $R_2$  constitue une capacité commutée d'un type un peu particulier. Les quatre interrupteurs de commutation  $K_5$ ,  $K_6$ ,  $K_7$  et  $K_8$  ainsi montés permettent de permuter l'électrode de la capacité de transfert  $C'_r$  qui est reliée à la masse. L'effet des capacités parasites entre les électrodes de  $C'_r$  et la masse lors de la commutation de la capacité est ainsi annulé. De même dans l'ensemble  $R_1$  la capacité  $C_r$  et les interrupteurs  $K_1$ ,  $K_2$  et  $K_3$  ont respectivement le même rôle que la capacité  $C'_r$  et les interrupteurs  $K_5$ ,  $K_6$  et  $K_7$ . L'interrupteur  $K_4$  a pour but de reboucler la sortie  $s_2$  de l'amplificateur  $G_2$  sur l'entrée  $e_1$  de l'amplificateur  $G_1$ . Cet interrupteur avec sa capacité réalise ainsi l'équivalent d'un sommateur d'une boucle d'asservissement.

Le fonctionnement de ce circuit est le suivant:

On suppose tout d'abord que les interrupteurs  $S_2$  à  $S_4$  et  $S_6$  à  $S_8$  sont ouverts alors que les interrupteurs  $S_1$  et  $S_5$  sont fermés. Par ailleurs, les signaux  $\emptyset_i$  et  $\emptyset_p$  représentés sur la fig. 4 sont appliqués respectivement d'une part aux interrupteurs  $K_1$ ,  $K_4$ ,  $K_5$ ,  $K_8$  et  $K_{10}$  et d'autre part aux interrupteurs  $K_2$ ,  $K_3$ ,  $K_6$ ,  $K_7$  et  $K_9$ . Le circuit fonctionne alors comme un filtre passe-bande à un seul canal dont la fonction de transfert en fonction de la fréquence ( $f$ ) obéit à l'équation suivante:

$$T(f) = \frac{A}{\sqrt{1 + Q^2 \left( \frac{f}{f_0} - \frac{f_0}{f} \right)^2}}$$

dans laquelle Q représente le facteur de qualité,  $f_0$  la fréquence d'accord et A le gain du filtre.

La fréquence d'accord de ce filtre élémentaire est définie par le rapport de la valeur de la capacité  $C_r$  et de la valeur de la capacité  $C_1$  et par la période  $t$  de commutation des interrupteurs  $K_1$  à  $K_{10}$  associés aux capacités commutées, c'est-à-dire la période des signaux  $\varnothing_1$  et  $\varnothing_p$ .

Le facteur de qualité Q est défini par le rapport de la valeur des capacités  $C_r$  et  $C_q$ .

Bien entendu, si seuls les interrupteurs  $S_2, S_6$  ou  $S_3, S_7$  ou encore  $S_4, S_8$  étaient fermés, le même fonctionnement serait obtenu, mais avec des fréquences d'accord à chaque fois différentes correspondant aux capacités  $C_2, C_3$  et  $C_4$ .

Si maintenant, les signaux de multiplexage  $\varnothing_1, \varnothing_2, \varnothing_3$  et  $\varnothing_4$  représentés sur la fig. 4 sont appliqués respectivement sur les groupes d'interrupteurs  $S_1-S_5, S_2-S_6, S_3-S_7$  et  $S_4-S_8$ , un fonctionnement multiplexé du circuit est obtenu, définissant ainsi quatre canaux de filtrage passe-bande, correspondant aux groupes de capacités  $C_1-C_5, C_2-C_6, C_3-C_7$  et  $C_4-C_8$ .

Comme le montre la fig. 4, le signal  $\varnothing_1$  est constitué par une succession d'impulsions périodiques de niveau logique 1 séparées par des portions de signal au niveau logique 0. Les interrupteurs  $S_i$  ( $i = 1$  à 8) sont tels que, lorsqu'un signal de niveau logique 1 est appliqué à leur entrée de commande, ces interrupteurs sont fermés, c'est-à-dire qu'ils laissent passer le courant. Pour le niveau logique 0, ces mêmes interrupteurs sont bien sûr ouverts. Dans la suite de la description, le niveau logique du signal provoquant la fermeture de l'interrupteur sera dit «niveau actif» (niveau 1 dans l'exemple) et le niveau logique provoquant l'ouverture de l'interrupteur sera dit «inactif» (niveau 0 dans l'exemple). Les interrupteurs  $S_i$  sont par exemple constitués par des transistors MOS commandés par leur électrode de grille.

Le signal  $\varnothing_1$  a une période  $T_1$ . Le signal  $\varnothing_{2,2}$  a une période  $T_2 = 2T_1$ ... et le signal  $\varnothing_4$  a une période de  $T_4 = 2^3T_1$ . De plus, comme cela est visible sur la fig 4, les signaux  $\varnothing_2$  à  $\varnothing_4$  sont décalés par rapport au signal  $\varnothing_1$  de telle manière qu'une seule impulsion au plus des signaux  $\varnothing_2$  à  $\varnothing_4$  apparaisse entre deux impulsions successives du signal  $\varnothing_1$ . Ainsi, à chaque instant, au plus un seul signal présente un niveau actif. De plus, les signaux  $\varnothing_1$  et  $\varnothing_p$  ont une période égale à  $\frac{1}{2}T_1$  et chacun des signaux  $\varnothing_1$  et  $\varnothing_p$  présente une impulsion pour chaque niveau actif des signaux  $\varnothing_1$  à  $\varnothing_4$ . Les capacités  $C_r$  et  $C_q$  sont donc chargées et déchargées durant chaque état actif de chaque signal de multiplexage  $\varnothing_1$  à  $\varnothing_4$ .

Durant chaque impulsion du signal  $\varnothing_1$  le signal apparaissant à la sortie S du circuit correspond à la portion du signal contenue dans la bande passante définie par la capacité  $C_1$ . Plus précisément, si  $C_q$  est choisie de telle manière que  $C_q = C_r/Q$  (Q étant le facteur de qualité commun à tous les canaux) la constante de temps équiva-

lente est égale à  $\frac{C_1}{C_r} T_1$ . Pour les trois autres canaux, les constantes de temps équivalentes sont  $\frac{C_2}{C_r} T_2$ ;  $\frac{C_3}{C_r} T_3$  et  $\frac{C_4}{C_r} T_4$ .

Il faut remarquer que si les quatre bandes passantes sont distantes les unes des autres d'une octave, les capacités  $C_1$  à  $C_4$  sont égales puisque les périodes correspondantes  $T_1, T_2, T_3, T_4$  sont toutes dans un rapport 2. Le facteur de qualité reste évidemment le même pour tous les canaux de filtrage.

En outre, il est clair que, entre deux niveaux actifs successifs du signal  $\varnothing_1$ , il existe un seul niveau actif, des autres signaux pris globalement à l'exception des instants qui correspondent aux périodes  $T_1 \times 2^n$ , pour  $n > 3$  où il n'y a pas de niveau actif. En conséquence les amplificateurs  $G_1$  et  $G_2$  ne

travaillent qu'avec la période  $\frac{1}{2}T_1$ , ce qui réduit leur consommation.

Enfin, pour définir les constantes de temps des différents canaux, il est possible de jouer sur la valeur de deux paramètres: la valeur de la période  $T_1$  du signal de multiplexage et la valeur de la capacité  $C_1$ . Il est ainsi possible de maintenir les valeurs des capacités dans des domaines raisonnables.

D'une manière plus générale, si le circuit comprend n canaux de filtrage, il y aura n signaux de multiplexage. Si  $\varnothing_1$  est le signal dont la période  $T_1$  est inférieure à celle de tous les autres signaux  $\varnothing_2$  à  $\varnothing_n$ , les autres signaux auront des périodes et des décalages tels qu'au plus une impulsion, c'est-à-dire au plus un niveau actif, de ces signaux pris globalement soit présente entre deux niveaux actifs successifs du signal  $\varnothing_1$ . Ainsi, les amplificateurs  $G_1$  et  $G_2$  travaillent effectivement à la période maximale  $\frac{1}{2}T_1$ . Si la condition énoncée précédemment est respectée, toutes les combinaisons de périodes  $T_2$  à  $T_n$  sont possibles. Elles dépendent des fréquences centrales des bandes passantes à définir. Il sera possible d'adopter, comme dans l'exemple précédent:

$$T_i = 2^{i-1} T_1 \text{ avec } i = 2 \text{ à } n.$$

Il est encore possible de choisir pour les périodes  $T_2$  à  $T_n$  la même valeur  $nT_1$ , les niveaux actifs des signaux  $\varnothing_2$  à  $\varnothing_n$  étant décalés d'une durée  $\frac{1}{2}T_1$  par rapport à  $\varnothing_1$ .

Pour mieux comprendre les caractéristiques de l'invention, un circuit de filtrage correspondant aux bandes de filtrage représentées sur la fig. 6 va être décrit en liaison avec les figs 5a et 5b. Les valeurs caractéristiques des huit canaux de filtrage sont résumées dans le tableau suivant:

	$f_0$ (Hz)	$f_L$ (Hz)	$f_H$ (Hz)	B (Hz)	$Q = f_{0/B}$
35 a	106	75	150	75	1,41
b	212	150	300	150	1,41
c	377	300	475	175	2,15
d	600	475	756	281	2,15
e	952	756	1200	444	2,15
40 f	1512	1200	1905	705	2,15
g	2400	1905	3024	1119	2,15
h	3810	3024	4800	1776	2,15

Dans ce tableau  $f_0$  est la fréquence centrale;  $f_L$  et  $f_H$  sont des fréquences de coupure hautes et basses à  $-3$  dB; B est la largeur de bande; et Q est le facteur de qualité.

Il apparaît que les deux canaux de filtrage les plus bas en fréquence (a, b) sont des filtres d'octave, alors que les six autres canaux de filtrage sont des filtres  $\frac{2}{3}$  d'octave. Il est de plus imposé que les courbes de réponse soient plates dans la bande-passante et aient une coupure de 40 dB par décade en dehors de la bande passante.

Pour réaliser la condition de coupure à 40 dB par décade, le circuit est constitué par deux étages de filtrage montés en cascade donnant chacun une coupure de 20 dB par décade. En d'autres termes, la fonction de transfert globale  $T'(f)$  est le produit des deux fonctions de transfert suivantes:

$$T_1(f) = \frac{A_1}{\sqrt{1 + \alpha^2 Q^2 \left( \frac{f}{\beta f_0} - \frac{\beta f_0}{f} \right)^2}}$$

et

$$T_2(f) = \frac{A_2}{\sqrt{1 + \alpha^2 Q^2 \left( \frac{\beta f}{f_0} - \frac{f_0}{\beta f} \right)^2}}$$

dans lesquelles  $\alpha$  et  $\beta$  sont les coefficients qui valent respectivement 1,46 et 1,29 pour les filtres d'octave et 1,43 et 1,18 pour les filtres  $\frac{2}{3}$  d'octave. En outre, le gain global A est égal à  $j A_1 A_2$ . Le coefficient  $j$  est égal à 0,47 pour un filtre d'octave et 0,49 pour un filtre  $\frac{2}{3}$  d'octave.

Compte tenu du fait qu'il y a des filtres d'octave et des filtres  $\frac{2}{3}$  d'octave, il est préférable de réaliser le circuit de filtrage complet à l'aide de deux sous-ensembles référencés 2 et 4 sur la fig. 5a. Le sous-ensemble 2 prend en charge les bandes-passantes a, b, c et f et le sous-ensemble 4 les bandes-passantes d, e, g et h. Cette répartition a simplement pour but de simplifier le circuit, mais cela ne change rien au principe de l'invention. A des détails près, les sous-ensembles 2 et 4 sont identiques et en fait ils se distinguent surtout par les valeurs de capacité correspondant aux différentes bandes passantes. C'est pourquoi, seul le sous-ensemble 2 est représenté en détails sur la fig. 5b.

Les sous-ensembles 2 et 4 sont montés en parallèle après l'entrée commune 6. Chaque sous-ensemble comprend un étage de pré-filtrage 8 et 8', un premier étage de filtrage 10 et 10' et un deuxième étage de filtrage 12 et 12'. L'utilité des deux étages de filtrage a déjà été expliquée.

Les deux étages de filtrage 10 et 12 ont des structures totalement identiques. Seules les valeurs des capacités changent en passant de l'étage 10 à l'étage 12. En outre, chacun de ces étages est très peu différent du circuit représenté sur la fig. 3. C'est pourquoi, pour les parties communes, les références de la fig. 3 seront reprises. Pour le deuxième étage 12, les références de l'étage 10 seront reprises, mais avec le signe «prime».

Le pré-filtre 8 est un filtre passe-bas dont la fréquence de coupure est de 2,4 kHz. Il a pour but d'éliminer les fréquences indésirables. Il comprend, entre son entrée 14 reliée à l'entrée 6 du circuit et sa sortie 16 reliée à l'entrée E de l'étage 10, un amplificateur 18 dont la sortie est reliée à son entrée inverseuse, des résistances 20 et 22 montées en série entre l'entrée 14 et l'entrée directe de l'amplificateur 18, une capacité  $C_9$  montée entre la masse et l'entrée directe de l'amplificateur et une capacité  $C_{10}$  montée entre ce même point commun aux résistances 20 et 22 et l'entrée inverseuse de l'amplificateur 18.

L'étage 10 comprend, comme le circuit de la fig. 3, les amplificateurs  $G_1$  et  $G_2$ , les résistances commutées  $R_1$  et  $R_2$  et les éléments de filtrage  $E_1$  à  $E_8$ . Il comprend de plus montés en parallèle avec respectivement les éléments de filtrage  $E_1$  à  $E_4$  et  $E_5$  à  $E_8$  des interrupteurs  $K_{11}$  et  $K_{12}$  qui servent à remettre à zéro respectivement la sortie des amplificateurs  $G_1$  et  $G_2$  à l'aide du signal  $\emptyset_C$  qui sera explicité ultérieurement.

L'amplificateur  $G_1$  comporte de plus en contre-réaction la capacité commutée  $R_4$  qui se substitue à la capacité commutée  $R_3$  de la fig. 3. Cet élément  $R_4$  comprend une capacité  $C_{q1}$  montée entre la masse et le point commun aux interrupteurs  $K_9$  et  $K_{10}$ . Il comprend de plus la capacité  $C_{q2}$  montée entre le point commun et l'interrupteur  $K_{13}$ , lui-même relié à la masse. Ce circuit  $R_4$  constitue bien une capacité commutée, mais qui peut prendre deux valeurs distinctes. Lorsque l'interrupteur  $K_{13}$  est ouvert par le signal  $\emptyset_a$ , seule la capacité  $C_{q1}$  est commutée. Lorsque l'interrupteur  $K_{13}$  est fermé par le signal  $\emptyset_a$ , les deux capacités  $C_{q1}$  et  $C_{q2}$  sont commutées en parallèle. Ces deux valeurs de la capacité commutée  $R_4$  sont rendues nécessaires par le fait que, comme l'indique le tableau, le facteur de qualité Q est différent pour les bandes a et b et pour les bandes c et f.

L'entrée E' de l'étage 12 est reliée à la sortie S de l'étage 10. Sur la sortie S' apparaît le signal de sortie Vabcf qui comporte les échantillons du signal d'entrée correspondant aux bandes de fréquence a, b, c et f. pour réaliser les quatre

bandes passantes, a, b, c et f, les capacités de filtrage ont les valeurs suivantes:

$$C_1 = C_5 = 4,46 \text{ pF}; C_2 = C_6 = 8,92 \text{ pF}; C_3 = C_4 = C_7 = C_8 = 7,24 \text{ pF}; C'_1 = C'_5 = 6,22 \text{ pF}; C'_2 = C'_6 = 12,5 \text{ pF}; C'_3 = C'_4 = C'_7 = C'_8 = 12,1 \text{ pF}.$$

Les capacités commutées ont les valeurs suivantes:

$$C_r = C'_r = 2 \text{ pF}; C_{q1} = C'_{q1} = 0,65 \text{ pF} \text{ et } C_{q2} = C'_{q2} = 0,32 \text{ pF}.$$

Pour le pré-filtre les résistances 20 et 22 égales à 10 M $\Omega$  et les capacités  $C_9$  et  $C_{10}$  valent respectivement 9,38 et 4,69 pF.

Dans le sous-ensemble 4, le pré-filtre 8' constitue un pré-filtre passe-bas dont la fréquence de coupure vaut 6 kHz. Il a exactement la même structure que le pré-filtre 8. Seule la valeur des capacités change.  $C_9$  vaut 1,88 pF et  $C_{10}$  3,75 pF.

Le premier étage de filtrage 10' du sous-ensemble 4 est identique à l'étage 10 du sous-ensemble 2 à l'exception du fait que l'ensemble  $R_4$  ne comporte que la capacité  $C_{q1}$ . Il est donc identique à l'élément  $R_3$  de la fig. 3 et  $C_{q1}$  est égale à 0,65 pF. En effet, pour les bandes d, e, g, h, le facteur de qualité Q est le même. Quant au deuxième étage 12', il est identique à l'étage 10'. Dans le sous-ensemble, la capacité  $C_r$  vaut toujours 2 pF, et les autres capacités valent:

$$C_1 = C_3 = C_5, C_7 = 7,06 \text{ pF}; C_2 = C_4 = C_6 = C_8 = 9,85 \text{ pF}; C'_1 = C'_3 = C'_5 = C'_7 = 5,6 \text{ pF}; C'_2 = C'_4, C'_6 = C'_8 = 7,84 \text{ pF}.$$

En choisissant convenablement les valeurs des capacités  $C_1$  à  $C_4$  respectivement pour les premiers étages de filtrage 10 et 10', les fréquences des signaux de multiplexage peuvent être choisies de la manière suivante pour obtenir effectivement les bandes passantes ayant la disposition représentée sur la fig. 6:

$$\emptyset_8 \text{ (canal a)} = 3,125 \text{ kHz} \quad \emptyset'_7 \text{ (canal b)} = 6,25 \text{ kHz}$$

$$\emptyset'_6 \text{ canal c)} = 12,5 \text{ kHz} \quad \emptyset'_5 \text{ (canal f)} = 25 \text{ kHz}$$

Ces signaux commandent le sous-ensemble 2.

Pour le sous-ensemble 4, les signaux de multiplexage sont:

$$\emptyset'_4 = 12,5 \text{ kHz (canal d)} \quad \emptyset'_3 = 25 \text{ kHz (canal e)}$$

$$\emptyset'_2 = 50 \text{ kHz (canal g)} \quad \emptyset'_1 = 100 \text{ kHz (canal h)}$$

Leurs périodes sont respectivement référencées  $T'_8$  à  $T'_1$  sur les figs 7a et 7b. Les valeurs de fréquence des signaux de multiplexage montrent que les signaux  $\emptyset'_3$  et  $\emptyset'_5$  ainsi que  $\emptyset_4$  et  $\emptyset'_6$  sont identiques. Ceci ne perturbe pas le fonctionnement du circuit complet puisqu'il y a deux multiplexages indépendants respectivement pour le sous-ensemble 2 et le sous-ensemble 4.

La répartition des canaux a à h entre les sous-ensembles 2 et 4 a été faite comme décrit précédemment seulement pour en simplifier la réalisation.

La fig. 8 donne un exemple de réalisation d'un ensemble d'élaboration des signaux  $\emptyset'_1$  à  $\emptyset'_8$ .

La borne d'entrée  $E_1$  de ce circuit est reliée d'une part à la première entrée d'une porte ET 30 par l'intermédiaire d'un inverseur 31, et d'autre part à un circuit 33 donnant un retard  $\tau$  aux fronts de montée et de descente du signal appliqué à son entrée. La sortie du circuit retard 33 est reliée d'une part à la deuxième entrée de la porte ET 30 par l'intermédiaire d'un inverseur 34 et d'autre part à la deuxième entrée d'une porte ET 32. Enfin, l'entrée  $E_1$  est de plus reliée à la première entrée de la porte ET 32. La sortie de la porte ET 30 est reliée d'une part à l'entrée d'horloge 36a d'un compteur binaire 36 et d'autre part à l'entrée de remise à zéro 38a d'un flip-flop D 38. La sortie de la porte ET 32 est reliée à l'entrée d'horloge 38b du flip-flop 38 par un inverseur 40. Les sorties binaires 36'a à 36'f qui délivrent les signaux  $Q_1$  à  $Q_6$  sont respectivement reliées aux entrées d'horloge 42'a à 42'f de six flip-flops D référencés 42a à 42f. En outre, les entrées de remise à zéro 42''a à 42''f sont reliées à

la sortie 38c du flip-flop 38. Les sorties 42''a à 42''f des flip-flops 42a à 42f donnent les signaux de multiplexage  $\varnothing_8$  à  $\varnothing_8$  compte-tenu du fait que  $\varnothing_3$  et  $\varnothing_5$  sont identiques, tout comme  $\varnothing_4$  et  $\varnothing_6$ .

A l'entrée  $E_1$  de ce circuit, un signal CK à 200 kHz est appliqué. La porte 30 délivre sur sa sortie le signal  $\varnothing_1$  à 200 kHz qui est inversé par rapport au signal CK et dont les fronts montants présentent un retard  $\tau$  par rapport aux fronts descendants du signal CK, les fronts descendants de  $\varnothing_1$  coïncidant avec les fronts montants de CK. La porte 32 délivre le signal  $\varnothing_p$  dont les fronts de montée sont regardés de  $\tau$  par rapport aux fronts montants de CK, les fronts descendants de deux signaux coïncidant. Le flip-flop 38 délivre un signal  $Q_R$  dont les impulsions sont en phase avec les fronts descendants du signal  $\varnothing_p$  et ont une durée égale à  $\tau$ . Le compteur binaire 36 délivre de façon classique les signaux  $Q_1$  à  $Q_6$  sur ses sorties 36'a à 36'f. Ces signaux sont représentés sur la fig. 7. Les sorties des flip-flops 42a à 42f délivrent les signaux  $\varnothing_1$  à  $\varnothing_8$ . Ils ne diffèrent des signaux  $Q_1$  à  $Q_6$  que par le fait qu'ils sont remis à zéro par les impulsions  $Q_R$ . La fig. 7a montre l'élaboration des signaux  $\varnothing'_1$  à  $\varnothing'_4$  alors que la fig. 7b montre l'élaboration des signaux  $\varnothing'_5$  à  $\varnothing'_8$ . Le changement d'échelle des temps a simplement pour but de rendre plus lisible la fig. 7a.

Grâce à l'introduction du retard  $\tau$  tout risque de chevauchement des signaux  $\varnothing_1$ ,  $\varnothing_p$  et  $\varnothing'_1$  à  $\varnothing'_8$  est évité.

La fig. 8 montre également l'élaboration des signaux  $\varnothing_c$ ,  $\varnothing'_c$  et  $\varnothing_q$ . Les sorties des flip-flops 42a, 42b, 42c et 42d sont reliées aux entrées d'une porte NON-OU 43 dont la sortie délivre le signal  $\varnothing'_c$  de remise à zéro des amplificateurs  $G_1$  et  $G_2$ ,  $G'_1$  et  $G'_2$  du sous-ensemble 4. Les sorties des flip-flops 42e et 42f sont reliées aux entrées d'une porte OU 45. La sortie de la porte 45 délivre le signal  $\varnothing_q$  de commande des interrupteurs  $K_{13}$  et  $K'_{13}$  du sous-ensemble 2. Enfin, une troisième porte NON-OU 47 reçoit sur ses entrées les sorties des flip-flops 42c et 42d et la sortie de la porte OU 45. La sortie de la porte 47 délivre le signal  $\varnothing_c$ .

Le fonctionnement du circuit représenté sur la fig. 5b est analogue à celui du circuit de la fig. 3. Les signaux de multiplexage  $\varnothing'_5$ ,  $\varnothing'_6$ ,  $\varnothing'_7$  et  $\varnothing'_8$  jouent le même rôle que les signaux  $\varnothing_1$ ,  $\varnothing_2$ ,  $\varnothing_3$  et  $\varnothing_4$  de la fig. 3. Il s'y ajoute seulement le fait que, lorsqu'il n'y a aucun niveau actif de signal de multiplexage, le signal  $\varnothing_c$  remet la sortie des amplificateurs du sous-ensemble 2 à zéro. De même, le signal  $\varnothing'_c$  remet à zéro la sortie des amplificateurs du sous-ensemble 4. Enfin, lorsque les signaux de multiplexage  $\varnothing'_7$  et  $\varnothing'_8$  présentent un niveau actif, le signal  $\varnothing_q$  modifie la valeur de la capacité commutée  $R_4$  et  $R'_4$  du sous-ensemble 2 pour ajuster la valeur du facteur de qualité  $Q$ .

Sur la sortie  $S'$  du sous-ensemble 12, il apparaît le signal multiplexé  $V_{abcf}$  dont les échantillons successifs représentent l'amplitude des échantillons du signal d'entrée pour les bandes de filtrage a, b, c et f. De même sur la sortie  $S'$  du sous-ensemble 12', il apparaît le signal multiplexé  $V_{degh}$  dont les échantillons successifs représentent l'amplitude des échantillons du signal d'entrée pour les bandes de filtrage d, e, g, h.

La description précédente concerne un filtre multicanal passe-bande complet. Il va de soi que l'invention concerne également la réalisation de dispositifs de traitement plus simples et par exemple un filtre passe-bas ou un filtre passe-haut a plusieurs canaux de filtrage. Elle concerne également la réalisation d'un intégrateur avec plusieurs constantes d'intégration commandé par des signaux de multiplexage. En effet, dans tous ces cas, le circuit utilise la même cellule de base qui consiste en un amplificateur qui comporte en contre-réaction et en parallèle une pluralité d'éléments de même nature comportant chacun un interrupteur commandé par un

signal de multiplexage et une capacité dont la valeur définit l'action du canal de traitement et à l'entrée de l'amplificateur une capacité commutée dont les interrupteurs sont commandés par les signaux de commutation. Cette cellule de base est par exemple représentée sur la fig. 3 avec les éléments montés en contre-réaction de l'amplificateur  $G_2$  et la capacité commutée. Bien entendu, cet ensemble est commandé par des signaux de commutation et de multiplexage présentant les caractéristiques définies précédemment.

Le circuit de filtrage décrit ci-dessus forme un tout qui peut présenter de nombreuses utilisations. Cependant, ce circuit peut être complété pour former un dispositif complet d'analyse du signal appliqué à l'entrée du circuit de filtrage. Dans le cas où le dispositif complet concerne l'analyse de la parole pour la commande d'une montre, il peut être intéressant d'ajouter un amplificateur d'entrée qui traite le signal électrique sortant du convertisseur parole/signal électrique. A la sortie du circuit de filtrage, il peut également être intéressant d'ajouter des circuits qui traitent le signal multiplexé délivré par le circuit de filtrage. Ces circuits peuvent servir à redresser et à faire le moyenne des échantillons correspondant à un même canal. Ils peuvent également servir à comparer la valeur moyenne du signal pour chaque canal avec une valeur de référence. Ce sont ces circuits complémentaires qui vont être décrits ci-après.

La fig. 9a montre un circuit amplificateur d'entrée dont la caractéristique gain (A) en fonction de la fréquence (f) exprimée en Hertz est représentée sur la fig. 9b. Le circuit comprend un amplificateur 60 différentiel (par exemple un amplificateur opérationnel) dont l'entrée directe 60a est reliée à l'entrée  $E_c$  du circuit, et dont la sortie est reliée à la sortie  $S_s$  du circuit. Une résistance  $R_1$  est montée entre la masse et l'entrée 60a. Une résistance  $R_2$  et une capacité  $C_{15}$  sont montées en série entre la masse et l'entrée inverseuse 60b de l'amplificateur 60. En outre, la résistance  $R_3$  est montée en contre-réaction entre l'entrée 60b et la sortie de l'amplificateur. Si les résistances  $R_1$ ,  $R_2$  et  $R_3$  valent respectivement 10, 100 et 10 M $\Omega$ , et si la capacité  $C_{15}$  est égale à 53 pF, le circuit amplificateur présente la courbe de réponse représentée sur la fig. 9b. Cet amplificateur présente un gain d'environ 100 ce qui est convenable à la sortie d'un microphone. En outre, il accentue les fréquences élevées jusqu'à 3 kHz, avec une pente de 20 dB par décade. Cette caractéristique est favorable lorsque le signal électrique appliqué à son entrée  $E_c$  est représentatif de la parole.

Le circuit représenté sur la fig. 10a permet d'élaborer des signaux représentatifs de la valeur moyenne redressé des échantillons correspondant aux différents canaux de filtrage. Dans le cas particulier du circuit représenté sur la fig. 10, il traite les échantillons correspondant aux canaux de filtrage d, e, h et g, c'est-à-dire le signal  $V_{degh}$ .

L'entrée  $E_{10}$  est reliée d'une part à un circuit 70 de détection de signe par l'interrupteur  $S_{10}$  et d'autre part au circuit de redressement et de moyennage 72 par l'interrupteur  $S_{11}$ .

Le circuit 70 comprend un comparateur 74 dont l'entrée 74a reliée à l'interrupteur  $S_{10}$ . Un condensateur  $C_{16}$  est monté entre la masse et l'entrée 74a. L'entrée inverseuse 74b du comparateur est reliée directement à la masse. La sortie du comparateur 74 est reliée d'une part à la porte ET 76 et d'autre part à la porte ET 78 par l'inverseur 80. Les autres entrées des portes ET 76 et 78 sont reliées à une borne de commande 82. Sur les sorties 76c et 78c apparaissent respectivement les signaux  $\varnothing_+$  et  $\varnothing_-$  indiquant que le signal appliqué à l'entrée directe 74a du comparateur 74 est positif ou négatif. Sur l'entrée de commande 82 est appliqué le signal  $\varnothing_p$  déjà décrit en liaison avec les figs 5.

Le circuit 72 comprend une capacité  $C_{17}$  montée entre l'entrée  $E_{11}$  et un point 1. Ce point 1 peut être mis à la masse

soit par l'interrupteur  $S_{12}$  soit par l'interrupteur  $S_{13}$ . De même, l'entrée  $E_{11}$  peut être mise à la masse par l'interrupteur  $S_{14}$ . Les points  $E_{11}$  et 1 peuvent être respectivement reliés à la ligne 84 par les interrupteurs  $S_{15}$  et  $S_{16}$ . Des capacités  $C_{18}$ ,  $C_{19}$ ,  $C_{20}$  et  $C_{21}$  sont montées entre la masse et des interrupteurs  $S_{17}$ ,  $S_{18}$ ,  $S_{19}$  et  $S_{10}$  qui permettent de relier ces capacités au conducteur 84. A titre d'exemple, les capacités  $C_{16}$  et  $C_{17}$  valent 1 pF et les capacités  $C_{18}$  à  $C_{20}$  valent 10 pF.

Le fonctionnement de ce circuit va être expliqué en liaison avec la fig. 10b, qui représente les signaux de commande appliqués aux interrupteurs  $S_{10}$  à  $S_{20}$ .

La première ligne de la fig. 10b montre une forme possible du signal multiplexé  $V_{degh}$  appliqué à l'entrée  $E_{10}$  du circuit. Sur cette figure apparaissent les signaux  $\emptyset_p$  et  $\emptyset_1$  déjà décrits. Les signaux de multiplexage  $\emptyset'_1$  à  $\emptyset'_4$  ont déjà été décrits. Les signaux  $\emptyset''_1$ ,  $\emptyset''_2$ ,  $\emptyset''_3$  et  $\emptyset''_4$  sont définis de la manière suivante:

$$\begin{aligned}\emptyset''_1 &= \emptyset'_1 \cdot \emptyset_p; \emptyset''_2 = \emptyset'_2 \cdot \emptyset_p; \emptyset''_3 = \emptyset'_3 \cdot \emptyset_p \\ \emptyset''_4 &= \emptyset'_4 \cdot \emptyset_p.\end{aligned}$$

En d'autres termes les signaux  $\emptyset''_1$  à  $\emptyset''_4$  correspondent à la portion des signaux  $\emptyset'_1$  à  $\emptyset'_4$  apparaissant en même temps que le signal  $\emptyset_p$ . De plus, il faut noter que le signal  $\emptyset''_1$  présente un niveau logique 1, c'est-à-dire un niveau actif pour chaque période où le signal  $V_{degh}$  contient un échantillon correspondant au canal h du circuit de filtrage. Il en va de même pour le signal  $\emptyset''_2$  et le canal g etc. Ces signaux  $\emptyset''_1$  à  $\emptyset''_4$  sont respectivement appliqués aux interrupteurs  $S_{17}$  à  $S_{20}$ . La fig. 10b explique également l'élaboration des signaux de signe  $\emptyset_+$  et  $\emptyset_-$ . Le signal  $\emptyset_s$  apparaît à la sortie du comparateur 74. Le comparateur délivre un signal de niveau +1 si son entrée reçoit un signal supérieur à zéro, et un signal de niveau 0 dans les autres cas. Le signal  $\emptyset_+$  est la partie commune aux signaux  $\emptyset_p$  et  $\emptyset_s$ , tandis que le signal  $\emptyset_-$  est la partie commune aux signaux  $\emptyset_s$  et  $\emptyset_p$ . Les signaux  $\emptyset''_1$  à  $\emptyset''_4$  sont respectivement appliqués aux interrupteurs  $S_{17}$  à  $S_{20}$ . Le signal  $\emptyset_1$  est appliqué aux interrupteurs  $S_{10}$ ,  $S_{11}$  et  $S_{13}$ , le signal  $\emptyset_+$  aux interrupteurs  $S_{15}$  et  $S_{12}$  et enfin le signal  $\emptyset_-$  aux interrupteurs  $S_{14}$  et  $S_{16}$ .

La réalisation du circuit d'élaboration de ces signaux est évidente pour l'homme de l'art. Il n'y a donc pas lieu de la décrire.

Le fonctionnement du circuit de la fig. 10a est le suivant:

A chaque instant où le niveau 1 du signal  $\emptyset_1$  est appliqué aux interrupteurs  $S_{10}$ ,  $S_{11}$  et  $S_{13}$ , la capacité  $C_{17}$  emmagasine une charge correspondant à la valeur du signal  $V_{degh}$  présente à l'entrée  $E_{10}$  à ces instants. Simultanément, le signal  $\emptyset_s$  correspondant est élaboré par le détecteur de polarité 74. A l'instant où se présente le niveau logique 1 suivant du signal  $\emptyset_p$ , les interrupteurs  $S_{10}$ ,  $S_{11}$  et  $S_{12}$  sont ouverts et le signal  $\emptyset_+$  ou  $\emptyset_-$  est délivré à la sortie de la porte 76 ou 78 selon le signe de  $V_{degh}$ . Ce signal  $\emptyset_+$  ou  $\emptyset_-$ , en fermant les interrupteurs  $S_{12}$  et  $S_{15}$  ou  $S_{14}$  et  $S_{16}$ , relie soit l'entrée  $E_{11}$  à la ligne 84 et le point 1 à la masse M, soit l'entrée  $E_{11}$  à la masse M et le point 1 à la ligne 84. Simultanément, un des signaux de commande  $\emptyset''_1$  à  $\emptyset''_4$  présente le niveau logique 1. Celui des interrupteurs  $S_{17}$  à  $S_{20}$  correspondant à ce signal est donc fermé et la charge contenue dans la capacité  $C_{17}$  est transférée dans la capacité correspondant à l'interrupteur fermé. Il faut observer que grâce à l'action des signaux  $\emptyset_+$  et  $\emptyset_-$  la charge est transférée avec son signe.

Si, par exemple, c'est le signal  $\emptyset''_3$  qui présente le niveau logique 1, c'est l'interrupteur  $S_{19}$  qui est fermé et la charge est transférée dans la capacité  $C_{20}$ . Cette capacité correspond au canal e tout comme bien sûr, le signal  $\emptyset''_3$ .

Selon le même processus les charges correspondant respectivement aux canaux h, g, e et d sont stockées avec

leur signe dans les capacités  $C_{18}$ ,  $C_{19}$ ,  $C_{20}$  et  $C_{21}$ . Les tensions aux bornes des capacités  $C_{18}$  à  $C_{21}$  sont donc respectivement représentatives des valeurs moyennes  $\bar{V}_h$ ,  $\bar{V}_g$ ,  $\bar{V}_f$  et  $\bar{V}_e$  des échantillons du signal appliqué à l'entrée du circuit de filtrage pour les différents canaux de filtrage h, g, e et d.

Il apparaît que, de plus, le circuit de la fig. 10a assure le démultiplexage du signal multiplexé délivré par le sous-ensemble de filtrage 4. Un circuit analogue serait associé au sous-ensemble de filtrage 2.

Enfin, le circuit de comparaison à un seuil est représenté sur la fig. 11a. Ce circuit permet de comparer la valeur moyenne du signal correspondant à une bande de filtrage à la valeur moyenne du signal relatif à plusieurs bandes de filtrage, cette valeur étant augmentée d'une tension de décalage  $V_{th}$ .

Le circuit complet comprend deux sous-ensembles: le sous-ensemble 100 qui traite les signaux moyens  $\bar{V}_h$ ,  $\bar{V}_g$ ,  $\bar{V}_f$  et  $\bar{V}_e$  correspondant aux canaux e à h et le sous-ensemble 100' qui traite les signaux  $\bar{V}_d$ ,  $\bar{V}_c$ ,  $\bar{V}_b$  et  $\bar{V}_a$  correspondant aux canaux a à d.

Le sous-ensemble 100 comprend l'amplificateur 102 dont l'entrée directe 102a est reliée par les interrupteurs  $S_{30}$  à  $S_{33}$  aux bornes d'entrée  $B_1$  à  $B_4$ . La sortie 102c de l'amplificateur 102 est reliée par la ligne 106 à l'entrée inverseuse 104b du comparateur 104. La ligne 106 comprend les interrupteurs  $S_{34}$  et  $S_{35}$  qui sont constitués, par exemple, par des transistors MOS. En outre, l'entrée 102a de l'amplificateur 102 est directement reliée par la ligne 108 à l'entrée directe 104a du comparateur 104. Une capacité  $C_{42}$  est montée entre la masse et l'entrée 104a. Ce sous-ensemble 100 comprend également les capacités  $C_{40}$  et  $C_{41}$  montées en parallèle entre la ligne 106 et une ligne 110 commune aux deux sous-ensembles. Enfin, la sortie 104c du comparateur 104 est reliée aux entrées de quatre mémoire-tampons 112, 114, 116 et 118 munies des entrées de commande 112a, 114a, 116a et 118d. La ligne 110 est alimentée par une source de tension  $-V_{th}$  et comprend les interrupteurs  $S_{36}$  et  $S_{37}$  qui permettent d'isoler la source  $V_{th}$  des capacités  $C_{40}$  et  $C_{41}$ .

Le sous-ensemble 100' a exactement la même structure que le sous-ensemble 100. Les éléments de ce sous-ensemble portent les mêmes références que les éléments correspondant du sous-ensemble 100, mais affectées du signe «prime». Toutes les capacités  $C_{40}$ ,  $C_{42}$  et  $C'_{40}$ ;  $C'_{42}$  valent 1 pF tandis que  $C_{41}$  et  $C'_{41}$  valent 10 pF.

Le signal  $\emptyset_1$ , déjà décrit, est appliqué sur les entrées de commande des interrupteurs  $S_{34}$ ,  $S'_{34}$  et  $S_{36}$ , tandis que le signal  $\emptyset_p$ , également déjà décrit, est appliqué sur les entrées de commande des interrupteurs  $S_{35}$ ,  $S'_{35}$  et  $S_{37}$ .

Les signaux de multiplexage  $P_1$  à  $P_4$  appliqués aux interrupteurs  $S_{30}$  à  $S_{33}$  et  $S'_{30}$  à  $S'_{33}$  sont représentés sur la fig. 11b. Il en va de même des signaux de démultiplexage  $P'_1$  à  $P'_4$  qui sont appliqués aux entrées de commande 112a à 118a des mémoire-tampons 112 à 118.

Comme cela est visible sur la fig. 11b, les impulsions des signaux  $P_1$  à  $P_4$  coïncident avec des impulsions du signal  $\emptyset_1$ , alors que les impulsions des signaux  $P'_1$  à  $P'_4$  coïncident avec des impulsions du signal  $\emptyset_p$ . En outre, les signaux  $P_1$  à  $P_4$  et  $P'_1$  à  $P'_4$  ont la même période. Enfin, les signaux  $P_1$  à  $P_4$  sont décalés entre eux d'une durée égale à la période des signaux  $\emptyset_1$  et  $\emptyset_p$ . Il en va de même des signaux  $P'_1$  à  $P'_4$ .

Le fonctionnement du circuit de la fig. 11a est le suivant: les signaux  $\bar{V}_h$  à  $\bar{V}_e$  sont appliqués aux bornes  $B_1$  à  $B_4$  du sous-ensemble 100, alors que les signaux  $\bar{V}_d$  à  $\bar{V}_a$  sont appliqués aux bornes  $B'_1$  à  $B'_4$  du sous-ensemble 100'.

A chaque instant où il apparaît une impulsion du signal  $\emptyset_1$ , un des signaux  $P_1$  à  $P_4$  présente également une impulsion qui ferme un des interrupteurs  $S_{30}$  à  $S_{33}$  et un des inter-

rupteurs  $S'_{30}$  à  $S'_{33}$ . Le signal  $\emptyset_1$  ferme les interrupteurs  $S_{34}$ ,  $S'_{34}$  et  $S_{36}$ . On suppose que c'est le signal  $P_3$  qui présente cette impulsion. La capacité  $C_{40}$  a donc à cet instant une borne à la tension  $\bar{V}f$  et l'autre borne à la tension de décalage  $-VTh$ . Elle se charge de la quantité d'électricité correspondante. De même, la capacité  $D'_{40}$  a, à cet instant, une borne à la tension  $\bar{V}c$  et une autre borne à la tension  $-VTh$ . Cette capacité acquiert donc la charge correspondante. Par ailleurs, la capacité  $C_{42}$ , à chaque impulsion de multiplexage, a une charge correspondant à l'échantillon du signal  $Vefgh$  associé au signal de multiplexage  $P_1$  à  $P_4$  qui présente le niveau logique 1. (dans l'exemple le signal  $P_3$ ). La capacité  $C_{42}$  a donc une tension représentative de  $\bar{V}f$ . Lorsqu'apparaît l'impulsion suivante du signal  $\emptyset_1$ , les interrupteurs  $S_{35}$ ,  $S_{37}$  et  $S'_{35}$  sont fermés, alors que les interrupteurs  $S_{34}$ ,  $S'_{34}$  et  $S_{36}$  sont ouverts. Les charges contenues dans les capacités  $C_{40}$  et  $C'_{40}$  sont respectivement transférées dans les capacités  $C_{41}$  et  $C'_{41}$ . Ces charges nouvelles viennent s'ajouter à la charge déjà contenue dans les capacités  $C_{41}$  et  $C'_{41}$ . Il y a donc aux bornes des capacités  $C_{41}$  et  $C'_{41}$  des tensions qui correspondent respectivement à la valeur moyenne du signal  $Vhgfe$  et  $Vdcba$  et qui sont référencées  $\bar{V}hgfe$  et  $\bar{V}dcba$ .

Lorsque le signal  $P'_3$  est appliqué à l'entrée de commande des mémoire-tampons 116 et 116', les signaux logiques de comparaison  $Df$  et  $Dc$  sont présents sur les sorties des mé-

moires 116 et 116'. Le signal a le niveau 1 si la tension  $\bar{V}f$ , respectivement  $\bar{V}c$ , est supérieure à la tension de comparaison  $\bar{V}efgh$ , respectivement  $\bar{V}abcd$ , et le niveau 0 dans le cas contraire. Il en va bien sûr de même pour les autres canaux.

5 Ce circuit présente l'avantage d'être multiplexé. En conséquence, il suffit d'un seul comparateur par tension de référence.

10 Il résulte de la description précédente que l'invention présente de nombreux avantages par rapport aux techniques de l'art antérieur. En particulier, le filtre multicanal permet de diminuer le nombre d'amplificateurs utilisés et en outre de diminuer la consommation du filtre. Il permet également de faciliter l'intégration par utilisation de capacités commutées et diminution du nombre de composants complexes comme les amplificateurs.

15 Le filtre d'adapte particulièrement bien à son utilisation dans une montre puisqu'il permet de diminuer l'encombrement du circuit intégré et surtout de réduire la consommation d'énergie électrique. Or, il est bien connu que dans une montre, les problèmes de durée de vie et donc de consommation électrique sont critiques. En outre, l'élaboration des signaux de multiplexage est simplifiée puisque la montre comprend déjà les diviseurs binaires pour l'élaboration des impulsions horaires.

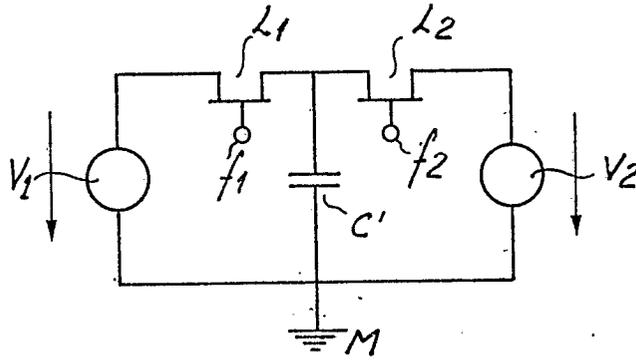


Fig. 1a

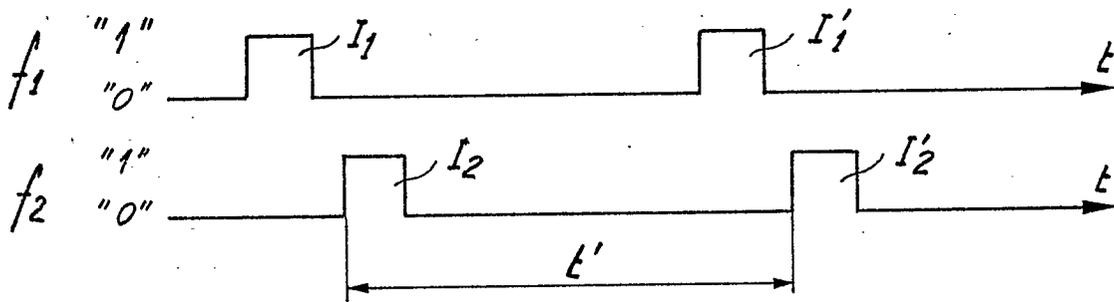


Fig. 1b

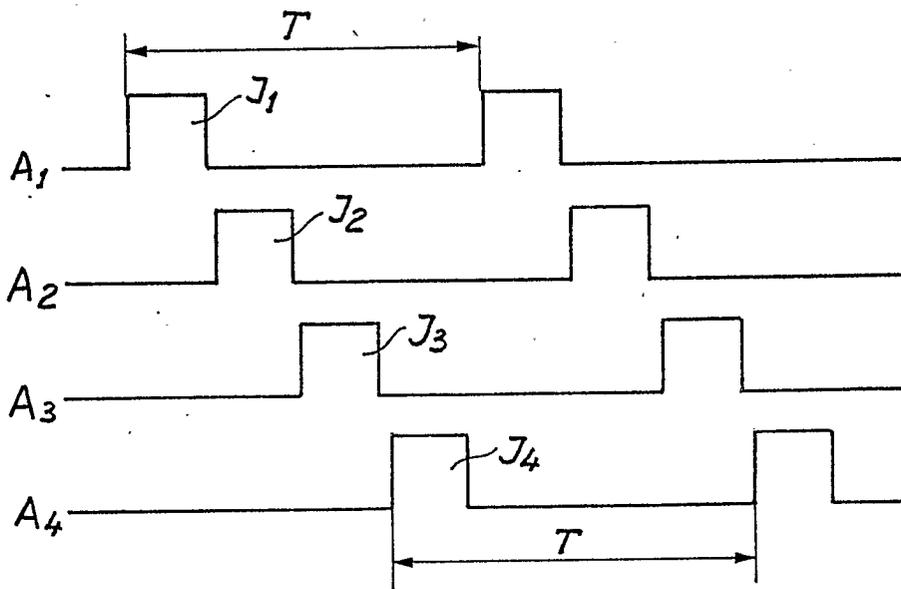


Fig. 2

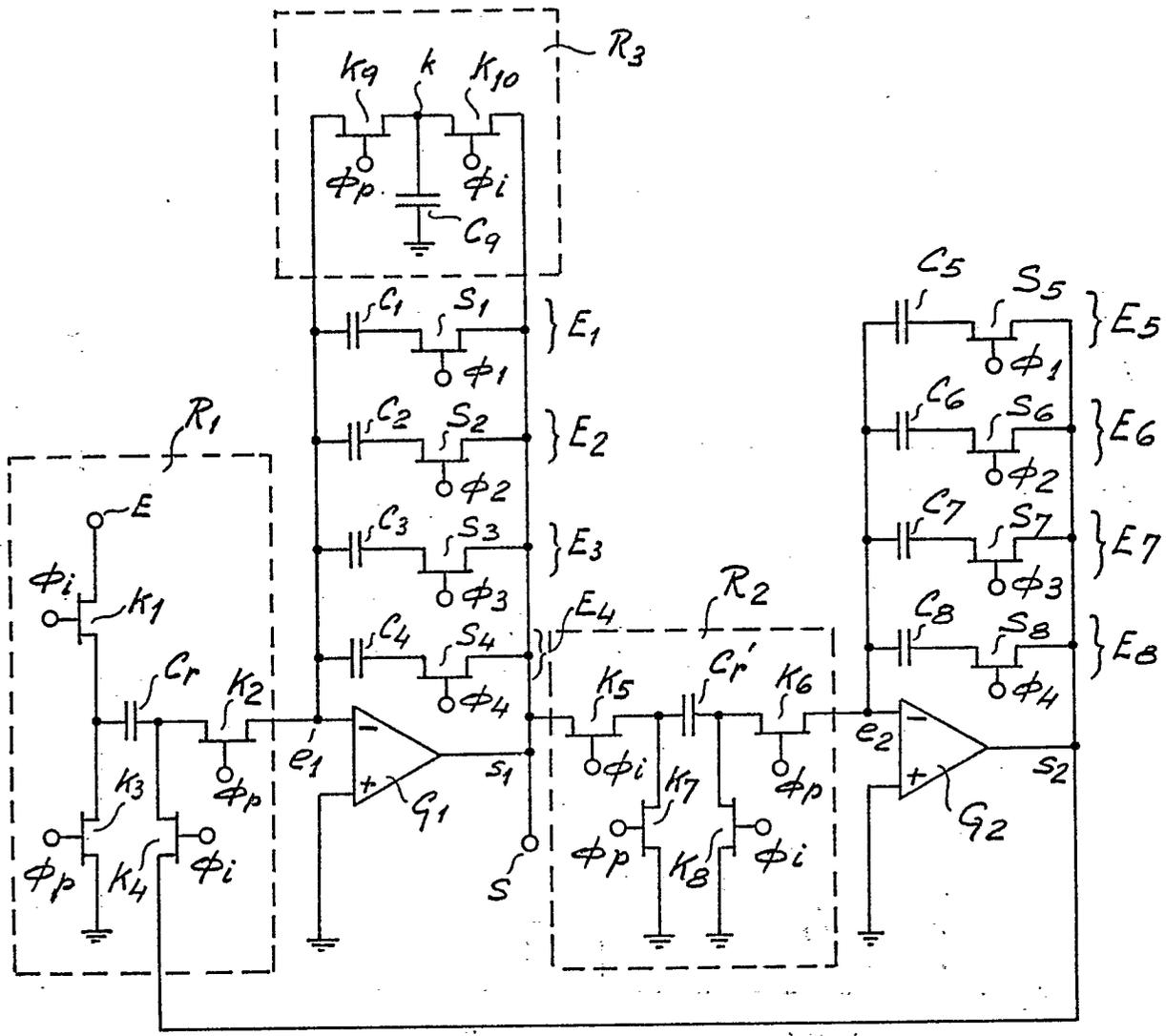


Fig. 3

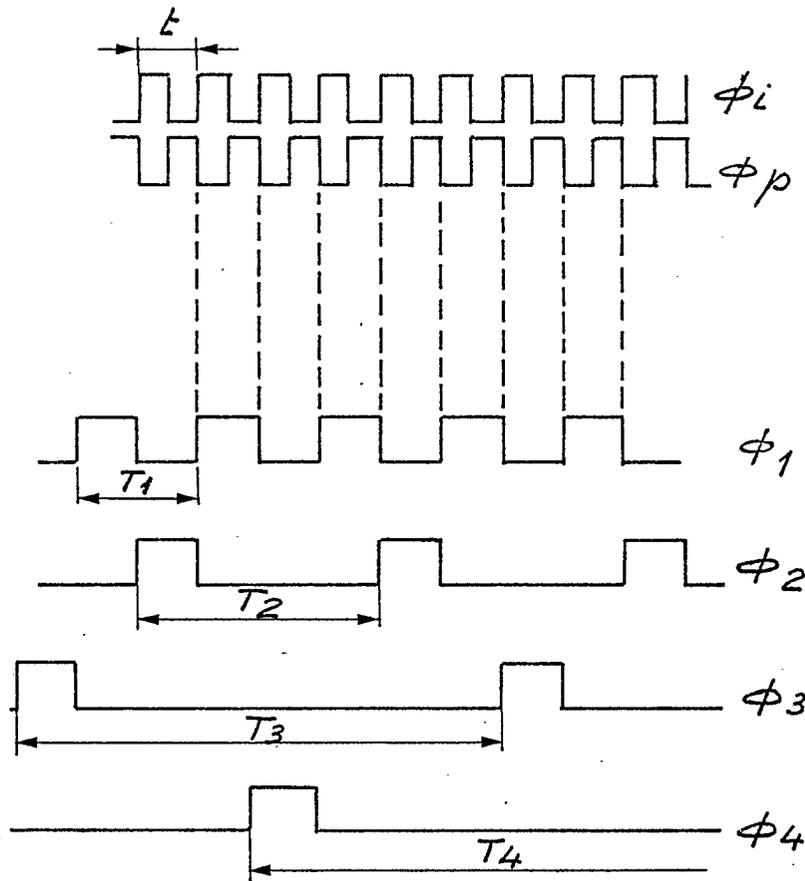


Fig. 4

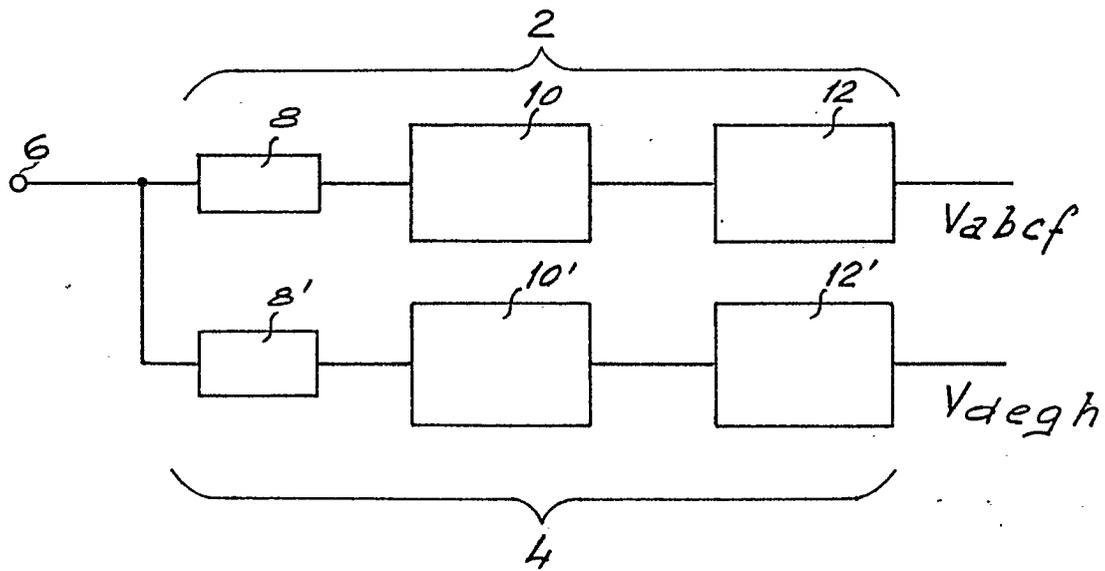
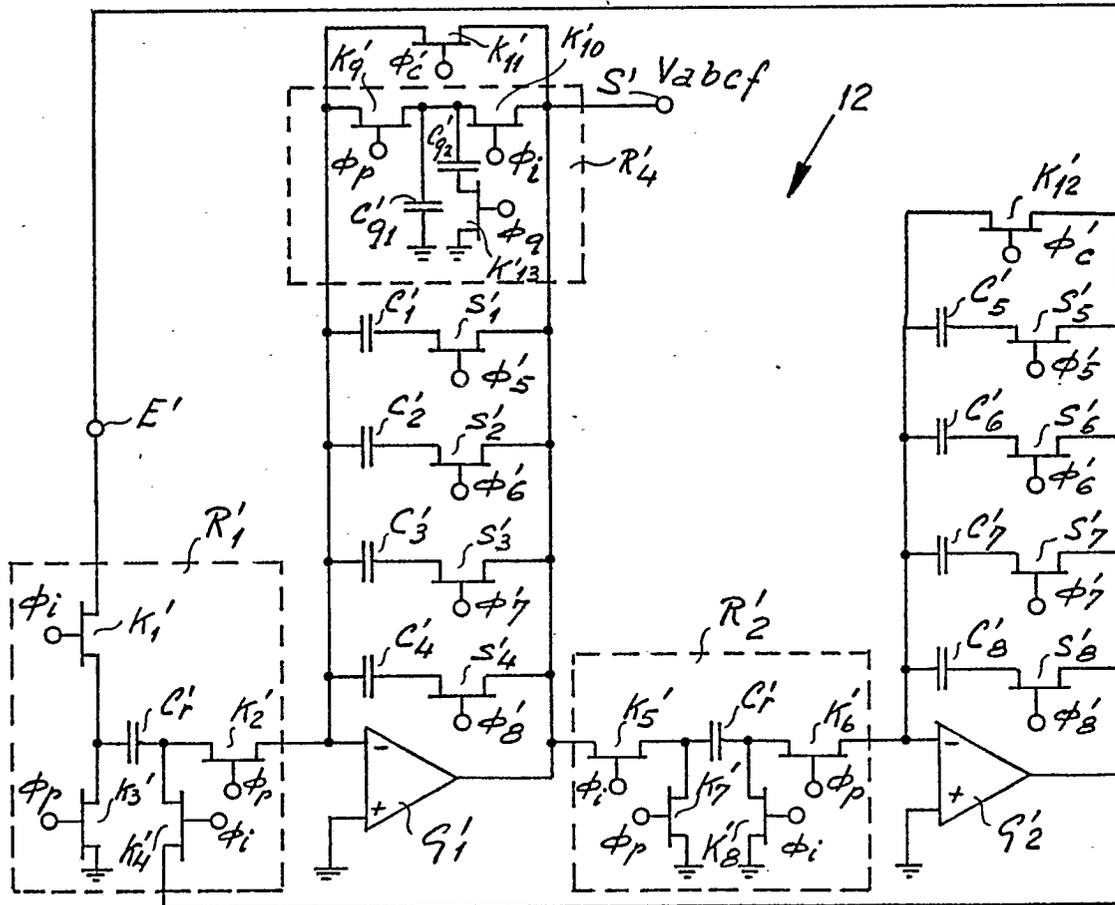
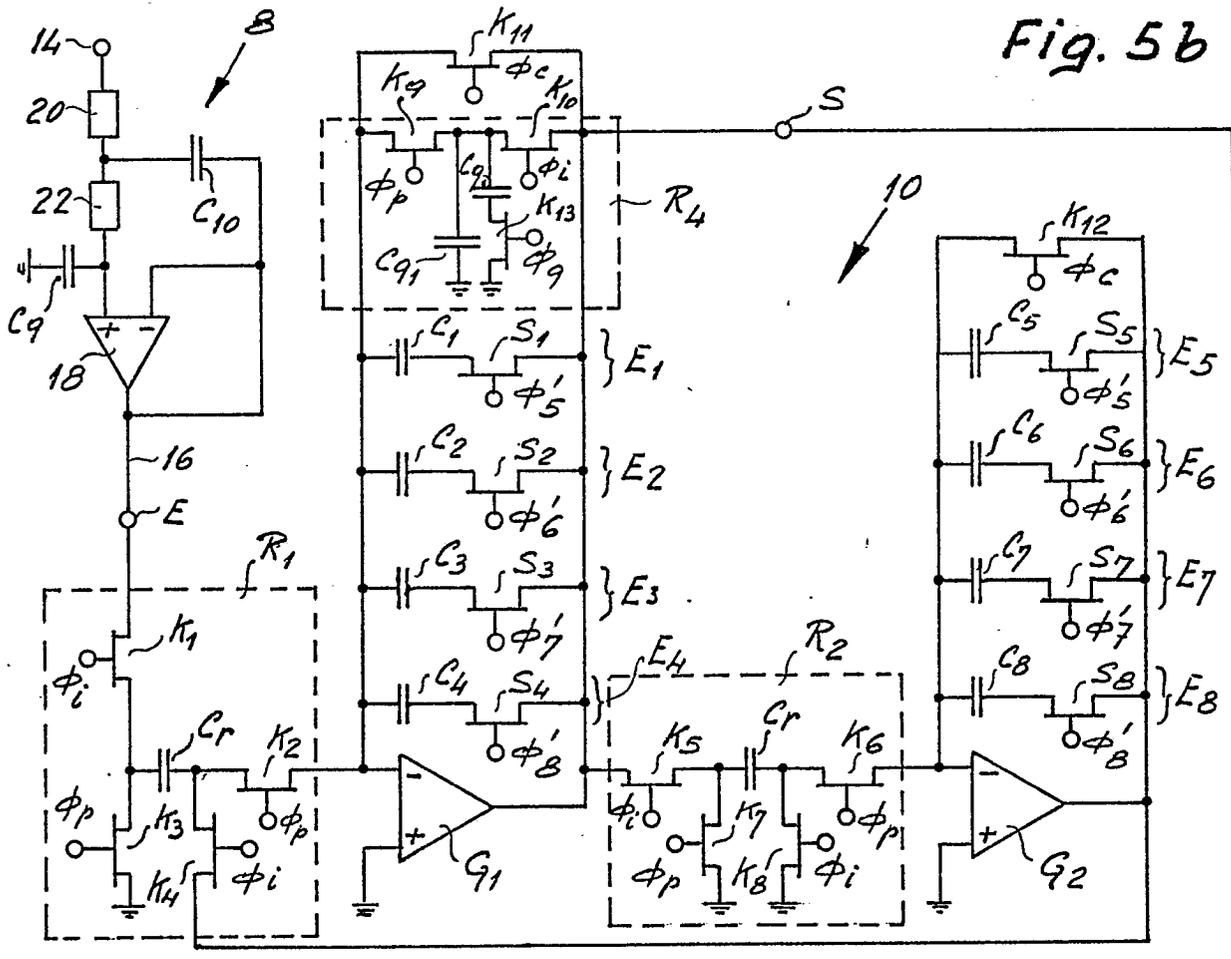


Fig. 5a

Fig. 5b



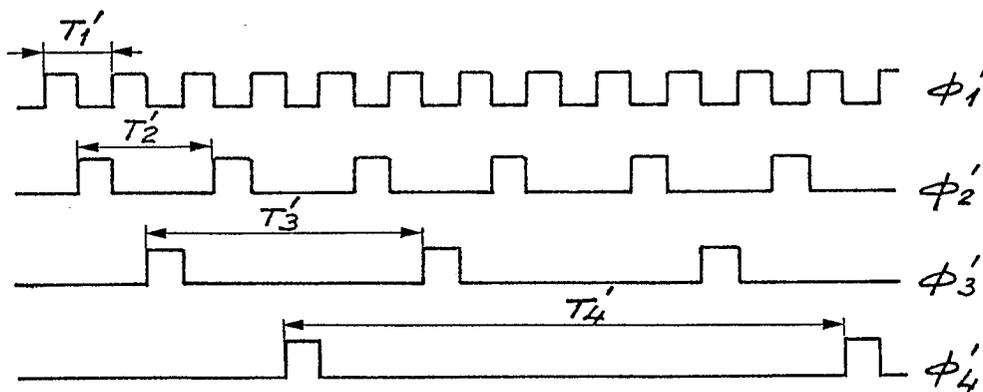
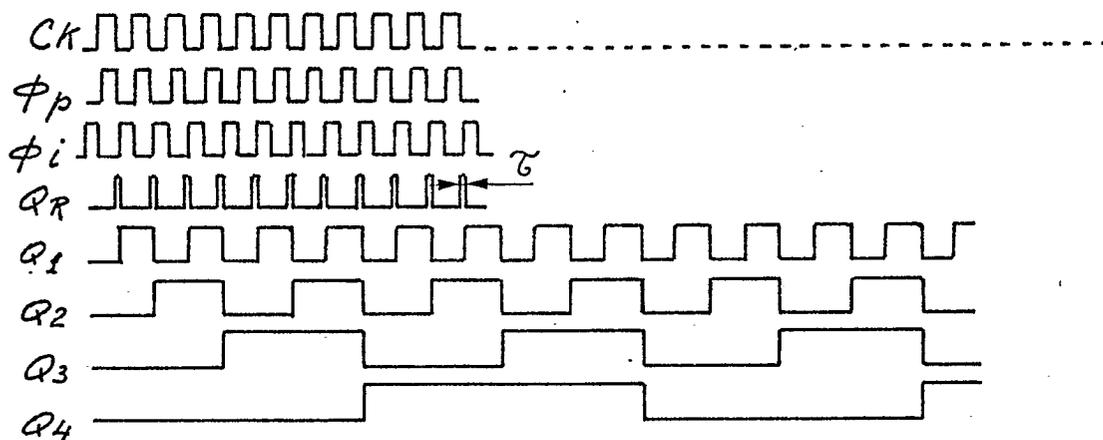
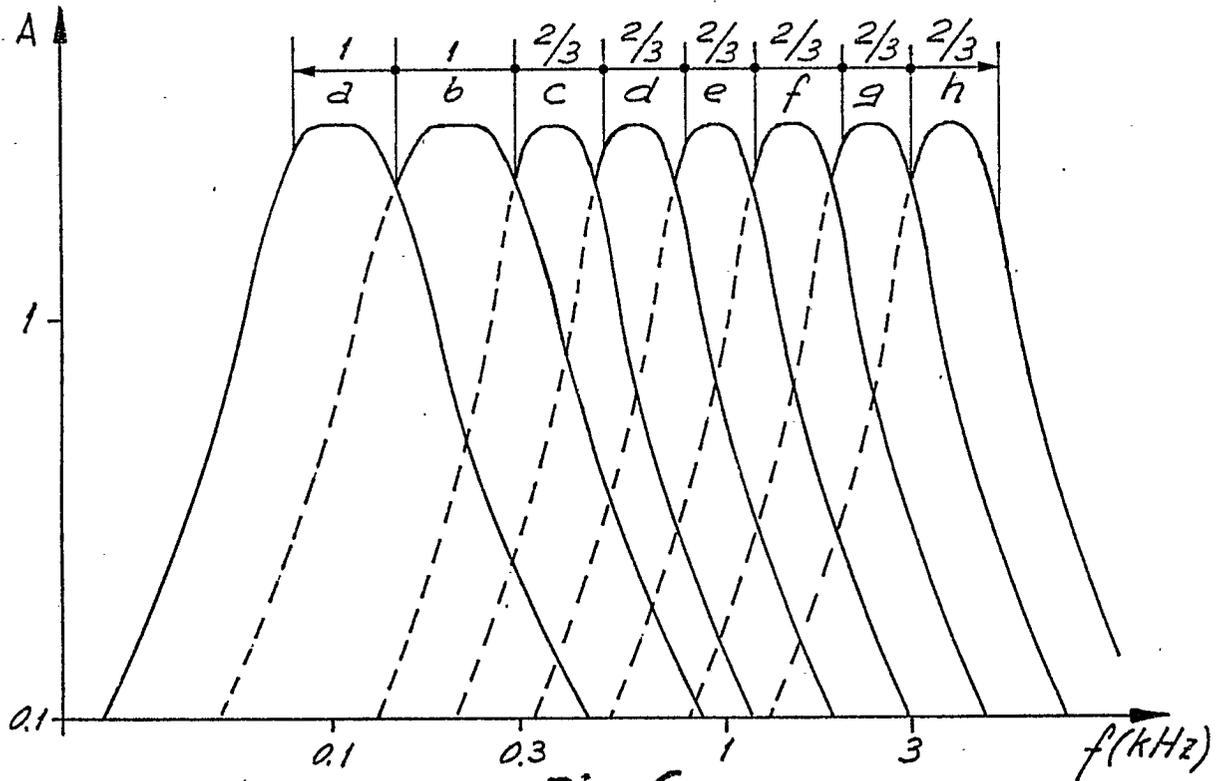


Fig. 7a

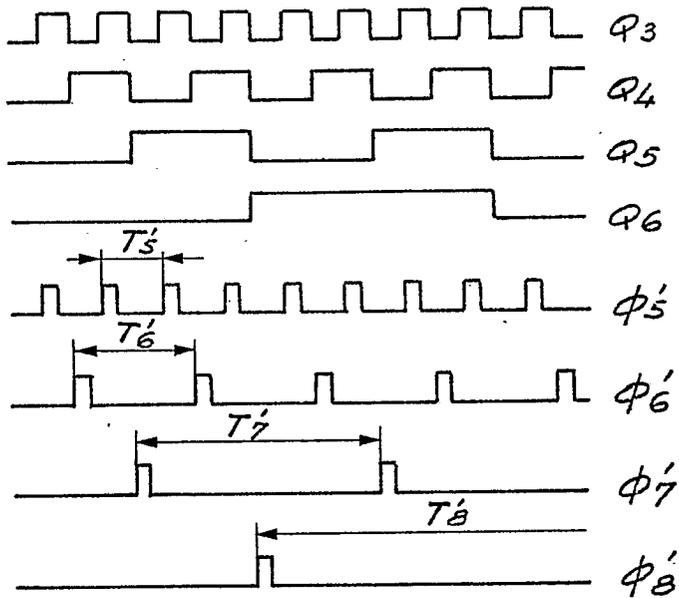


Fig. 7b

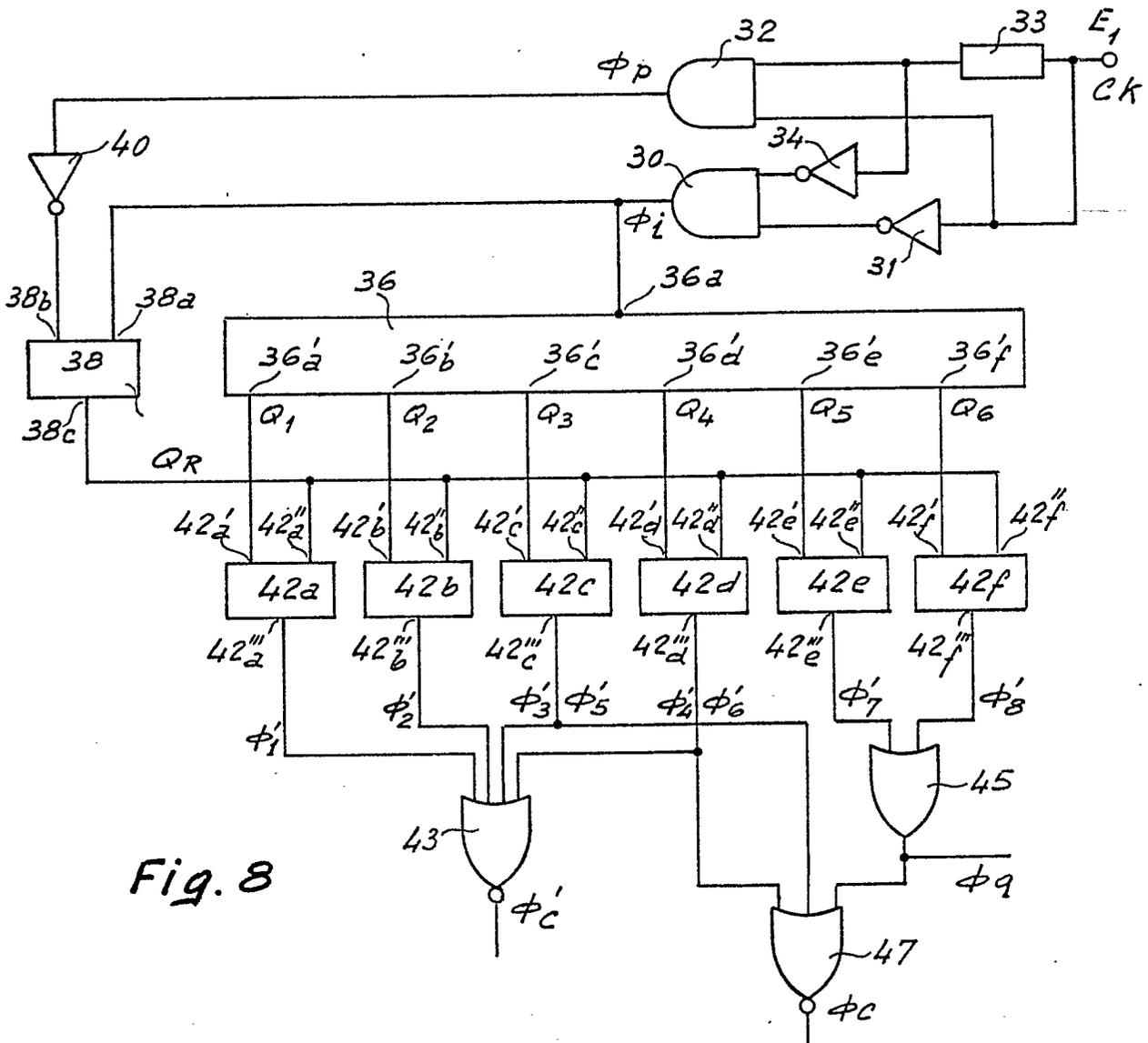


Fig. 8

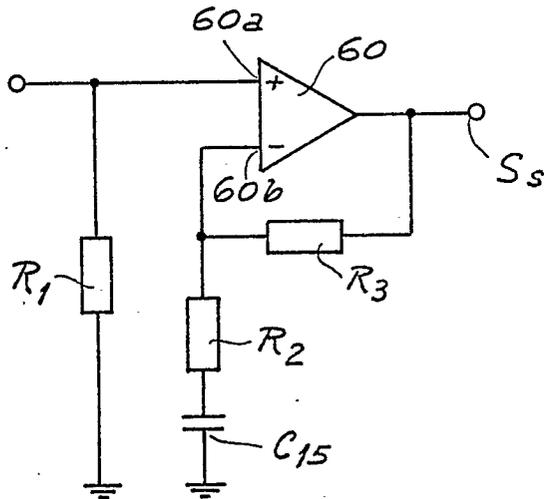


Fig. 9a

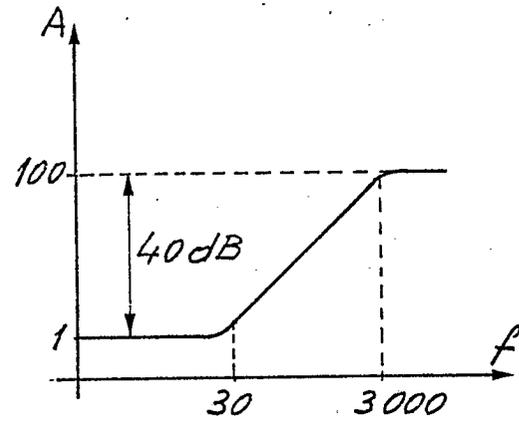


Fig. 9b

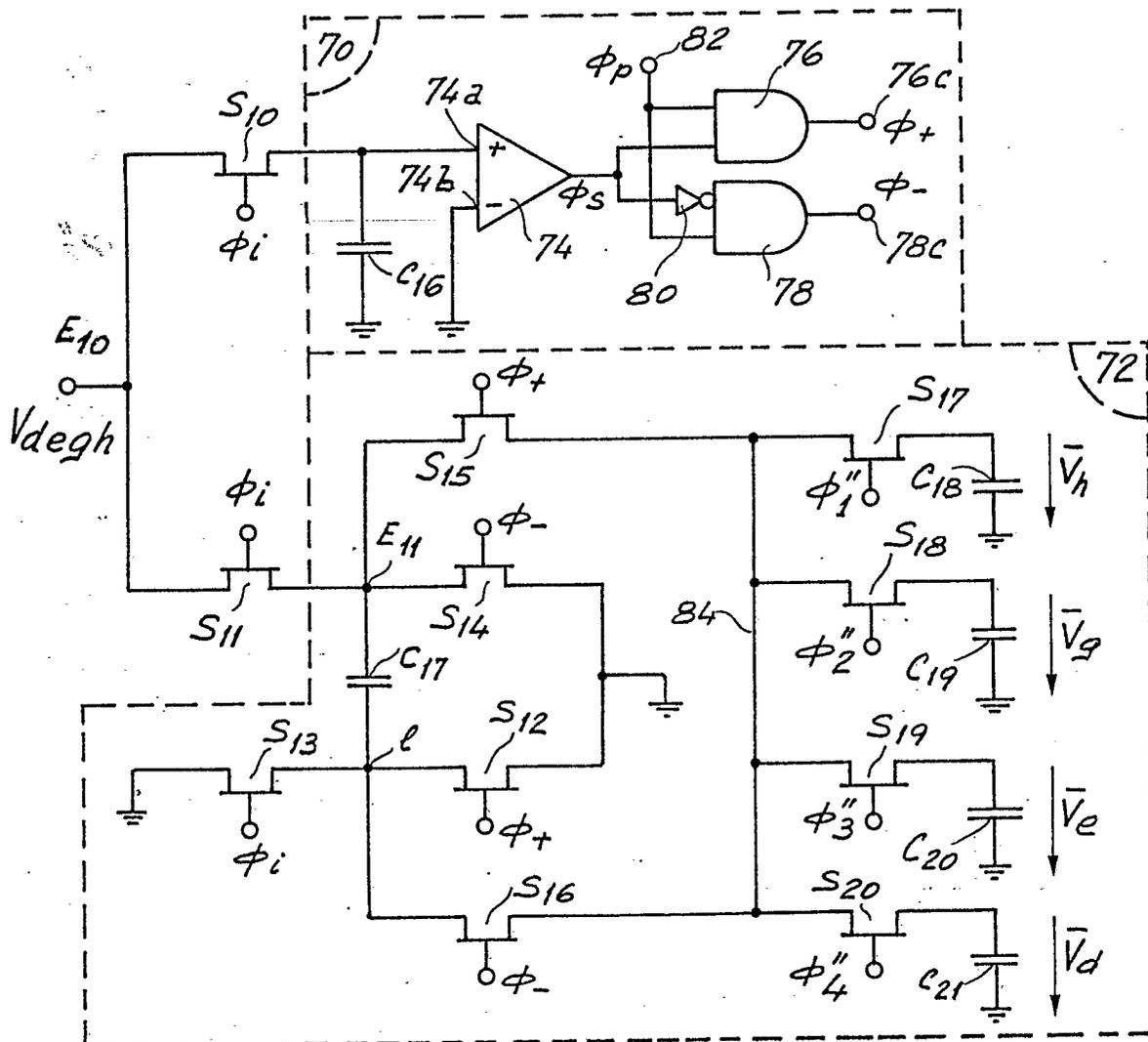


Fig. 10a

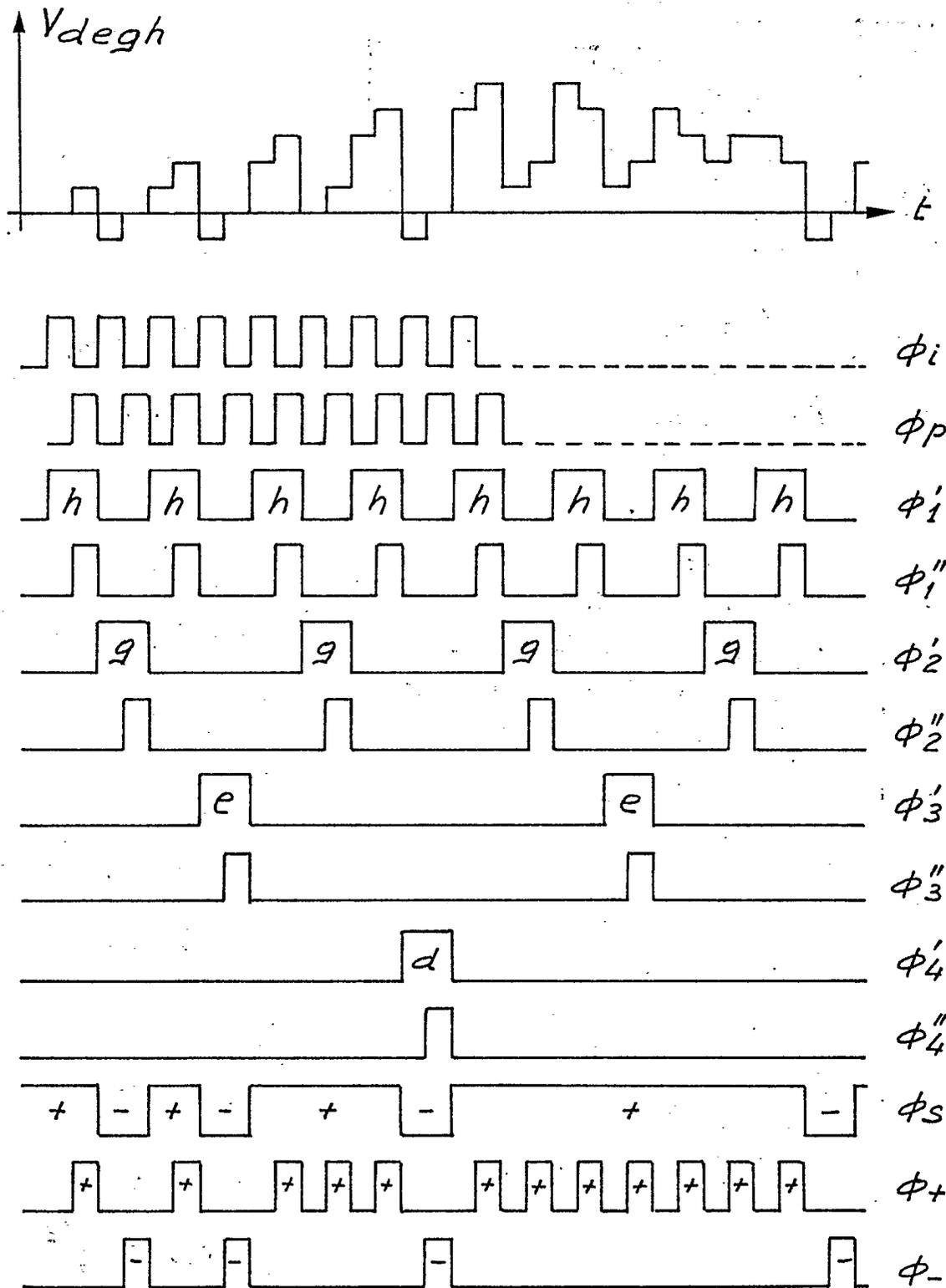
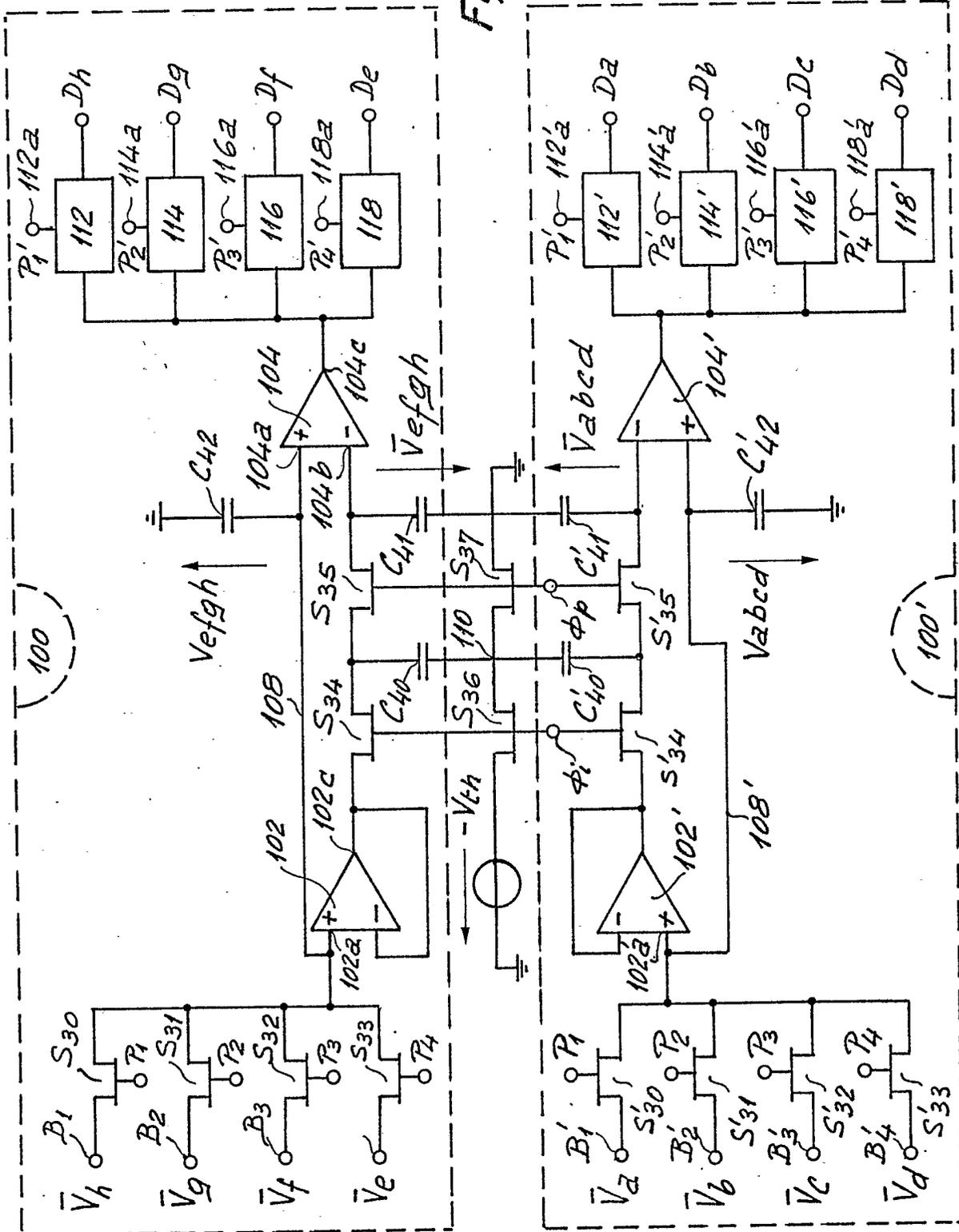


Fig. 10b

Fig. 11a



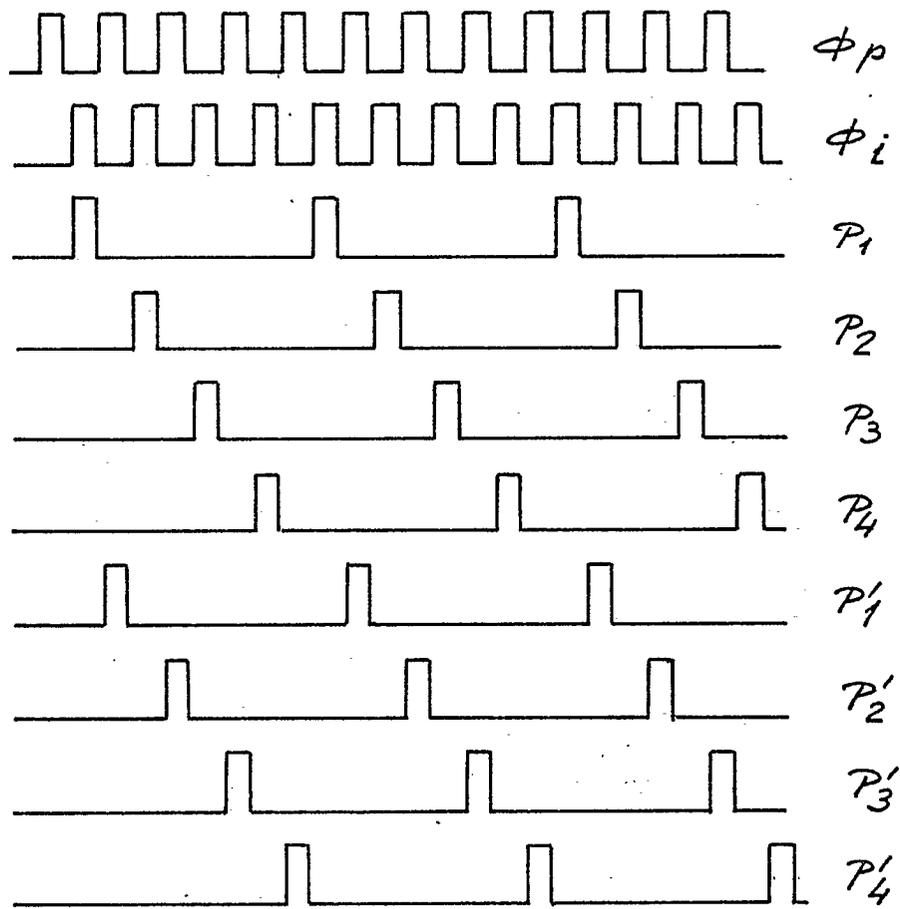


Fig. 11 b