(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2018-3152
(P2018-3152A)
(43)公開日　平成30年1月11日(2018.1.11)

(51)Int.Cl.		F I			テーマコード（参考）
C23C 14/34	(2006.01)	C23C	14/34	S	4K029
		C23C	14/34	C	
		C23C	14/34	J	

審査請求 未請求　請求項の数 9　ＯＬ　（全 22 頁）

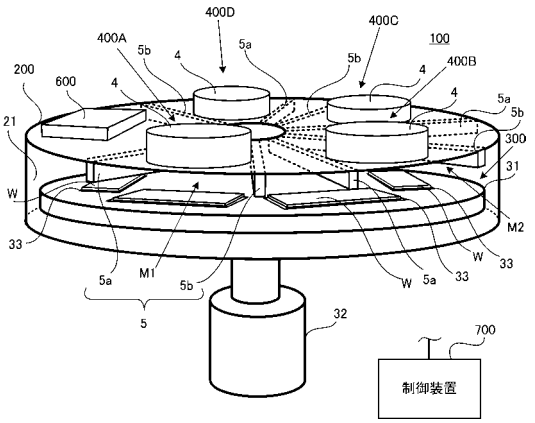
(21)出願番号　特願2017-111988 (P2017-111988)
(22)出願日　平成29年6月6日 (2017.6.6)
(31)優先権主張番号　特願2016-128119 (P2016-128119)
(32)優先日　平成28年6月28日 (2016.6.28)
(33)優先権主張国　日本国 (JP)

(71)出願人　000002428
芝浦メカトロニクス株式会社
神奈川県横浜市栄区笠間２丁目５番１号
(74)代理人　100081961
弁理士　木内　光春
(72)発明者　伊藤　昭彦
神奈川県横浜市栄区笠間二丁目５番１号
芝浦メカトロニクス株式会社内

Ｆターム(参考)　4K029 AA11 BA08 BA26 BB02 BC03
CA05 DC03 DC04 DC16 DC34
JA02

(54)【発明の名称】成膜装置、成膜製品の製造方法及び電子部品の製造方法

(57)【要約】　（修正有）
【課題】冷却手段を用いなくとも、電子部品の温度上昇を抑制し、ミクロンレベルの成膜ができる成膜装置、成膜製品の製造方法及び電子部品の製造方法を提供する。
【解決手段】スパッタガスＧが導入される容器であるチャンバ２００と、チャンバ２００内に設けられ、ワークＷを円周の軌跡で循環搬送する搬送部３００と、搬送部３００により循環搬送されるワークＷに、スパッタリングにより成膜材料を堆積させて成膜するスパッタ源４を有するとともに、スパッタ源４によりワークＷが成膜される成膜ポジションＭ１、Ｍ２を区切る区切部を有する成膜処理部４００Ａ～４００Ｄとを有する成膜装置１００。区切部５は、円周の軌跡のうち、成膜中の成膜ポジションＭ１、Ｍ２を通過する軌跡よりも、成膜中の成膜ポジションＭ１、Ｍ２以外の領域を通過する軌跡が長くなるように、各成膜処理部４００Ａ～４００Ｄを区切るべく配置されている成膜装置１００。
【選択図】図１



【特許請求の範囲】
【請求項１】
スパッタガスが導入される容器であるチャンバと、
前記チャンバ内に設けられ、ワークを円周の軌跡で循環搬送する搬送部と、
前記搬送部により循環搬送される前記ワークに、スパッタリングにより成膜材料を堆積させて成膜するスパッタ源を有するとともに、前記スパッタ源により前記ワークが成膜される成膜ポジションを区切る区切部を有する複数の成膜処理部と、
を有し、
前記区切部は、前記円周の軌跡のうち、成膜中の成膜ポジションを通過する軌跡よりも、成膜中の成膜ポジション以外の領域を通過する軌跡が長くなるように、各成膜処理部を区切るべく配置されることを特徴とする成膜装置。
【請求項２】
前記複数の成膜処理部は、成膜材料を選択的に堆積させることにより、複数の成膜材料の層から成る膜を形成することを特徴とする請求項１記載の成膜装置。
【請求項３】
前記複数の成膜処理部は、異なる種類の成膜材料に対応するスパッタ源を含み、成膜材料を１種ずつ選択的に堆積させることにより、複数種類の成膜材料の層から成る膜を形成することを特徴とする請求項１記載の成膜装置。
【請求項４】
前記ワークが円周の軌跡で、スパッタリングによる成膜中の前記成膜ポジションを通過する時間をＴ１、成膜していない領域を通過する時間をＴ２とすると、
０．６：１０≦Ｔ１：Ｔ２＜１：１
であることを特徴とする請求項１乃至３のいずれかに記載の成膜装置。
【請求項５】
前記円周の軌跡のうち、スパッタリングによる成膜中の前記成膜ポジションを通過する軌跡が、中心角２０°～１５０°の部分円の領域に対応していることを特徴とする請求項１乃至４のいずれかに記載の成膜装置。
【請求項６】
前記円周の軌跡上に占める最も厚い層を形成する成膜材料の前記成膜ポジションの割合が、他の層を形成する成膜材料の成膜ポジションの占める割合よりも大きいことを特徴とする請求項１乃至５のいずれかに記載の成膜装置。
【請求項７】
前記最も厚い層を形成する成膜材料が、電磁波シールドとなる材料であることを特徴とする請求項６記載の成膜装置。
【請求項８】
スパッタガスが導入されるチャンバ内において、搬送部により前記ワークを円周の軌跡で循環搬送し、この円周の軌跡に沿って配置された複数の成膜処理部によって前記ワークにスパッタリングにより成膜材料を堆積させて、成膜材料の膜を形成する成膜製品の製造方法であって、
前記複数の成膜処理部のうち、いずれか１種の成膜材料の前記成膜処理部が成膜を行う間、前記円周の軌跡上において成膜中の成膜処理部の占める割合よりも成膜中の成膜処理部の以外の部分の占める割合が大きくなるように、他の成膜材料の前記成膜処理部は成膜を行わないことを特徴とする成膜製品の製造方法。
【請求項９】
スパッタガスが導入されるチャンバ内において、搬送部により電子部品を円周状の軌跡で循環搬送し、この円周の軌跡に沿って配置された複数の成膜処理部によって前記循環搬送される前記電子部品にスパッタリングにより成膜材料を堆積させて、成膜材料の膜を形成する電子部品の製造方法であって、
前記複数の成膜処理部のうち、電磁波シールドとなる材料に対応する前記成膜処理部が成膜を行う間、前記円周の軌跡上において成膜中の成膜処理部の占める割合よりも成膜中

の成膜処理部の以外の部分の占める割合が大きくなるように、他の成膜材料の前記成膜処理部は成膜を行わないことを特徴とする電子部品の製造方法。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、成膜装置、成膜製品の製造方法及び電子部品の製造方法に関する。

【背景技術】

【０００２】

携帯電話に代表される無線通信機器には、電子部品である半導体装置が多数搭載されている。半導体装置は、通信特性への影響を防止するために、外部への電磁波の漏えい等、内外に対する電磁波の影響を抑制することが求められる。このため、電磁波に対するシールド機能を有する半導体装置が用いられている。

【０００３】

一般的に、半導体装置は、実装基板に対する中継用の基板としてのインターポーザ基板の上に半導体チップを搭載し、この半導体チップを樹脂で封止することにより形成されている。この封止樹脂の上面および側面に導電性のシールド膜を設けることにより、シールド機能が付与された半導体装置が開発されている（特許文献１参照）。このシールド膜を、電磁波シールド膜と呼ぶ。

【０００４】

電磁波シールド膜としては、例えば、Ｃｕ、Ｎｉ、Ｔｉ、Ａｕ、Ａｇ、Ｐｄ、Ｐｔ、Ｆｅ、Ｃｒ、ＳＵＳ、Ｃｏ、Ｚｒ、Ｎｂ等の金属材料が用いられる。そして、電磁波シールド膜は、上記の金属材料のいずれか複数の材料を用いた積層膜とされることがある。例えば、ＳＵＳ膜を形成した上にＣｕ膜を形成し、さらにその上にＳＵＳ膜を形成する積層構造の電磁波シールド膜が知られている。

【０００５】

電磁波シールド膜において、充分なシールド効果を得るためには、電気抵抗率を低くすることが必要となる。このため、電磁波シールド膜は、ある程度の厚みが要求される。半導体装置においては、一般的には、１μｍ～１０μｍ程度の膜厚があれば良好なシールド特性が得られるものとされている。上記のＳＵＳ、Ｃｕ、ＳＵＳの積層構造の電磁波シールド膜では、１μｍ～５μｍ程度の膜厚があれば、良好なシールド効果が得られることが知られている。

【先行技術文献】

【特許文献】

【０００６】

【特許文献１】国際公開第２０１３／０３５８１９号公報

【発明の概要】

【発明が解決しようとする課題】

【０００７】

電磁波シールド膜の形成方法としては、めっき法が知られている。しかし、めっき法は、前処理工程、めっき処理工程、および、水洗のような後処理工程等の湿式工程を必要とすることから、半導体装置の製造コストの上昇が避けられない。

【０００８】

そこで、乾式工程であるスパッタリング法が注目されている。スパッタリング法による成膜装置としては、プラズマを用いて成膜を行うプラズマ処理装置が提案されている。プラズマ処理装置は、ターゲットを配置した真空容器に不活性ガスを導入し、直流電圧を印加する。プラズマ化した不活性ガスのイオンを、成膜材料のターゲットに衝突させ、ターゲットから叩き出された材料をワークに堆積させて成膜を行う。

【０００９】

一般的なプラズマ処理装置は、数１０秒から数分の処理時間で形成が可能な１０ｎｍ～数１００ｎｍの厚みの膜の形成に用いられている。しかし、上記のように、電磁波シール

ド膜としては、ミクロンレベルの厚みの膜を形成する必要がある。スパッタリング法は、成膜材料の粒子を成膜対象物上に堆積させて膜を形成する技術であるから、形成する膜が厚くなる程、膜の形成に要する時間は長くなる。

【００１０】

従って、電磁波シールド膜を形成するためには、一般的なスパッタリング法よりも長い、数１０分から１時間程度の処理時間を要することとなる。例えば、ＳＵＳ、Ｃｕ、ＳＵＳの積層構造の電磁波シールド膜では、５μｍの膜厚を得るために、１時間強の処理時間を要する場合がある。

【００１１】

すると、プラズマを用いるスパッタリング法では、この処理時間中、半導体パッケージがプラズマの熱に晒され続けることになる。この結果、５μｍの厚みの膜を得るまでに、半導体パッケージは２００℃前後まで加熱される場合がある。

【００１２】

一方、半導体パッケージの耐熱温度は、数秒～数十秒程度の一時的な加熱であれば２００℃程度であるが、加熱が数分を超える場合、一般的には１５０℃程度である。このため、一般的なプラズマによるスパッタリング法を用いて、ミクロンレベルの電磁波シールド膜を形成することは困難であった。

【００１３】

これに対処するため、プラズマ処理装置に、半導体パッケージの温度上昇を抑制するための冷却手段を設けることが考えられる。しかしながら、プラズマ処理装置に冷却手段を設けることは、装置構成が複雑化するとともに大型化するうえ、冷却機構をメンテナンスする手間が増えるという問題が生じる。

【００１４】

本発明は、上述のような課題を解決するために、冷却手段を用いなくとも、電子部品の温度上昇を抑制し、ミクロンレベルの成膜ができるようにすることを目的とする。

【課題を解決するための手段】

【００１５】

上記の目的を達成するために、本発明の成膜装置は、スパッタガスが導入される容器であるチャンバと、前記チャンバ内に設けられ、ワークを円周の軌跡で循環搬送する搬送部と、前記搬送部により循環搬送される前記ワークに、スパッタリングにより成膜材料を堆積させて成膜するスパッタ源を有するとともに、前記スパッタ源により前記ワークが成膜される成膜ポジションを区切る区切部を有する複数の成膜処理部と、を有し、前記区切部は、前記円周の軌跡のうち、成膜中の成膜ポジションを通過する軌跡よりも、成膜中の成膜ポジション以外の領域を通過する軌跡が長くなるように、各成膜処理部を区切るべく配置されることを特徴とする。

【００１６】

前記複数の成膜処理部は、成膜材料を選択的に堆積させることにより、複数の成膜材料の層から成る膜を形成してもよい。前記複数の成膜処理部は、異なる種類の成膜材料に対応するスパッタ源を含み、成膜材料を１種ずつ選択的に堆積させることにより、複数種類の成膜材料の層から成る膜を形成してもよい。

【００１７】

前記ワークが円周の軌跡で、スパッタリングによる成膜中の前記成膜ポジションを通過する時間をＴ１、成膜していない領域を通過する時間をＴ２とすると、０．６：１０≦Ｔ１：Ｔ２＜１：１であってもよい。

【００１８】

前記円周の軌跡のうち、スパッタリングによる成膜中の前記成膜ポジションを通過する軌跡が、中心角２０°～１５０°の部分円の領域に対応していてもよい。

【００１９】

最も厚い層を形成する成膜材料の前記成膜ポジションが、他の層を形成する成膜材料の成膜ポジションよりも大きくてもよい。前記最も厚い層を形成する成膜材料が、電磁波シ

ールドとなる材料であってもよい。
【００２０】
本発明の成膜製品の製造方法は、スパッタガスが導入されるチャンバ内において、搬送部により前記ワークを円周の軌跡で循環搬送し、この円周の軌跡に沿って配置された複数の成膜処理部によって前記ワークにスパッタリングにより成膜材料を堆積させて、成膜材料の膜を形成する成膜製品の製造方法であって、前記複数の成膜処理部のうち、いずれか１種の成膜材料の前記成膜処理部が成膜を行う間、前記円周の軌跡上において成膜中の成膜処理部の占める割合よりも成膜中の成膜処理部の以外の部分の占める割合が大きくなるように、他の成膜材料の前記成膜処理部は成膜を行わないことを特徴とする。
【００２１】
本発明の電子部品の製造方法は、スパッタガスが導入されるチャンバ内において、搬送部により電子部品を円周状の軌跡で循環搬送し、この円周の軌跡に沿って配置された複数の成膜処理部によって前記循環搬送される前記電子部品にスパッタリングにより成膜材料を堆積させて、成膜材料の膜を形成する電子部品の製造方法であって、前記複数の成膜処理部のうち、電磁波シールドとなる材料に対応する前記成膜処理部が成膜を行う間、前記円周の軌跡上において成膜中の成膜処理部の占める割合よりも成膜中の成膜処理部の以外の部分の占める割合が大きくなるように、他の成膜材料の前記成膜処理部は成膜を行わないことを特徴とする。
【発明の効果】
【００２２】
本発明は、冷却手段を用いなくとも、電子部品の温度上昇を抑制し、ミクロンレベルの成膜ができる成膜装置、成膜製品の製造方法及び電子部品の製造方法を提供することができる。
【図面の簡単な説明】
【００２３】
【図１】実施形態の成膜装置の透視斜視図である。
【図２】成膜対象である電子部品を示す模式断面図である。
【図３】実施形態の成膜装置の透視平面図である。
【図４】図３のＡ－Ａ模式縦断面図である。
【図５】実施形態の制御装置を示すブロック図である。
【図６】成膜領域の大きさを示す平面図である。
【図７】静止型のスパッタリング装置によるワークの温度変化を示すグラフである。
【図８】実施例１のワークの温度変化を示すグラフである。
【図９】実施例２のワークの温度変化を示すグラフである。
【図１０】実施例３のワークの温度変化を示すグラフである。
【発明を実施するための形態】
【００２４】
本発明の実施の形態（以下、本実施形態と呼ぶ）について、図面を参照して具体的に説明する。本実施形態は、スパッタリングにより成膜を行う成膜装置である。
【００２５】
［概要］
成膜装置１００は、図１に示すように、回転テーブル３１が回転すると、保持部３３に保持されたワークＷが、円周の軌跡で移動して、スパッタ源４に対向する位置を通過するときに、ターゲット４１（図４参照）からスパッタされた粒子が付着して成膜を受ける装置である。
【００２６】
本実施形態のワークＷは、例えば、図２に示すような半導体パッケージである。半導体パッケージは、実装基板に対する中継用の基板としてのインターポーザ基板Ｂの上に、半導体チップＩＣを搭載し、樹脂Ｒで封止した電子部品である。Ｔは実装基板のプリント配線との接続用の電極である。成膜装置１００は、樹脂Ｒの上面及び側面に膜Ｆを形成する

。この膜Ｆは、導電性の電磁波シールド膜である。なお、図２の例では、インターポーザ基板Ｂの側面にも、膜Ｆが形成される。

【００２７】

［構成］

成膜装置１００は、図１、図３、図４及び図５に示すように、チャンバ２００、搬送部３００、成膜処理部４００Ａ～４００Ｄ、ロードロック部６００、制御装置７００を有する。

【００２８】

［チャンバ］

チャンバ２００は、図４に示すように、スパッタガスＧが導入される容器である。スパッタガスＧは、電力の印加により生じるプラズマにより、発生するイオン等をワークＷに衝突させるスパッタリングを実施するためのガスである。例えば、アルゴンガス等の不活性ガスを、スパッタガスＧとして用いることができる。

【００２９】

チャンバ２００の内部の空間は真空室２１を形成している。この真空室２１は、気密性があり、減圧により真空とすることができる空間である。例えば、図１及び図４に示すように、真空室２１は、円柱形状の密閉空間である。

【００３０】

チャンバ２００は、排気口２２、導入口２４を有する。排気口２２は、真空室２１と外部との間で気体の流通を確保して、排気Ｅを行うための開口である。この排気口２２は、例えば、チャンバ２００の底部に形成されている。排気口２２には、排気部２３が接続されている。排気部２３は、配管及び図示しないポンプ、バルブ等を有する。この排気部２３による排気処理により、真空室２１内は減圧される。

【００３１】

さらに、チャンバ２００は、導入口２４を有する。導入口２４は、真空室２１のターゲット４１の近傍に、スパッタガスＧを導入するための開口である。この導入口２４には、ガス供給部２５が接続されている。ガス供給部２５は、各ターゲット４１に対して１つずつ設けられている。また、ガス供給部２５は、配管の他、図示しないスパッタガスＧのガス供給源、ポンプ、バルブ等を有する。このガス供給部２５によって、導入口２４から真空室２１内にスパッタガスＧが導入される。

【００３２】

［搬送部］

搬送部３００は、チャンバ２００内に設けられ、ワークＷを円周の軌跡で循環搬送する装置である。上記のような、搬送部３００によってワークＷが移動する軌跡を、搬送経路Ｐと呼ぶ。循環搬送は、ワークＷを円周の軌跡で周回移動させることをいう。この搬送部３００は、回転テーブル３１、モータ３２、保持部３３を有する。

【００３３】

回転テーブル３１は、円形の板である。モータ３２は、回転テーブル３１に駆動力を与え、円の中心を軸として回転させる駆動源である。保持部３３は、搬送部３００により搬送されるワークＷを保持する構成部である。ワークＷは、単一で保持部３３に保持されてもよいし、複数のワークＷが載置されたトレイを介して保持部３３に保持されてもよい。この保持部３３によって、ワークＷは、回転テーブル３１上に位置決めされる。

【００３４】

複数の保持部３３は、等間隔で配設されている。例えば、各保持部３３は、回転テーブル３１の周方向の円の接線に平行な向きで配置され、かつ、周方向においては等間隔に設けられている。より具体的には、保持部３３は、ワークＷ又はトレイを保持する溝、穴、突起、治具、ホルダ等である。静電チャック、メカチャック、粘着チャックによって、またはこれらと溝、穴、突起、治具、ホルダ、トレイ等の組み合わせによって保持部３３を構成することもできる。なお、本実施形態では、保持部３３は６つ設けられているため、回転テーブル３１上には６０°間隔で６つのワークＷ又はトレイが保持される。但し、保

持部３３は、一つであっても、複数であってもよい。
【００３５】
［成膜処理部］
成膜処理部４００Ａ～４００Ｄは、搬送部３００により搬送されるワークＷに成膜を行う処理部である。以下、複数の成膜処理部４００Ａ～４００Ｄを区別しない場合には、成膜処理部４００として説明する。成膜処理部４００は、図４に示すように、スパッタ源４、区切部５、電源部６を有する。
【００３６】
（スパッタ源）
スパッタ源４は、ワークＷにスパッタリングにより成膜材料を堆積させて成膜する成膜材料の供給源である。スパッタ源４は、ターゲット４１、バッキングプレート４２、電極４３を有する。ターゲット４１は、ワークＷに堆積されて膜となる成膜材料によって形成され、搬送経路Ｐに離隔して対向する位置に設けられている。ターゲット４１の底面側は、搬送部３００により移動するワークＷに、離隔して対向する。成膜材料は、例えば、Ｃｕ、ＳＵＳなどを使用できる。但し、スパッタリングにより成膜される材料であれば、後述するように、種々の材料を適用可能である。このターゲット４１は、例えば、円柱形状である。但し、長円柱形状、角柱形状等、他の形状であってもよい。
【００３７】
バッキングプレート４２は、ターゲット４１を保持する部材である。電極４３は、チャンバ２００の外部からターゲット４１に電力を印加するための導電性の部材である。なお、スパッタ源４には、必要に応じてマグネット、冷却機構などが適宜具備されている。
【００３８】
このようなスパッタ源４は、図１に示すように、チャンバ２００の上蓋に、周方向に複数設けられている。なお、図１の例では、スパッタ源４は４つ設けられている。
【００３９】
（区切部）
区切部５は、スパッタ源４によりワークＷが成膜される成膜ポジションＭ１～Ｍ４を仕切る部材である。以下、複数の成膜ポジションＭ１～Ｍ４を区別しない場合には、成膜ポジションＭとして説明する。区切部５は、図１に示すように、搬送経路Ｐの円周の中心、つまり搬送部３００の回転テーブル３１の回転中心から、放射状に配設された方形の壁板５ａ、５ｂを有する。壁板５ａ、５ｂは、例えば、真空室２１の天井に、ターゲット４１を挟む位置に設けられている。区切部５の下端は、ワークＷが通過する隙間を空けて、回転テーブルに対向している。この区切部５があることによって、スパッタガスＧ及び成膜材料が真空室２１に拡散することを抑制できる。
【００４０】
成膜ポジションＭは、スパッタ源４のターゲット４１を含む区切部５で区切られた空間である。より具体的には、図３に示すように、成膜ポジションＭは、平面方向から見て、区切部５の壁板５ａ、５ｂと、チャンバ２００の外周壁の内面２６、内周壁の外面２７によって扇形に囲まれた空間である。成膜ポジションＭの水平方向の範囲は、一対の壁板５ａ、５ｂによって区切られた領域となる。
【００４１】
成膜ポジションＭにおけるターゲット４１に対向する位置を通過するワークＷに、成膜材料が膜として堆積する。この成膜ポジションＭは、成膜の大半が行われる領域であるが、成膜ポジションＭから外れる領域であっても、成膜ポジションＭからの成膜材料の漏れはあるため、全く膜の堆積がないわけではない。
【００４２】
また、スパッタリングにより最も高温となるのは、ターゲット４１の直下になる。このため、成膜ポジションＭ内における温度分布には偏りが存在するが、各成膜ポジションＭは、成膜ポジションＭ以外の領域と比べて、ワークＷの温度上昇に寄与するまとまりのある領域として捉えることができる。

【００４３】
（電源部）
電源部６は、ターゲット４１に電力を印加する構成部である。この電源部６によってターゲット４１に電力を印加することにより、スパッタガスＧをプラズマ化させ、成膜材料を、ワークＷに堆積させることができる。本実施形態においては、電源部６は、例えば、高電圧を印加するＤＣ電源である。なお、高周波スパッタを行う装置の場合には、ＲＦ電源とすることもできる。回転テーブル３１は、接地されたチャンバ２００と同電位であり、ターゲット４１側に高電圧を印加することにより、電位差を発生させている。これにより、可動の回転テーブル３１をマイナス電位とするために電源部６と接続する困難さを回避している。
【００４４】
複数の成膜処理部４００は、成膜材料を選択的に堆積させることにより、複数の成膜材料の層から成る膜を形成する。特に、本実施形態では、異なる種類の成膜材料に対応するスパッタ源４を含み、成膜材料を１種ずつ選択的に堆積させることにより、複数種類の成膜材料の層から成る膜を形成する。異なる種類の成膜材料に対応するスパッタ源４を含むとは、全ての成膜処理部４００の成膜材料が異なる場合も、複数の成膜処理部４００が共通の成膜材料であるが、他がこれと異なる場合も含む。成膜材料を１種ずつ選択的に堆積させるとは、いずれか１種の成膜材料の成膜処理部４００が成膜を行う間、他の成膜材料の成膜処理部４００は成膜を行わないことをいう。また、成膜中の成膜処理部４００または成膜ポジションとは、成膜処理部４００のターゲット４１に電力が印加され、ワークＷに成膜が行える状態にある成膜処理部４００または成膜ポジションのことをいう。
【００４５】
本実施形態では、搬送経路Ｐの搬送方向に、４つの成膜処理部４００Ａ～４００Ｄが配設されている。４つの成膜処理部４００Ａ～４００Ｄに、成膜ポジションＭ１～Ｍ４が対応している。これらの成膜処理部４００Ａ～４００Ｄのうち、３つの成膜処理部４００Ａ～４００Ｃは、成膜材料がＣｕである。つまり、成膜処理部４００Ａ～４００Ｃのスパッタ源４は、Ｃｕから成るターゲット４１を備えている。他の１つの成膜処理部４００Ｄは、成膜材料がＳＵＳである。つまり、成膜処理部４００Ｄのスパッタ源４は、ＳＵＳから成るターゲット４１を備えている。本実施形態では、成膜処理部４００Ａ～４００ＣがＣｕの成膜処理を行っている間は、成膜処理部４００Ｄは、ＳＵＳの成膜処理を行わない。また、成膜処理部４００ＤがＳＵＳの成膜処理を行っている間は、成膜処理部４００Ａ～４００Ｃは、Ｃｕの成膜処理を行わない。
【００４６】
また、搬送経路Ｐの円周の軌跡のうち、成膜中の成膜ポジションＭを通過する軌跡よりも、成膜していない領域を通過する軌跡が長くなるように、各成膜ポジションＭ１～Ｍ４を区切る区切部５の間隔が設定されている。なお、実施形態において、「長い」、「大きい」等という表現を用いているが、搬送経路Ｐは円周の軌跡であるため、「長い」、「大きい」とは、有限の領域に占める割合が大きいという意味である。
【００４７】
より具体的には、ワークＷが、成膜中の成膜処理部４００の成膜ポジションＭを通過する時間をＴ１、成膜中の成膜ポジションＭ以外の領域を通過する時間をＴ２とすると、０．６：１０≦Ｔ１：Ｔ２＜１：１となるように、成膜ポジションＭの大きさが設定されている。例えば、成膜処理部４００Ａ～４００ＣがＣｕ膜の成膜処理を行っている間、成膜ポジションＭ１～Ｍ３を通過する合計時間をＴ１、成膜ポジションＭ１～Ｍ３以外の領域を通過する合計時間をＴ２とすると、０．６：１０≦Ｔ１：Ｔ２＜１：１となっている。
【００４８】
また、成膜中の成膜ポジションＭが、中心角２０°～１５０°の部分円の領域に対応している。つまり、いずれか１種の成膜材料の成膜ポジションＭが、中心角２０°～１５０°の部分円の領域に対応している。例えば、図６に示すように、成膜処理部４００Ａ～４００Ｃの成膜ポジションＭ１～Ｍ３における搬送経路Ｐの中心角をそれぞれⅠ、II、III

とする。すると、中心角Ｉ、II、IIIの合計が、２０°以上１５０°以下となっている。なお、各成膜ポジションＭ１～Ｍ４における各搬送経路Ｐの中心角Ｉ、II、III、IVは、それぞれ２０°以上となっている。

【００４９】

（ロードロック部）

ロードロック部６００は、真空室２１の真空を維持した状態で、図示しない搬送手段によって、外部から未処理のワークＷ又はワークＷを載置したトレイを、真空室２１に搬入し、処理済みのワークＷ又はトレイを真空室２１の外部へ搬出する装置である。このロードロック部６００は、周知の構造のものを適用することができるため、説明を省略する。

【００５０】

［制御装置］

制御装置７００は、成膜装置１００の各部を制御する装置である。この制御装置７００は、例えば、専用の電子回路若しくは所定のプログラムで動作するコンピュータ等によって構成できる。つまり、真空室２１へのスパッタガスＧおよび反応ガスＧ２の導入および排気に関する制御、スパッタ源４の電源の制御、回転テーブル３１の回転の制御などに関しては、その制御内容がプログラムされており、ＰＬＣやＣＰＵなどの処理装置により実行されるものであり、多種多様な成膜仕様に対応可能である。

【００５１】

具体的に制御される内容としては、初期排気圧力、スパッタ源４の選択、ターゲット４１への印加電力、スパッタガスＧの流量、種類、導入時間及び排気時間、成膜時間などが挙げられる。

【００５２】

上記のように各部の動作を実行させるための制御装置７００の構成を、仮想的な機能ブロック図である図５を参照して説明する。すなわち、制御装置７００は、機構制御部７０、電源制御部７１、記憶部７２、設定部７３、入出力制御部７４を有する。

【００５３】

機構制御部７０は、排気部２３、ガス供給部２５、搬送部３００のモータ３２、ロードロック部６００等の駆動源、バルブ、スイッチ、電源等を制御する処理部である。電源制御部７１は、電源部６を制御する処理部である。

【００５４】

制御装置７００は、いずれか１種の成膜材料の成膜処理部が成膜を行う間、他の成膜材料の成膜処理部は成膜を行わないように成膜処理部４００を選択的に制御する。つまり、電源制御部７１は、成膜処理部４００Ａ～４００Ｃのターゲット４１へ電圧を印加して成膜を行う間は、成膜処理部４００Ｄのターゲット４１への電圧の印加を行わない。また、電源制御部７１は、成膜処理部４００Ｄのターゲット４１へ電圧を印加して成膜を行う間は、成膜処理部４００Ａ～４００Ｃのターゲット４１への電圧の印加を行わない。

【００５５】

記憶部７２は、本実施形態の制御に必要な情報を記憶する構成部である。設定部７３は、外部から入力された情報を、記憶部７２に設定する処理部である。入出力制御部７４は、制御対象となる各部との間での信号の変換や入出力を制御するインタフェースである。

【００５６】

さらに、制御装置７００には、入力装置７５、出力装置７６が接続されている。入力装置７５は、オペレータが、制御装置７００を介して成膜装置１００を操作するためのスイッチ、タッチパネル、キーボード、マウス等の入力手段である。例えば、成膜を行うスパッタ源４の選択を、入力手段により入力できる。

【００５７】

出力装置７６は、成膜装置１００の状態を確認するための情報を、オペレータが視認可能な状態とするディスプレイ、ランプ、メータ等の出力手段である。例えば、成膜を行っているスパッタ源４に対応する成膜ポジションＭを、出力装置７６に、他の成膜ポジションＭと区別して表示することができる。

【００５８】
［動作］
以上のような本実施形態の動作を、図３、図４及び図６を参照して以下に説明する。なお、以下の動作は、成膜処理部４００Ａ～４００Ｄによって、ワークＷの表面に、密着層、電磁波シールド層、保護層の三層からなる電磁波シールド膜を形成する例である。ワークＷに直接形成される密着層は、ＳＵＳの層であり、モールド樹脂、Ｃｕとの密着度を高める下地となる。密着層の上に形成される電磁波シールド層は、Ｃｕの層であり、電磁波シールドの機能を有する層である。電磁波シールド層の上に形成される保護層は、ＳＵＳの層であり、Ｃｕの錆等を防ぐ。
【００５９】
まず、図３及び図４に示すように、ロードロック部６００の搬送手段により、成膜処理すべきワークＷを、チャンバ２００内に順次搬入する。回転テーブル３１は、空の保持部３３を、順次、ロードロック部６００からの搬入箇所に移動させる。保持部３３は、搬送手段により搬入されたワークＷ又はワークＷを載置したトレイを、それぞれ個別に保持する。一つの保持部３３に、一つのワークＷを供給してもよいし、トレイに載置されたワークＷを複数個供給してもよい。このようにして、成膜対象となるワークＷが、回転テーブル３１上に全て載置される。
【００６０】
排気部２３は、真空室２１を排気して減圧することにより常に真空にしている。成膜処理部４００Ｄのガス供給部２５は、スパッタガスＧを、ターゲット４１の周囲に供給する。回転テーブル３１が回転して、所定の回転速度に達する。これにより、保持部３３に保持されたワークＷは、搬送経路Ｐ上を円を描く軌跡で移動して、スパッタ源４に対向する位置を通過する。
【００６１】
次に、成膜処理部４００Ｄのみ、電源部６がターゲット４１に電力を印加する。これにより、スパッタガスＧがプラズマ化する。スパッタ源４において、プラズマにより発生したイオンは、ターゲット４１に衝突して成膜材料の粒子を飛ばす。このため、成膜処理部４００Ｄの成膜ポジションＭ４を通過するワークＷの表面に、成膜材料の粒子が堆積されて膜が生成される。ここでは、ＳＵＳの密着層が形成される。このとき、ワークＷは成膜処理部４００Ａ～４００Ｃの成膜ポジションＭ１～Ｍ３を通過するが、成膜処理部４００Ａ～４００Ｃはターゲット４１に電力が印加されていないので、成膜処理は行われず、ワークＷは加熱されない。また、成膜ポジションＭ１～Ｍ４以外の領域においても、ワークＷは加熱されない。このように、加熱されない領域において、ワークＷは熱を放出する。
【００６２】
成膜処理部４００Ｄによる成膜時間が経過したら、成膜処理部４００Ｄを停止する。つまり、電源部６によるターゲット４１への電力の印加を停止する。そして、成膜処理部４００Ａ～４００Ｃのみ、電源部６がターゲット４１に電力を印加する。これにより、スパッタガスＧがプラズマ化する。スパッタ源４において、プラズマにより発生したイオンは、ターゲット４１に衝突して成膜材料の粒子を飛ばす。このため、成膜処理部４００Ａ～４００Ｃの成膜ポジションＭ１～Ｍ３を通過するワークＷの表面に、成膜材料の粒子が堆積されて膜が生成される。ここでは、Ｃｕの電磁波シールド層が形成される。電磁波シールド層は、密着層及び保護層よりも、厚く形成する必要があるため、３つの成膜処理部４００Ａ～４００Ｃを同時に使用する。このとき、ワークＷは成膜処理部４００Ｄの成膜ポジションＭ４を通過するが、成膜処理部４００Ｄはターゲット４１に電力が印加されていないので、成膜処理を行われず、ワークＷは加熱されない。また、成膜ポジションＭ１～Ｍ４以外の領域においても、ワークＷは加熱されない。このように、加熱されない領域において、ワークＷは熱を放出する。
【００６３】
成膜処理部４００Ａ～４００Ｃによる成膜時間が経過したら、成膜処理部４００Ａ～４００Ｃを停止する。つまり、電源部６によるターゲット４１への電力の印加を停止する。

そして、成膜処理部４００Ｄのみ、電源部６がターゲット４１に電力を印加する。これにより、スパッタガスＧがプラズマ化する。スパッタ源４において、プラズマにより発生したイオンは、ターゲット４１に衝突して成膜材料の粒子を飛ばす。このため、成膜ポジションＭ４を通過するワークＷの表面に、成膜材料の粒子が堆積されて膜が生成される。ここでは、ＳＵＳの保護層が形成される。このとき、ワークＷは成膜処理部４００Ａ～４００Ｃの成膜ポジションＭを通過するが、成膜処理部４００Ａ～４００Ｃはターゲット４１に電力が印加されていないので、成膜処理は行われず、ワークＷは加熱されない。また、成膜ポジションＭ１～Ｍ４以外の領域においても、ワークＷは加熱されない。このように、加熱されない領域において、ワークＷは熱を放出する。

【００６４】

［作用効果］

本実施形態は、スパッタガスＧが導入される容器であるチャンバ２００と、チャンバ２００内に設けられ、ワークＷを円周の軌跡で循環搬送する搬送部３００と、搬送部３００により循環搬送されるワークＷに、スパッタリングにより成膜材料を堆積させて成膜するスパッタ源４を有するとともに、スパッタ源４によりワークＷが成膜される成膜ポジションＭを区切る区切部５を有する成膜処理部４００とを有する。

【００６５】

そして、区切部５は、円周の軌跡のうち、成膜中の成膜ポジションＭを通過する軌跡よりも、成膜中の成膜ポジションＭ以外の領域を通過する軌跡が長くなるように、各成膜処理部４００を区切るべく配置されている。

【００６６】

このため、成膜中の成膜処理部４００の下を通過するときに、プラズマの熱によって、ワークＷの温度が上昇したとしても、成膜中でない成膜処理部４００の下の搬送経路Ｐ又は成膜処理部４００が存在しない搬送経路Ｐを通過して、再び成膜中の成膜処理部４００の下に到達するまでの間に、熱を放出させることができる。

【００６７】

よって、固定された位置でワークＷをスパッタリングする場合に比べて、冷却手段を用いなくとも、ワークＷの温度がプラズマの熱により過度に上昇することを防止することができ、比較的厚いミクロンレベルの膜を形成することが可能となる。これは、熱の影響を受けやすい半導体パッケージに、ミクロンレベルの電磁波シールド膜を形成することに適している。

【００６８】

特に、上記の区切部５の配置によって、成膜中の領域を通過することによりワークＷが加熱される時間よりも、成膜していない領域をワークＷが通過することにより放熱される時間を長く確保することができるので、ワークＷの温度上昇を防止できる。

【００６９】

さらに、冷却手段を設ける必要がないので、成膜装置１００の構成が簡素化できるとともに、冷却に要する電力消費を削減できる。また、冷却手段を定期的にメンテナンスする手間が省ける。

【００７０】

複数の成膜処理部４００は、異なる種類の成膜材料に対応するスパッタ源４を含み、成膜材料を１種ずつ選択的に堆積させることにより、複数種類の成膜材料の層から成る膜を形成する。通常のスパッタリングでは、複数種の成膜材料の層を形成する場合、ワークＷの加熱が進み易いが、本実施形態では、温度上昇を抑えることができる。

【００７１】

ワークＷが、成膜中の成膜処理部４００の成膜ポジションＭを通過する時間をＴ１、成膜ポジションＭ以外の領域を通過する時間をＴ２とすると、０．６：１０≦Ｔ１：Ｔ２＜１：１となるように、成膜ポジションＭの大きさが設定されている。このため、成膜によりワークＷが加熱される時間よりも、成膜されずにワークＷから放熱される時間を長く確保することができ、ワークＷの温度上昇を防止できる。

【００７２】
前記円周の軌跡のうち、成膜中の成膜ポジションＭを通過する軌跡が、中心角２０°～１５０°の部分円の領域に対応している。このため、ワークＷに対して成膜可能な領域を確保しつつ、成膜によりワークＷが加熱される領域の拡大を抑えて、成膜されずに放熱される領域を確保できるので、ワークＷの温度上昇の防止に最適化した構成とすることができる。
【００７３】
最も厚い層を形成する成膜材料の成膜ポジションＭが、他の層を形成する成膜材料の成膜ポジションＭよりも大きい。このため、厚い層を短時間で形成することができる。なお、ここで「大きい」とは、以下のような態様が考えられる。
(a) 最も厚い層の成膜ポジションＭを通過するワークＷの軌跡を、他の層の成膜ポジションＭを通過するワークＷの軌跡よりも長くする。
(b) 最も厚い層の成膜ポジションＭをワークＷが通過する時間を、他の層の成膜ポジションＭを通過する時間よりも長くする。
(c) 最も厚い層の成膜ポジションＭを通過する軌跡に対応する部分円の中心角を、他の層の成膜ポジションＭを通過する軌跡に対応する部分円の中心角よりも大きくする。
【００７４】
例えば、上記のように、電磁波シールド層は、下地の密着層や保護膜よりも厚く形成する。このため、電磁波シールド層の材料の成膜ポジションＭ１～Ｍ３は、２つ以上を併用するなど、下地の密着層や保護膜の成膜ポジションＭ４よりも大きくする。
【００７５】
［試験結果］
（比較例）
比較例として、回転搬送型ではなく、ホルダ上のワークを静止させてスパッタリングを行う成膜装置によって、成膜を行った場合のワークの温度上昇の態様を示す。試験条件は以下の通りである。なお、ワークとして、半導体パッケージに見立てた絶縁性の樹脂基板を使用した。
・ワーク：絶縁性の樹脂基板
・ターゲット：Ｃｕ（銅）
・ホルダ：Ａｌ（アルミニウム）
・ターゲットとワークの距離：３６．０ｍｍ
・スパッタガス：Ａｒ　２００．９ｓｃｃｍ　０．５Ｐａ
・直流電力：１０．０ｋＷ
・成膜レート：２４．４ｎｍ／ｓ
【００７６】
試験結果として、Ａｌのホルダにより支持された基板に対して、Ｃｕをターゲットにしてスパッタリングを行った結果の膜厚と温度上昇との関係を、図７のグラフに示す。膜厚が５μｍとなるまでスパッタリングを行った結果、ホルダ温度は９０℃、基板温度は１７０℃まで上昇した。
【００７７】
一般的な半導体パッケージは、１５０℃を超えると、パッケージを構成する樹脂が破壊されやすくなる。このため、１５０℃を超えて加熱することは好ましくない。すると、このような成膜装置の場合、５μｍ程度の膜厚になるまで成膜を継続して行うことは難しい。したがって、冷却機構が必須となる。
【００７８】
（実施例１）
本発明の実施例１として、トレイに載置したワークを回転テーブルにより回転させながら、成膜ポジションにおいてスパッタリングによる成膜を行った場合のワークの温度上昇の態様を示す。試験条件は以下の通りである。なお、ワークとして、半導体パッケージに見立てた絶縁性の樹脂基板を使用した。

【００７９】
・ワーク：絶縁性の樹脂基板
・ターゲット：Ｃｕ
・ホルダ：ＳＵＳ
・ターゲットとワークの距離：　１５０ｍｍ（対面した状態）
・回転テーブルの回転数…　６ｒｐｍ
・スパッタガス：Ａｒ　１００ｓｃｃｍ　０．７Ｐａ
・直流電力：　２３００Ｗ／３０００Ｗ（２つのスパッタ源を備えた成膜処理部で、一方のスパッタ源への印加電力と他方のスパッタ源への印加電力の値）
・成膜レート：０．８ｎｍ／ｓ
・成膜ポジションの中心角の角度：４９．５°
・Ｃｕの成膜ポジションを通過する時間Ｔ１、成膜していない領域を通過する時間Ｔ２の比
　４９．５：３１０．５（　１．５９４：１０）
【００８０】
　試験結果として、一つのＣｕの成膜ポジションにおいて、回転テーブル上の基板に対して、７６００ｓｅｃ間、スパッタリングを行って、厚さ６０００ｎｍのＣｕの成膜を行った結果の温度の推移を、図８のグラフに示す。
【００８１】
　このグラフから分かるように、一つのＣｕの成膜ポジションにおいてスパッタリングを行うと、開始時は２５℃であった基板が、開始から４０００ｓｅｃで６５．０℃程度まで温度が上昇するが、そのままほぼ横ばい状態で、さらに上昇はしなかった。つまり、温度上昇が抑えられていることが分かる。
【００８２】
　ここで、成膜に使用する成膜ポジションの数、つまり成膜処理部の数（ｎ）が増えると、その数倍、例えば、開始温度の２５℃から、４０℃×ｎだけ上昇すると想定される。つまり、成膜に使用する成膜処理部の数が２ならば、２５℃＋４０℃×２＝１０５℃、３つなら、２５℃＋４０℃×３＝１４５℃の温度上昇が見込まれる。上記のように、半導体パッケージの温度上昇の限界が１５０℃であることから考えると、中心角４９．５°に対応する成膜ポジションであれば、上記の実施形態のように、３つを併用しても、１５０℃を超えることはなく、良好な成膜結果が得られると考えられる。
【００８３】
　ある程度の裕度を考慮すると、１つの成膜ポジションの中心角をほぼ５０．０°とすると、成膜中の成膜ポジションの大きさは、５０．０°×３＝１５０°が上限といえる。また、ワークが冷却される時間を確保するという点では、成膜ポジションの大きさは小さいほど冷却効果がある。しかし、成膜効率を考えると、中心角２０°よりも小さくすると、成膜が困難であることから、中心角２０°が下限といえる。従って、上記のように、中心角２０°～１５０°の範囲とすることが好ましい。
【００８４】
　さらに、上記の実施形態では、ワークＷが、成膜中の成膜処理部４００の成膜ポジションＭを通過する合計時間をＴ１、成膜ポジションＭ以外の領域を通過する合計時間をＴ２としたとき、０．６：１０≦Ｔ１：Ｔ２＜１：１となるように、成膜ポジションＭの大きさを設定した。このように設定した具体的な根拠について、図８のグラフを用いて説明する。図８は、６０００ｎｍ（＝６μｍ）の厚みにＣｕを成膜した例である。
【００８５】
　まず、半導体パッケージにおける電磁波シールド膜は、必ずしも膜厚を６０００ｎｍとする必要はない。一般的には、その用途等に応じて、１０００ｎｍ（１μｍ）～１００００ｎｍ（１０μｍ）の範囲で膜厚を設定する。
【００８６】
　そこで、最小膜厚の１０００ｎｍの膜厚のＣｕ膜を形成することを考える。この場合、

成膜に要する時間は、６０００ｎｍの膜を形成した場合の７６００ｓｅｃの６分の１となるため、７６００ｓｅｃ／６＝１２６７ｓｅｃ　１３００ｓｅｃとなる。そして、半導体パッケージであるワークＷの温度上昇は、図８のグラフから、１３００ｓｅｃでの基板温度が約６０℃であるから、６０℃－２５℃＝３５℃となる。

【００８７】

ワークＷの初期温度が２５℃、１つの成膜ポジションの中心角が４９．５°ワークＷが半導体パッケージの場合の温度上昇の限界が１５０℃であり、（１５０℃－２５℃）／３５℃　３．６から、中心角が４９．５°の成膜ポジションであれば３．６ポジション分の領域、すなわち、４９．５°×３．６＝１７８°　１８０°分の領域を成膜に用いることができる計算となる。

【００８８】

ここで、成膜中の成膜処理部４００の成膜ポジションＭとそれ以外の部分との関係は、通過時間で表した場合であっても中心角で表した場合であっても、比率は同じである。したがって、Ｔ１：Ｔ２の上限は、１８０：１８０＝１：１未満と設定することが好ましい。

【００８９】

また、最大膜厚１００００ｎｍ（１０μｍ）のＣｕ膜を形成することを考える。この場合、成膜に要する時間は、６０００ｎｍの膜を形成する場合の１０／６倍、すなわち、７６００ｓｅｃ×１０／６＝１２６６７ｓｅｃとなる。成膜に要する時間は、法定労働時間である８時間（２８８００ｓｅｃ）を超えることは好ましくないと考えられることから、これを上限とすることが考えられる。

【００９０】

このことから、１００００ｎｍの膜厚のＣｕ膜を８時間以内に形成可能な成膜ポジションの最小中心角は、４９．５°／（２８８００ｓｅｃ／１２６６７ｓｅｃ）＝２１．８°　２０°となる。つまり、円周の軌跡３６０°のうち、２０°分を成膜ポジションの領域として用いることになるから、Ｔ１：Ｔ２の下限は、２０：３４０＝０．６：１０と設定することが好ましい。

【００９１】

なお、図８のグラフは、Ｃｕ膜を形成した場合のものである。但し、後述するような他の金属（例えば、ＳＵＳ、Ａｌ、Ｎｉ、Ｆｅ、Ａｇ、Ｔｉ、Ｃｒ、Ｎｂ、Ｐｄ、Ｐｔ、Ｖ、Ｔａ、Ａｕ等）の膜を形成する場合でも、ターゲット４１が金属であれば、ターゲット４１に印加する電力は同等であると考えられる。このため、プラズマによる加熱温度も、Ｃｕ膜と同等となり、成膜によって上昇されるワークＷの温度も同様の傾向を生じると考えられる。したがって、他の金属の場合でも、０．６：１０≦Ｔ１：Ｔ２＜１：１となるように、成膜ポジションＭの大きさを設定すると良い。

【００９２】

（実施例２）

本発明の実施例２を説明する。本実施例では、図３で示したＭ２のポジションが成膜ポジションではなく、膜処理ポジションとなっている。つまり、共通のチャンバ２００内に成膜ポジションに加えて、膜処理を行うポジションを有する。膜処理は、窒化膜、酸化膜等の化合物膜の生成、エッチング、洗浄、粗面化等の表面処理を含む。膜処理は、スパッタリングの場合のようなターゲット４１を用いないという意味で、逆スパッタとも呼ぶ。膜処理ポジションでは、ワークを円周の軌跡で循環搬送させながら、例えば、高周波電力の印加によりプラズマを発生させた筒形電極の下方を通過する際に、膜処理を行う。

【００９３】

本実施例での膜処理は、Ａｒボンバードである。Ａｒボンバードとは、イオンボンバードメントとも言い、プラズマによりイオン化したＡｒを処理対象表面に叩き付けることにより洗浄、粗面化等の表面処理を行うものである。

【００９４】

また、本実施例では、図３で示したＭ３の成膜ポジションで、ターゲット４１としてＳ

ＵＳを用いたＳＵＳの成膜を行う。より具体的には、Ａｒボンバードによる表面処理を行った後、ＳＵＳの成膜（１回目）を行い、次にＣｕの成膜を行い、さらにＳＵＳの成膜（２回目）を行う。

【００９５】

実施例２の成膜条件は、以下の通りである。

・ワーク：絶縁性の樹脂基板
・ターゲット：Ｃｕ（成膜ポジションＭ１）
ＳＵＳ（成膜ポジションＭ３）
・ホルダ：ＳＵＳ
・ターゲットとワークの距離：Ｃｕ　６０ｍｍ（対面した状態）
ＳＵＳ　６０ｍｍ（対面した状態）
・回転テーブルの回転数…Ａｒボンバード　３０ｒｐｍ
ＳＵＳ（１回目）　６ｒｐｍ
Ｃｕ　６ｒｐｍ
ＳＵＳ（２回目）　６ｒｐｍ
・スパッタガス：Ａｒ　Ａｒボンバード　１５０ｓｃｃｍ
ＳＵＳ（１回目）　１２０ｓｃｃｍ　０．８Ｐａ
Ｃｕ　１００ｓｃｃｍ　０．７Ｐａ
ＳＵＳ（２回目）　１２０ｓｃｃｍ　０．８Ｐａ
・筒形電極への高周波の印加電力：　３００Ｗ
・スパッタ源への直流の印加電力：　２３００Ｗ／３０００Ｗ（ＳＵＳ（１回目、２回目）、Ｃｕで共通であり、２つのスパッタ源を備えた成膜処理部で、一方のスパッタ源への印加電力と他方のスパッタ源への印加電力の値）
・成膜レート：ＳＵＳ（１回目）　０．７３ｎｍ／ｓ
Ｃｕ　１．４０ｎｍ／ｓ
ＳＵＳ（２回目）　０．７３ｎｍ／ｓ
・各成膜ポジションおよび表面処理ポジションの中心角の角度：４９．５°
・Ｃｕの成膜ポジションを通過する時間Ｔ１、成膜していない領域を通過する時間Ｔ２の比
４９．５：３１０．５（　１．５９４：１０）
・ＳＵＳの成膜ポジションを通過する時間Ｔ１、成膜していない領域を通過する時間Ｔ２の比
４９．５：３１０．５（　１．５９４：１０）
・表面処理ポジションを通過する時間Ｔ１、表面処理をしていない領域を通過する時間Ｔ２の比
４９．５：３１０．５（　１．５９４：１０）

【００９６】

試験結果として、回転テーブル上の基板に対して、膜処理ポジションＭ２を用いて６００ｓｅｃ間、膜処理を行って、成膜ポジションＭ３を用いて２８０ｓｅｃ間、膜厚２００ｎｍとするＳＵＳの１回目の成膜を行って、成膜ポジションＭ１を用いて３５７０ｓｅｃ間、膜厚５０００ｎｍとするＣｕの成膜を行って、成膜ポジションＭ３を用いて６９０ｓｅｃ間、膜厚５００ｎｍとするＳＵＳの成膜を行った結果の温度の推移を、図９のグラフに示す。

【００９７】

このグラフから分かるように、実施例１に比べて、ターゲットとワークの距離が６０ｍｍという比較的近い位置で、成膜レートを増加させてスパッタリングを行っても、開始時は２８℃程度であった基板が、１回目のＳＵＳの成膜で４０℃程度、Ｃｕの成膜で６０℃程度、２回目のＳＵＳの成膜で５５℃程度になるが、それ以上は上昇はしなかった。つまり、ターゲットとワークの距離を近づけた場合に、常識的には、温度がより一層上昇すると考えられるが、本実施例では、温度上昇が抑えられていることが分かる。

【００９８】
ターゲットを近づけて成膜レートを増加させても、上昇温度が実施例１の上昇温度以下となった理由として、成膜レートの上昇に対応してＣｕの成膜時間が実施例１よりも短くなったこと、成膜開始から成膜終了までに加えられる熱量は、膜厚が同じであれば同様であるが、薄ければ少なくなることが考えられる。つまり、実施例１のＣｕの膜厚（６０００ｎｍ）に、実施例２のＳＵＳとＣｕが積層された膜厚（５７００ｎｍ）は近似しているが、より薄くなっているため、熱量が少なくなったと考えられる。
【００９９】
（実施例３）
本発明の実施例３を説明する。本実施例では、実施例２と同様に、図３で示したＭ２のポジションが成膜ポジションではなく、膜処理ポジションとなっている。本実施例での膜処理は、実施例２と同様にＡｒボンバードである。
【０１００】
また、本実施例では、実施例２と同様に、図３で示したＭ３の成膜ポジションで、ターゲット４１としてＳＵＳを用いたＳＵＳの成膜を行う。さらに、本実施例では、図３で示したＭ１の成膜ポジションで、Ｃｕの成膜を行うとともに、Ｍ４の成膜ポジションにおいても、Ｃｕの成膜を行う。より具体的には、Ａｒボンバードによる表面処理を行った後、ＳＵＳの成膜（１回目）を行い、次に２か所の成膜ポジションＭ１、Ｍ４で同時にＣｕの成膜を行い、さらにＳＵＳの成膜（２回目）を行う。Ｃｕの成膜を行う２か所の成膜ポジションＭ１、Ｍ４では、印加する直流電力を、実施例１、実施例２よりも下げるが、２か所の成膜ポジションＭ１、Ｍ４の成膜レートを合算した値は、実施例２よりも増加している。
【０１０１】
実施例３の成膜条件は、以下の通りである。
・ワーク：絶縁性の樹脂基板
・ターゲット：Ｃｕ（成膜ポジションＭ１、Ｍ４）
ＳＵＳ（成膜ポジションＭ３）
・ホルダ：ＳＵＳ
・ターゲットとワークの距離：Ｃｕ（成膜ポジションＭ１、Ｍ４）　６０ｍｍ（対面した状態）
ＳＵＳ　６０ｍｍ（対面した状態）
・回転テーブルの回転数…Ａｒボンバード　３０ｒｐｍ
ＳＵＳ（１回目）　６ｒｐｍ
Ｃｕ（成膜ポジションＭ１、Ｍ４共通）　６ｒｐｍ
ＳＵＳ（２回目）　６ｒｐｍ
・スパッタガス：Ａｒ　Ａｒボンバード　１５０ｓｃｃｍ
ＳＵＳ（１回目）　１２０ｓｃｃｍ　０．８Ｐａ
Ｃｕ（成膜ポジションＭ１、Ｍ４共通）　１００ｓｃｃｍ　０．７Ｐａ
ＳＵＳ（２回目）　１２０ｓｃｃｍ　０．８Ｐａ
・筒形電極への高周波の印加電力：　６００Ｗ
・スパッタ源への直流の印加電力：　ＳＵＳ　２３００Ｗ／３０００Ｗ（１回目、２回目共通で、２つのスパッタ源を備えた成膜処理部で、一方のスパッタ源への印加電力と他方のスパッタ源への印加電力の値）
Ｃｕ　１８００Ｗ／２４００Ｗ（成膜ポジションＭ１、Ｍ４で共通で、２つのスパッタ源を備えた成膜処理部で、一方のスパッタ源への印加電力と他方のスパッタ源への印加電力の値）
・成膜レート：ＳＵＳ（１回目）　０．７３ｎｍ／ｓ
Ｃｕ　２．２４ｎｍ／ｓ（成膜ポジションＭ１、Ｍ４が各１．１２ｎｍ／ｓ）

ＳＵＳ（２回目）　０．７３ｎｍ／ｓ
・Ｃｕの成膜ポジションの中心角の角度：９９．０°（成膜ポジションＭ１、Ｍ４が各４９．５°）
・ＳＵＳの成膜ポジションおよび表面処理ポジションの中心角の角度：４９．５°
・Ｃｕの成膜ポジションＭ１、Ｍ４を通過する時間Ｔ１、成膜していない領域を通過する時間Ｔ２の比
９９：２６１（　３．７９３：１０）
・ＳＵＳの成膜ポジションを通過する時間Ｔ１、成膜していない領域を通過する時間Ｔ２の比
４９．５：３１０．５（　１．５９４：１０）
・表面処理ポジションを通過する時間Ｔ１、表面処理をしていない領域を通過する時間Ｔ２の比
４９．５：３１０．５（　１．５９４：１０）

【０１０２】
試験結果として、回転テーブル上の基板に対して、膜処理ポジションＭ２を用いて６００ｓｅｃ間、膜処理を行って、成膜ポジションＭ３を用いて２８０ｓｅｃ間、膜厚２００ｎｍとするＳＵＳの１回目の成膜を行って、成膜ポジションＭ１、Ｍ４を用いて２２４０ｓｅｃ間、膜厚５０００ｎｍ（成膜ポジションＭ１、Ｍ４が各２５００ｎｍ）とするＣｕの成膜を行って、成膜ポジションＭ３を用いて６９０ｓｅｃ間、膜厚５００ｎｍとするＳＵＳの成膜を行った結果の温度の推移を、図１０のグラフに示す。

【０１０３】
このグラフから分かるように、実施例１に比べて、ターゲットとワークの距離が６０ｍｍという比較的近い位置で、成膜レートを増加させてスパッタリングを行っても、開始時は２８℃程度であった基板が、１回目のＳＵＳの成膜で３０℃程度、Ｃｕの成膜で６０℃程度、２回目のＳＵＳの成膜で６０℃程度になるが、それ以上は上昇はしなかった。つまり、ターゲットとワークの距離を近づけた場合に、常識的には、温度がより一層上昇すると考えられるが、本実施形態では、温度上昇が抑えられていることが分かる。

【０１０４】
ターゲットを近づけて成膜レートを増加させても、上昇温度が実施例１の上昇温度以下となり、実施例２の上昇温度程度となった理由として、成膜レートの上昇に対応してＣｕの成膜時間が実施例１よりも短くなったこと、成膜開始から成膜終了までに加えられる熱量は、膜厚が同じであれば同様であるが、薄ければ少なくなることが考えられる。つまり、実施例１のＣｕの膜厚（６０００ｎｍ）に、実施例３のＳＵＳとＣｕの積層された膜厚（５７００ｎｍ）は近似しているが、より薄くなっているため、熱量が少なくなったと考えられる。

【０１０５】
但し、同時に２か所の成膜ポジションでＣｕの成膜を行っているため、成膜していない領域を通過する時間が、実施例１、実施例２と比較して、短くなっている。このため、実施例２と比較して、温度勾配が大きい、つまり単位時間当たりの温度上昇が大きくなっているので、さらに成膜時間を長くすると、１００℃程度まで上昇する可能性はある。

【０１０６】
なお、上述の実施例２および実施例３においては、処理時間の長い成膜ポジションを通過する時間Ｔ１を、成膜していない領域を通過する時間Ｔ２に対して短くして、基板の温度上昇を抑制している。具体的には、実施例２では、著しく処理時間の長いＣｕの成膜ポジションの中心角の角度を４９．５°とし、実施例３でも、Ｃｕの成膜ポジションの中心角の角度を９９．０°としたことで、基板の温度上昇を十分に抑制することができたと推測される。さらに、ＳＵＳの成膜ポジションおよび表面処理ポジションについても、それぞれの中心角の角度を４９．５°としたことにより、温度上昇をより抑制することができたと推測される。

【０１０７】

［他の実施形態］
本発明は、上記の実施形態に限定されるものではなく、以下のような態様も含む。
（１）成膜材料については、スパッタリングにより成膜可能な種々の材料を適用可能である。例えば、積層型の電磁波シールド膜の作成にあたっては、以下のような材料を使用することが考えられる。
電磁波シールド層の材料：Ｃｕ、Ａｌ、Ｎｉ、Ｆｅ、Ａｇ、Ｔｉ、Ｃｒ、Ｎｂ、Ｐｄ、Ｐｔ、Ｃｏ、Ｚｒ等
下地の密着層の材料：ＳＵＳ、Ｎｉ、Ｔｉ、Ｖ、Ｔａ等
最表面の保護層の材料：ＳＵＳ、Ａｕ等
【０１０８】
さらに、電磁波シールド膜に含まれる電磁波シールド層を、さらに複数の材料による層構造とすることもできる。例えば、ＣｕとＮｉを積層して電磁波シールド層を形成することもできる。Ｃｕは電界の遮断、Ｎｉは磁界の遮断の機能があり、全体として薄膜化が期待できる。この場合にも、成膜材料を１種ずつ選択的に堆積させることにより、ワークの温度上昇を抑えることができる。また、電磁波シールド層に含まれる各層は、単一の成膜材料の場合よりも薄くすることができるので、各層の成膜時間は単一の成膜材料の場合よりも短くなり、ワークの温度上昇を抑えることができる。
【０１０９】
（２）ターゲットを、成膜ポジションに複数設けることにより、成膜レートを高めてもよい。この場合、各成膜ポジションにおける温度は高くなるが、成膜時間が短縮されるので、結果的には、上記と同様の効果が得られる。
【０１１０】
（３）搬送部により同時搬送されるワーク、トレイの数、これを保持する保持部の数は、少なくとも１つであればよく、上記の実施形態で例示した数には限定されない。つまり、１つのワークが循環して成膜を繰り返す態様でもよく、２つ以上のワークが循環して成膜を繰り返す態様でもよい。
【０１１１】
（４）成膜対象となるワークおよび電子部品は、半導体パッケージには限定されない。ミクロンレベルの膜厚が要求され、温度上昇を抑える必要がある各種の部材に適用可能である。
【０１１２】
（５）上記の実施例２、３のように、膜処理を成膜ポジションを有するチャンバ内で行ってもよい。但し、膜処理を、成膜ポジションを有するチャンバとは別のチャンバで行ってもよい。
【０１１３】
（６）上記の実施形態では、回転テーブル３１が水平面内で回転する例としている。但し、搬送部の回転面の向きは、特定の方向には限定されない。例えば、垂直面内で回転する回転面とすることもできる。さらに、搬送部が有する搬送手段は、回転テーブル３１には限定されない。例えば、ワークを保持する保持部を有する円筒形状の部材が、軸を中心に回転する回転体としてもよい。回転体の内壁面に設けた保持部にワークを保持し、回転体の内側に配置された円筒形状、円柱形状又は角柱形状の支持体の外壁面に、外向きでワークに対向する複数の成膜処理部を設ける。または、回転体の外壁面に設けた保持部にワークを保持し、回転体の外側に配置された円筒形状、円柱形状又は角柱形状の支持体の内壁面に、内向きでワークに対向する複数の成膜処理部を設ける。これにより、回転体の回転によって円周の軌跡で循環搬送されるワークに、成膜処理を行うことができる。
【０１１４】
（７）上記の実施形態では、成膜材料を１種ずつ選択的に堆積させて成膜するようにしている。しかし、本発明はこれに限るものではなく、成膜材料を選択的に堆積させることにより、複数の成膜材料の層から成る膜を形成できればよい。このため、２種以上の成膜材料を同時に堆積させるようにしても良い。例えば、電磁波シールド膜を、Ｃｏ、Ｚｒ、Ｎ

ｂの合金で形成することがある。このような場合に、複数の成膜処理部のうち、Ｃｏを成膜材料とする成膜処理部と、Ｚｒを成膜材料とする成膜処理部とＮｂを成膜材料とする成膜処理部を同時に選択して成膜を行なうようにしても良い。

【０１１５】

そしてこの場合、円周の軌跡のうち、これらの成膜中に成膜ポジションを通過する軌跡よりも、成膜中の成膜ポジション以外の部分を通過する軌跡の方が長くなるように、成膜に用いる成膜処理部を選択する、あるいは、成膜処理部を区切る区切部の配置を設定すると良い。

【０１１６】

つまり、１種、または、複数種の成膜処理部を複数個選択して成膜を行なう場合、或いは単一の成膜処理部を選択して成膜を行なう場合のいずれにおいても、円周の軌跡のうち、成膜中に成膜ポジションを通過する軌跡よりも、成膜中の成膜ポジション以外の部分を通過する軌跡の方が長くなるように、成膜に用いる成膜処理部を選択する、あるいは、成膜処理部を区切る区切部の配置を設定すると良い。

【０１１７】

（８）上記の実施形態では、成膜ポジションを円周方向に区切る区切部５を２つの壁板５ａ、５ｂで構成し、隣り合う成膜ポジション間で対向する位置にある壁板５ａと壁板５ｂとの間は、回転テーブル３１の上面からチャンバ２００の天井面までの空間が形成されていた。しかし、本発明はこれには限定されず、例えば、隣り合う成膜ポジション間で対向する位置にある壁板５ａと壁板５ｂとの間に、壁板５ａ、５ｂの下端と同じ高さで、遮蔽板を配置しても良い。

【０１１８】

（９）以上、本発明の実施形態及び各部の変形例を説明したが、この実施形態や各部の変形例は、一例として提示したものであり、発明の範囲を限定することは意図していない。上述したこれら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明に含まれる。

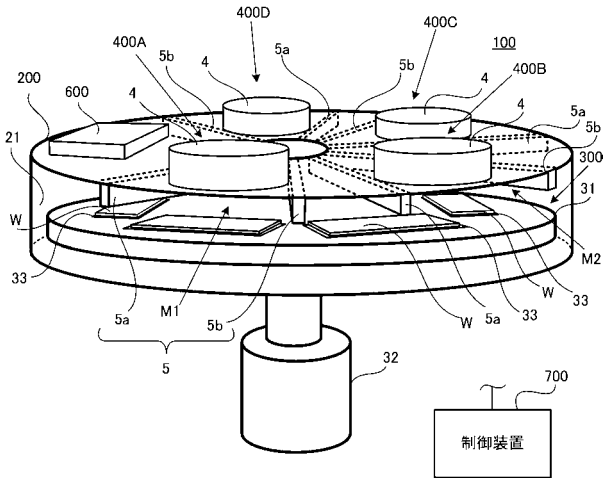
【符号の説明】

【０１１９】

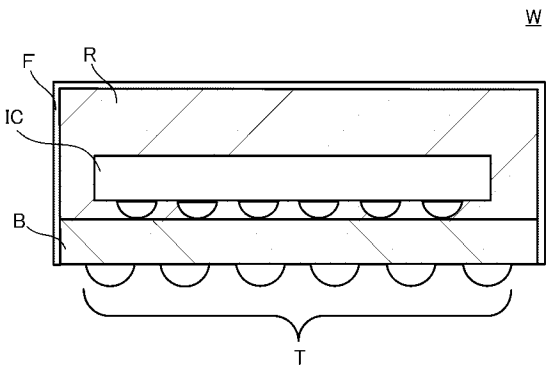
１００　成膜装置
２００　チャンバ
２１　真空室
２２　排気口
２３　排気部
２４　導入口
２５　ガス供給部
３００　搬送部
３１　回転テーブル
３２　モータ
３３　保持部
４００、４００Ａ～４００Ｄ　成膜処理部
４　スパッタ源
４１　ターゲット
４２　バッキングプレート
４３　電極
５　区切部
５ａ、５ｂ　壁板
６　電源部
６００　ロードロック部

７００　制御装置
７０　機構制御部
７１　電源制御部
７２　記憶部
７３　設定部
７４　入出力制御部
７５　入力装置
７６　出力装置
Ｅ　排気
Ｆ　膜
Ｍ、Ｍ１～Ｍ４　成膜ポジション
Ｇ　スパッタガス
Ｒ　樹脂
Ｔ　電極
Ｗ　ワーク

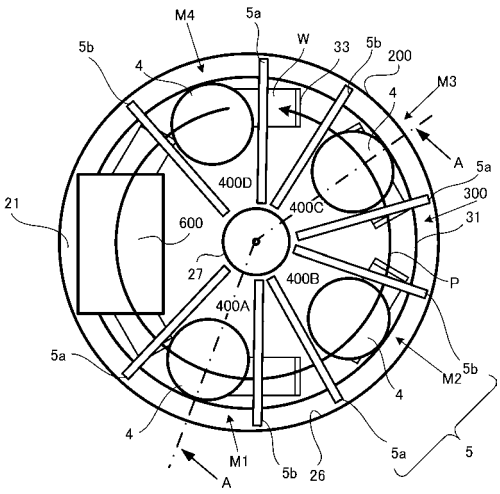
【図１】



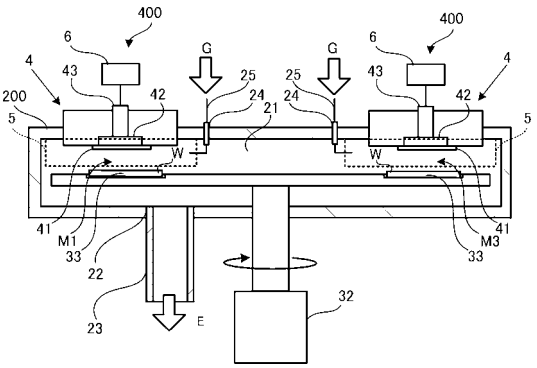
【図２】



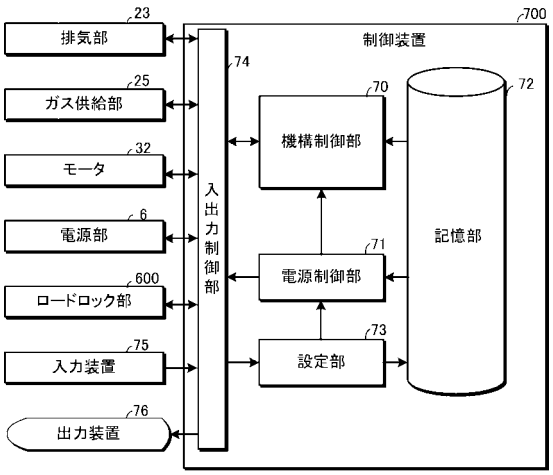
【図３】



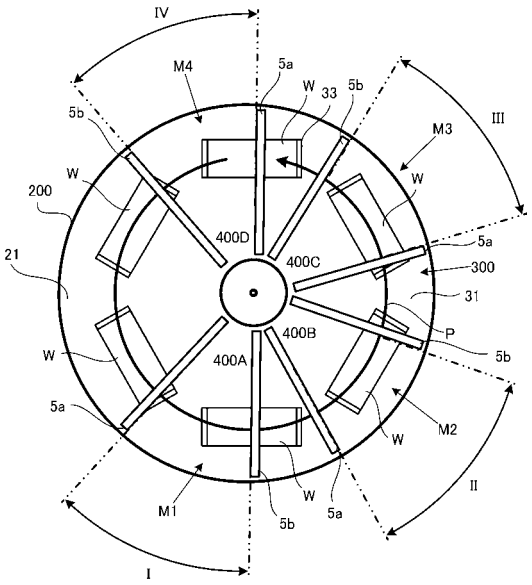
【図４】



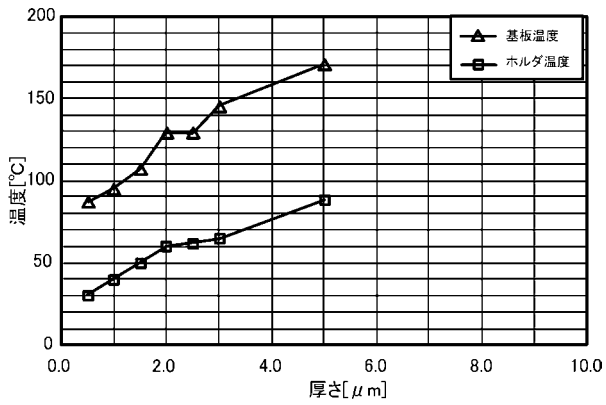
【図５】


23
排気部
25
ガス供給部
32
モータ
6
電源部
600
ロードロック部
75
入力装置
76
出力装置
74
入出力制御部
700
制御装置
70
機構制御部
71
電源制御部
73
設定部
72
記憶部

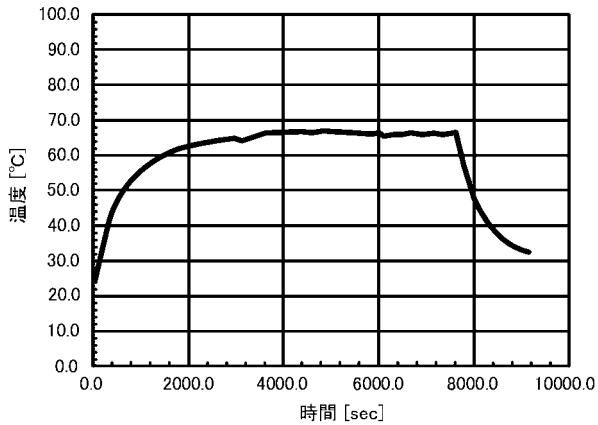
【図６】


IV
M4
5a
W
33
5b
III
M3
W
200
400D
400C
5a
300
21
31
P
400B
5b
400A
W
5a
M2
W
II
M1
W
5a
5b
I

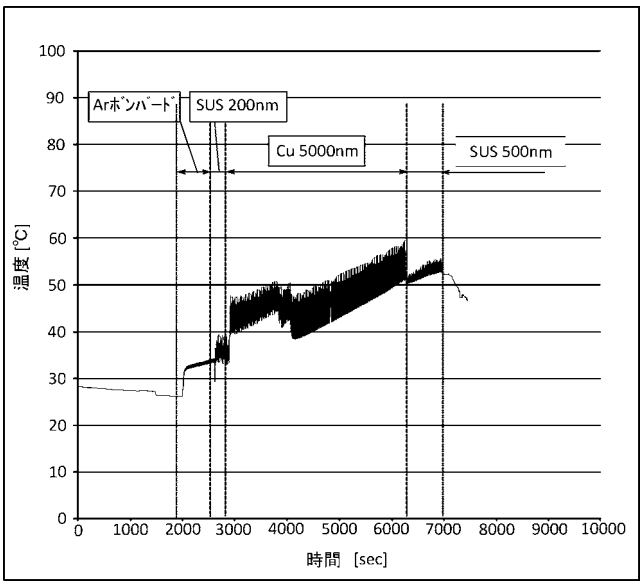
【図７】


基板温度
ホルダ温度
温度[℃]
厚さ[μm]
0
50
100
150
200
0.0
2.0
4.0
6.0
8.0
10.0

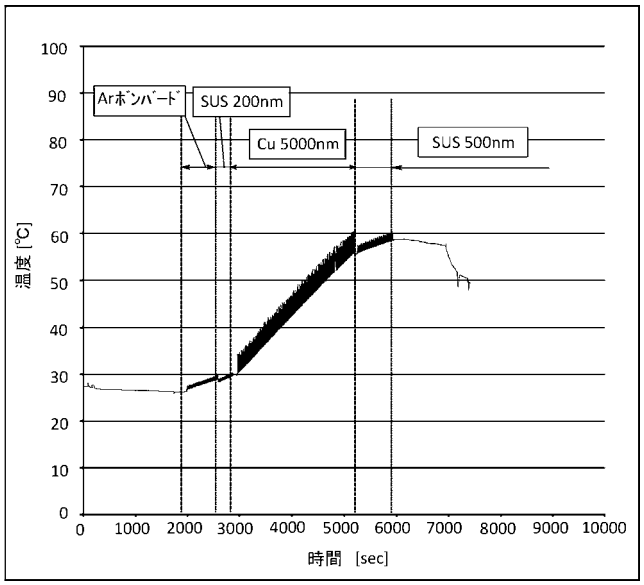
【図８】


温度 [℃]
時間 [sec]
0.0
10.0
20.0
30.0
40.0
50.0
60.0
70.0
80.0
90.0
100.0
0.0
2000.0
4000.0
6000.0
8000.0
10000.0

【図９】


Arボンバード
SUS 200nm
Cu 5000nm
SUS 500nm
温度 [℃]
時間 [sec]
0
10
20
30
40
50
60
70
80
90
100
0
1000
2000
3000
4000
5000
6000
7000
8000
9000
10000

【図１０】


100
90
80
70
60
50
40
30
20
10
0
温度 [℃]
Arボンバード
SUS 200nm
Cu 5000nm
SUS 500nm
0
1000
2000
3000
4000
5000
6000
7000
8000
9000
10000
時間 [sec]