



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년10월15일
(11) 등록번호 10-1190811
(24) 등록일자 2012년10월08일

(51) 국제특허분류(Int. Cl.)
H03H 7/12 (2006.01) H03F 3/45 (2006.01)
(21) 출원번호 10-2011-0049606
(22) 출원일자 2011년05월25일
심사청구일자 2011년05월25일
(56) 선행기술조사문헌
US7816988 B1

(73) 특허권자
한국과학기술연구원
서울특별시 성북구 화랑로14길 5 (하월곡동)
(72) 발명자
우덕하
서울특별시 서대문구 통일로 317, 삼성레미안아파트 102동 1402호 (홍제동)
이석
서울특별시 서초구 신반포로19길 10, 22동 908호 (반포동, 신반포아파트)
(뒷면에 계속)
(74) 대리인
정태훈, 배성호, 진수정, 오용수

전체 청구항 수 : 총 6 항

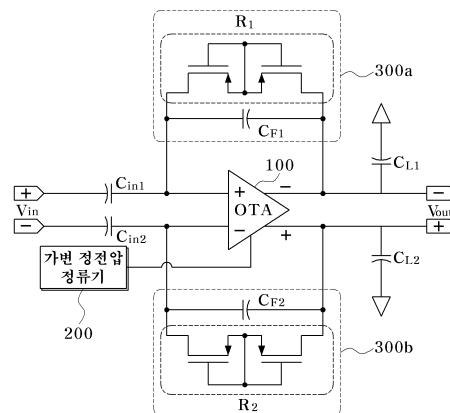
심사관 : 안병일

(54) 발명의 명칭 다중 생체 신호 처리용 대역 조정 가능한 대역 통과 필터

(57) 요약

본 발명은 다중 생체 신호 처리용 대역 조정 가능한 대역 통과 필터에 관한 것으로, 비반전 및 반전 입력/출력단자를 갖으며, 외부의 바이어스 전압에 따라 트랜스컨덕턴스의 값이 변경되어 출력저항을 조절하는 증폭기와, 상기 바이어스 전압을 선택적으로 변경하여 상기 증폭기에 공급하는 가변 정전압 정류기와, 상기 증폭기의 비반전 입력단자와 반전 출력단자 사이에 제1 귀환 커패시터 및 제1 저항이 병렬 연결되어 형성되는 제1 귀환 루프와, 상기 증폭기의 반전 입력단자와 비반전 출력단자 사이에 제2 귀환 커패시터 및 제2 저항이 병렬 연결되어 형성되는 제2 귀환 루프와, 상기 증폭기의 비반전 및 반전 입력단자에 직렬로 각각 하나씩 연결된 제1 및 제2 입력 커패시터와, 상기 증폭기의 반전 및 비반전 출력단자와 접지 사이에 직렬로 각각 하나씩 연결된 제1 및 제2 부하 커패시터를 포함하며, 상기 증폭기의 비반전 및 반전 입력단자로 입력되는 다중 생체 신호에 따라 이득 대역폭을 조절하여 상기 증폭기의 비반전 및 반전 출력단자로 출력됨으로써, 기존의 커패시터 열(array)을 구동하지 않아도 되므로 증폭기의 구동 전류를 작게 설계해도 무방하므로 저전력 소모의 대역 통과 필터의 구현이 가능한 효과가 있다.

대표도 - 도5



(72) 발명자

정병호

서울특별시 금천구 시흥대로120길 44, 상진지오빌
B동 701 (독산동)

임신일

서울특별시 광진구 구의동 611 현대아파트 215동
1402호

특허청구의 범위

청구항 1

비반전 및 반전 입력/출력단자를 갖으며, 외부의 바이어스 전압에 따라 트랜스컨덕턴스의 값이 변경되어 출력저항을 조절하는 증폭기;

상기 바이어스 전압을 선택적으로 변경하여 상기 증폭기에 공급하는 가변 정전압 정류기;

상기 증폭기의 비반전 입력단자와 반전 출력단자 사이에 제1 귀환 커패시터 및 제1 저항이 병렬 연결되어 형성되는 제1 귀환 루프;

상기 증폭기의 반전 입력단자와 비반전 출력단자 사이에 제2 귀환 커패시터 및 제2 저항이 병렬 연결되어 형성되는 제2 귀환 루프;

상기 증폭기의 비반전 및 반전 입력단자에 직렬로 각각 하나씩 연결된 제1 및 제2 입력 커패시터; 및

상기 증폭기의 반전 및 비반전 출력단자와 접지 사이에 직렬로 각각 하나씩 연결된 제1 및 제2 부하 커패시터를 포함하며,

상기 증폭기의 비반전 및 반전 입력단자로 입력되는 다중 생체 신호에 따라 이득 대역폭을 조절하여 상기 증폭기의 비반전 및 반전 출력단자로 출력되는 것을 특징으로 하는 다중 생체 신호 처리용 대역 조정 가능한 대역 통과 필터.

청구항 2

제1 항에 있어서,

상기 제1 및 제2 입력 커패시터는 상기 제1 및 제2 귀환 커패시터와 동일한 크기로 이루어진 것을 특징으로 하는 다중 생체 신호 처리용 대역 조정 가능한 대역 통과 필터.

청구항 3

제1 항에 있어서,

상기 가변 정전압 정류기로부터 출력되는 가변 바이어스 전압에 의해 고대역 -3dB 차단 주파수가 변하는 것을 특징으로 하는 다중 생체 신호 처리용 대역 조정 가능한 대역 통과 필터.

청구항 4

제1 항에 있어서,

상기 증폭기의 고대역 -3dB 차단 주파수(f_H)는 하기의 식 6에 의해 계산되는 것을 특징으로 하는 다중 생체 신호 처리용 대역 조정 가능한 대역 통과 필터.

(식 6)

$$f_H = \frac{gm_{OTA}}{2\pi C_L}$$

여기서, 상기 gm_{OTA} 는 상기 증폭기의 트랜스컨덕턴스 값이며, 상기 C_L 은 상기 제1 또는 제2 부하 커패시터의 값이다.

청구항 5

제1 항에 있어서,

상기 증폭기는, 연산 트랜스컨덕턴스 증폭기(Operational Transconductance Amplifier, OTA)로서,

제1 및 제2 입력단자를 통해 입력받은 두 신호의 차이에 따라 바이어스 전류를 분배하고 증폭하여 출력 전류를 생성하는 차동증폭부; 및

상기 차동증폭부에 상기 가변 정전압 정류기로부터 출력된 가변 바이어스 전압을 이용하여 상기 바이어스 전류를 생성하는 바이어스부를 포함하는 것을 특징으로 하는 다중 생체 신호 처리용 대역 조정 가능한 대역 통과 필터.

청구항 6

제1 항에 있어서,

상기 가변 정전압 전류기는,

반전(-) 및 비반전(+) 입력단자와 하나의 출력단자를 갖으며, 반전(-) 입력단자를 통해 외부의 입력전압(V_{in})을 제공받는 증폭 수단;

상기 증폭 수단의 출력단자에 게이트 단자가 연결되고, 그 소오스 단자에 전원전압 단자(VDD)가 연결됨과 아울러 그 드레인 단자에 상기 증폭 수단의 비반전(+) 입력단자가 연결되는 트랜지스터(M14);

상기 증폭 수단의 비반전(+) 입력단자에 그 소오스 단자가 각각 병렬로 연결되며, 그 게이트 및 드레인 단자가 서로 공통으로 연결되는 다수의 트랜지스터(M15 ~ M19);

다수의 트랜지스터(M15 ~ M19)의 드레인 단자에 각각 하나씩 스위치의 일단이 연결되어 선택적으로 스위칭(Switching)하는 스위치부; 및

외부의 바이어스(Bias)와 게이트 단자가 연결됨과 아울러 그 소오스 단자가 상기 스위치부에 구비된 각 스위치의 타단 및 바이어스 전압(VC) 단자에 연결되며, 그 드레인 단자는 접지에 연결되는 트랜지스터(M20)가 포함되는 것을 특징으로 하는 다중 생체 신호 처리용 대역 조정 가능한 대역 통과 필터.

명세서

기술 분야

[0001] 본 발명은 다중 생체 신호 처리용 대역 조정 가능한 대역 통과 필터에 관한 것으로, 보다 상세하게는 여러 생체 신호를 하나의 칩으로 구현하고자 할 때 각 신호의 주파수 대역에 맞게 회로의 주파수 특성을 조절할 수 있도록 한 다중 생체 신호 처리용 대역 조정 가능한 대역 통과 필터에 관한 것이다.

배경 기술

[0002] 일반적으로, 생체 신호 중 뇌파(Electroencephalogram), 심전도(Electrocardiogram), 근전도(Electromyogram)를 모두 측정할 수 있는 생체 신호 측정 시스템의 아날로그 프론트-엔드(Analog Front-End) 칩 회로는 초기 증폭단과 대역 조정 가능한 대역 통과 필터단, 그리고 가변 이득 증폭단으로 구성할 수 있다.

[0003] 이들 생체 신호는 각각의 신호 크기와 주파수 대역이 조금씩 다르다. 뇌파 신호는 약 0.1Hz ~ 100Hz의 주파수 대역에 존재하며 약 1uV ~ 100uV의 크기를 갖는다. 심전도 신호는 약 0.1Hz ~ 500Hz에 존재하며 약 100uV ~ 5mV의 크기를 갖는다. 근전도 신호는 약 20Hz ~ 1KHz의 주파수 대역에 존재하여 다소 높은 주파수 특성을 갖지만 약 20uV ~ 3mV의 크기로 심전도 신호보다 낮은 크기를 갖는다. 그러므로, 각 신호 특성에 맞는 이득 대역폭을 선정하기 위해서는 대역 통과 필터단에 대역폭 조절 기능이 필요하다.

[0004] 도 1은 종래의 일 실시예에 따른 대역 조정 가능한 대역 통과 필터를 나타낸 회로도로서, 이러한 대역 통과 필

터는 부하 커패시터 열(array)(C_L 열)을 사용하여 대역폭을 조절한다.

[0005] 각 생체 신호의 주파수 특성을 살펴보면, 저대역 -3dB 통과 주파수(f_L)의 대역이 약 0.1Hz ~ 0.3Hz부터 시작하는 것을 알 수 있다. 그러므로, 대역 통과 필터에서 이러한 특성을 만들어 내기 위해 큰 저항이나 큰 커패시터가 필요하다. 이를 구현하기 위해서는 일반적으로 피모스(PMOS)를 이용한 가상 저항(pseudo resistor)(R_{pseudo})을 사용한다. 도 1에서 형성되는 저대역 -3dB 통과 주파수(f_L)는 하기의 식 1과 같이 결정된다. R_{pseudo} 는 가상 저항의 저항 수치이며, C_F 는 귀환 루프에 사용된 커패시터의 값이다.

[0006] (식 1)

$$f_L = \frac{1}{2\pi R_{pseudo} C_F}$$

[0007]

[0008] 고대역 -3dB 차단 주파수(f_H)는 하기의 식 2와 같이 나타낼 수 있다. R_0 는 증폭기(OTA)의 출력 저항이고, C_L 은 부하 커패시터 값이다.

[0009] (식 2)

$$f_H = \frac{1}{2\pi R_0 C_L}$$

[0010]

[0011] 본 발명의 생체 신호 측정 시스템 칩 설계에서 커패시터의 크기는 칩 면적의 큰 부분을 차지한다. 그러므로, 작은 크기의 커패시터는 저면적 설계의 주요 목표가 되겠다. 대역 통과 필터를 칩으로 구현하기 위해 커패시터 열(C_L 열)을 사용할 경우, 고대역 -3dB 차단 주파수를 설정하기 위한 커패시터의 값은 증폭기 출력 저항 R_0 를 1.24MΩ으로 가정했을 때 도 2의 그래프를 통해 알 수 있다.

[0012] 한편, 주파수 대역이 가장 낮은 뇌파의 경우 약 100Hz의 매우 낮은 f_H 가 필요하므로 R_0 가 약 1.24MΩ일 경우 대략 1.28nF에 해당하는 부하 커패시터 값이 필요하다. 이때, 상기 부하 커패시터는 금속과 금속 사이의 절연층을 내장하는 엠아이엠(MIM: Metal-Insulator-Metal) 커패시터를 이용하거나 상층 폴리(poly)층과 하층 폴리(poly)층 사이에 절연층을 내장하는 이중 폴리(Poly)(poly 1층과 poly 2층)를 이용하여 구현할 수 있다. 이 커패시터를 칩 내에 내장하여 커패시터 열(array)(C_L 열)로 사용하게 되면 회로 구성에 사용되는 칩의 대부분 면적을 커패시터가 차지하게 되어 경제성이 없어지는 문제점이 있다.

[0013] 이러한 문제를 해결하기 위해 현재 알려진 방법으로는 MOSFET 트랜지스터의 게이트와 채널 사이에 형성되는 절연층을 이용한 모스캡(MOSCAP)을 사용한 방법이 있다.

[0014] 도 3은 종래의 다른 실시예에 따른 모스캡을 사용하여 설계한 대역폭 조절이 가능한 대역 통과 필터를 나타낸 회로도이다.

[0015] 도 3을 참조하면, 모스캡을 사용한 방법과 기존의 엠아이엠(MIM: Metal-Insulator-Metal) 커패시터를 사용한 방법의 정확한 비교를 위해 부하 커패시터(C_L)열로써 모스캡을 사용한 대역 통과 필터를 구성한 방식은 도 4와 같은 특성이 나타난다. 이때, 증폭기의 가상 저항(R_{pseudo}) 등은 동일한 조건으로 가정하였다. 증폭기의 출력 저항 R_0 가 약 1.24MΩ라고 가정할 때 약 100Hz의 f_H 를 만들기 위해서는 약 100u/20u 크기의 피모스(PMOS)나 엔모스(NMOS) 트랜지스터가 약 38개가 필요함을 알 수 있다.

[0016] 이 결과를 미루어 보아, 부하 커패시터 열(C_L 열)을 구현할 때 모스캡을 이용한다면 엠아이엠(MIM: Metal-Insulator-Metal) 커패시터보다는 면적을 작게 구현할 수 있음을 알 수 있다. 그러나, 이것조차도 칩 안에 내장하기에는 아직 많이 크다는 문제점이 있다.

발명의 내용

해결하려는 과제

- [0017] 본 발명은 전술한 문제점을 해결하기 위하여 안출된 것으로서, 본 발명의 목적은 여러 생체 신호를 하나의 칩으로 구현하고자 할 때 각 신호의 주파수 대역에 맞게 회로의 주파수 특성을 조절할 수 있도록 한 다중 생체 신호 처리용 대역 조정 가능한 대역 통과 필터를 제공하는데 있다.
- [0018] 본 발명의 다른 목적은 대역 통과 필터의 고대역 -3dB 차단 주파수를 조절하기 위해, 기존의 방법과 같이 칩 면적이 커지는 부하 커패시터 열을 사용하지 않고 대역폭 조절을 하는 대역 통과 필터를 제공하는데 있다.
- [0019] 이를 위해 -3dB 차단 주파수는 증폭기(OTA)의 출력 저항 R_o 에 비례함(식 2)을 이용하여 증폭기(OTA)의 트랜스컨덕턴스(g_m)를 조절함으로써 증폭기 출력 저항 $R_o (= \frac{1}{g_m})$ 을 조절하여 회로 면적을 최소화하면서 대역폭 조절이 가능한 대역 통과 필터를 제안한다. 이러한 방법을 사용하면 칩 면적을 많이 차지하게 되는 여러 개의 커패시터 열(array)이 하나로 대체되어 칩 면적을 현저히 줄일 수 있고, 이 커패시터 열을 구동하는 증폭기 구동능력도 최소화할 수 있어 전력 소모가 적은 칩 회로 구현이 가능하다.

과제의 해결 수단

- [0020] 전술한 목적을 달성하기 위하여 본 발명의 일 측면은, 비반전 및 반전 입력/출력단자를 갖고, 외부의 바이어스 전압에 따라 트랜스컨덕턴스의 값이 변경되어 출력저항을 조절하는 증폭기; 상기 바이어스 전압을 선택적으로 변경하여 상기 증폭기에 공급하는 가변 정전압 정류기; 상기 증폭기의 비반전 입력단자와 반전 출력단자 사이에 제1 귀환 커패시터 및 제1 저항이 병렬 연결되어 형성되는 제1 귀환 루프; 상기 증폭기의 반전 입력단자와 비반전 출력단자 사이에 제2 귀환 커패시터 및 제2 저항이 병렬 연결되어 형성되는 제2 귀환 루프; 상기 증폭기의 비반전 및 반전 입력단자에 직렬로 각각 하나씩 연결된 제1 및 제2 입력 커패시터; 및 상기 증폭기의 반전 및 비반전 출력단자와 접지 사이에 직렬로 각각 하나씩 연결된 제1 및 제2 부하 커패시터를 포함하며, 상기 증폭기의 비반전 및 반전 입력단자로 입력되는 다중 생체 신호에 따라 이득 대역폭을 조절하여 상기 증폭기의 비반전 및 반전 출력단자로 출력되는 것을 특징으로 하는 다중 생체 신호 처리용 대역 조정 가능한 대역 통과 필터를 제공하는 것이다.
- [0021] 여기서, 상기 제1 및 제2 입력 커패시터는 상기 제1 및 제2 귀환 커패시터와 동일한 크기로 이루어짐이 바람직하다.
- [0022] 바람직하게, 상기 가변 정전압 정류기로부터 출력되는 가변 바이어스 전압에 의해 고대역 -3dB 차단 주파수가 변화할 수 있다.
- [0023] 바람직하게, 상기 증폭기의 고대역 -3dB 차단 주파수(f_H)는 하기의 식 6에 의해 계산되는 것을 특징으로 하는 다중 생체 신호 처리용 대역 조정 가능한 대역 통과 필터.
- [0024] (식 6)

$$f_H = \frac{gm_{OTA}}{2\pi C_L}$$

- [0025]
- [0026] 여기서, 상기 gm_{OTA} 는 상기 증폭기의 트랜스컨덕턴스 값이며, 상기 C_L 은 상기 제1 또는 제2 부하 커패시터의 값이다.
- [0027] 바람직하게, 상기 증폭기는, 연산 트랜스컨덕턴스 증폭기(Operational Transconductance Amplifier, OTA)로서, 제1 및 제2 입력단자를 통해 입력받은 두 신호의 차이에 따라 바이어스 전류를 분배하고 증폭하여 출력 전류를 생성하는 차동증폭부; 및 상기 차동증폭부에 상기 가변 정전압 정류기로부터 출력된 가변 바이어스 전압을 이용하여 상기 바이어스 전류를 생성하는 바이어스부를 포함할 수 있다.
- [0028] 바람직하게, 상기 가변 정전압 정류기는, 반전(-) 및 비반전(+) 입력단자와 하나의 출력단자를 갖고, 반전(-) 입력단자를 통해 외부의 입력전압(V_{in})을 제공받는 증폭 수단; 상기 증폭 수단의 출력단자에 게이트 단자가 연결되고, 그 소오스 단자에 전원전압 단자(VDD)가 연결됨과 아울러 그 드레인 단자에 상기 증폭 수단의 비반전(+) 입력단자와 연결되는 게이트 단자가 연결되는 증폭 수단; 및 상기 증폭 수단의 비반전(+) 입력단자와 연결되는 게이트 단자가 연결되는 증폭 수단을 포함할 수 있다.

입력단자가 연결되는 트랜지스터(M14); 상기 증폭 수단의 비반전(+) 입력단자에 그 소오스 단자가 각각 병렬로 연결되며, 그 게이트 및 드레인 단자가 서로 공통으로 연결되는 다수의 트랜지스터(M15~M19); 다수의 트랜지스터(M15~M19)의 드레인 단자에 각각 하나씩 스위치의 일단이 연결되어 선택적으로 스위칭(Switching)하는 스위치부; 및 외부의 바이어스(Bias)와 게이트 단자가 연결됨과 아울러 그 소오스 단자가 상기 스위치부에 구비된 각 스위치의 타단 및 바이어스 전압(VC) 단자에 연결되며, 그 드레인 단자는 접지에 연결되는 트랜지스터(M20)가 포함될 수 있다.

발명의 효과

- [0029] 이상에서 설명한 바와 같은 본 발명의 다중 생체 신호 처리용 대역 조정 가능한 대역 통과 필터에 따르면, 큰 면적을 차지하는 커패시터를 수십 개의 부하 커패시터 열(array)로 배열하여 구현하지 않고 하나의 부하 커패시터를 사용함으로써 적은 면적으로 구현할 수 있는 이점이 있다.
- [0030] 또한, 본 발명에 따르면, 가변 정전압 정류기내의 스위치 동작으로 인한 바이어스 전압(VC)의 변화를 통해 증폭기의 트랜스컨덕턴스를 조정하여 증폭기 출력 저항 $R_o(=\frac{1}{g_m})$ 을 변경함으로써 대역폭을 조절하게 되어 회로의 면적을 최소화할 수 있으며, 실제 스위치가 내장된 정전압 정류기가 추가되지만 부하 커패시터에 비하면 현저하게 작은 면적을 차지하므로 전체적인 면적을 크게 줄일 수 있는 이점이 있다.
- [0031] 또한, 본 발명에 따르면, 커패시터 열(array)을 구동하지 않아도 되므로 증폭기의 구동 전류를 작게 설계해도 무방하므로 저전력 소모의 대역 통과 필터의 구현이 가능한 이점이 있다.

도면의 간단한 설명

- [0032] 도 1은 종래의 일 실시예에 따른 대역 조정 가능한 대역 통과 필터를 나타낸 회로도이다.
- 도 2는 도 1의 회로도에 대한 교류 실험 결과의 예를 나타낸 그래프이다.
- 도 3은 종래의 다른 실시예에 따른 모스캡을 사용하여 설계한 대역폭 조절이 가능한 대역 통과 필터를 나타낸 회로도이다.
- 도 4는 도 3의 회로도에 대한 교류 실험 결과의 예를 나타낸 그래프이다.
- 도 5는 본 발명의 일 실시예에 따른 다중 생체 신호 처리용 대역 조정 가능한 대역 통과 필터를 나타낸 회로도이다.
- 도 6은 도 5의 증폭기를 구체적으로 설명하기 위한 회로도이다.
- 도 7은 도 5의 가변 정전압 정류기를 구체적으로 설명하기 위한 회로도이다.
- 도 8은 도 7의 회로도에 대한 스위칭 동작에 따른 출력 바이어스 전압(VC)을 나타낸 그래프이다.
- 도 9는 도 7의 가변 정전압 정류기의 출력 바이어스 전압(VC)에 따른 대역 통과 필터의 고대역 -3dB 차단 주파수의 변화를 나타낸 그래프이다.

발명을 실시하기 위한 구체적인 내용

- [0033] 이하, 첨부 도면을 참조하여 본 발명의 실시예를 상세하게 설명한다. 그러나, 다음에 예시하는 본 발명의 실시예는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 다음에 상술하는 실시예에 한정되는 것은 아니다. 본 발명의 실시예는 당업계에서 통상의 지식을 가진 자에게 본 발명을 보다 완전하게 설명하기 위하여 제공되어지는 것이다.
- [0034] 먼저, 본 발명의 일 실시예에 따른 다중 생체 신호 처리용 대역 조정 가능한 대역 통과 필터는, 크게 종래의 부하 커패시터 열(array)이 없고 하나의 부하 커패시터만을 갖는 대역 통과 필터 회로와 바이어스 전압(VC)으로 트랜스컨덕턴스(g_m)의 값을 변경할 수 있는 증폭기, 그리고 바이어스 전압(VC)을 변경할 수 있는 정전압 정류기(regulator)로 구성된다. 이 구조는 부하 커패시터가 추가적으로 사용되지 않는 것과 증폭기의 고대역 -3dB 차

단 주파수가 컨덕턴스($g_m = \frac{1}{R_o}$)와 관계 있음을 응용하여 이득 대역폭을 조절하는 것을 특징으로 한다.

- [0035] 도 5는 본 발명의 일 실시예에 따른 다중 생체 신호 처리용 대역 조정 가능한 대역 통과 필터를 나타낸 회로도이고, 도 6은 도 5의 증폭기를 구체적으로 설명하기 위한 회로도이며, 도 7은 도 5의 가변 정전압 정류기를 구체적으로 설명하기 위한 회로도이다.
- [0036] 도 5 내지 도 7을 참조하면, 본 발명의 일 실시예에 따른 다중 생체 신호 처리용 대역 조정 가능한 대역 통과 필터는, 크게 증폭기(100), 대역폭 조절을 위한 가변 정전압 정류기(regulator)(200), 제1 및 제2 귀환 루프(300a 및 300b), 제1 및 제2 입력 커패시터(C_{in1} 및 C_{in2}), 제1 및 제2 부하 커패시터(C_{L1} 및 C_{L2}) 등을 포함하여 이루어진다.
- [0037] 여기서, 증폭기(100)는 비반전(+) 및 반전(-) 입력/출력단자를 갖으며, 외부의 바이어스 전압(VC)에 따라 트랜스컨덕턴스(g_m)의 값이 변경되어 출력저항(R_o)을 조절하는 기능을 수행한다.
- [0038] 이러한 증폭기(100)는 도 6에 도시된 바와 같이, 폴디드 캐스코드 증폭기(Folded Cascade Amplifier)라고 하는 것으로서 일반적으로 큰 이득을 갖고 큰 출력 저항 값을 갖는 연산 트랜스컨덕턴스 증폭기(Operational Transconductance Amplifier, OTA)이며, 바이어스 전압(VC)이 변하면 트랜지스터(M1)의 드레인에 흐르는 전류(I_D)가 상기의 식 3에 의해 변하고 이 전류에 의해 증폭기 전체 트랜스컨덕턴스(g_m) 값 즉, 출력 저항(R_o) 값이 변한다.
- [0039] 즉, 증폭기(100)는 제1 및 제2 입력단자(V_{in+} 및 V_{in-})를 통해 입력받은 두 신호의 차이에 따라 바이어스 전류를 분배하고 증폭하여 출력 전류를 생성하는 차동증폭부(110)와, 차동증폭부(110)에 가변 정전압 정류기(200)로부터 출력된 가변 바이어스 전압(VC)을 이용하여 상기 바이어스 전류를 생성하는 바이어스부(120)로 구성되어 있다.
- [0040] 즉, 차동증폭부(110)는 제1 및 제2 입력단자(V_{in+} 및 V_{in-})를 통해 입력된 두 신호의 차이에 따라 바이어스부(120)를 통해 공급되는 바이어스 전류를 각각 트랜지스터(M2)의 드레인 전류 및 트랜지스터(M3)의 드레인 전류로 나누어서 증폭한다.
- [0041] 이러한 차동증폭부(110)는 제1 및 제2 입력단자(V_{in+} 및 V_{in-})의 차동 전압을 입력받는 트랜지스터(M2 및 M3), 출력 전류 증폭을 위한 다수의 트랜지스터(M4 내지 M13)를 포함한다.
- [0042] 바이어스부(120)는 직류 바이어스 전압(VC)에 의해 전류원 역할을 하는 트랜지스터(M1)를 포함하고, 바이어스 전압(VC)을 이용하여 소정의 전류를 차동증폭부(110)로 공급하며, 트랜지스터(M1)가 이 역할을 담당한다.
- [0043] 한편, 미설명부호 VDD는 전원전압 단자이고, VSS는 접지단자이며, V_{out+} 및 V_{out-} 는 각각 제1 및 제2 출력전압 단자이다.
- [0044] 그리고, 가변 정전압 정류기(200)는 바이어스 전압(VC)을 선택적으로 변경하여 증폭기(100)에 공급하는 기능을 수행한다.
- [0045] 이러한 가변 정전압 정류기(200)는 도 7에 도시된 바와 같이, 반전(-) 및 비반전(+) 입력단자와 하나의 출력단자를 갖으며, 반전(-) 입력단자를 통해 외부의 입력전압(V_{in})을 제공받는 증폭기(210)와, 증폭기(210)의 출력단자에 게이트 단자가 연결되고, 그 소오스 단자에 전원전압 단자(VDD)가 연결됨과 아울러 그 드레인 단자에 증폭기(210)의 비반전(+) 입력단자가 연결되는 트랜지스터(M14)와, 증폭기(210)의 비반전(+) 입력단자에 그 소오스 단자가 각각 병렬로 연결되며, 그 게이트 및 드레인 단자가 서로 공통으로 연결되는 다수의 트랜지스터(M15 ~ M19)와, 다수의 트랜지스터(M15 ~ M19)의 드레인 단자에 각각 하나씩 스위치의 일단이 연결되어 선택적으로 스위칭(Switching)하는 스위치부(220) 및 외부의 바이어스(Bias)와 게이트 단자가 연결됨과 아울러 그 소오스 단자가 스위치부(220)에 구비된 각 스위치의 타단 및 바이어스 전압(VC) 단자에 연결되며, 그 드레인 단자는 접지에 연결되는 트랜지스터(M20) 등을 포함하여 구성되어 있다.
- [0046] 제1 귀환 루프(300a)는 증폭기(100)의 비반전(+) 입력단자(V_{in+})와 반전(-) 출력단자(V_{out-}) 사이에 제1 귀환 커패시터(C_{F1})와 이 제1 귀환 커패시터(C_{F1})와 병렬 연결된 가상 저항(R_{pseudo})인 제1 저항(R_1)으로 형성되어 있다.

[0047] 제2 귀환 루프(300b)는 증폭기(100)의 반전(-) 입력단자(V_{in})와 비반전(+) 출력단자(V_{out}) 사이에 제2 귀환 커패시터(C_{F2})와 이 제2 귀환 커패시터(C_{F2})와 병렬 연결된 가상 저항(R_{pseudo})인 제2 저항(R_2)으로 형성되어 있다.

[0048] 제1 및 제2 입력 커패시터(C_{in1} 및 C_{in2})는 증폭기(100)의 비반전(+) 및 반전(-) 입력단자(V_{in})에 직렬로 각각 하나씩 연결되어 있다.

[0049] 제1 및 제2 부하 커패시터(C_{L1} 및 C_{L2})는 증폭기(100)의 반전(-) 및 비반전(+) 출력단자(V_{out})와 접지(GND) 사이에 직렬로 각각 하나씩 연결되어 있다.

[0050] 한편, 제1 및 제2 입력 커패시터(C_{in1} 및 C_{in2})는 제1 및 제2 귀환 커패시터(C_{F1} 및 C_{F2})와 동일한 크기로 이루어짐이 바람직하다.

[0051] 상기와 같이 구성된 본 발명에서는 저면적 저전력으로 대역폭 조절이 가능한 대역 통과 필터를 설계하기 위해 기존의 방식과는 달리 커패시터 열을 사용하지 않고 증폭기의 출력 저항(R_0)을 조정함으로써 대역폭을 조절하는 방법을 제안하였다.

[0052] 먼저, 본 발명에서는 저전력 설계를 위해 모든 회로가 서브스레쉬홀드(Subthreshold) 영역에서 동작하게 설계하였으며, 상기 서브스레쉬홀드 영역에서의 바이어스 전류는 매우 작은 값을 갖게 되어 회로의 전류 소모를 적게 할 수 있다. 이때, 증폭기 회로의 트랜스컨덕턴스(gm) 값은 전류 값에 비례한 값을 갖도록 설계한다.

[0053] 하기의 식 3과 식 4는 서브스레쉬홀드 영역에서의 MOSFET 전류 공식과 트랜스컨덕턴스(gm) 공식이다.

[0054] (식 3)

$$I_D = I_{D0} \cdot \frac{W}{L} \cdot e^{q(V_{GS} - V_{THN})/n \cdot kT}$$

[0055] (식 4)

$$gm = \frac{I_D}{kT/q}$$

[0056] 한편, 본 발명에서 사용하는 대역 통과 필터 회로는 같은 크기의 제1 및 제2 입력 커패시터(C_{in1} 및 C_{in2})와 제1 및 제2 귀환 커패시터(C_{F1} 및 C_{F2})를 사용하여 이득을 0dB로 할 수 있지만 필요에 따라 변경할 수 있다. 고대역 -3dB 차단 주파수는 하기의 식 5와 같다. 이 식 5는 저항 커패시터 필터(Gm-C) 구조의 고대역 -3dB 차단 주파수와 동일하다.

[0057] 증폭기(100)의 이득은 단일 이득이기 때문에 입력 신호에 의해 출력에 흐르는 전류는 트랜스컨덕턴스(gm_{OTA}) 값으로 나타낼 수 있으며, 이는 트랜스컨덕턴스(gm_{OTA})의 역수가 저항 값을 의미하는 것을 뜻한다. 즉, 식 2와 식 5에서 보이는 바와 같이 증폭기(100)의 트랜스컨덕턴스(gm_{OTA})는 저항-커패시터 필터에서 저항의 역수로 작용함을 알 수 있다. 그러므로, 기존의 대역 통과 필터는 상기의 식 2에 의거하여 증폭기(100)의 트랜스컨덕턴스(gm_{OTA})는 고정 값으로 유지하고 부하 커패시터 열(array)의 값을 조정하여 대역폭을 조절하였다.

[0058] 본 발명에서는 저면적 설계를 위해 부하 커패시터 열(array)을 사용하지 않고 증폭기(100)의 트랜스컨덕턴스(gm_{OTA})를 변경하여 대역폭을 조절한다. 트랜스컨덕턴스(gm_{OTA})의 조절은 상기의 식 4에 의거해 정전류 값을 조절하여 구현한다. 도 6에 나타난 증폭기(100)의 정전류 값은 도 7에 도시한 정류기에서 출력된 바이어스 전압(V_C)에 의해 결정된다.

[0059] (식 5)

$$f_H = \frac{gm_{OTA}}{2\pi C_L}$$

[0060] 한편, 도 6은 본 발명에서 제안한 대역폭 조절 가능한 대역 통과 필터 회로에 사용되는 증폭기(100)를 나타낸

회로도로서, 차동 출력에 필요한 공통모드 전압 귀환 회로(CMFB)는 생략하였으며, 입력단의 정전류 값을 결정하는 피모스(PMOS) 트랜지스터(M1)의 게이트 전압이 외부의 바이어스 전압(VC) 단자에 연결되어 있는 것을 특징으로 한다.

[0064] 또한, 가변 정전압 정류기(200)로부터 출력되는 바이어스 전압(VC)은 외부 단자에 연결되며, 이 전압의 변화로 증폭기(100)의 트랜지스터(M1)의 전류를 변화시키고, 이로 인해 회로의 트랜스컨덕턴스(g_{mOTA})를 조절하여 대역 통과 필터의 고대역 -3dB 차단 주파수를 조절한다.

[0065] 이러한 응용에 사용되는 가변 정전압 정류기(200)는 도 7에 도시된 바와 같이, 회로 내의 스위칭 동작을 통해 출력 전압을 조절할 수 있도록 설계하였다. 기본 구조는 일반적인 증폭기를 사용한 정전압 정류기의 형태를 띤다. 하지만, 중간 전류 흐름에 참여하는 피모스(PMOS) 트랜지스터의 개수를 스위칭 동작을 통해 조절함으로써 저항 값을 조절하여 출력 바이어스 전압(VC)을 조절한다.

[0066] 도 8은 이러한 가변 정전압 정류기의 스위칭 동작에 따른 출력 바이어스 전압(VC)의 측정 결과 예이다. 도 9는 도 8에서 보여진 가변 정전압 정류기의 출력 바이어스 전압(VC)의 변화에 따라 살펴본 대역 통과 필터의 고대역 -3dB 차단 주파수의 측정 결과 예이다. 지금까지 살펴본 바와 같이, 본 발명에서의 대역 통과 필터는 커패시터 열을 사용하지 않고 바이어스 전압(VC)의 변환을 통한 회로의 트랜스컨덕턴스(g_{mOTA})를 조절함으로써 대역 통과 필터의 고대역 -3dB 차단 주파수를 조절함을 볼 수 있다.

[0067] 이상에서 본 발명에 따른 대역폭 조절이 가능한 대역 통과 필터 회로의 올바른 동작에 대한 설명을 하였다. 이처럼, 본 발명에서 제안하는 회로는 다중 생체 신호 측정 분야뿐만 아니라 아날로그 회로 전 분야에서 저면적 설계를 위해 사용될 수 있는 것이라고 할 수 있다.

[0068] 한편, 본 발명의 대역 통과 필터는 전술한 도 2의 그래프와 같이 주파수 f_L 이하의 신호 성분과 주파수 f_H 이상의 신호 성분을 제거시켜, 주파수 f_L 과 주파수 f_H 사이의 신호 성분만 선택적으로 통과시키는 필터이다. 여기서, 주파수 f_L 과 주파수 f_H 는 통상적으로 상기의 식 1 및 식 2에 의해 정의된다.

[0069] 이때, 생체 신호 처리에 사용되는 주파수 f_L 는 매우 낮아야 하며 이 때 이것을 구현하는 저항은 매우 크게 된다. 일반적인 매우 큰 저항을 반도체 칩 내에 구현하려면 칩 면적을 매우 많이 차지하므로 가격이 비싸진다. 따라서, MOS 트랜지스터의 오프(OFF) 상태 누설전류(leakage current)를 이용하게 되면 매우 큰 저항을 얻게 된다. 이것을 가상 저항(R_{pseudo})이라 하며 수십 Gohm의 저항을 작은 칩 면적으로 구현되므로 경제적인 가격으로 구현이 가능하다.

[0070] 또한, 귀환 루프에 사용되는 커패시터는 매우 큰 저항과 함께, 역시 주파수 f_L 을 결정하는 데 사용된다(식 1 참조). 한편, 원하는 주파수 대역 내의 전체 증폭기 이득(C_{in}/C_F)을 C_F 에 의해 결정한다. 입력 커패시터(C_{in1} 및 C_{in2})도 주파수 대역 내의 전체 증폭기 이득을 결정한다.

[0071] 일반적인 생체 신호의 경우 DC 값을 제거해야 하므로 주파수 f_L 가 약 0.3Hz ~ 0.8Hz 낮기만 하면 거의 모든 응용에서 동일하다. 그러나, 주파수 f_H 는 응용에 따라 변해야 한다.

[0072] 즉, 주파수 f_H 는 상기의 식 2에 의해 결정하며, 종래 기술에서는 증폭기(OTA) 출력 저항을 고정시키고, 부하 캐패시터 열(C_L 열)을 배치시킨 후 선택적으로 가져다가 구현하였지만, 이 경우 부하 캐패시터 열(C_L 열)이 반도체 칩 면적을 매우 크게 하므로 역시 비싸게 구현된다. 부하 캐패시터를 고정시키고 증폭기(OTA) 출력 저항을 선택적으로 변경하게 되면 적은 칩 면적에 구현이 가능하다.

[0073] 이때, 도 6의 증폭기(100) 출력 저항을 변환하기 위해 가변 정전압 정류기(200)의 출력 정전압을 가변적으로 변환시키는 가변 정전압 정류기를 설계하였다. 도 7의 가변 정전압 정류기(200)는 스위치에 의해 선택적으로 트랜지스터 저항 값을 변환시켜 구현함으로써, 조정 가능한 정전압 바이어스 전압(VC)을 얻을 수 있다. 이 조정 가능한 정전압 바이어스 전압(VC)은 도 6의 증폭기(100)의 바이어스 공급 전류를 변환시킴으로써, 상기의 식 3 및 식 4에 의해 증폭기(100)의 전체 트랜스컨덕턴스(g_m) 값을 변환시킨다. 이 때 변환되는 트랜스컨덕턴스(g_m) 값은 $R_0=1/g_m$ 의 관계에 의해 증폭기(100)의 출력 저항 값을 변화시키게 된다. 이것으로 주파수 f_H 를 선택적으로

변화시킬 수 있다.

[0074] 한편, 도 7의 가변 정전압 정류기(200)는 일반적인 정전압 정류기에 스위치와 함께 서로 다른 저항 값을 갖는 트랜지스터(M=1, M=2, M=4, M=8, M16)를 연결함으로써 바이어스 전압(VC)을 변경시킬 수 있다.

[0075] 즉, 도 7에서 증폭기(210)의 비반전(+) 입력은 반전(-) 입력(V_{in})과 같고, 바이어스 전압(VC)은 바이어스(Bias)가 연결된 MOS 트랜지스터(M20)의 출력 저항과 스위치부(220)에 선택 연결된 트랜지스터(M15~M19)의 출력 저항 비에 의해 결정되는데, 스위치부(220)에 선택 연결된 트랜지스터(M15~M19)의 출력 저항이 선택적으로 변하게 되므로 바이어스 전압(VC) 값을 조절할 수 있다.

[0076] 전술한 본 발명에 따른 다중 생체 신호 처리용 대역 조정 가능한 대역 통과 필터에 대한 바람직한 실시예에 대하여 설명하였지만, 본 발명은 이에 한정되는 것이 아니고 특허청구범위와 발명의 상세한 설명 및 첨부한 도면의 범위 안에서 여러 가지로 변형하여 실시하는 것이 가능하고 이 또한 본 발명에 속한다.

부호의 설명

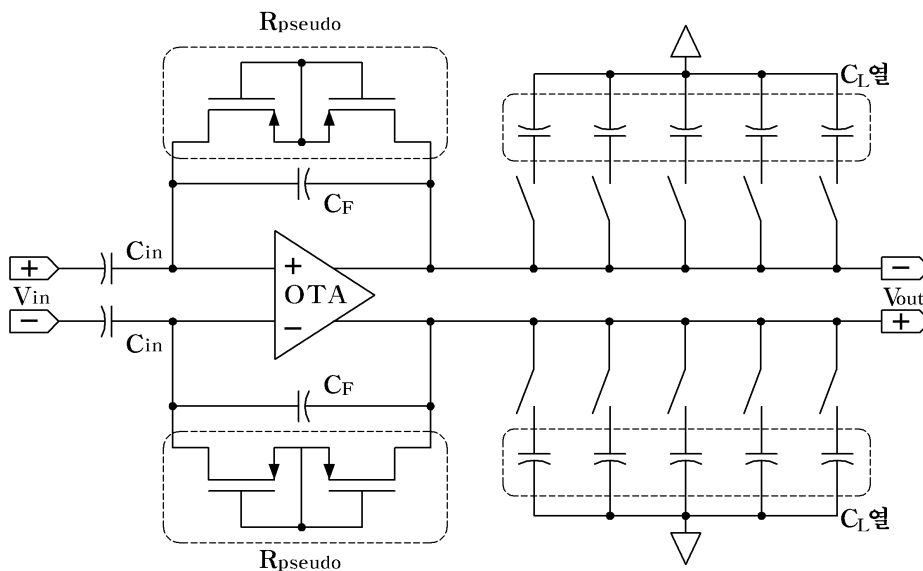
[0077] 100 : 증폭기,

200 : 가변 정전압 정류기,

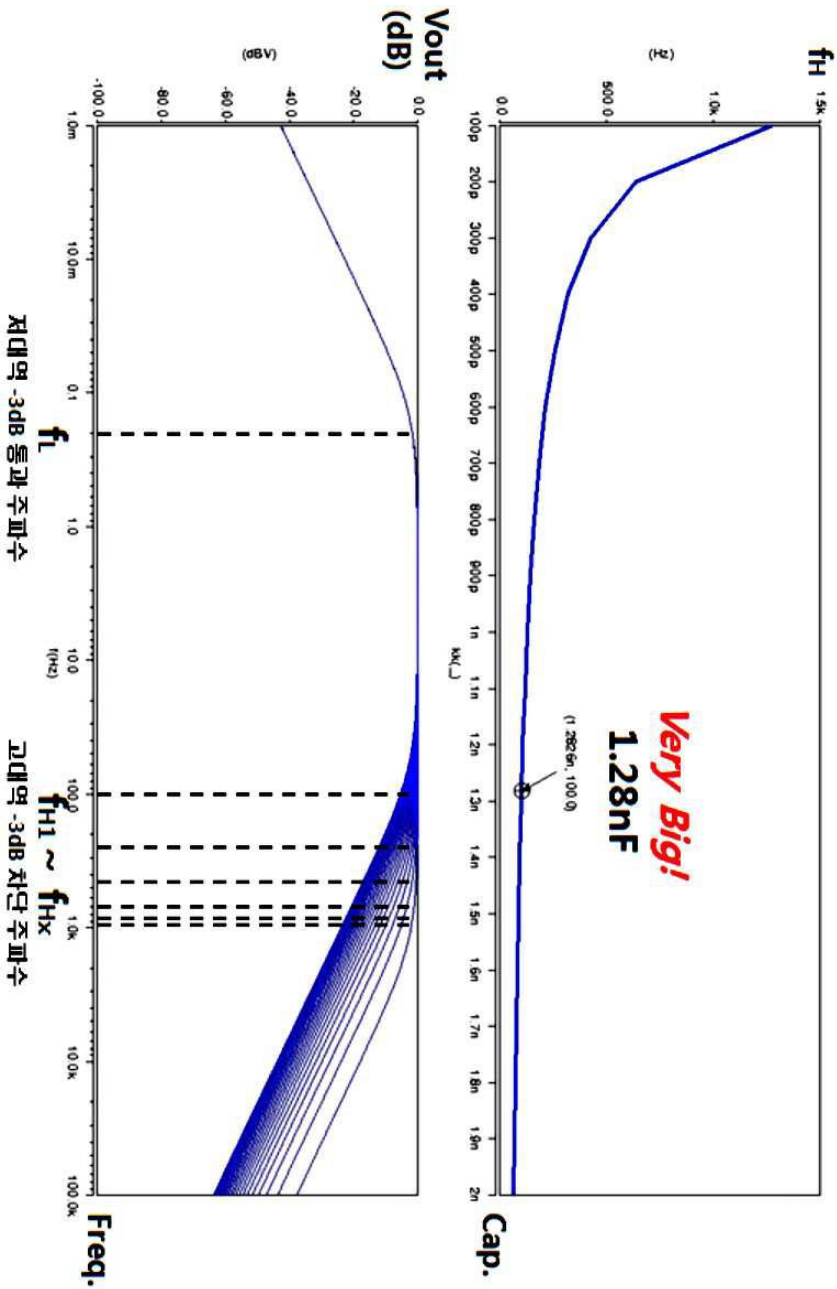
300a 및 300b : 제1 및 제2 귀환 루프

도면

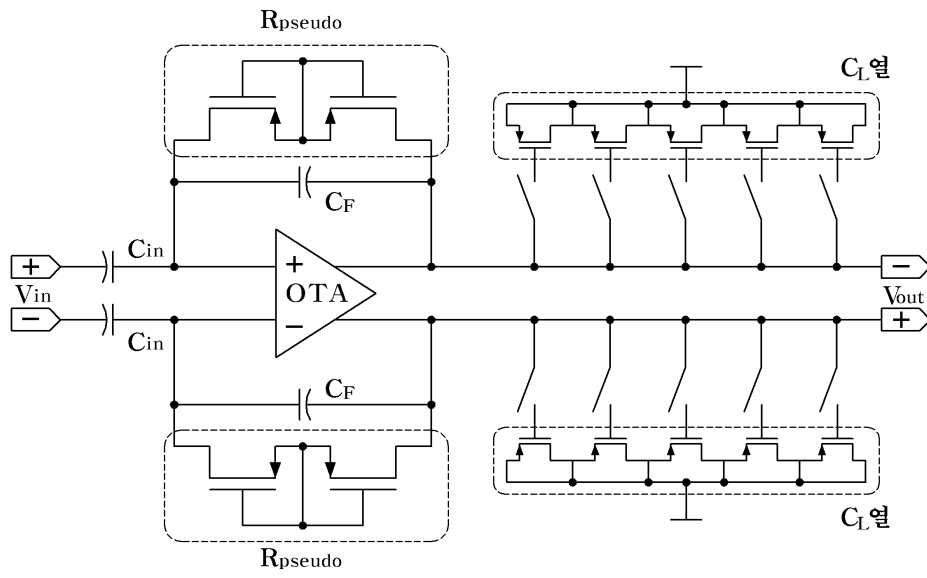
도면1



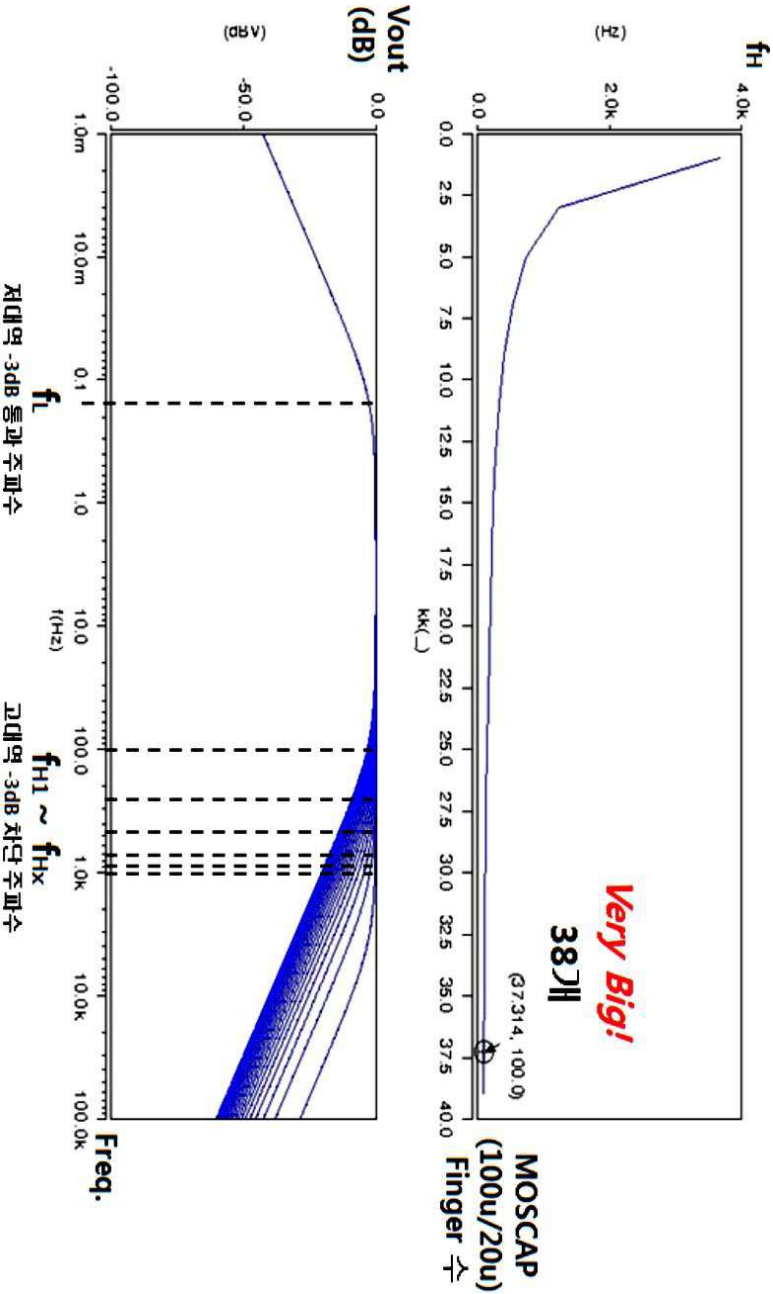
도면2



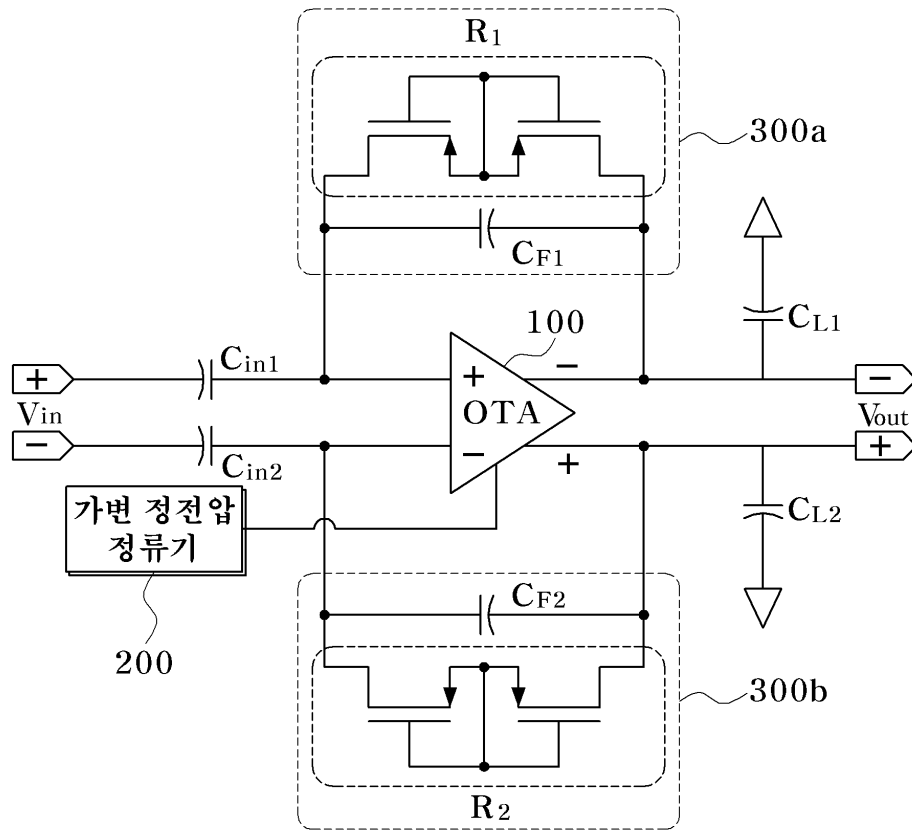
도면3



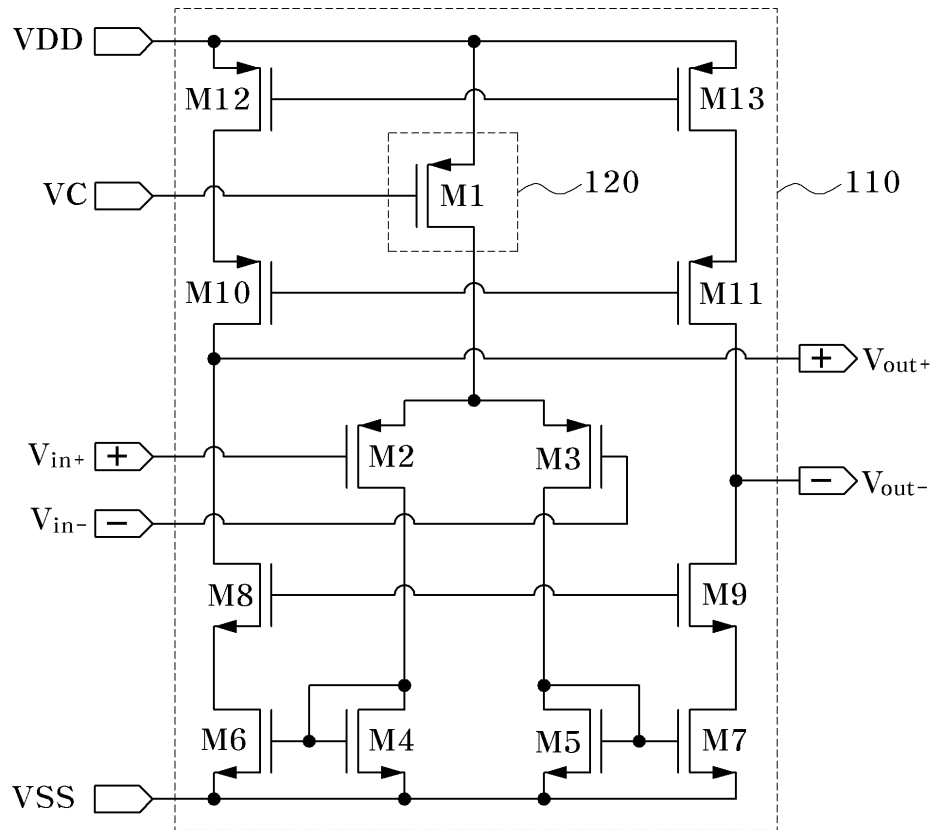
도면4



도면5

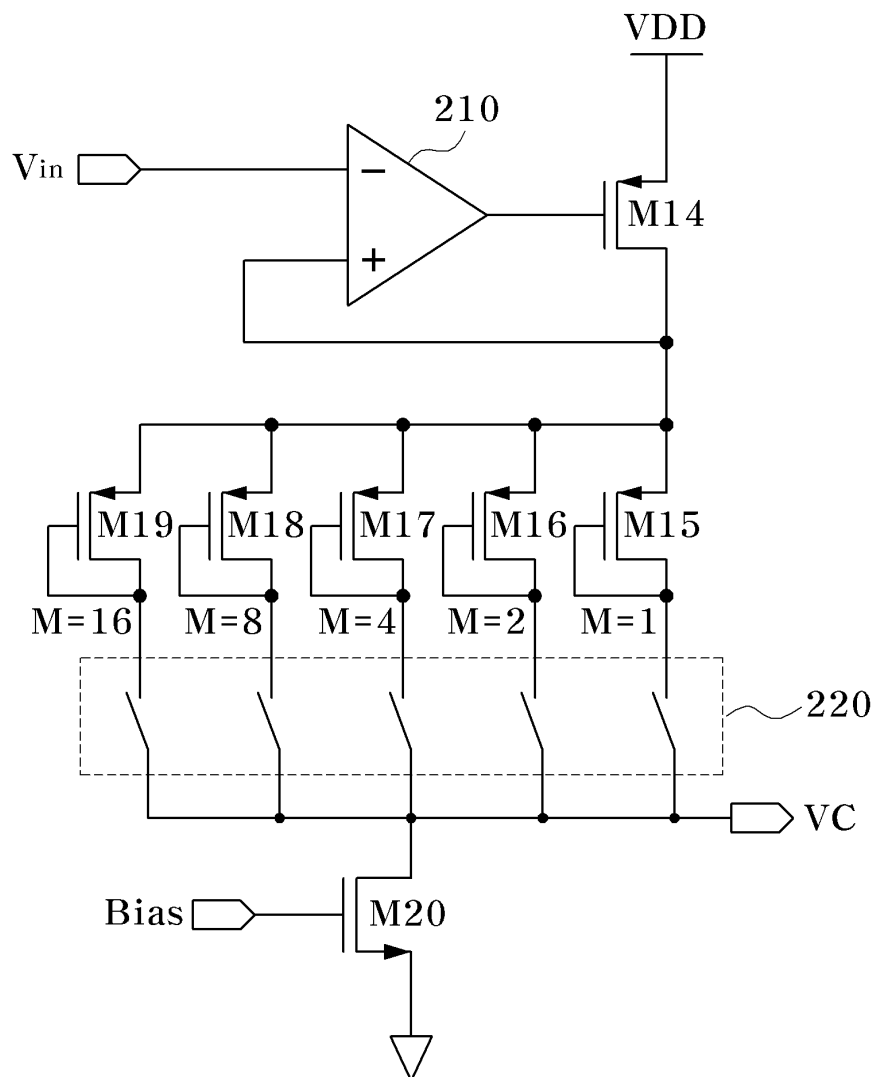


도면6

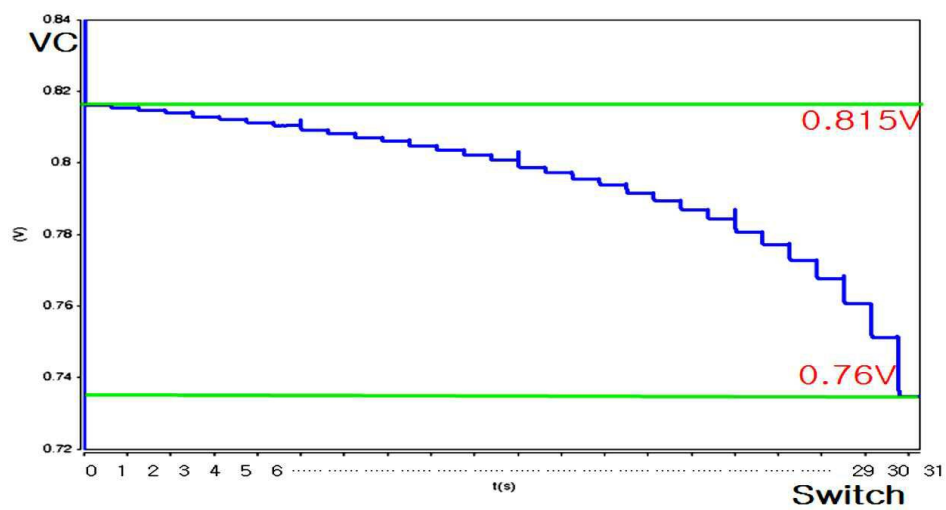


도면7

200



도면8



도면9

