

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 8 月 11 日 (11.08.2016)



(10) 国际公布号
WO 2016/123937 A1

- (51) 国际专利分类号:
G09G 3/32 (2006.01)
- (21) 国际申请号: PCT/CN2015/085395
- (22) 国际申请日: 2015 年 7 月 29 日 (29.07.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510053217.3 2015 年 2 月 2 日 (02.02.2015) CN
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。成都京东方光电科技有限公司 (CHENGDU BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国四川省成都市高新区 (西区) 合作路 1188 号, Sichuan 611731 (CN)。
- (72) 发明人: 青海刚 (QING, Haigang); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。祁小敬 (QI, Xiaojing); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。
- (74) 代理人: 中科专利商标代理有限责任公司 (CHINA SCIENCE PATENT & TRADEMARK AGENT LTD.);

中国北京市海淀区西三环北路 87 号 4-1105 室, Beijing 100089 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第 21 条(3))。

(54) Title: PIXEL DRIVING CIRCUIT AND DRIVING METHOD THEREFOR

(54) 发明名称: 像素驱动电路及其驱动方法

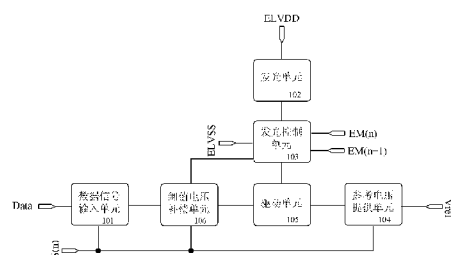


图3

101 Data signal input unit
102 Light emitting unit
103 Light emitting control unit
104 Reference voltage providing unit
105 Driving unit
106 Threshold voltage compensation unit

(57) Abstract: Provided are a pixel driving circuit and a driving method therefor. The pixel driving circuit comprises: a data signal input unit (101), used for providing a data voltage; a light emitting unit (102), used for emitting light for display; a light emitting control unit (103), connected to the light emitting unit (102), and used for controlling light emitting of the light emitting unit (102) in a pixel driving display phase; a reference voltage providing unit (104), used for providing a reference voltage (Vref); a driving unit (105), separately connected to the reference voltage providing unit (104) and the light emitting control unit (103), and used for receiving the reference voltage (Vref) provided by the reference voltage providing unit (104), and driving the light emitting unit (102) by using the light emitting control unit (103) in the pixel driving display phase; and a threshold voltage compensation unit (106), separately connected to the data signal input unit (101) and the driving unit (105), and used for: in a threshold voltage compensation phase, making a voltage provided by a grid of the driving unit (105) compensate for a threshold voltage of the driving unit (105), and accurately controlling a driving current of the driving unit (105).

(57) 摘要:

[见续页]



WO 2016/123937 A1



提供了一种像素驱动电路及其驱动方法。像素驱动电路包括：数据信号输入单元（101），用于提供数据电压；发光单元（102），用于进行发光显示；发光控制单元（103），连接至发光单元（102），用于在像素驱动显示阶段控制发光单元（102）的发光；参考电压提供单元（104），用于提供参考电压（ V_{ref} ）；驱动单元（105），分别连接至参考电压提供单元（104）和发光控制单元（103），用于接收参考电压提供单元（104）提供的参考电压（ V_{ref} ），并在像素驱动显示阶段通过发光控制单元（103）来驱动发光单元（102）；以及阈值电压补偿单元（106），分别连接至数据信号输入单元（101）和驱动单元（105），用于在阈值电压补偿阶段，使得向驱动单元（105）的栅极提供的电压能够补偿驱动单元（105）的阈值电压并准确地控制驱动单元（105）的驱动电流。

像素驱动电路及其驱动方法

技术领域

本发明涉及显示领域，具体地涉及一种像素驱动电路及其驱动方法。

背景技术

AMOLED（有源矩阵有机发光二极管）显示器因具有视角光、色彩对比效果好、响应速度快以及成本低等优点，从而获得了广泛应用。AMOLED能够发光是由驱动薄膜晶体管（Thin Film Transistor, TFT）在饱和时产生的电流所驱动。不管是 LTPS（低温多晶硅）工艺还是氧化物工艺，由于工艺的不均匀性，薄膜晶体管背板在工艺过程中不同位置的驱动薄膜晶体管的阈值电压（ V_{th} ）的均匀性非常差，同时 V_{th} 也有漂移，这对于电流驱动器件的一致性来说是致命的。因为在输入相同的灰阶电压时，不同的阈值电压会产生不同的驱动电流，造成电流的不一致。传统的 AMOLED 驱动电路包含两个薄膜晶体管和一个存储电容（简称 2T1C），该电路亮度均匀性一直很差。图 1 示出了 2T1C 电路的框图，图 2 示出了该 2T1C 电路的操作时序图。

发明内容

本发明提供了一种像素驱动电路及其驱动方法，用以解决现有技术中由于驱动晶体管的阈值电压差异而导致在接收到相同数据电压时流经不同有机发光二极管的电流不均匀而造成整个面板显示不均匀的问题。

为了解决上述问题，本发明提供了一种像素驱动电路，包括：

数据信号输入单元，用于接收数据信号并提供数据电压；

发光单元，用于进行发光显示；

发光控制单元，用于在像素驱动显示阶段控制发光单元的发光；

参考电压提供单元，用于提供参考电压；

驱动单元，用于接收参考电压提供单元提供的参考电压，并在像素驱

动显示阶段通过所述发光控制单元来驱动所述发光单元；以及

阈值电压补偿单元，用于在初始化阶段经由数据信号输入单元接收数据电压，并用于在阈值电压补偿阶段，存储数据电压以及驱动单元的阈值电压，使得在像素驱动显示阶段向所述驱动单元的栅极提供的电压能够补偿所述驱动单元的阈值电压并准确地控制驱动单元的驱动电流，

其中，数据信号输入单元连接数据信号端、第一控制信号端和阈值电压补偿单元；发光单元连接至发光控制单元和高电压端；发光控制单元连接至发光单元、驱动单元、阈值电压补偿单元、第二控制信号端、第三控制信号端和低电压端；参考电压提供单元连接驱动单元、参考电压端以及第一控制信号端；驱动单元连接发光控制单元、参考电压提供单元、阈值电压补偿单元；阈值电压补偿单元连接数据信号输入单元、发光控制单元、驱动单元、第一控制信号端。

优选地，所述发光单元包括用于发光的有机发光二极管，所述有机发光二极管的第一极与所述发光控制单元连接，第二极与高电压端连接。

优选地，所述数据信号输入单元包括第一晶体管，所述第一晶体管的栅极与第一控制信号端连接，第一极与数据信号端连接，第二极与所述阈值电压补偿单元连接。

优选地，所述驱动单元包括驱动晶体管，所述驱动晶体管的栅极与所述阈值电压补偿单元连接，第一极与所述发光控制单元连接，第二极与所述参考电压提供单元连接，以通过所述发光控制单元向所述发光单元提供与所述阈值电压无关的恒定驱动电流。

优选地，所述发光控制单元包括第二晶体管、第四晶体管和第五晶体管，所述第二晶体管的栅极与第二控制信号端连接，第一极与所述第一晶体管的第二极连接，第二极与所述驱动晶体管的第二极连接；所述第四晶体管的栅极与所述第二控制信号端连接，第一极与所述驱动晶体管的第二极连接，第二极与所述发光单元连接；所述第五晶体管的栅极与第三控制信号端连接，第一极与所述驱动晶体管的第一极连接，第二极与低电压端连接。

优选地，所述阈值电压补偿单元包括第一电容器和第三晶体管，所述第一电容器的第一端与第一晶体管的第二极连接，第二端与所述驱动晶体

管的栅极连接；所述第三晶体管的栅极与所述第一控制信号端连接，第一极与所述驱动晶体管的第一极连接，第二极与所述第一电容器的第二端连接。

优选地，所述参考电压提供单元包括第六晶体管，所述第六晶体管的栅极与第一控制信号端连接，第一极与参考电压端连接，第二极与所述驱动晶体管的第二极连接，所述参考电压提供单元在第一控制信号的控制下将参考电压提供给所述驱动晶体管，使得在所述驱动晶体管以二极管方式连接时，参考电压通过所述驱动晶体管对所述驱动晶体管的栅极充电，使得所述驱动晶体管的栅极的电压等于参考电压与所述驱动晶体管的阈值电压之差。

优选地，所述数据信号输入单元在第一控制信号的控制下将数据电压写入所述第一电容器，使得所述第一电容器两端的电压等于所述数据电压减去所述参考电压与所述驱动晶体管的阈值电压之差。

优选地，所述第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管以及驱动晶体管是P型薄膜晶体管，或N型薄膜晶体管。

本发明还提供了一种应用于上述像素驱动电路的驱动方法，包括：

初始化步骤，初始化驱动单元的栅极，为参考电压的写入创造条件；

阈值电压补偿步骤，在将参考电压通过驱动单元写入阈值电压补偿单元的同时，将数据电压写入阈值电压补偿单元，使得所述阈值电压补偿单元向所述驱动单元的栅极提供的电压能够补偿所述驱动单元的阈值电压，并且准确地控制驱动单元的驱动电流；以及

像素驱动显示步骤，通过发光控制单元驱动发光单元进行发光。

优选地，所述初始化步骤包括：控制所述第一晶体管、所述第三晶体管、所述第五晶体管和所述第六晶体管导通，控制所述第二晶体管和所述第四晶体管截止，使得驱动晶体管以二极管方式连接，并对驱动晶体管的栅极进行初始化。

优选地，所述阈值电压补偿步骤包括：控制所述第一晶体管、所述第三晶体管和所述第六晶体管导通，控制所述第二晶体管、所述第四晶体管和所述第五晶体管截止，使得参考电压通过驱动单元对第一电容器充电，

直到驱动单元自动截止。

优选地，所述像素驱动显示步骤包括：控制所述第二晶体管、所述第四晶体管、所述第五晶体管导通，并且控制所述第一晶体管，所述第三晶体管 and 所述第六晶体管截止，以通过所述发光控制单元向发光单元提供与驱动单元的阈值电压无关的恒定驱动电流。

优选地，所述方法在所述初始化步骤之前还包括准备步骤，所述准备步骤包括：控制所述第五晶体管导通，控制所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第六晶体管截止，以便为将数据电压写入第一电容器做准备。

优选地，所述方法在所述像素驱动显示步骤之前还包括缓冲步骤，所述缓冲步骤包括：控制所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管和所述第六晶体管截止。

本发明的像素驱动电路通过从驱动晶体管的源极输入参考电压并利用驱动晶体管的二极管连接方式将驱动晶体管的阈值电压写入电容器，使得该像素驱动电路具备能够补偿驱动晶体管的阈值电压的驱动显示功能。即，通过处于饱和状态的二极管将阈值电压写入电容器以提供驱动晶体管的栅源电压，使得驱动晶体管的驱动电流与驱动晶体管的阈值电压无关，从而提高了显示面板的亮度均匀性和可靠性。

附图说明

根据结合附图的以下详细描述，本公开的多个实施例的上述和其他方面、特征以及优点将更清楚，附图中：

图1是现有的2T1C电路的框图；

图2是图1的2T1C电路的操作时序图；

图3是根据本发明实施例的像素驱动电路的结构框图；

图4是根据本发明实施例的像素驱动电路的驱动方法的流程图；

图5是根据本发明另一实施例的像素驱动电路的结构框图；

图6是根据本发明另一实施例的像素驱动电路的时序图；以及

图7a-f是图6的时序图中各个阶段的等效电路图。

具体实施方式

为了使本领域技术人员能够更好地理解本发明的技术方案，下面结合附图和具体实施例进行详细描述。

参照图3，图3是根据本发明实施例的像素驱动电路100的结构框图。像素驱动电路100包括：数据信号输入单元101、发光单元102、发光控制单元103、参考电压提供单元104、驱动单元105、以及阈值电压补偿单元106。

数据信号输入单元101分别连接至数据信号端Data、第一控制信号端S(n)和阈值电压补偿单元106，用于接收数据信号，并向阈值电压补偿单元106提供数据电压Vdata。

发光单元102分别连接至发光控制单元103和高电压端ELVDD，包括用于发光的有机发光二极管（OLED），并且用于进行发光显示。

发光控制单元103分别连接至发光单元102、驱动单元105、阈值电压补偿单元106、第二控制信号端EM(n)、第三控制信号端EM(n+1)和低电压端ELVSS，用于在像素驱动显示阶段控制发光单元102的发光。

参考电压提供单元104分别连接至参考电压端ref、驱动单元105和第一控制信号端S(n)，用于接收并向驱动单元105提供参考电压Vref。

驱动单元105分别连接至参考电压提供单元104、发光控制单元103和阈值电压补偿单元106，用于接收参考电压提供单元104提供的参考电压Vref，并在像素驱动显示阶段通过发光控制单元103向发光单元102提供与驱动单元105的阈值电压Vth无关的驱动电流，从而驱动发光单元发光。

阈值电压补偿单元106分别连接至数据信号输入单元101和驱动单元105、发光控制单元103、第一控制信号端S(n)，用于在初始化阶段经由数据信号输入单元101接收数据电压Vdata，并且用于在阈值电压补偿阶段，存储数据电压以及驱动单元105的阈值电压。从而使得在像素驱动显示阶段向驱动单元105提供的电压能够补偿驱动单元105的阈值电压Vth。

优选地，高电压端ELVDD输出的电压大于低电压端ELVSS输出的电压。

本实施例提供的像素驱动电路具备能够补偿驱动晶体管的阈值电压的驱动显示功能。该像素驱动电路中的阈值电压补偿单元106在阈值电压

补偿阶段向驱动单元105的栅极提供的电压能够对驱动单元105的阈值电压 V_{th} 进行补偿，并且驱动单元105在像素驱动显示阶段向发光控制单元102提供与驱动单元105的阈值电压 V_{th} 无关的驱动电流。实现了显示面板驱动电流的一致性，从而提高了显示面板的亮度均匀性和可靠性。

参照图4，图4是根据本发明实施例的像素驱动电路100的驱动方法的流程图，该驱动方法包括以下步骤：

初始化步骤201，对驱动单元105的栅极进行初始化，使得驱动单元105开启，以便为参考电压 V_{ref} 的写入创造条件；

阈值电压补偿步骤202，在将参考电压 V_{ref} 通过驱动单元105写入阈值电压补偿单元106的同时，将数据电压 V_{data} 写入阈值电压补偿单元106，使得所述阈值电压补偿单元106向所述驱动单元105的栅极提供的电压能够补偿驱动单元105的阈值电压；以及

像素驱动显示步骤203，通过发光控制单元103驱动发光单元102进行发光。

在阈值电压补偿步骤202期间，将数据电压 V_{data} 写入阈值电压补偿单元106，同时将驱动单元105的阈值电压 V_{th} 和驱动单元105从参考电压提供单元104接收的参考电压 V_{ref} 也写入阈值电压补偿单元106，直到驱动单元105自动截止。因此在数据写入完成之后，阈值电压补偿单元106可以向驱动单元105提供电压（即，驱动单元105的栅源电压）： $V_{data} - (V_{ref} - |V_{th}|)$ 。从而在像素驱动显示步骤203期间，驱动单元105向发光控制单元103提供与驱动单元105的阈值电压 V_{th} 无关的驱动电流。进而保持显示面板的驱动电流一致性，并且提高显示面板的亮度均匀性和可靠性。

在像素驱动显示步骤203期间，发光控制单元103开启，连通驱动单元105和发光单元102，驱动单元105为发光单元102提供恒定的发光电流。

参照图5，图5是根据本发明另一实施例的像素驱动电路500的结构框图。像素驱动电路500包括：数据信号输入单元501、发光单元502、发光控制单元503、参考电压提供单元504、驱动单元505、以及阈值电压补偿单元506。

数据信号输入单元501用于接收数据信号，并向阈值电压补偿单元506提供数据电压 V_{data} 。

发光单元502用于进行发光显示。

发光控制单元503用于在像素驱动显示阶段控制发光单元502的发光。

参考电压提供单元504用于接收并向驱动单元505提供参考电压Vref。

驱动单元505用于接收参考电压提供单元504提供的参考电压Vref，并在像素驱动显示阶段向发光控制单元502提供不受驱动单元505的阈值电压Vth影响的驱动电流。

阈值电压补偿单元506接收数据信号输入单元501提供的的数据电压Vdata，并且用于在阈值电压补偿阶段，存储数据电压以及驱动单元505的阈值电压。

下面对上述各个单元的具体结构进行说明。

数据信号输入单元501包括第一晶体管T1。发光单元502包括用于发光的有机发光二极管（OLED）。发光控制单元503包括第二晶体管T2、第四晶体管T4和第五晶体管T5。参考电压提供单元504包括第六晶体管T6。驱动单元505包括驱动晶体管DTFT。阈值电压补偿单元506包括第一电容器Cst和第三晶体管T3。

有机发光二极管的第一极与第四晶体管T4的第二极连接，第二极与高电压端ELVDD连接。

第一晶体管T1的栅极与第一控制信号端S(n)连接，第一极与数据信号端连接，第二极与第一电容器Cst的第一端连接。

驱动晶体管DTFT的栅极与第一电容器Cst的第二端连接，第一极与第五晶体管T5的第一极连接，第二极与第六晶体管T6的第二极连接。

第二晶体管T2的栅极与第二控制信号端EM(n)连接，第一极与第一电容器Cst的第一端连接，第二极与驱动晶体管DTFT的第二极连接。

第四晶体管T4的栅极与第二控制信号端EM(n)连接，第一极与驱动晶体管DTFT的第二极连接，第二极与有机发光二极管的第一极连接。

第五晶体管T5的栅极与第三控制信号端EM(n+1)连接，第一极与驱动晶体管DTFT的第一极连接，第二极与低电压端ELVSS连接。

第一电容器Cst的第一端与第一晶体管T1的第二极连接，第二端与驱动晶体管DTFT的栅极连接。

第三晶体管T3的栅极与第一控制信号端S(n)连接，第一极与驱动晶体

管DTFT的第一极连接，第二极与第一电容器Cst的第二端连接。

第六晶体管T6的栅极与第一控制信号端S(n)连接，第一极与参考电压端ref，第二极与驱动晶体管DTFT的第二极连接。

在本实施例中，像素驱动电路500由7个薄膜晶体管和一个存储电容器组成，这7个薄膜晶体管可以均为N型薄膜晶体管，也可以均为P型薄膜晶体管，或者可以是这二者的组合。在本实施例中，以像素驱动电路500中7个薄膜晶体管均为P型薄膜晶体管为例，其中，T1~T6为开关晶体管，DTFT为驱动薄膜晶体管，ELVDD、ELVSS和ref均输出三个直流电平，并且高电压端ELVDD输出的电压大于低电压端ELVSS输出的电压。因此当控制信号为高电平时，开关薄膜晶体管截止，当控制信号为低电平时，开关薄膜晶体管导通。优选地，T1~T6和DTFT的第一极可以是源极，第二极可以漏极，然而第一极也可以是漏极，第二极也可以是源极。

在本实施例中，在第一控制信号端S(n)的第一控制信号的控制下，参考电压提供单元504将参考电压Vref直接提供给驱动晶体管DTFT的源极，同时数据信号输入单元501将数据电压Vdata直接写入第一电容器Cst。因此参考电压Vref通过驱动晶体管DTFT不断对第一电容器Cst充电，N点电位不断上升，直到N点电位为 $V_{ref}-|V_{th}|$ 为止。此时驱动晶体管DTFT截止，同时数据电压Vdata的写入也完成，因此第一电容器Cst两端的电压为 $V_{cst}=V_{data}-(V_{ref}-|V_{th}|)$ 。这样使得该像素驱动电路具备能够补偿驱动晶体管DTFT的阈值电压 V_{th} 的功能。即，通过驱动晶体管以二极管连接的方式将阈值电压 V_{th} 写入第一电容器Cst，使得驱动晶体管的阈值电压得到补偿，驱动电流与驱动晶体管的阈值电压无关，从而提高了显示面板的亮度均匀性和可靠性。

下面结合图5、图6和图7a-f具体描述根据本发明另一示例实施例的像素驱动电路的操作。图6是根据本发明另一实施例的像素驱动电路500的时序图；以及图7a-f是图6的时序图中各个阶段的等效电路图。

参照图6，像素驱动电路500的操作分为6个阶段，即，①准备阶段、②初始化阶段、③阈值电压补偿阶段、④第一缓冲阶段、⑤第二缓冲阶段和⑥像素驱动显示阶段。

在准备阶段，为将数据电压Vdata写入第一电容器Cst做准备。具体地，

将第一控制信号 $S(n)$ 、第二控制信号 $EM(n)$ 设置为高电平，并将第三控制信号 $EM(n+1)$ 设置为低电平，因此，晶体管 $T5$ 导通，晶体管 $T1$ 、 $T2$ 、 $T3$ 、 $T4$ 和 $T6$ 截止。由于晶体管 $T4$ 处于截止状态，因此有机发光二极管(OLED)处于非工作状态。准备阶段的等效电路图参见图7a。

在初始化阶段，向驱动晶体管提供参考电压 V_{ref} ，同时开始将数据电压 V_{data} 写入第一电容器 C_{st} 。具体地，在该阶段期间，将第二控制信号 $EM(n)$ 设置为高电平，并且将第一控制信号 $S(n)$ 和第三控制信号 $EM(n+1)$ 设置为低电平。这样，晶体管 $T1$ 、 $T3$ 、 $T5$ 和 $T6$ 导通，晶体管 $T2$ 和 $T4$ 截止。参考电压 V_{ref} 从M点给入，由于晶体管 $T3$ 导通，驱动晶体管 $DTFT$ 作为二极管连接并导通，因此N点电位被初始化为较低电位，同时数据电压 V_{data} 被写入第一电容器 C_{st} 。初始化阶段的等效电路图参见图7b。

在阈值电压补偿阶段，将第二控制信号 $EM(n)$ 和第三控制信号 $EM(n+1)$ 设置为高电平，将第一控制信号 $S(n)$ 设置为低电平。这样，晶体管 $T1$ 、 $T3$ 和 $T6$ 导通，晶体管 $T2$ 、 $T4$ 和 $T5$ 截止。继续将数据电压 V_{data} 写入第一电容器 C_{st} ，同时将驱动晶体管 $DTFT$ 的阈值电压 V_{th} 也写入第一电容器 C_{st} 。由于晶体管 $T3$ 导通，因此 $DTFT$ 仍然作为二极管连接，N点电位由于在初始化阶段被初始化到较低电位，因此参考电压 V_{ref} 通过驱动晶体管 $DTFT$ 不断对第一电容器 C_{st} 充电，N点电位不断上升，直到N点电位为 $V_{ref}-|V_{th}|$ 为止。此时驱动晶体管 $DTFT$ 截止，同时数据电压 V_{data} 的写入也完成，因此存储电容 C_{st} 两端的电压为 $V_{cst}=V_{data}-(V_{ref}-|V_{th}|)$ 。阈值电压补偿阶段的等效电路图参见图7c。

在第一缓冲阶段，将第一控制信号 $S(n)$ 、第二控制信号 $EM(n)$ 和第三控制信号 $EM(n+1)$ 设置为高电平，因此晶体管 $T1$ 、 $T2$ 、 $T3$ 、 $T4$ 、 $T5$ 、 $T6$ 截止。在该阶段所有信号都写入完毕，用于缓冲以避免开关信号同时切换引起不必要的噪声。第一缓冲阶段的等效电路参见图7d。

在第二缓冲阶段，将第一控制信号 $S(n)$ 和第三控制信号 $EM(n+1)$ 设置为高电平，将第二控制信号 $EM(n)$ 设置为低电平，因此晶体管 $T2$ 和 $T4$ 导通，晶体管 $T1$ 、 $T3$ 、 $T5$ 和 $T6$ 截止。该阶段仍为缓冲阶段，以避免开关信号同时切换引起不必要的噪声。第二缓冲阶段的等效电路参见图7e。

在像素驱动显示阶段，驱动发光控制单元502进行对发光单元501的发

光显示控制。具体地，在该阶段期间，将第一控制信号S(n)设置为高电平，并将第二控制信号EM(n)和第三控制信号EM(n+1)设置为低电平。这样，晶体管T2、T4和T5导通，晶体管T1、T3和T6截止。在该阶段，驱动晶体管DTFT栅源电压就是第一电容器Cst两端的电压，因此DTFT的栅源电压 $V_{sg}=V_{cst}=V_{data}-(V_{ref}-|V_{th}|)$ 。通过有机发光二极管OLED的发光电流由驱动晶体管DTFT的栅源电压 V_{sg} 决定，该发光电流由下式给出。

$$\begin{aligned} I_{oled} &= K(V_{sg}-|V_{th}|)^2 = K[V_{data}-(V_{ref}-|V_{th}|)-|V_{th}|]^2 \\ &= K(V_{data}-V_{ref})^2 \end{aligned}$$

由上式可以知道，OLED的发光电流仅与参考电压 V_{ref} 和数据电压 V_{data} 有关系，而与驱动晶体管的阈值电压 V_{th} 没有关系，K为与工艺和设计相关的常数，由于 V_{data} 大于或等于 V_{ref} ，因此 I_{oled} 最小为0，此时表示处于0灰阶。像素驱动显示阶段的等效电路参见图7f。

本实施例的操作方法消除了驱动晶体管DTFT的阈值电压 V_{th} 的影响，使得驱动晶体管的驱动电流与驱动晶体管的阈值电压无关，从而达到驱动电流的一致。进而提高了显示面板的亮度均匀性和可靠性。

显然，本领域的技术人员可以在不脱离本发明的精神和范围的前提下对本发明的实施例进行各种改变和修改。本发明的范围由所附权利要求及其等同物来限定。

权 利 要 求

1、一种像素驱动电路，包括：

数据信号输入单元，用于接收数据信号并提供数据电压；

发光单元，用于进行发光显示；

发光控制单元，用于在像素驱动显示阶段控制发光单元的发光；

参考电压提供单元，用于提供参考电压；

驱动单元，用于接收参考电压提供单元提供的参考电压，并在像素驱动显示阶段通过所述发光控制单元来驱动所述发光单元；以及

阈值电压补偿单元，用于在初始化阶段经由数据信号输入单元接收数据电压，并用于在阈值电压补偿阶段，存储数据电压以及驱动单元的阈值电压，使得在像素驱动显示阶段向所述驱动单元的栅极提供的电压能够补偿所述驱动单元的阈值电压并准确地控制所述驱动单元的驱动电流，

其中，数据信号输入单元连接数据信号端、第一控制信号端和阈值电压补偿单元；发光单元连接至发光控制单元和高电压端；发光控制单元连接至发光单元、驱动单元、阈值电压补偿单元、第二控制信号端、第三控制信号端和低电压端；参考电压提供单元连接驱动单元、参考电压端以及第一控制信号端；驱动单元连接发光控制单元、参考电压提供单元、阈值电压补偿单元；阈值电压补偿单元连接数据信号输入单元、发光控制单元、驱动单元、第一控制信号端。

2、根据权利要求1所述的像素驱动电路，其中，所述发光单元包括用于发光的有机发光二极管，所述有机发光二极管的第一极与所述发光控制单元连接，第二极与高电压端连接。

3、根据权利要求2所述的像素驱动电路，其中，所述数据信号输入单元包括第一晶体管，所述第一晶体管的栅极与第一控制信号端连接，第一极与数据信号端连接，第二极与所述阈值电压补偿单元连接。

4、根据权利要求3所述的像素驱动电路，其中，所述驱动单元包括驱动晶体管，所述驱动晶体管的栅极与所述阈值电压补偿单元连接，第一极与所述发光控制单元连接，第二极与所述参考电压提供单元连接，以通过所述发光控制单元向所述发光单元提供与所述阈值电压无关的恒定驱动

电流。

5、根据权利要求4所述的像素驱动电路，其中，所述发光控制单元包括第二晶体管、第四晶体管和第五晶体管，所述第二晶体管的栅极与第二控制信号端连接，第一极与所述第一晶体管的第二极连接，第二极与所述驱动晶体管的第二极连接；所述第四晶体管的栅极与所述第二控制信号端连接，第一极与所述驱动晶体管的第二极连接，第二极与所述发光单元连接；所述第五晶体管的栅极与第三控制信号端连接，第一极与所述驱动晶体管的第一极连接，第二极与低电压端连接。

6、根据权利要求5所述的像素驱动电路，其中，所述阈值电压补偿单元包括第一电容器和第三晶体管，所述第一电容器的第一端与第一晶体管的第二极连接，第二端与所述驱动晶体管的栅极连接；所述第三晶体管的栅极与所述第一控制信号端连接，第一极与所述驱动晶体管的第一极连接，第二极与所述第一电容器的第二端连接。

7、根据权利要求6所述的像素驱动电路，其中，所述参考电压提供单元包括第六晶体管，所述第六晶体管的栅极与第一控制信号端连接，第一极与参考电压端连接，第二极与所述驱动晶体管的第二极连接，所述参考电压提供单元在第一控制信号的控制下将参考电压提供给所述驱动晶体管，使得在所述驱动晶体管以二极管方式连接时，参考电压通过所述驱动晶体管对所述驱动晶体管的栅极充电，从而所述驱动晶体管的栅极的电压等于参考电压与所述驱动晶体管的阈值电压之差。

8、根据权利要求7所述的像素驱动电路，其中，所述数据信号输入单元在第一控制信号的控制下将数据电压写入所述第一电容器，使得所述第一电容器两端的电压等于所述数据电压减去所述参考电压与所述驱动晶体管的阈值电压之差。

9、根据权利要求3至8中任一项所述的像素驱动电路，其中，所述第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管以及驱动晶体管是P型薄膜晶体管，或N型薄膜晶体管。

10、一种应用于权利要求1至9中任一项所述的像素驱动电路的驱动方法，包括：

初始化步骤，初始化驱动单元的栅极，为参考电压的写入创造条件；

阈值电压补偿步骤，在将参考电压通过驱动单元写入阈值电压补偿单元的同时，将数据电压写入阈值电压补偿单元，使得所述阈值电压补偿单元向所述驱动单元的栅极提供的电压能够补偿所述驱动单元的阈值电压，并且准确地控制驱动单元的驱动电流；以及

像素驱动显示步骤，通过发光控制单元驱动发光单元进行发光。

11、根据权利要求10所述的驱动方法，其中，所述初始化步骤包括：控制所述第一晶体管、所述第三晶体管、所述第五晶体管和所述第六晶体管导通，控制所述第二晶体管和所述第四晶体管截止，使得驱动晶体管以二极管方式连接，并对驱动晶体管的栅极进行初始化。

12、根据权利要求11所述的驱动方法，其中，所述阈值电压补偿步骤包括：控制所述第一晶体管、所述第三晶体管和所述第六晶体管导通，控制所述第二晶体管、所述第四晶体管和所述第五晶体管截止，使得参考电压通过驱动单元对第一电容器充电，直到驱动单元自动截止。

13、根据权利要求12所述的驱动方法，其中，所述像素驱动显示步骤包括：控制所述第二晶体管、所述第四晶体管、所述第五晶体管导通，并且控制所述第一晶体管，所述第三晶体管和所述第六晶体管截止，以通过所述发光控制单元向发光单元提供与驱动单元的阈值电压无关的恒定驱动电流。

14、根据权利要求13所述的驱动方法，其中，所述方法在所述初始化步骤之前还包括准备步骤，所述准备步骤包括：控制所述第五晶体管导通，控制所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第六晶体管截止，以便为将数据电压写入第一电容器做准备。

15、根据权利要求14所述的驱动方法，其中，所述方法在所述像素驱动显示步骤之前还包括缓冲步骤，所述缓冲步骤包括：控制所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管和所述第六晶体管截止。

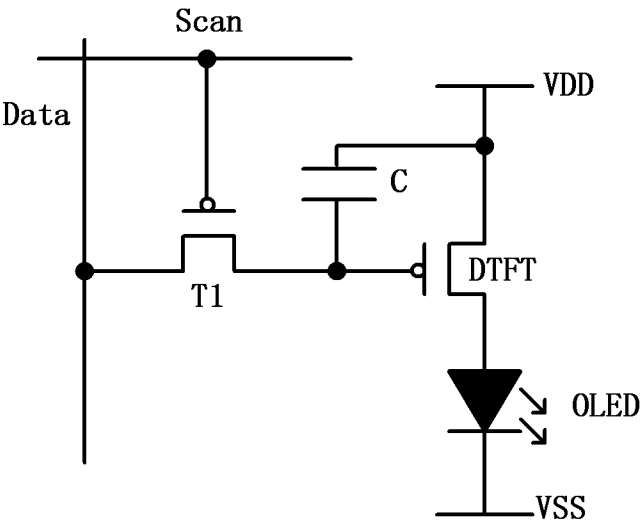


图1

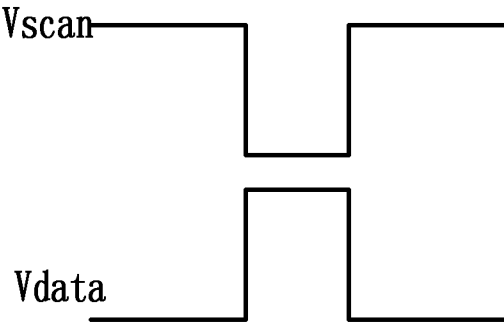


图 2

2/5

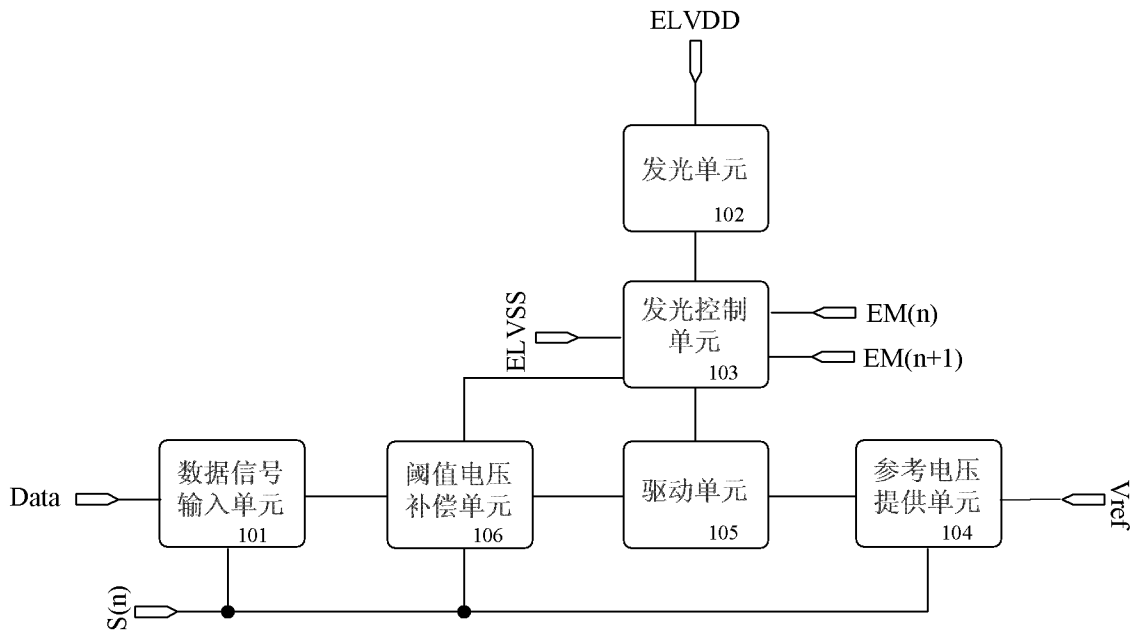


图3

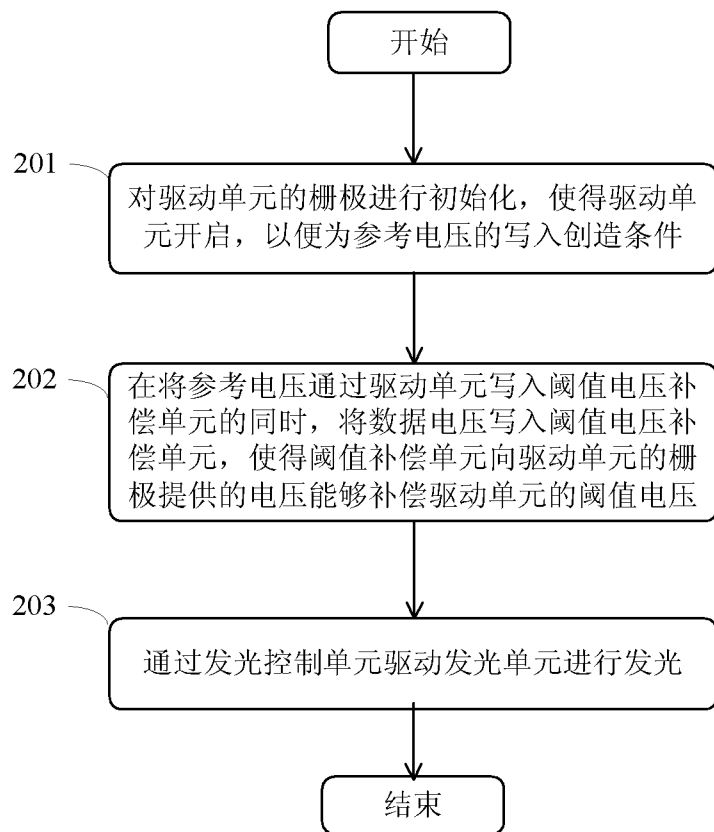


图 4

3/5

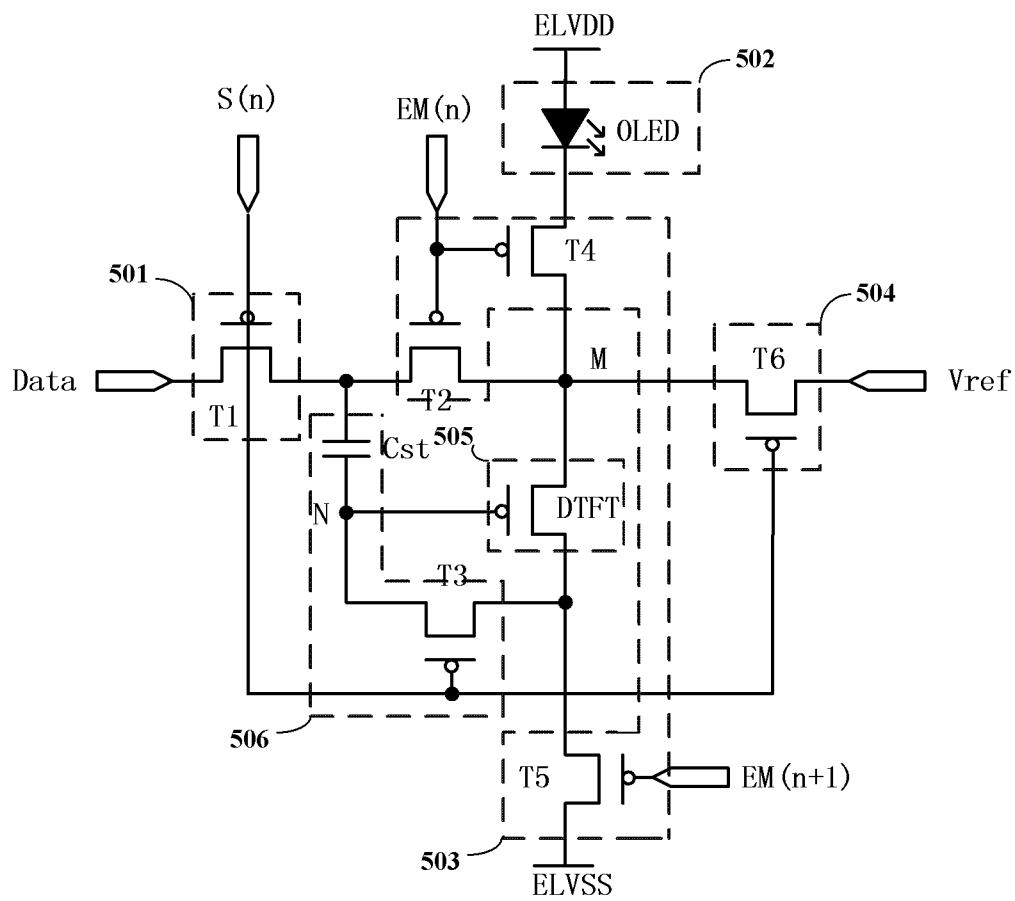


图5

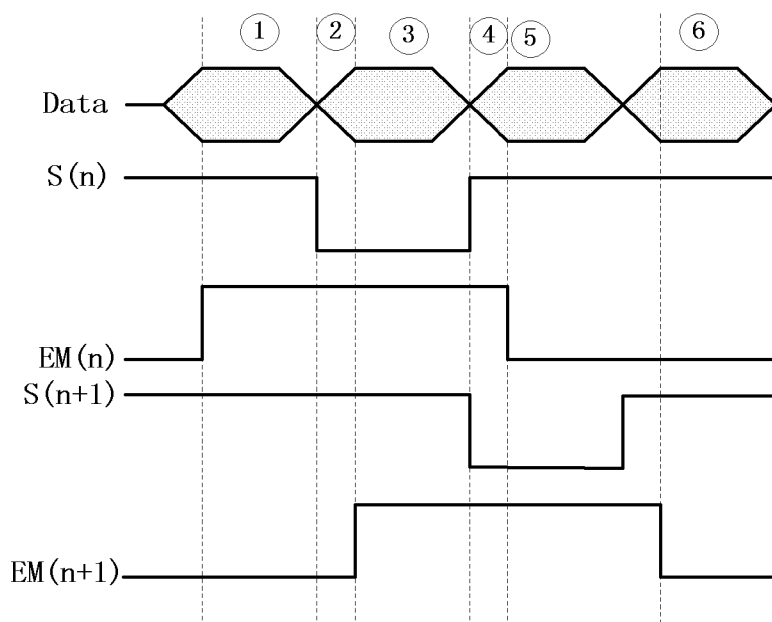


图6

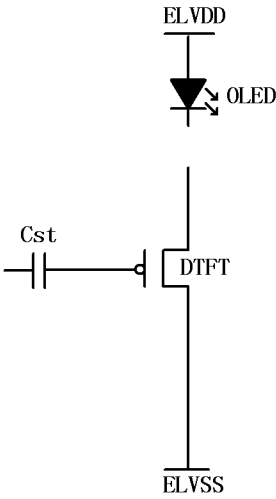


图 7a

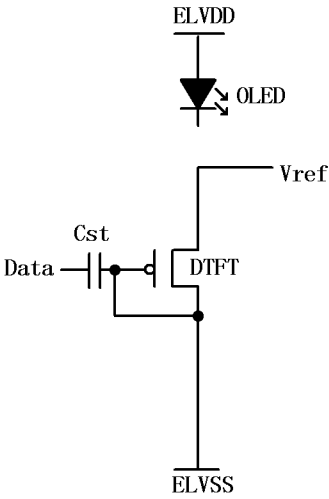


图 7b

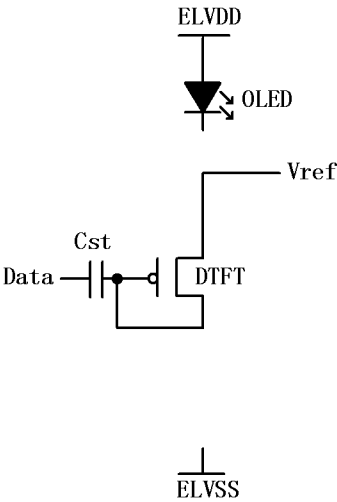


图 7c

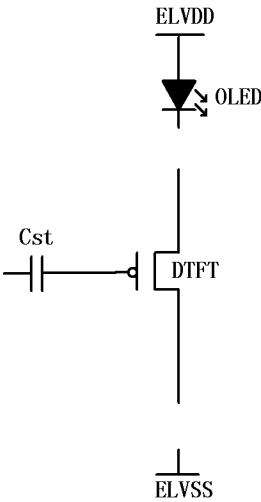


图 7d

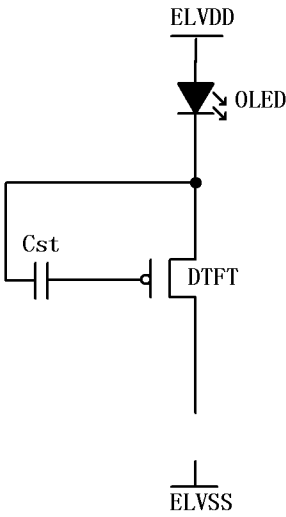


图7e

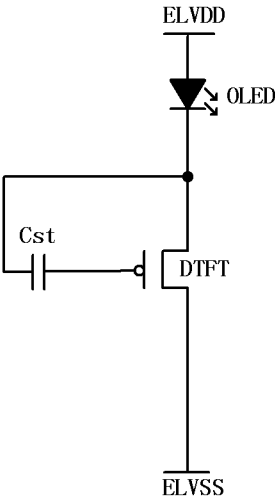


图7f

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/085395

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/32 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G; G09F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CPRSABS, CNABS, VEN, CNKI: pixel?, driv+, threshold?, compensat+, data, reference

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 104575392 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 29 April 2015 (29.04.2015), claims 1-15	1-15
X	CN 203733448 U (BOE TECHNOLOGY GROUP CO., LTD.), 23 July 2014 (23.07.2014), description, paragraphs [0066]-[0077], and figure 5	1-15
X	CN 203134328 U (BOE TECHNOLOGY GROUP CO., LTD.), 14 August 2013 (14.08.2013), description, paragraphs [0053]-[0054] and [0062]-[0078], and figure 2	1-15
X	CN 103839520 A (BOE TECHNOLOGY GROUP CO., LTD.), 04 June 2014 (04.06.2014), description, paragraphs [0089]-[0090] and [0095]-[0128], and figure 4	1-15
X	CN 103198793 A (BOE TECHNOLOGY GROUP CO., LTD.), 10 July 2013 (10.07.2013), description, paragraphs [0052]-[0095], and figures 2-7	1-15
A	CN 102280085 A (PRIME VIEW INTERNATIONAL CO., LTD.), 14 December 2011 (14.12.2011), the whole document	1-15
A	JP 2004287376 A (IND. TECHNOLOGY RES. INST.), 14 October 2004 (14.10.2004), the whole document	1-15

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 12 October 2015 (12.10.2015)	Date of mailing of the international search report 21 October 2015 (21.10.2015)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer XI, Wanhua Telephone No.: (86-10) 62085833

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2015/085395

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104575392 A	29 April 2015	None	
CN 203733448 U	23 July 2014	None	
CN 203134328 U	14 August 2013	None	
CN 103839520 A	04 June 2014	WO 2015127760 A1	03 September 2015
CN 103198793 A	10 July 2013	WO 2014153806 A1	02 October 2014
		CN 103198793 B	29 April 2015
		US 2015084842 A1	26 March 2015
CN 102280085 A	14 December 2011	CN 102280085 B	11 September 2013
JP 2004287376 A	14 October 2004	JP 4772278B2 B2	14 September 2011
		US 2004183758 A1	23 September 2004
		US 7023408 B2	04 April 2006
		TW 200419504 A	01 October 2004
		TW 1228696 B	01 March 2005

A. 主题的分类 G09G 3/32 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类																										
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) G09G; G09F 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CPRSABS, CNABS, VEN, CNKI: 像素, 象素, 驱动, 阈值, 补偿, 数据, 参考, pixel?, driv+, threshold?, compensat+, data, reference																										
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 104575392 A (京东方科技集团股份有限公司 等) 2015年 4月 29日 (2015 - 04 - 29) 权利要求1-15</td> <td>1-15</td> </tr> <tr> <td>X</td> <td>CN 203733448 U (京东方科技集团股份有限公司) 2014年 7月 23日 (2014 - 07 - 23) 说明书[0066]段-[0077]段, 附图5</td> <td>1-15</td> </tr> <tr> <td>X</td> <td>CN 203134328 U (京东方科技集团股份有限公司) 2013年 8月 14日 (2013 - 08 - 14) 说明书[0053]段-[0054]段, [0062]段-[0078]段, 附图2</td> <td>1-15</td> </tr> <tr> <td>X</td> <td>CN 103839520 A (京东方科技集团股份有限公司) 2014年 6月 4日 (2014 - 06 - 04) 说明书[0089]段-[0090]段, [0095]段-[0128]段, 附图4</td> <td>1-15</td> </tr> <tr> <td>X</td> <td>CN 103198793 A (京东方科技集团股份有限公司) 2013年 7月 10日 (2013 - 07 - 10) 说明书[0052]段-[0095]段, 附图2-7</td> <td>1-15</td> </tr> <tr> <td>A</td> <td>CN 102280085 A (元太科技工业股份有限公司) 2011年 12月 14日 (2011 - 12 - 14) 全文</td> <td>1-15</td> </tr> <tr> <td>A</td> <td>JP 2004287376 A (IND. TECHNOLOGY RES. INST.) 2004年 10月 14日 (2004 - 10 - 14) 全文</td> <td>1-15</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 104575392 A (京东方科技集团股份有限公司 等) 2015年 4月 29日 (2015 - 04 - 29) 权利要求1-15	1-15	X	CN 203733448 U (京东方科技集团股份有限公司) 2014年 7月 23日 (2014 - 07 - 23) 说明书[0066]段-[0077]段, 附图5	1-15	X	CN 203134328 U (京东方科技集团股份有限公司) 2013年 8月 14日 (2013 - 08 - 14) 说明书[0053]段-[0054]段, [0062]段-[0078]段, 附图2	1-15	X	CN 103839520 A (京东方科技集团股份有限公司) 2014年 6月 4日 (2014 - 06 - 04) 说明书[0089]段-[0090]段, [0095]段-[0128]段, 附图4	1-15	X	CN 103198793 A (京东方科技集团股份有限公司) 2013年 7月 10日 (2013 - 07 - 10) 说明书[0052]段-[0095]段, 附图2-7	1-15	A	CN 102280085 A (元太科技工业股份有限公司) 2011年 12月 14日 (2011 - 12 - 14) 全文	1-15	A	JP 2004287376 A (IND. TECHNOLOGY RES. INST.) 2004年 10月 14日 (2004 - 10 - 14) 全文	1-15
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																								
PX	CN 104575392 A (京东方科技集团股份有限公司 等) 2015年 4月 29日 (2015 - 04 - 29) 权利要求1-15	1-15																								
X	CN 203733448 U (京东方科技集团股份有限公司) 2014年 7月 23日 (2014 - 07 - 23) 说明书[0066]段-[0077]段, 附图5	1-15																								
X	CN 203134328 U (京东方科技集团股份有限公司) 2013年 8月 14日 (2013 - 08 - 14) 说明书[0053]段-[0054]段, [0062]段-[0078]段, 附图2	1-15																								
X	CN 103839520 A (京东方科技集团股份有限公司) 2014年 6月 4日 (2014 - 06 - 04) 说明书[0089]段-[0090]段, [0095]段-[0128]段, 附图4	1-15																								
X	CN 103198793 A (京东方科技集团股份有限公司) 2013年 7月 10日 (2013 - 07 - 10) 说明书[0052]段-[0095]段, 附图2-7	1-15																								
A	CN 102280085 A (元太科技工业股份有限公司) 2011年 12月 14日 (2011 - 12 - 14) 全文	1-15																								
A	JP 2004287376 A (IND. TECHNOLOGY RES. INST.) 2004年 10月 14日 (2004 - 10 - 14) 全文	1-15																								
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																										
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																										
国际检索实际完成的日期 2015年 10月 12日		国际检索报告邮寄日期 2015年 10月 21日																								
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局 (ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国 传真号 (86-10)62019451		授权官员 席万花 电话号码 (86-10)62085833																								

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/085395

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104575392	A	2015年 4月 29日	无			
CN	203733448	U	2014年 7月 23日	无			
CN	203134328	U	2013年 8月 14日	无			
CN	103839520	A	2014年 6月 4日	WO	2015127760	A1	2015年 9月 3日
CN	103198793	A	2013年 7月 10日	WO	2014153806	A1	2014年 10月 2日
				CN	103198793	B	2015年 4月 29日
				US	2015084842	A1	2015年 3月 26日
CN	102280085	A	2011年 12月 14日	CN	102280085	B	2013年 9月 11日
JP	2004287376	A	2004年 10月 14日	JP	4772278B2	B2	2011年 9月 14日
				US	2004183758	A1	2004年 9月 23日
				US	7023408	B2	2006年 4月 4日
				TW	200419504	A	2004年 10月 1日
				TW	I228696	B	2005年 3月 1日