

發明專利說明書

公告本

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：97101059

※ 申請日期：2008 年 1 月 10 日

※IPC 分類：H01L 21/31/
(2006.01)

一、發明名稱：(中文/英文)

以氮與三氟化氮蝕刻氧化物

OXIDE ETCH WITH NH₃-NF₃ CHEMISTRY

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商·應用材料股份有限公司

APPLIED MATERIALS, INC.

代表人：(中文/英文)

鄺錦安

KWONG, RAYMOND K.

住居所或營業所地址：(中文/英文)

美國加州聖大克勞拉市波爾斯大道 3050 號

3050 Bowers Avenue, Santa Clara, CA 95054, U.S.A.

國 籍：(中文/英文)

美國/USA

三、發明人：(共 3 人)

姓 名：(中文/英文)

1. 阿卡法尼瑞薩/ARGHAVANI, REZA

2. 高建德/KAO, CHIEN-TEH

3. 呂新亮/LU, XINLIANG

國 籍：(中文/英文)

1. 美國/USA

2.美國/USA

3.中華人民共和國/PROC

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

美國；2007 年 1 月 11 日；11/622,437

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明大致上提供選擇性去除半導體基材上之多種氧化物的設備和方法。本發明的一實施例提供一種使用蝕刻氣體混合物以所欲之去除速率來選擇性去除基材上之氧化物的方法。蝕刻氣體混合物包括第一氣體和第二氣體，且第一氣體和第二氣體的比值係由所欲之去除速率確定之。

六、英文發明摘要：

The present invention generally provides apparatus and methods for selectively removing various oxides on a semiconductor substrate. One embodiment of the invention provides a method for selectively removing an oxide on a substrate at a desired removal rate using an etching gas mixture. The etching gas mixture comprises a first gas and a second gas, and a ratio of the first gas and a second gas is determined by the desired removal rate.

七、指定代表圖：

(一)、本案指定代表圖為：第 3 圖。

(二)、本代表圖之元件代表符號簡單說明：

100	處理室	110	基材
112	室體	113	通道
125	真空泵	127	節流閥
129	泵送通道	131	真空埠
133	襯墊	135	孔隙
140	遠端電漿產生器	160	狹縫閥開口
200	蓋組件	210	蓋邊緣
220	氣體傳送組件	225	氣體分佈板
225A	開口	240	電極
250	頂板	270	加熱元件
300	支撐組件	310	支撐構件
314	軸	333	風箱
340	電源		

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

九、發明說明：

【發明所屬之技術領域】

本發明實施例大致係關於處理半導體基材的方法和設備。更加明確地，本發明實施例係關於在半導體製程中選擇性氧化物蝕刻的方法和設備。

【先前技術】

在半導體製程中，氧化物製備是決定性的，特別是對於作為 MOS（金屬氧化物半導體）技術之閘極結構的基本部分的薄氧化物而言。透過適當的製備控制，氧化物層可具有高的品質、穩定性和所欲之介電性能。為了獲得具有用於不同功能之不同特性的氧化物，在整合元件製造（IDM）中使用多種氧化物製備處理。熱氧化物和沉積氧化物最常用於半導體元件中。另外，處理期間可能產生天然的氧化物。不同氧化物亦可不同地回應後續之處理並且為了相同目的可能需要不同的處理。

在氧氣環境中透過高溫退火來熱生長熱氧化物。熱氧化物可用作多矽表面的介電材料、元件隔離、佈植遮罩、應力消除（襯墊-氧化物）、再氧化氮化物、以及光阻劑附著和應力降低。

藉由在腔室中使矽源與氧反應來製備沉積氧化矽。亦可以通過諸如臭氧/原矽酸四乙酯（tetraethylorthosilicate, TEOS）化學作用或碳系化學作用的組合來沉積氧化物。沉積氧化物的示例可能是藉由獨特處理產生的高縱深比製程（high aspect ratio process, HARP）氧化物。HARP，也稱為次大氣壓化學氣相沉積（SACVD），是一種非電漿系化學氣相沉積（CVD）方法，其利用臭氧/TEOS 化學作用在

諸如淺溝槽隔離 (STI) 和前金屬介電質 (pre-metal dielectric, PMD) 的高縱深比間隙中沉積氧化物。

當將基材表面暴露給氧時通常會形成天然的氧化物。當在大氣條件下在處理室之間移動基材時，或當少量的氧殘餘在真空室中時，發生氧的暴露。亦可能由蝕刻期間的污染而造成天然的氧化物。天然的氧化物通常是不需要的，且在後續處理之前需要去除之。

在半導體製程期間，可用過量的材料來形成結構，且隨後將其蝕刻和/或研磨回到預期尺寸。對於氧化物特徵而言，為了達到預期尺寸，一般在其形成之後使用研磨和蝕刻。某些氧化物特徵可能具有不同地回應相同處理的兩種或多種氧化物，因此在處理中引起困難，特別是當特徵尺寸較小時。

淺溝槽隔離 (shallow trench isolation, STI) 是具有數種氧化物形式之氧化物結構的一種。STI 是用於次 0.25 微米製程的元件隔離技術的主要形式。氧化物填充溝槽係用於隔離半導體基材上形成的元件。首先在半導體基材上蝕刻溝槽，隨後熱生長氧化物層。該高溫氧化物層的目的是適度地使轉角變圓，以便初期避免閘極介電質斷裂並且在 CVD 氧化物沉積之後消除應力。熱氧化物層還鈍化矽表面，並且作為矽和沉積氧化物層之間的阻障層。隨後以高密度電漿 (HDP) 或 HARP 氧化物填充溝槽，研磨並回蝕。為了製備用於諸如多阱佈植、閘極氧化以及最終的多矽沉積和定形之後續處理的基材上溝槽和其他結構，在沉積之後可對氧化物填充溝槽執行化學機械研磨 (CMP) 處理。

濺鍍蝕刻處理和濕式蝕刻處理係用於 STI 蝕刻的常見氧化物蝕刻處理。然而，濺鍍蝕刻處理通常無法完全去除

氧化物，且可能藉由物理轟擊而損傷精密的矽層。濕式蝕刻使用化學溶液(例如，氫氟酸(HF)和去離子水)來移除氧化物。然而，稀釋過的HF具有氧化物蝕刻速率不定的缺點。與非氮化氧化物相比，氮化氧化物的蝕刻非常慢。熱氧化物的蝕刻速率不同於沉積氧化物。另外，退火過之氧化物的蝕刻速率不同於沉積氧化物。這在處理流程中導致明顯的變異性和集成度問題。

舉例來說，在淺溝槽隔離中使用三種不同氧化物填充溝槽。為了在研磨和多種清洗之後保持氧化物的平面性，需要有以相同速率蝕刻所有氧化物的蝕刻化學作用。事實上，多種處理變異性導致明顯多餘的滲漏，其促成從源極到汲極的主要電流。這種多餘滲漏的一個示例是圍繞在SRI轉角附近的多矽罩層。通常在STI蝕刻/清洗之後，在用於填充溝槽的氧化物沉積之前生長高溫STI氧化物襯墊。在不同HF回蝕過程中，以不同的速率蝕刻溝槽中的不同氧化物。隨後，沉積多矽擠入氧化物中的過度蝕刻空洞內。圍繞在溝槽內部的多矽罩層導致多餘滲漏和良率損失。

因此，需要可用相同速率蝕刻全部氧化物的設備和方法。

【發明內容】

本發明大致上提供選擇性移除半導體基材上之多種氧化物的設備和方法。

本發明的一個實施例提供以所欲之移除速率來選擇性去除基材上之氧化物的方法，包括：將基材放置在真空室中，其中基材表面具有包括氧化物的結構；將基材冷卻到

第一溫度；在真空室內產生蝕刻氣體混合物的活性物種，其中蝕刻氣體混合物包括第一氣體和第二氣體，且第一氣體和第二氣體的比值係由所欲之移除速率所確定；將基材表面上的結構暴露於活性物種以在結構上形成薄膜；加熱基材以蒸發形成於結構上之薄膜；並從真空室去除蒸發的薄膜。

本發明的另一個實施例提供處理基材的方法，該基材具有包括第一氧化物和第二氧化物的氧化物結構，該方法包括：將基材放置在真空室中；將基材冷卻到第一溫度；將蝕刻氣體混合物導入真空室中，其中爲了以第一速率減少第一氧化物以及以第二速率減少第二氧化物而調整蝕刻氣體混合物；在真空室中產生蝕刻氣體混合物的電漿；將氧化物結構暴露給電漿以在結構上形成薄膜；加熱基材以蒸發形成於氧化物結構上之薄膜；以及從真空室去除蒸發的薄膜。

本發明的另一個實施例提供處理基材的方法，包括：將基材放置在真空室中，其中該基材具有包括第一氧化物和第二氧化物的表面特徵；將蝕刻氣體混合物導入真空室中；由蝕刻氣體混合物產生活性物質；藉由將表面特徵暴露給蝕刻氣體混合物的電漿而至少部分地減少第一氧化物；以及藉由濕式蝕刻處理來減少第二氧化物。

【實施方式】

本發明係關於在半導體製程中選擇性氧化蝕刻的方法和設備。更加明確地，本發明提供使用蝕刻氣體混合物自基材表面選擇性地移除和/或均勻地移除一或多種氧化物

的方法和設備。

第 1 圖概略性地示出了具有淺溝槽隔離形成於其中之基材塊 10 的部分透視圖。所示基材塊 10 僅是部分製備的且具有形成於矽基底 1 中的淺槽 2。以氧化物填充淺槽 2 且其配置成隔離構建於其中的電子元件，在此情況下為電晶體。藉由佈植步驟在淺槽 2 中形成源極 3 和汲極 4。多晶矽結構（通常稱為多晶矽）5 係形成於源極 3 和汲極 4 之間。閘極氧化物層 6 係形成於矽基底 1 和多晶矽 5 之間。參考第 4 和 5 圖來討論詳細的製程順序。

第 2 圖概略性地示出基材塊 10 沿截線 2-2 的部分截面圖。第 2 圖示出多晶矽 5 與淺槽 2 相遇的位置。淺槽 2 係由熱氧化物層 7 和沉積氧化物層 8 所形成。藉由使用 HF 的技術濕式蝕刻執行前多晶矽蝕刻/清洗。由於 HF 以比沉積氧化物層 8 快的速率來蝕刻熱氧化物層 7，所以在淺槽 2 中形成間隙 9。後續的多晶矽沉積導致多晶矽 5 填充間隙 9 並且包裹源極 3 或汲極 4，引起寄生接點 (parasitic junction) 或滲漏。

第 3 圖概略性地示出根據本發明一個實施例之處理室 100 的截面圖。在此實施例中，處理室 100 包括設置在室體 112 上端的蓋組件 200 和至少部分地設置在室體 112 中的支撐組件 300。處理室亦包括具有 U 型截面之遠端電極的遠端電漿產生器 140。室 100 以及相關之硬體較佳係由一或多種與處理相容之材料所形成，諸如，鋁、電鍍鋁、鍍鎳鋁、鍍鎳鋁 6061-T6、不銹鋼，以及上述之組合物和合金。

支撐組件 300 係部分地設置在室體 112 中。通過由風箱 (bellow) 333 封裝的軸 314 提高和降低支撐組件 300。

室體 112 包括形成於其側壁中的狹縫閥開口 160，以提供存取室 100 的內部。選擇性開啓和關閉狹縫閥開口 160，以便允許晶圓處理機器手臂（未示出）存取室體 112 內部。晶圓處理機器手臂對於本領域技術人員是衆所周知的，並且可以使用任何合適的機器手臂。一實施例中，可透過狹縫閥開口 160 將晶圓傳送進出處理室 100 到臨近的傳輸室和/或負載鎖定室（未示出），或叢集工具中的其他室。示範的叢集工具包括（但不限制於）可從加州的 Santa Clara 的應用材料有限公司購得的 PRODUCERTM、CENTURATM、ENDURATM 和 ENDURASLTM 平台。

室體 112 亦包括形成於其中的通道 113，用於在其中流通熱能傳輸流體。熱能傳輸流體可以是加熱流體或冷卻液，且用於在處理和晶片傳輸期間控制室體 112 的溫度。室體 112 的溫度對於防止氣體或副產品在室壁上的有害濃縮是重要的。示範性熱能傳輸流體包括水、乙二醇或它們的混合物。示範性熱能傳輸流體亦可包括氮氣。

室體 112 進一步包括襯墊 133，其圍繞支撐組件 300 並且爲了維護和清洗是可移動的。襯墊 133 較佳係由例如鋁的金屬或陶瓷材料所製成。然而，可以使用任何與處理相容之材料。爲了增加沉積於其上之任何材料的附著，可噴砂處理襯墊 133，藉此避免導致室 100 之污染的材料剝落。襯墊 133 通常包括一或多個孔隙 135 和形成於其中之泵送通道 129（流體交流於真空系統）。孔隙 135 提供氣體進入泵送通道 129 的流動路徑，而泵送通道提供通過襯墊 133 的流動路徑，以便氣體可以離開室 100。

真空系統可能包括真空泵 125 和節流閥 127，以用於調節室 100 內的氣體流動。真空泵 125 連接到設置在室體

112 上的真空埠 131，並且流體連通於襯墊 133 中形成的泵送通道 129。爲了調節室 100 內的氣體流動，可通過節流閥 127 選擇性隔離真空泵 125 和室體 112。可交替地使用術語「氣體」和「多種氣體」，除非另外指出，且這是指一或多種前驅物、反應物、催化劑、載體、淨化、清洗、它們的組合，以及任何導入室體 112 中的其他流體。

蓋組件 200 包括堆疊在一起的多個部件。例如，蓋組件 200 包括蓋邊緣 210、氣體傳送組件 220 和頂板 250。蓋邊緣 210 係設計成支撐構成蓋組件 200 之部件重量，並耦接到室體 112 的上表面，以提供對內部室部件的存取。氣體傳送組件 220 係耦接到蓋邊緣 210 的上表面，並佈置成使其與蓋邊緣的熱接觸達到最小。蓋組件 200 的部件較佳係由具有高熱導率和低熱阻的材料所製成，諸如具有高光滑度表面的鋁合金。元件的熱阻較佳係小於約 $5 \times 10^{-4} \text{ m}^2 \text{ K/W}$ 。

氣體傳送組件 220 可包括氣體分佈板 225 或噴頭。通常係用氣體供應面板（未示出）向室 100 提供一或多種氣體。取決於將要在室 100 內執行的處理而使用特定的氣體或數種氣體。例如，典型氣體包括一或多種前驅物、反應物、催化劑、載體、淨化物、清洗物、或它們的任意混合物或組合物。通常，使導入室 100 的一或多種氣體進入到蓋組件 200 並隨後通過氣體傳送組件 220 進入室體 112。電控閥門和/或流動控制機構（未示出）可用來控制從氣體源到室 100 中的氣體流動。

一態樣中，將氣體從氣體供應面板傳送到室 100，其中氣體線路分成兩個隔開的氣體線路，其如上述般提供氣體給室體 112。取決於處理，可以用該方式傳送多種氣體，

並且可在室 100 中或在將它們傳送到室 100 之前混合它們。

仍然參考第 3 圖，蓋組件 200 可能進一步包括電極 240，用以在蓋組件 200 內產生反應物種的電漿。此實施例中，將電極 240 支撐在頂板 250 上並與其電隔離。將隔離體填充環設置在電極 240 的底部附近，使電極 240 與頂板 250 分離。將環形隔離體（未示出）設置在隔離體填充環的上部附近並坐落在頂板 250 上表面上，如第 3 圖所示。接著將環形隔離體（未示出）設置在電極 240 的上部附近，以便讓電極 240 與蓋組件 200 的其他部件電性隔離。各個這些環、隔離體填充件和環形隔離體可以由氧化鋁或任何其他與處理相容之絕緣材料製成。

電極 240 耦接到電源 340，同時氣體傳送組件 220 係接地。因此，在電極 240 和氣體傳送組件 220 之間形成的空間內引燃一或多種處理氣體的電漿。電漿亦可容納於區隔板形成的空間中。在缺少區隔板組件的情況下，將電漿引燃並容納於電極 240 和氣體傳送組件 220 之間。各個實施例中，將電漿充分地限制或容納於蓋組件 200 內。

可使用能夠將氣體活化成反應物種並保持反應物種之電漿的任何電源。例如，可使用射頻（RF）、直流電流（DC）、交流電流（AC）或微波（MW）系功率放電技術。還可由熱系技術、氣體擊穿技術、高強度光源（例如，UV 能量）、或暴露於 x-射線源來產生活化。或者，可使用例如遠端電漿產生器的遠端活化源，來產生隨後將傳送到室 100 中之反應物種電漿。示範性遠端電漿產生器可由諸如 MKS Instruments 公司和 Advanced Energy Industries 公司的製造商提供。RF 電源較佳係耦接至電極 240。

取決於處理氣體和將要在室 100 內執行的操作，可加

熱氣體傳送組件 220。一實施例中，例如電阻加熱器的加熱元件 270 係耦接至氣體傳送組件 220。一實施例中，加熱元件 270 是管狀構件並且將其壓入氣體傳送組件 220 的上表面。氣體傳送組件 220 上表面包括具有略小於加熱元件 270 之外部直徑的寬度之溝槽或凹陷通道，以便使用干涉配合 (interference fit) 將加熱元件 270 保持在溝槽中。

由於傳送組件 220 的每個部件 (包括氣體傳送組件 220 和區隔元件 230) 是彼此導電耦接的，所以加熱元件 270 可調節氣體傳送組件 220 的溫度。可以在 2005 年 2 月 22 日提交的美國專利申請 No. 11/063,645 中獲得處理室的額外細節，這裏將其作為參考文獻。

對於執行需要不破壞真空而加熱和冷卻基材表面的電漿輔助乾式蝕刻處理而言，處理室 100 是特別有用的。一實施例中，處理室 100 可用來選擇性去除基材上的一或多種氧化物。

爲了描述的簡化和方便，現在將描述在處理室 100 中執行的示範性乾式蝕刻處理，其使用氮氣 (NH_3) 和三氟化氮 (NF_3) 氣體混合物來去除一或多種矽氧化物。相信除了全部在單一處理環境內的基材加熱和冷卻之外，對於可從電漿處理受益的任何乾式蝕刻處理 (包括退火處理) 而言，處理室 100 是有利的。

參照第 3 圖，乾式蝕刻處理開始於將例如半導體基材的基材 110 放入處理室 100 中。通常係通過狹縫閥開口 160 將基材放入室體 112 中並設置在支撐構件 310 的上表面上。可將基材 110 夾持到支撐構件 310 的上表面。較佳係透過抽取真空將基材 110 夾持到支撐構件 310 的上表面。隨後，如果其還沒有處於處理位置，將支撐構件 310 升至

室體 112 內的處理位置。較佳係將室體 112 保持在 50°C 和 80°C 之間的溫度，更佳係在大約 65°C。藉由使熱能傳送介質流過通道 113 而保持室體 112 的溫度。

透過將熱能傳送介質或冷卻劑流過形成於支撐組件 300 中的通道，而將基材 110 冷卻至 65°C 下，例如 15°C 和 50°C 之間。一實施例中，將基材保持在室溫以下。另一實施例中，將基材保持在 22°C 和 40°C 之間的溫度下。通常，爲了達到上述指定的預期基材溫度，將支撐構件 310 保持在大約 22°C 之下。爲了冷卻支撐構件 310，使冷卻劑流過形成於支撐組件 300 中的流體通道。爲了更好地控制支撐構件 310 的溫度，較佳係使用連續流動的冷卻劑。冷卻劑較佳係 50% 體積百分比的乙二醇和 50% 體積百分比的水。當然，只要保持基材的預期溫度，可以使用任何比值的水和乙二醇。

爲了選擇性去除基材 110 表面上的多種氧化物，將蝕刻氣體混合物導入室 100。一實施例中，接著將氮氣和三氟化氮氣體導入室 100 中以形成蝕刻氣體混合物。導入室中之每種氣體的量是可變的並且可進行調整，以便適應，例如，將要去除之氧化物層厚度、將要清洗之基材幾何形狀、電漿的體積容量、室體 112 的體積容量、以及耦接至室體 112 的真空系統能力。

爲了選擇性去除基材表面上的多種氧化物，可預先確定蝕刻氣體混合物的比值。一實施例中，可調節蝕刻氣體混合物中的成分比例以均勻地去除諸如熱氧化物、沉積氧化物和/或天然氧化物的多種氧化物。一實施例中，可設定蝕刻氣體混合物中之氮氣與三氟化氮的莫耳比值 (molar ratio) 以均勻地去除多種氧化物。一態樣中，添加氣體好提

供氮氣與三氟化氮的莫耳比值至少 1:1 之氣體混合物。另一態樣中，氣體混合物的莫耳比值至少是約 3:1 (氮氣比三氟化氮)。較佳地將莫耳比值(氮氣比三氟化氮)位於 5:1 到 30:1 之間的氣體導入室 100 中。氣體混合物的莫耳比值(氮氣比三氟化氮)更佳為約 5:1 到約 10:1 之間。氣體混合物的莫耳比值(氮氣比三氟化氮)亦可落於約 10:1 和約 20:1 之間。

亦可將淨化氣體或載氣加入蝕刻氣體混合物。可以使用任何合適的淨化/載氣，諸如，氮氣、氬氣、氦氣、氖氣或它們的混合物。通常，整個蝕刻氣體混合物大約 0.05% 到 20% 體積百分比為氮氣和三氟化氮。其餘為載氣。一實施例中，為了穩定室體 112 內的壓力，在反應氣體前先將淨化或載氣導入室體 112 中。

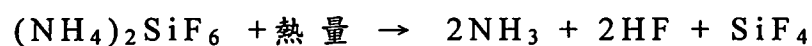
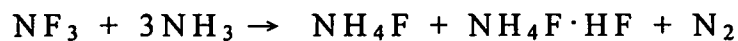
室體 112 中的操作壓力是可變的。通常，將壓力保持在約 500 mTorr 和約 30 Torr 之間。較佳地將壓力保持在約 1Torr 和約 10 Torr 之間。更佳係將室體 112 中的操作壓力保持在約 3Torr 和約 6Torr 之間。

為了在容納於氣體傳送組件 220 中之空間 261、262 和 263 內引燃氣體混合物的電漿，對電極 240 應用約 5 到約 600 瓦的 RF 功率。RF 功率較佳係小於 100 瓦。更加優選地，施加功率的頻率是非常低的，例如小於 100 kHz。頻率範圍較佳係為約 50 kHz 到約 90 kHz 之間。

電漿能量將氮氣和三氟化氮分解為反應物種，其化合成氣相的高反應性氟化銨 (NH_4F) 化合物和/或氫氟化銨 ($\text{NH}_4\text{F}\cdot\text{HF}$) 化合物。這些分子隨後通過氣體分佈板 225 的開口 225A 流過氣體傳送組件 220，以便與將要處理的基材表面反應。一實施例中，首先將載氣導入室 100 中，產

生載氣的電漿，並且隨後將反應氣體，即氟氣和三氟化氮加入電漿。

不希望受理論限制，發明人相信，蝕刻氣體， NH_4F 和 / 或 $\text{NH}_4\text{F} \cdot \text{HF}$ 與氧化矽表面反應，以形成六氟矽酸銨 $(\text{NH}_4)_2\text{SiF}_6$ 、 NH_3 和 H_2O 產物。在處理條件下 NH_3 和 H_2O 是蒸汽，可透過真空泵 125 將它們從室 100 中去除。特別地，在氣體通過真空埠 131 脫離室 100 進入真空泵 125 之前，揮發性氣體流過形成於襯墊 133 中之孔隙 135 而進入泵送通道 129。在基材表面留下 $(\text{NH}_4)_2\text{SiF}_6$ 薄膜。可以如下概述該反應機制：



在基材表面上形成薄膜之後，可將支撐構件 310 提升到緊靠加熱之氣體分佈板 225 的退火位置。從氣體分佈板 225 輻射的熱量可使 $(\text{NH}_4)_2\text{SiF}_6$ 薄膜分解或昇華為揮發性 SiF_4 、 NH_3 和 HF 產物。如上所述，接著可透過真空泵 125 將這些揮發性產物從室 100 中去除。通常，使用 75°C 或更高的溫度好從基材 110 有效地昇華和去除薄膜。較佳係使用 100°C 或更高的溫度，例如約 115°C 和約 200°C 之間。

氣體分佈板 225 對流傳送或輻射熱能好將 $(\text{NH}_4)_2\text{SiF}_6$ 薄膜分裂成其揮發性成分。如上所述，將加熱元件 270 直接耦接到分佈板 225，並且使其工作，以便將分佈板 225 及與其熱接觸的元件加熱至約 75°C 和 250°C 之間的溫度。一態樣中，將分佈板 225 加熱至 100°C 和 150°C 之間的溫度，例如約 120°C 。

可以多種方式實現該提升變化。例如，舉升機構 330

可以提高支撐構件 310 朝向分佈板 225 的下表面。在此舉升步驟期間，將基材 110 固定至支撐構件 310，例如通過如上所述的真空夾持或電夾持。或者，可以透過經由舉升環 320 來提高舉升銷 325，將基材 110 自支撐構件 310 舉起並且置於緊靠加熱之分佈板 225 的位置。

其上具有薄膜之基材 110 上表面與分佈板 225 之間的距離不是決定性的，而是例行實驗的結果。本領域技術人員可以輕易地確定可快速且有效地蒸發薄膜且不損傷底層基材所需的間隔。然而，發明人相信，約 0.254 mm (10 微英寸) 和 5.08 mm (200 微英寸) 之間的間隔是有效的。

一旦已經將薄膜從基材上去除，便清洗並排空處理室 100。隨後透過將基材支架 300 降低到傳輸位置、鬆持基材、以及通過狹縫閥開口 160 傳輸基材，而將處理的基材移出室體 112。

本發明的一個實施例可用來在淺溝槽隔離製程期間均勻地去除多種氧化物。STI 是用於次 0.25 微米製程之元件隔離技術的主要形式。STI 製程通常包括溝槽遮罩和蝕刻、側壁氧化、溝槽填充和平整化。第 4A-4I 圖是根據本發明一實施例用於形成淺溝槽隔離之製程順序的截面示意圖。

第 4A 圖示出形成阻擋氧化物層 402 和沉積氮化物層 403 之後的半導體基材 401。基材 401 可能是具有 <100> 晶體方向且直徑為 150 mm (6 英寸)、200 mm (8 英寸) 或 300 mm (12 英寸) 的矽基材。可在高溫氧化爐中在基材 401 上生長阻擋氧化物層 402。阻擋氧化物層 402 的厚度約為 150 Å。在後續的氮化物剝離步驟期間，阻擋氧化物層 402 可保護基材 401 免受污染。可在高溫低壓化學氣相沉

積 (LPCVD) 爐中形成氮化物層 403。氮化物層 403 一般是氮氣和二氯矽烷氣體反應所形成之氮化矽 (Si_3N_4) 的薄膜。氮化物層 403 是耐用的遮罩材料，其在氧化物沉積期間保護基材 401 並且在後續化學機械研磨 (CMP) 期間作為研磨終止材料。

第 4B 圖示出在氮化物層 403 上形成、曝光和顯影的光阻層 404。可在光阻層 404 上形成溝槽圖案。後續的氮化物蝕刻和氧化物蝕刻步驟可在氮化物層 403 和阻擋層 402 中形成暴露基材 401 中指定為隔離區域之位置的溝槽圖案 405。

第 4C 圖示出使用例如乾式電漿蝕刻的蝕刻處理在基材 401 中形成淺槽 406。淺槽 406 稍後將以介電材料填充之且其將作為在基材 401 上構建之的電子元件 (例如，基材上金屬場效電晶體 (MOSFET)) 間的隔離材料。

第 4D 圖示出在淺槽 406 內部形成的襯墊氧化物層 407。通常係在高溫氧化爐中生長襯墊氧化物層 407。襯墊氧化物層 407 的目的是改善基材 401 和將要填充之溝槽氧化物之間的介面。

第 4E 圖示出在淺槽 406 內部之襯墊氧化物層 407 上形成的氮化物襯墊 408。可透過電漿輔助化學氣相沉積 (PECVD) 處理從載氣 (諸如，氮氣或氫氣) 中的矽烷和氮氣形成氮化物襯墊 408。氮化物襯墊 408 的目的是在淺槽 406 中引導應力並避免受應力之氧化物引起的機械失效。

第 4F 圖示出填充在淺槽 406 和溝槽圖案 405 內部的溝槽氧化物 409。通常係透過 CVD 處理以相對高的沉積速率來形成溝槽氧化物 409。過度填充溝槽氧化物 409，以致溝槽氧化物 409 高於基材 401 之頂表面。

爲了獲得如第 4G 圖所示的平坦表面，可應用 CMP 處理。CMP 處理可從溝槽氧化物 409 去除過量的氧化物。

爲了去除氮化物層 402 及暴露多種氧化物、阻擋層 402 的熱氧化物、溝槽氧化物 409 的沉積氧化物、襯墊氧化物層 407 的熱氧化物和氮化物襯墊 408 的氮化氧化物，可執行氮化物剝離步驟，如圖 4H 所示。

通常，將執行氧化物蝕刻步驟，以便使淺槽結構可用於後續處理步驟，例如多個阱佈植。第 4I 圖示出在乾式蝕刻處理之後的 STI。本發明的乾式蝕刻處理可用於蝕刻第 4H 圖中暴露的多種氧化物，以便在淺槽 409 上獲得大致上平坦的頂表面並避免不欲期之接合或滲漏。一實施例中，可在與本發明的處理室 100 相似的處理室中執行乾式蝕刻處理。可將基材 400 放置在真空處理室內並將其保持在 50℃ 和 80℃ 之間的溫度下，更佳係約 65℃ 下。隨後將基材冷卻到 65℃ 以下，例如 15℃ 和 50℃ 之間。爲了去除基材 400 表面上的多種氧化物，將蝕刻氣體混合物導入處理室 100。一實施例中，將包含氮氣和三氟化氮氣體的蝕刻氣體混合物導入處理室中。爲了適應，例如，將要去除之氧化物層的厚度、基材 400 的幾何結構、電漿的體積容量、室的體積容量、真空系統的能力、以及基材 400 上不同氧化物的特性，需調整氮氣和三氟化氮的量和比值。亦可將淨化氣體或載氣加入蝕刻氣體混合物。接著引燃蝕刻氣體混合物的電漿。電漿與氧化物反應而在基材 400 上留下一層薄膜。接著將基材 400 加熱到高於 75℃ 的溫度，特別是約 115℃ 和約 200℃ 之間的溫度，以便昇華薄膜。接著可淨化和排空處理室。由此使基材 400 可用於後續步驟。

上述蝕刻處理可用於半導體製備期間的多種蝕刻步

驟，特別是在將至少部分去除一或多種氧化物的步驟中。例如，佈植和沉積之前的多種回蝕可使用上述之蝕刻處理。

第 5A-5H 圖是用於形成例如 MOSFET 結構 500 之電子元件的製程順序之截面示意圖，包括此處描述之乾式蝕刻處理和處理室 100。

參考第 5A-5H 圖，可在例如矽或砷化鎢基材 525 的半導體材料上形成示範性 MOSFET。基材 525 較佳係是具有 $\langle 100 \rangle$ 晶體方向且直徑為 150 mm (6 英寸)、200 mm (8 英寸)、或 300 mm (12 英寸) 的矽晶片。通常，MOSFET 結構包括以下的組合：(i) 介電層，諸如二氧化矽、有機矽、碳摻雜氧化矽、磷矽酸玻璃 (PSG)、硼磷矽酸玻璃 (BPSG)、氮化矽、或它們的組合；(ii) 半導體層，諸如摻雜多晶矽、n-型或 p-型摻雜單晶矽；以及 (iii) 從諸如鎢、矽化鎢、鈦、矽化鈦、矽化鈷、矽化鎳、或它們的組合的金屬層或金屬矽化物層形成的電觸點和互聯線路。

參考第 5A 圖，主動電子元件的製備開始於形成可使主動電子元件與其他元件電性隔離之電隔離結構。存在幾種類型的電隔離結構，諸如場氧化物阻擋、或淺溝槽隔離。此情況中，淺溝槽隔離 545A 和 545B 圍繞其中形成並準備元件的電子主動元件之暴露區域。STI 可包括如第 4A-I 圖所述的兩種或多種氧化物。為了形成厚度約 50 到 300 埃的薄閘極氧化物層 550，而熱氧化暴露區域。接著沉積、構圖並蝕刻多矽層，以便形成閘極電極 555。為了形成絕緣介電層 560，可以再氧化多晶矽閘極電極 555 的表面，以提供第 5A 圖所示結構。

參考第 5B 圖，接下來透過以適當之摻雜原子來摻雜合適區域好形成源極 570A 和汲極 570B。例如，對於 p-型

基材 525，使用包含砷或磷的 n-型摻雜物種。通常，摻雜係通過離子佈植器加以執行，並且可包括，例如，濃度為約 10^{13} 原子/cm² 且能級約 30 到 80 Kev 的磷 (^{31}P)、或劑量約 10^{15} 到 10^{17} 原子/cm² 且能級約 10 到 100 Kev 的砷 (^{75}As)。在佈植處理之後，通過加熱基材，例如，在快速熱處理 (RTP) 設備中，促使摻雜物進入基材 525。此後，透過如上所述的乾式蝕刻處理剝離覆蓋源極 570A 和汲極 570B 區域的薄閘極氧化物層 550，以便去除由佈植處理導致薄閘極氧化物層 550 中捕獲的任何雜質。亦可蝕刻淺溝槽隔離 545A 和 545B 中的兩種或多種氧化物。為了適應不同氧化物所需的多種蝕刻速率，可調節蝕刻氣體混合物。

參考第 5C 和第 5D 圖，通過低壓化學氣相沉積 (LPCVD) 使用 SiH_2 、 Cl_2 和 NH_3 的氣體混合物在閘極電極 555 上和基材 525 表面上沉積氮化矽層 575。如第 5D 圖所示，為了在閘極電極側壁上形成氮化物間隔墊 580，隨後使用反應離子蝕刻 (RIE) 技術來蝕刻氮化矽層 575。間隔墊 580 將閘極電極 555 頂表面上形成的矽化物層與源極 570A 和汲極 570B 上沉積的其他矽化物層電性隔離。應該注意的是，可以由例如氧化矽的其他材料製備電性隔離側壁間隔墊 580。通常係透過 CVD 或 PECVD 從四乙氧矽烷 (TEOS) 的原料氣在約 600°C 到約 1,000°C 範圍內的溫度下沉積用於形成側壁間隔墊 580 之氧化矽層。雖然，示出的是在佈植和 RTP 活化之後形成間隔墊 580，但是可在源極/汲極佈植和 RTP 活化之前形成間隔墊 580。

參考第 5E 圖，通常係透過在處理之前和之後暴露於大氣中，而在暴露的矽表面形成天然氧化矽層 585。為了改進所形成之金屬矽化物的合金化反應和電導率，必須在

形成閘極電極 555、源極 570A 和汲極 570B 上之導電金屬矽化物觸點前去除天然氧化矽層 585。天然氧化矽層 585 可增加半導體材料的電阻，且不良地影響接下來沉積之矽和金屬層的矽化反應。因此，必須在形成用於連接主動電子元件之金屬矽化物觸點或導體前使用所述之乾式蝕刻處理去除該天然氧化矽層 585。上述之乾式蝕刻處理可用於去除天然氧化矽層 585，以便暴露源極 570A、汲極 570B 和閘極電極 555 的頂表面，如第 5F 圖所示。淺溝槽隔離 545A 和 545B 中的氧化物同樣暴露於乾式蝕刻處理。爲了在不同表面獲得均勻去除速率，可對乾式蝕刻處理進行適當調整，例如反應氣體比值。

此後，如第 5G 圖所示，爲了沉積金屬層 590，使用物理氣相沉積（PVD）或濺鍍處理。隨後，爲了在金屬層 590 與矽接觸的區域中形成金屬矽化物，使用傳統爐內退火來退火金屬和矽層。通常在分離的處理系統中執行退火。因此，可在金屬 590 上沉積保護蓋層（未示出）。蓋層通常是氮化物材料且可能包括由氮化鈦、氮化鎢、氮化鉭、氮化鎳和氮化矽構成的群組中選擇的一或多種材料。蓋層可藉由任何沉積處理加以沉積，較佳係 PVD 沉積。

退火通常包括在氮氣環境中將 MOSFET 結構 500 加熱至 600°C 和 800°C 之間的溫度下約 30 分鐘。或者，可使用將 MOSFET 結構 500 快速加熱到約 1000°C 約 30 秒的快速熱退火處理來形成金屬矽化物 595。合適的導電金屬包括鈷、鈦、鎳、鎢、鉑和具有低接觸電阻且可以在多矽和單晶矽上形成可靠金屬矽化物觸點的任何其他金屬。

可以透過使用不侵襲金屬矽化物 595、隔板 580 或場氧化物 545A、B 而去除金屬的王水（HCl 和 HNO₃）的濕

式蝕刻去除金屬層 590 的未反應部分，由此在閘極電極 555、源極 570A 和汲極 570B 上留下自准直金屬矽化物 595，如第 5H 圖所示。此後，可以在電極結構上沉積包括例如氧化矽、BPSG 或 PSG 的絕緣罩層。可以透過在 CVD 室中的化學氣相沉積沉積絕緣罩層，其中來自原料氣之材料在低壓或常壓下濃縮，例如，如 1996 年 3 月 19 日授權的共同受讓美國專利 No. 5,500,249 所描述的，這裏將其作為參考文獻。此後，為了形成光滑平坦表面，在玻璃轉變溫度下退火 MOSFET 結構 500。

雖然已經針對 MOSFET 元件的形成描述了上述處理順序，此處描述的乾式蝕刻處理亦可用於形成需要去除多種氧化物的其他半導體結構和元件。還可以在沉積包括例如鋁、銅、鈷、鎳、矽、鈦、鈹、鉛、硼、鎢、鉭或它們之組合的不同金屬層的沉積之前使用乾式蝕刻處理。

一實施例中，本發明的乾式蝕刻處理可能與濕式蝕刻處理相結合。例如，對於具有至少兩種氧化物的氧化物結構，乾式蝕刻處理可能用於選擇性去除第一氧化物、相對第二氧化物完全地或部分地減少第一氧化物特徵。濕式 HF 蝕刻處理可接著用於去除第二氧化物。

為了提供前述描述的更好理解，給出下列非限制性實例。雖然實例可能導向特定實施例，但不能認為實例在任何特定方面限制了本發明。

實例：

在蝕刻期間，將 2 sccm 的 NF_3 、10 sccm 的 NH_3 和 2,500 sccm 的氫氣之氣體混合物導入例如加工室 100 的真空室內。使用 100 瓦的功率來引燃氣體混合物的電漿。底部淨

化劑是 1,500 sccm 的氫氣而邊部淨化劑是 50 sccm 的氫氣。室壓保持在大約 6 Torr，基材溫度為大約 22°C。將基材蝕刻 120 秒。

在退火期間，間隔是 750 微英寸，蓋溫度為 120°C。將基材退火大約 60 秒。從基材表面去除大約 50 埃的材料。沒有觀察到退火影響。蝕刻速率是大約 0.46 埃/秒 (28 Å/min)。對於 50 Å 蝕刻，觀察到的蝕刻均勻度是大約 5 %。

除非另外指出，否則在說明書和申請專利範圍中用來表示成分質量、性能、反應條件等等的所有數字應該理解為近似值。這些近似值是基於由本發明獲得的預期性能和測量誤差，並且至少應該考慮報道的有效數字位元數並應用常規舍入技術來分析。另外，可以進一步優化這裏表示的任何數量，包括溫度、壓力、物種、莫耳比值、流速等等，以便獲得預期的蝕刻選擇性和顆粒性能。

雖然前面描述指向於本發明的實施例，但在不偏離其基本範圍條件下可能設計出本發明的其他和額外實施例，因此其範圍係由申請專利範圍所確定。

【圖式簡單說明】

為了更加詳細理解本發明的上述特徵，可參照實施例(某些描述於附圖中)來理解本發明更明確的描述(概述於上)。然而，應當理解附圖僅示出了本發明的典型實施例，由於本發明可能允許其他等效實施例，因此不能認為附圖限制了本發明範圍。

第 1 圖概略性地示出了具有淺溝槽隔離形成於其中之基材塊的部分透視圖；

第 2 圖概略性地示出了淺溝槽隔離的部分視圖；

第 3 圖概略性地示出了根據本發明之一實施例的處理室的截面圖；

第 4A—4I 圖是根據本發明一個實施例的用於形成淺溝槽隔離之製程順序的剖面示意圖；

第 5A—5H 圖是用於形成隔離在 STI 中的電子元件之製程順序的剖面示意圖。

【主要元件符號說明】

1 矽基底	2、406 淺槽
3、570A 源極	4、570B 汲極
5 多晶矽	6 閘極氧化物層
7 熱氧化物層	8 沉積氧化物層
9 間隙	10 基材塊
100 處理室	110、400、401、525 基材
112 室體	113 通道
125 真空泵	127 節流閥
129 泵送通道	131 真空埠
133 襯墊	135 孔隙
140 遠端電漿產生器	160 狹縫閥開口
200 蓋組件	210 蓋邊緣
220 氣體傳送組件	225 氣體分佈板
225A 開口	230 區隔元件
240 電極	250 頂板
270 加熱元件	300 支撐組件

310	支撐構件	314	軸
320	舉升環	325	舉升銷
330	舉升機構	333	風箱
340	電源	402	阻擋氧化物層
403	氮化物層	404	光阻層
405	溝槽圖案	407	襯墊氧化物層
408	氮化物襯墊	409	溝槽氧化物
500	MOSFET結構	545A、545B	淺溝槽隔離
550	薄閘極氧化物層	555	閘極電極
560	絕緣介電層	575	氮化矽層
580	間隔墊	585	天然氧化矽層
590	金屬層	595	金屬矽化物

第 97101059 號專利案 101.12.28 修正

十、申請專利範圍：

1. 一種以一所欲之去除速率選擇性去除一基材上之一氧化物的方法，包括：

將該基材置於一真空室中，其中該基材之一表面具有一包括該氧化物的結構；

冷卻該基材；

在該真空室內產生一蝕刻氣體混合物的活性物種，其中該蝕刻氣體混合物包括一第一氣體與一第二氣體，且該第一氣體和第二氣體的一比值係由該所欲之去除速率確定之；

將該基材之該表面上的該結構暴露於該活性物種以在該結構上形成一薄膜；

加熱該基材以蒸發形成於該結構上的該薄膜；以及

自該真空室去除該蒸發的薄膜。

2. 如申請專利範圍第 1 項所述之方法，其中該活性物種包括氮和氟原子。

3. 如申請專利範圍第 1 項所述之方法，其中該結構包括另一氧化物。

4. 如申請專利範圍第 3 項所述之方法，其中該蝕刻氣體混合物以一不同於該所欲之去除速率的去除速率來去除該另一氧化物。

5. 如申請專利範圍第 3 項所述之方法，其中該蝕刻氣體混合物以一實質上等同於該所欲之去除速率的去除速率

來去除該另一氧化物。

6. 如申請專利範圍第 1 項所述之方法，其中該第一氣體是氨氣(NH_3)而該第二氣體是三氟化氮(NF_3)。

7. 如申請專利範圍第 6 項所述之方法，其中氨氣與三氟化氮的比值係至少約為 3 : 1。

8. 如申請專利範圍第 6 項所述之方法，其中氨氣與三氟化氮的比值係界於約 10 : 1 到約 20 : 1 之間。

9. 如申請專利範圍第 1 項所述之方法，其中該蝕刻氣體混合物進一步包括一載氣。

10. 如申請專利範圍第 1 項所述之方法，進一步包括在產生該活性物種之前將一載氣導入該真空室。

11. 一種處理一具有一氧化物結構之基材的方法，其中該氧化物結構包括一第一氧化物和一第二氧化物，而該方法包括：

將該基材置於一真空室中；

冷卻該基材；

將一蝕刻氣體混合物導入該真空室中，其中該蝕刻氣體混合物經調節好以一第一速率減少該第一氧化物以及以一第二速率減少該第二氧化物；

在該真空室內產生該蝕刻氣體混合物之一電漿；

將該氧化物結構暴露於該電漿以在該結構上形成一薄

膜；

加熱該基材以蒸發形成於該氧化物結構上之該薄膜；
以及

自該真空室去除該蒸發的薄膜。

12. 如申請專利範圍第 11 項所述之方法，其中該第一氧化物是一熱生長氧化物，而該第二氧化物是一沉積氧化物。

13. 如申請專利範圍第 11 項所述之方法，其中該氧化物結構進一步包括一天然氧化物。

14. 如申請專利範圍第 11 項所述之方法，其中該第一速率實質上等同於該第二速率。

15. 如申請專利範圍第 11 項所述之方法，其中該蝕刻氣體混合物包括氨氣(NH_3)和三氟化氮(NF_3)。

16. 如申請專利範圍第 15 項所述之方法，其中氨氣和三氟化氮的一莫耳比值(molar ratio)係至少約為 3:1。

17. 一種處理一基材的方法，包括：

將該基材置於一真空室中，其中該基材包括一表面特徵，該表面特徵包括一第一氧化物和一第二氧化物；

將一蝕刻氣體混合物導入該真空室中；

自該蝕刻氣體混合物產生一電漿中的活性物種；

藉由將該表面特徵暴露於該電漿而至少部分地減少該

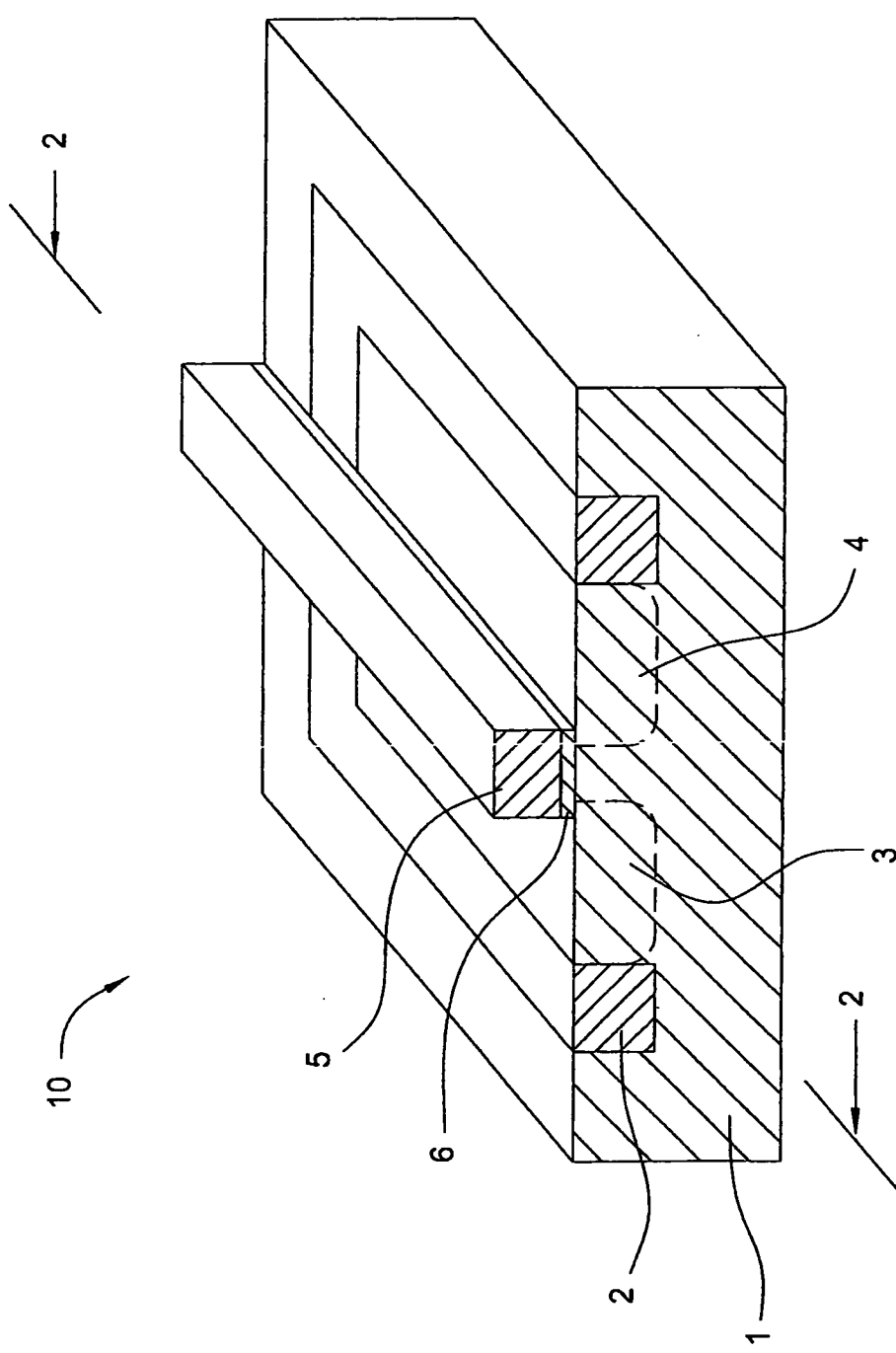
第一氧化物；以及

藉由一濕式蝕刻處理而減少該第二氧化物。

18. 如申請專利範圍第 17 項所述之方法，其中該蝕刻氣體混合物包括氨氣(NH_3)和三氟化氮(NF_3)。

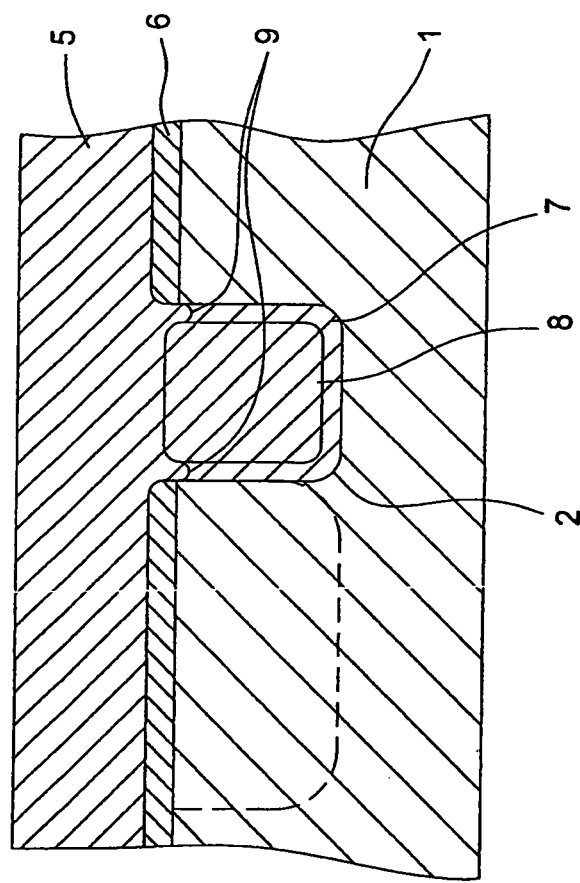
19. 如申請專利範圍第 18 項所述之方法，進一步包括調節氨氣和三氟化氮的一莫耳比值以選擇性地去除該第一氧化物。

20. 如申請專利範圍第 17 項所述之方法，其中減少該第二氧化物的步驟包括提供一稀釋過的氫氟酸溶液。

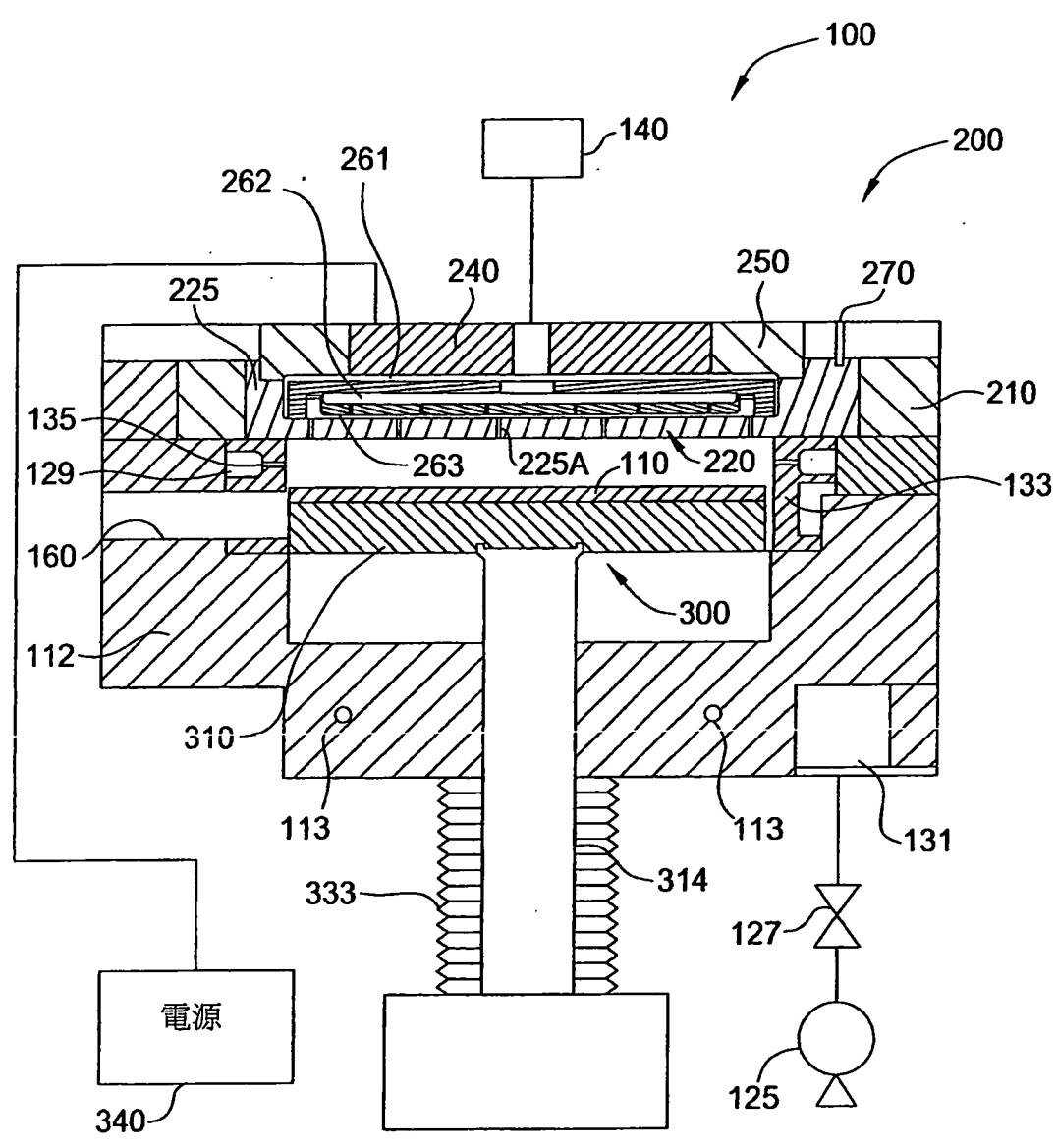


第1圖

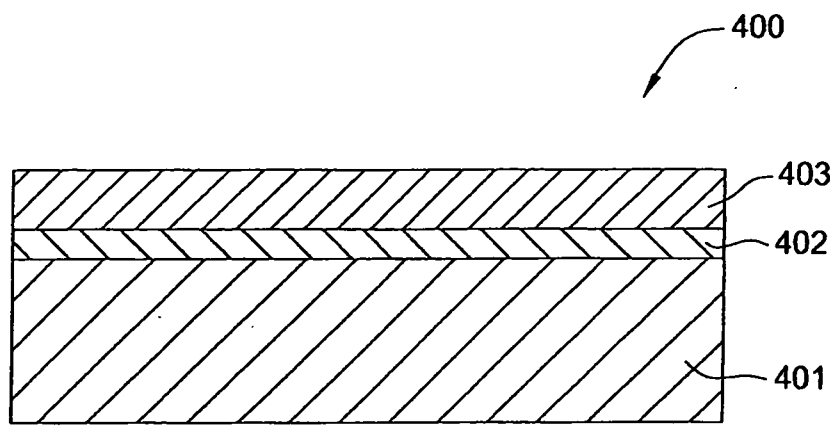
「



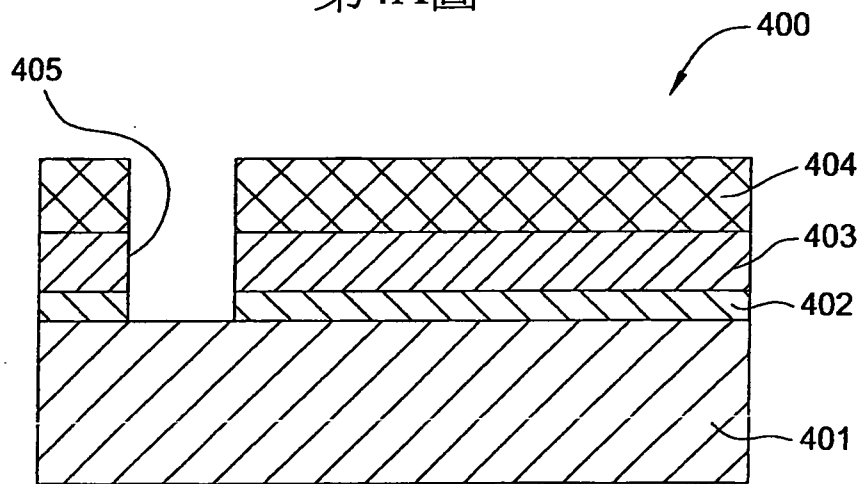
第2圖



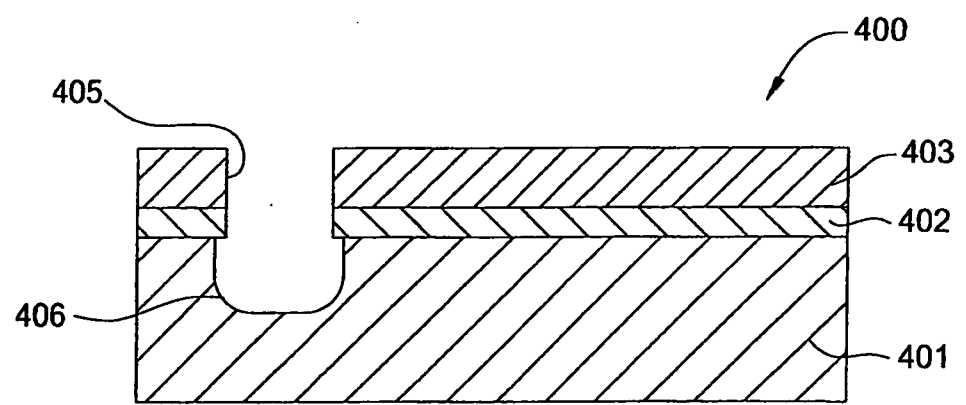
第3圖



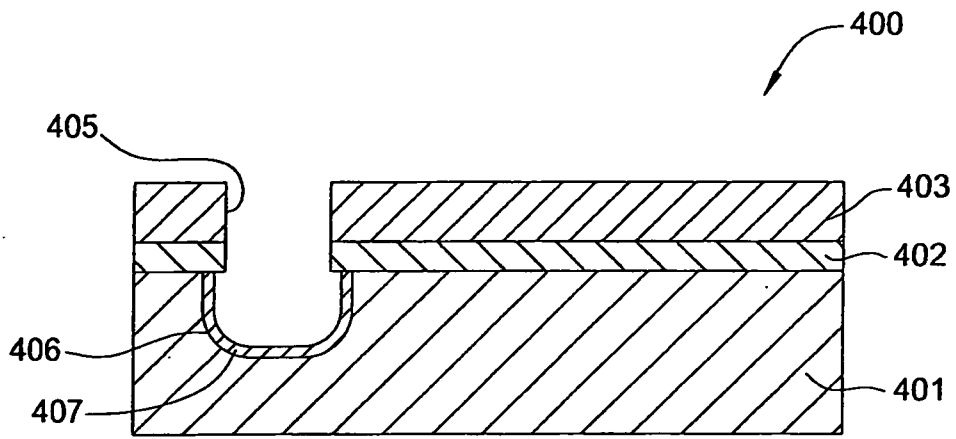
第4A圖



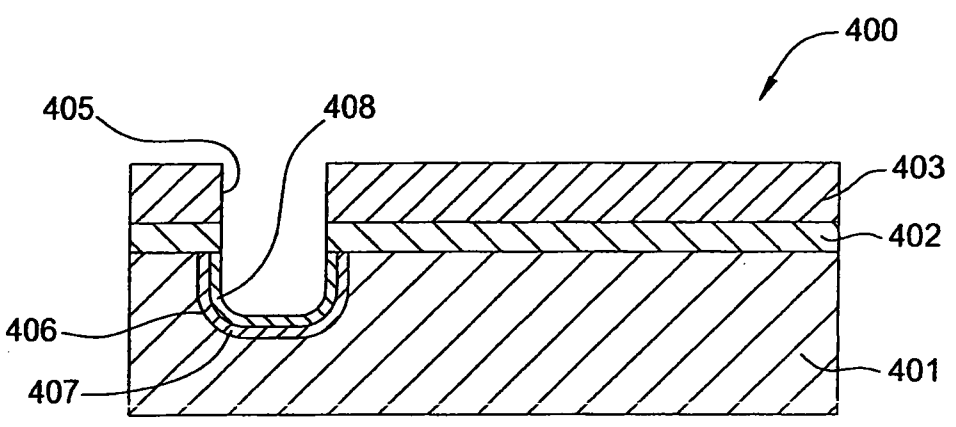
第4B圖



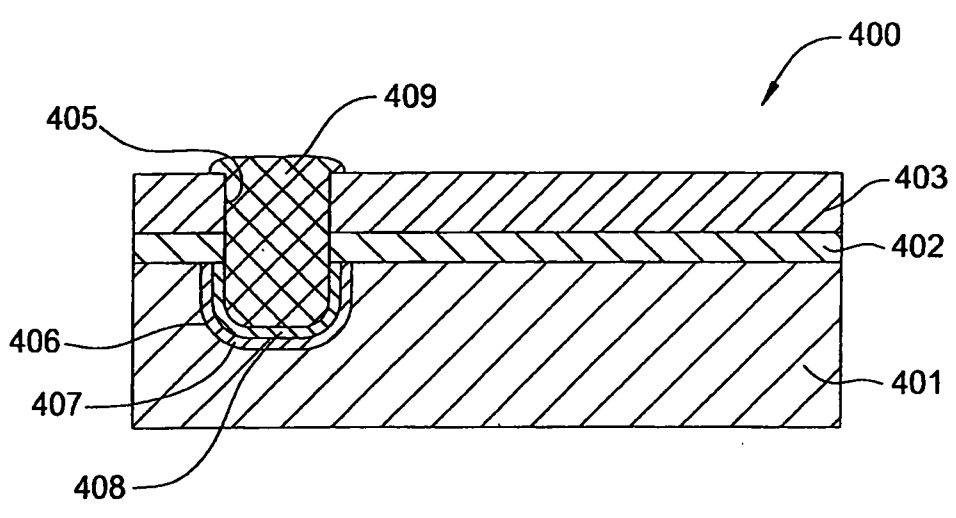
第4C圖



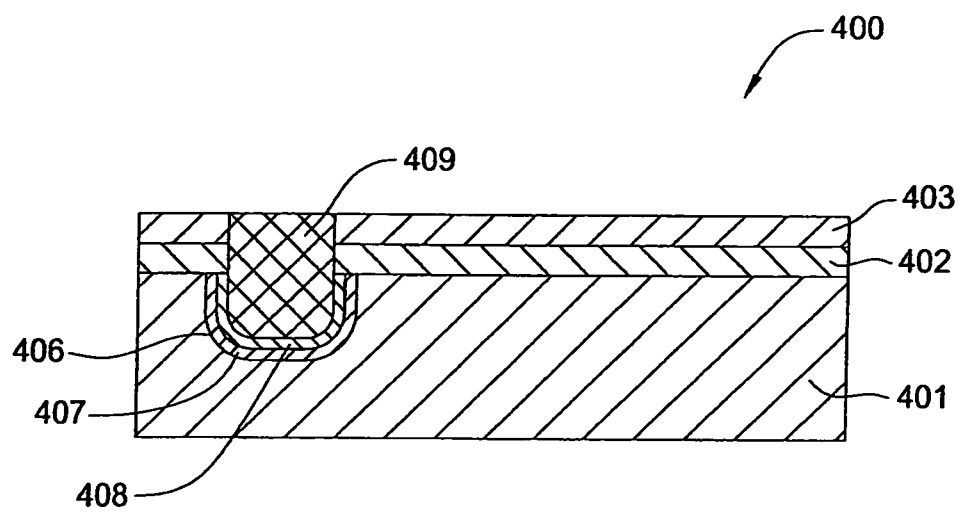
第4D圖



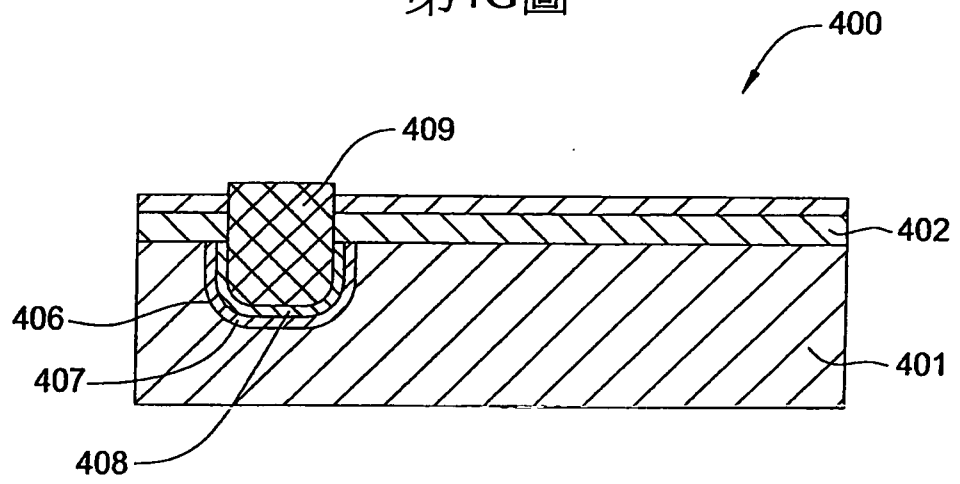
第4E圖



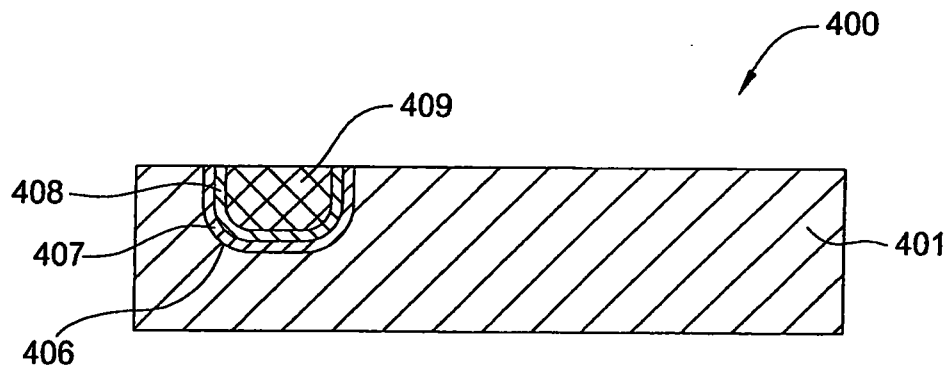
第4F圖



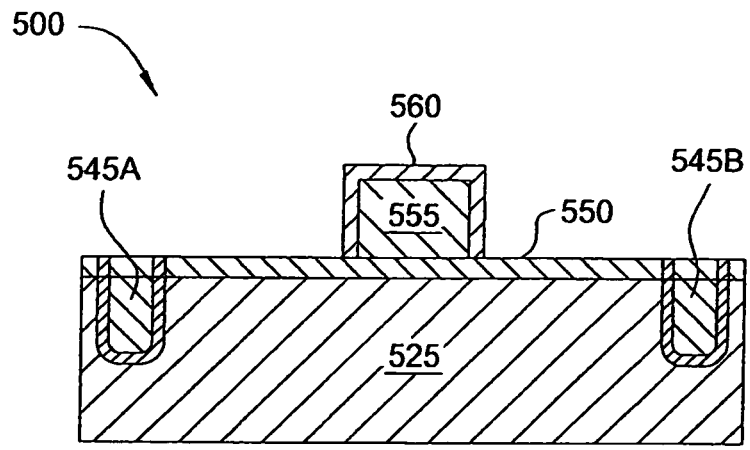
第4G圖



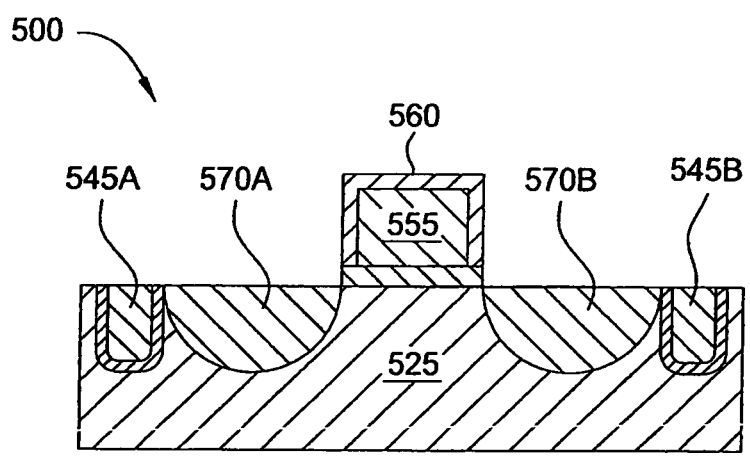
第4H圖



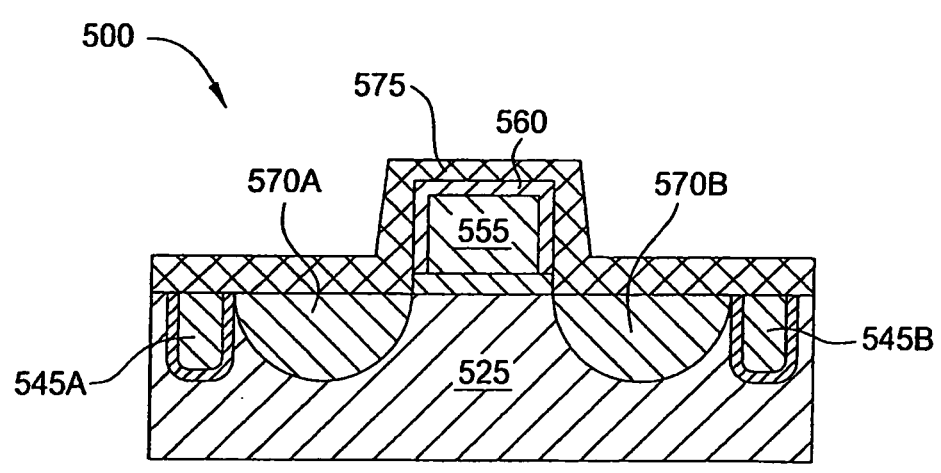
第4I圖



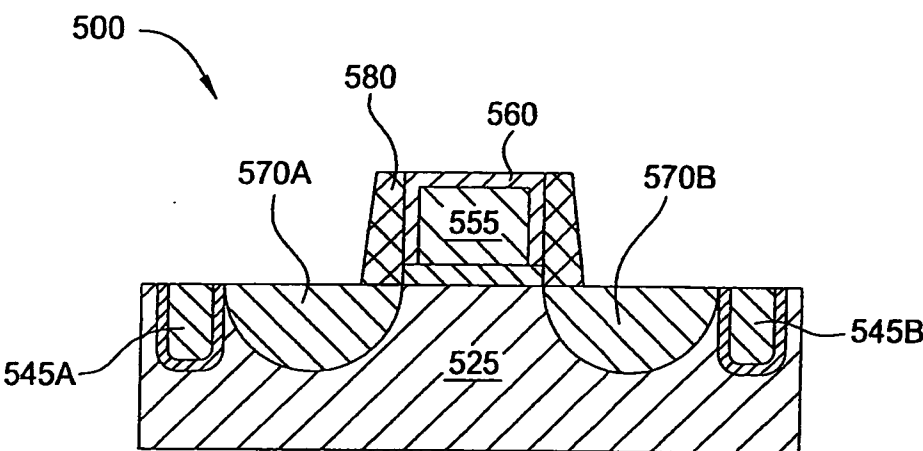
第5A圖



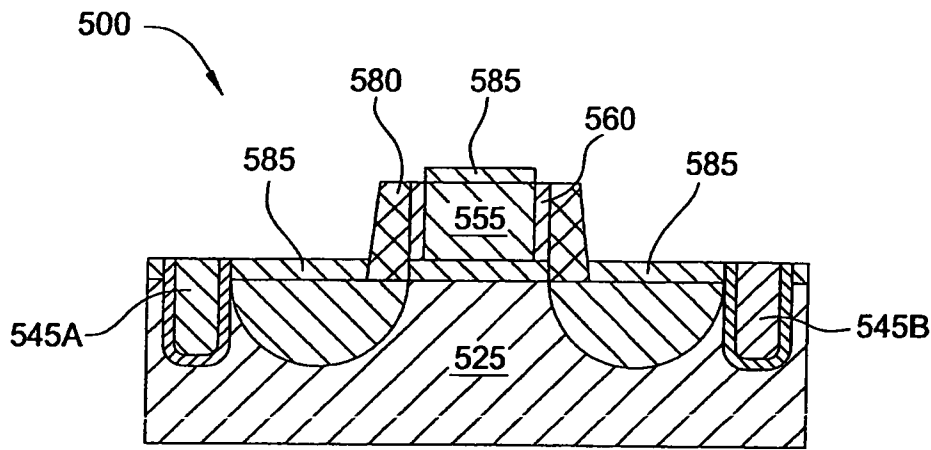
第5B圖



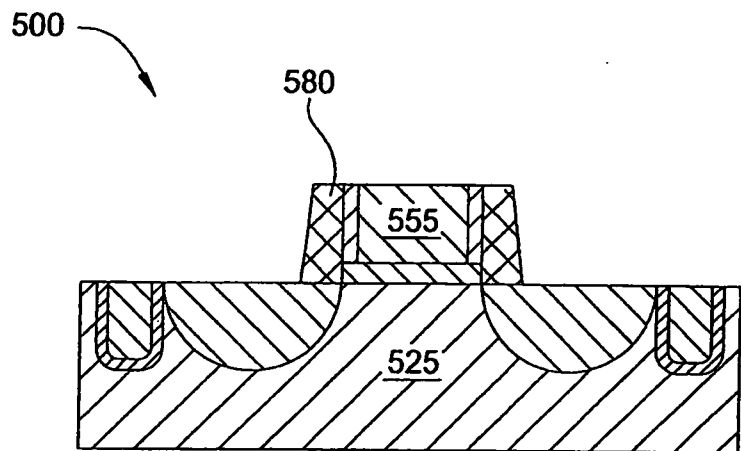
第5C圖



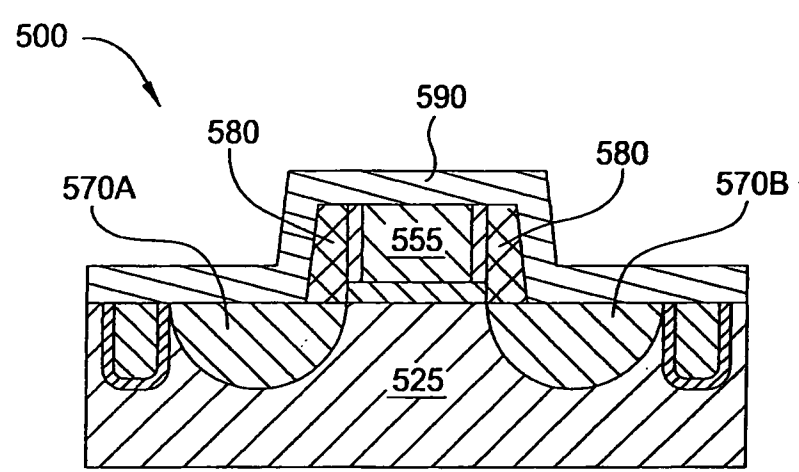
第5D圖



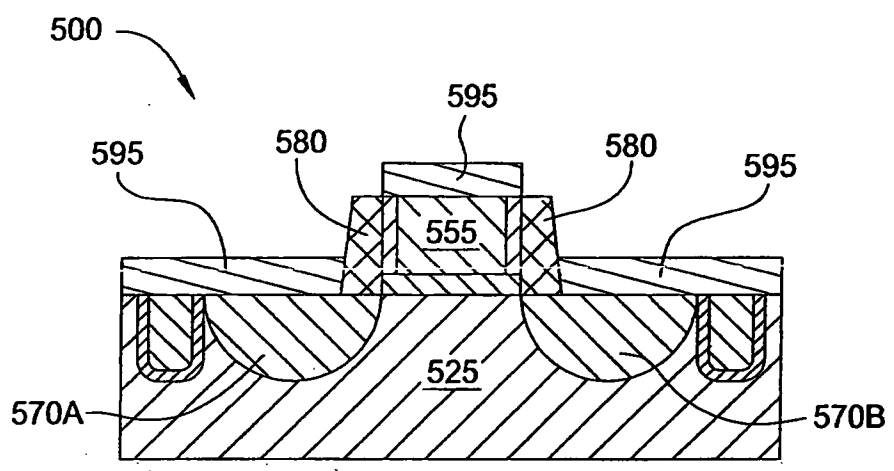
第5E圖



第5F圖



第5G圖



第5H圖