(19)中华人民共和国国家知识产权局

(12)发明专利

(10)授权公告号 CN 107068635 B
(45)授权公告日 2020.05.05

(21)申请号 201710055694.2

(22)申请日 2010.12.23

(65)同一申请的已公布的文献号
申请公布号 CN 107068635 A

(43)申请公布日 2017.08.18

(30)优先权数据
12/750,408 2010.03.30 US

(62)分案原申请数据
201080065937.7 2010.12.23

(73)专利权人 德克萨斯仪器股份有限公司
地址 美国德克萨斯州

(72)发明人 D·T·特瑞福诺夫

(74)专利代理机构 北京纪凯知识产权代理有限公司 11245
代理人 赵蓉民

(51)Int.Cl.
H01L 23/38(2006.01)
H01L 27/16(2006.01)

(56)对比文件
CN 1463674 A,2003.12.31,
JP S6140523 A,1986.02.26,

审查员 刘玮德

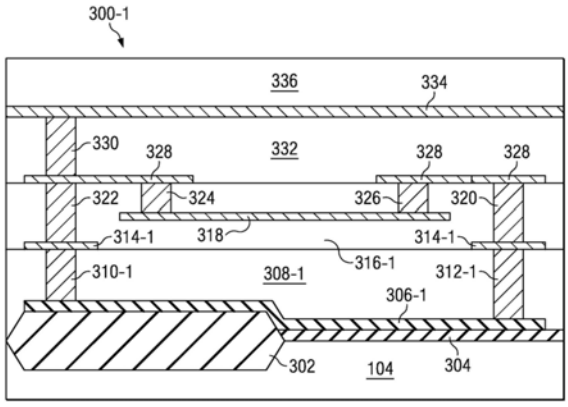
权利要求书2页 说明书6页 附图14页

(54)发明名称

半导体热电偶和传感器

(57)摘要

提供一种“片上”或单片集成热电偶，所述热电偶使用不同厚度的热绝缘体在集成电路内产生热差。施加至金属化层(334)的热被传递通过其他金属化层(328、314-1)以及通路(330、322、310-1)到传导层(306-1)，所述传导层(306-1)具有覆盖厚电介质层(场氧化层302)和更导热的薄氧化层(304)的部分，在通路(310-1)和所述传导层(306-1)之间形成“热”接头，在所述传导层(306-1)和另一通路(312-1)之间形成“冷”接头，从而产生电压。



CN 107068635 B

1.一种热电偶,其包括:

衬底;

薄电介质层,所述薄电介质层形成在所述衬底的第一部分上;

厚电介质层,所述厚电介质层形成在所述衬底的第二部分上;

第一传导层,所述第一传导层在所述薄电介质层和所述厚电介质层中每一层的至少一部分上延伸,其中所述第一传导层由具有第一塞贝克系数的第一材料制成;

第二传导层的第一部分,所述第二传导层的第一部分在所述第一传导层和所述薄电介质层的至少一部分上延伸,其中所述第二传导层由具有第二塞贝克系数的第二材料制成;

所述第二传导层的第二部分,所述第二传导层的第二部分在所述第一传导层和所述厚电介质层的至少一部分上延伸;

第一传导通路,所述第一传导通路形成在所述第一传导层和所述第二传导层的所述第一部分之间;以及

第二传导通路,所述第二传导通路形成在所述第一传导层和所述第二传导层的所述第二部分之间;

其中所述第一传导层由多晶硅形成,并且其中所述薄电介质层和厚电介质层由二氧化硅形成,并且其中所述第二传导层为铝或铜形成的金属化层,并且其中所述第一传导通路和第二传导通路由钨或铝形成,并且其中所述薄电介质层为10nm至12nm之间;

其中所述厚电介质层为200nm至220nm之间的场氧化层;

其中所述热电偶还包括:

第三传导层,所述第三传导层在所述第二传导层的所述第一部分和第二部分的每一部分的至少一部分上延伸;

第三传导通路,所述第三传导通路形成在所述第二传导层和第三传导层之间,其中所述第三传导通路与所述第一传导通路同延;

第四传导通路,所述第四传导通路形成在所述第二传导层和第三传导层之间,其中所述第三传导通路与所述第二传导通路同延;

互连层,其中所述互连层具有比所述第三传导层高的热阻抗;

第五传导通路,所述第五传导通路形成在所述第三传导层和互连层之间;

第四传导层,所述第四传导层适于接收红外辐射;以及

第六传导通路,所述第六传导通路形成在所述第三传导层和所述第四传导层之间,其中所述第六传导通路与所述第二传导通路同延。

2.根据权利要求1所述的热电偶,其中所述第三传导层和第四传导层都由铝或铜形成,并且其中所述第三传导通路、第四传导通路、第五传导通路和第六传导通路由铝或钨形成,并且其中所述互连层由氮化钛形成。

3.一种包括在阵列中彼此耦合的多个热电偶以形成热电堆的设备,其中每个热电偶都包括:

薄电介质层;

厚电介质层;

第一传导层,所述第一传导层在所述薄电介质层和所述厚电介质层中每一层的至少一部分上延伸,其中所述第一传导层由具有第一塞贝克系数的第一材料制成;

第二传导层的第一部分，所述第一部分在所述第一传导层和所述薄电介质层的至少一部分上延伸，其中所述第二传导层由具有第二塞贝克系数的第二材料制成；

第二传导层的第二部分，所述第二部分在所述第一传导层和所述厚电介质层的至少一部分上延伸；

第一传导通路，所述第一传导通路形成在所述第一传导层和所述第二传导层的所述第一部分之间；以及

第二传导通路，所述第二传导通路形成在所述第一传导层和所述第二传导层的所述第二部分之间；

其中所述第一传导层由多晶硅形成，并且其中所述第二传导层为铝或铜形成的金属化层，并且其中所述第一传导通路和第二传导通路由钨或铝形成，并且其中所述薄电介质层为10nm至12nm之间，并且其中所述薄电介质层和厚电介质层由二氧化硅形成；

其中所述厚电介质层为200nm至220nm之间的场氧化层；

其中每个热电偶还包括：

第三传导层，所述第三传导层在所述第二传导层的所述第一部分和第二部分的每一部分的至少一部分上延伸；

第三传导通路，所述第三传导通路形成在所述第二传导层和第三传导层之间，其中所述第三传导通路与所述第一传导通路同延；

第四传导通路，所述第四传导通路形成在所述第二传导层和第三传导层之间，其中所述第三传导通路与所述第二传导通路同延；

互连层，其中所述互连层具有比所述第三传导层高的热阻抗；

第五传导通路，所述第五传导通路形成在所述第三传导层和所述互连层之间；

第四传导层，所述第四传导层适于接收红外辐射；

第六传导通路，所述第六传导通路形成在所述第三传导层和所述第四传导层之间，其中所述第六传导通路与所述第二传导通路同延；以及

第七传导通路，所述第七传导通路形成在所述第二传导层和所述第三传导层之间，其中所述第七传导通路与所述第一传导通路同延，以便所述第二传导层的第一部分被电连接至邻近的热电偶。

4.根据权利要求3所述的设备，其中所述第三传导层和第四传导层中每一层都由铝或铜形成，并且其中所述第三传导通路、第四传导通路、第五传导通路、第六传导通路和第七传导通路由铝或钨形成，并且其中所述互连层由氮化钛形成。

半导体热电偶和传感器

[0001] 本申请是国际申请日为2010年12月23日、进入国家阶段日为2012年9月27日的名称为“半导体热电偶和传感器”的中国专利申请201080065937.7的分案申请。

技术领域

[0002] 本发明主要涉及热电偶，并且更具体地涉及单块集成热电堆。

背景技术

[0003] 参考附图的图1，附图标记100大致指出传统的单块集成或“片上”热电偶。热电偶100主要包括膜102，膜102包括在硅衬底104中形成的凹进108上从硅衬底104(通常将其称为“边缘”)延伸的两种不同导热材料110和112。随着将热或红外辐射施加至膜102，在凹进108上的区域及“边缘”(其中衬底104用作散热器)之间的膜102中产生温差。能够将许多热电偶100布置到热电堆中，以便能够确定可读及可靠的温度测量法。

[0004] 然而，热电偶100具有许多缺点。首先，用于形成凹进108的深度选择性蚀刻为非标准制造步骤，该步骤能够显著提高制造成本。第二，膜102非常易碎，这通常要求专业运输和封装，并且这通常使得膜对压力和振动敏感。另外，由于膜102的脆性，膜的尺寸受机械限制。

[0005] 参考图2，能够看出另一种可替换热电堆200。热电堆200通常包括布置在硅衬底104上的“蛇形(serpentine)”中的第一组材料202-1、202-2、202-3以及202-4，和第二组材料204-1、204-2、204-3和204-4。随着空气(或另一种流体)横穿热电堆，在热电堆200两端形成温度或热梯度。虽然热电堆200的布置比具有热电偶100阵列的热电堆更机械耐久，但是热电偶200具有非常低的敏感性，并且通常要求大量面积，使其价格过于昂贵。

[0006] 在以下文献中描述了传统热电偶和热电堆的一些其他示例：美国专利No.3,393,328；美国专利No.5,059,543；美国专利No.5,343,064；美国专利No.6,531,899；美国专利No.6,565,254；美国专利No.6,793,389；美国专利No.6,987,223；美国专利No.7,042,690；美国专利No.7,282,712；美国专利No.7,406,185；美国专利授权前公开No.2009/0260669；Paul等人的“Thermoelectric Infrared Imaging Microsystem by Commercial CMOS Technology,”Proc.Eur.Solid-State Device Conf.,Bordeaux,France,Sept.8-10,1998,pp.52-55；以及Lahiji 等人的“A Batch-Fabricated Silicon Thermopile Infrared Detector,”IEEE Transactions on Electron Devices,Vol.29,No.1,Jan.1982pp.14-22。

发明内容

[0007] 因此，本发明的示例实施例提供一种所提供的设备。该设备包括：衬底；薄电介质层，该薄电介质层在衬底的第一部分上形成；厚电介质层，该厚电介质层在衬底的第二部分上形成；第一传导层，该第一传导层在薄电介质层和厚电介质层的每一层的至少一部分上延伸，其中第一传导层由具有第一塞贝克系数的第一材料制成；第二传导层的第一部分，该第一部分在第一传导层和薄介质层的至少一部分上延伸，其中第二层由具有第二塞贝克系

数的第二材料制成;第二传导层的第二部分,该第二部分在第一传导层和厚介质层的至少一部分上延伸;第一传导通路,该第一传导通路在第一传导层和第二传导层的第一部分之间形成;以及第二传导通路,该第二传导通路在第一传导层和第二传导层的第二部分之间形成。

[0008] 根据本发明的示例实施例,第一传导层由多晶硅形成,并且其中薄电介质层和厚电介质层由二氧化硅形成,并且其中第二传导层为铝或铜形成的金属化层,并且其中第一和第二传导通路由钨或铝形成,并且其中薄电介质层为约10nm至约12nm之间。

[0009] 根据本发明的示例实施例,厚电介质层为200nm至约220nm之间的场氧化层。

[0010] 根据本发明的示例实施例,该设备还包括:第三传导层,该第三传导层在第二传导层的第一和第二部分的每一部分中的至少一部分上延伸;第三传导通路,该第三传导通路形成在第二和第三传导层之间,其中该第三传导通路基本与第一传导通路同延;第四传导通路,该第四传导通路形成在第二和第三传导层之间,其中第三传导通路基本与第二传导通路同延;互连层,其中该互连层具有比第三传导层更高的热阻抗;第五传导通路,该第五传导通路形成在第三传导层和互连层之间;以及第四传导层,该第四传导层适于接收红外辐射;第六传导通路,该第六传导通路形成在第三传导层和第四传导层之间,其中第六传导通路基本与第二通路同延。

[0011] 根据本发明的示例实施例,第三和第四传导层每一层都由铝或铜形成,并且其中第三、第四、第五和第六传导通路由铝或钨形成,并且其中互连层由氮化钛形成。

[0012] 根据本发明的示例实施例,厚电介质层为约200nm至约220nm的绝缘区域。

[0013] 根据本发明的示例实施例,该设备还包括吸收层,该吸收层在第二传导层的第二部分上延伸。

[0014] 根据本发明的示例实施例,该设备还包括埋层,该埋层在第二传导层的第一部分下的衬底中形成。

[0015] 根据本发明的示例实施例,吸收层由聚酰胺形成。

[0016] 根据本发明的示例实施例,第一传导层由掺杂有第一传导类型的材料的多晶硅形成,并且其中薄电介质层和厚电介质层由二氧化硅形成,并且其中第二传导层由掺杂有第二传导类型的材料的多晶硅形成。

[0017] 根据本发明的示例实施例,提供一种设备。该设备包括多个热电偶,该热电偶被彼此耦合在阵列中,以形成热电堆,其中每个热电偶都包括:薄电介质层;厚电介质层;第一传导层,该第一传导层在薄电介质层和厚电介质层中每一层的至少一部分上延伸,其中第一传导层由具有第一塞贝克系数的第一材料制成;第二传导层的第一部分,该第一部分在第一传导层和薄介质层的至少一部分上延伸,其中第二层由具有第二塞贝克系数的第二材料制成;第二传导层的第二部分,该第二部分在第一传导层和厚介质层的至少一部分上延伸;第一传导通路,该第一传导通路在第一传导层和第二传导层的第一部分之间形成;以及第二传导通路,该第二传导通路在第一传导层和第二传导层的第二部分之间形成。

[0018] 根据本发明的示例实施例,每个热电偶还包括:第三传导层,该第三传导层在第二传导层的第一和第二部分的每一部分中的至少一部分上延伸;第三传导通路,该第三传导通路形成在第二和第三传导层之间,其中该第三传导通路基本与第一传导通路同延;第四传导通路,该第四传导通路形成在第二和第三传导层之间,其中第三传导通路基本与第二

传导通路同延;互连层,其中该互连层具有比第三传导层更高的热阻抗;第五传导通路,该第五传导通路形成在第三传导层和互连层之间;第四传导层,该第四传导层适于接收红外辐射;第六传导通路,该第六传导通路形成在第三传导层和第四传导层之间,其中第六传导通路基本与第二通路同延;以及第七传导通路,该第七传导通路形成在第二传导层和第三传导层之间,其中第七传导通路基本与第一传导通路同延,以便第二传导层的第一部分被电连接至邻近的热电偶。

[0019] 根据本发明的示例实施例,每个热电偶还包括:吸收层,该吸收层在第二传导层的第二部分上延伸;以及埋层,该埋层在第二传导层的第一部分下的衬底中形成。

[0020] 根据本发明的示例实施例,该设备还包括:放大器,该放大器被耦合至热电堆;模拟-数字转换器(ADC),该转换器被耦合至放大器;数字线性化引擎,该引擎被耦合至ADC;以及接口,该接口被耦合至数字线性化引擎。

[0021] 根据本发明的示例实施例,该ADC为sigma-delta ADC。

[0022] 根据本发明的示例实施例,该接口为SMBus兼容接口。

[0023] 根据本发明的示例实施例,提供一种制造热电偶的方法。该方法包括在衬底上形成厚电介质层和薄电介质层;形成第一传导层,该第一传导层在厚电介质层和薄电介质层中每一层的至少一部分上延伸,其中第一传导层具有第一塞贝克系数;在第一传导层上形成氧化层;蚀刻该氧化层,从而形成第一孔,该第一孔基本与第一传导层和薄电介质层的至少一部分同延,并且从而形成第二孔,该第二孔基本与第一传导层和厚电介质层的至少一部分同延;填充第一和第二孔,以形成第一和第二传导通路;在氧化层上形成第二传导层,其中第二传导层具有第二塞贝克系数;以及蚀刻第二传导层,从而形成第二传导层的第一和第二部分,这两部分彼此基本电绝缘。

[0024] 根据本发明的示例实施例,金属化层还包括第一金属化层,并且其中氧化层还包括第一氧化层,并且其中该方法还包括:在第一金属化层上形成第二氧化层;在第二氧化层上形成互连层;在互连层上形成第三氧化层;蚀刻第二和第三氧化层,从而形成:第三孔,该第三孔基本与第一传导通路同延;第四孔,该第四孔基本与第二传导通路同延;第五孔,该第五孔基本与至少一部分互连层同延;第六孔,该第六孔基本与至少一部分互连层同延;填充第三、第四、第五和第六孔,从而形成第三、第四、第五和第六传导通路;在第三氧化层上形成第二金属化层,以及蚀刻该第二金属化层,以便第四和第五传导通路电连接、第三传导通路被电连接至第一邻近热电偶、以及第六传导通路被电连接至第二邻近热电偶。

[0025] 根据本发明的示例实施例,氧化层还包括第一氧化层,并且其中金属化层的第一和第二部分被电连接至第一和第二邻近热电偶,并且其中该方法还包括:在第一传导层下的衬底中形成埋层;在金属化层上形成第二氧化层;以及在第二通路上形成吸收层。

附图说明

[0026] 参考附图描述示例实施例,其中:

[0027] 图1是传统热电偶的示例;

[0028] 图2是传统热电偶的示例;

[0029] 图3A是用于形成根据本发明示例实施例的热电偶的工艺步骤的示例的平面图;

[0030] 图3B是沿截面线A-A的工艺步骤的正视图;

[0031] 图4A是用于形成根据本发明示例实施例的热电偶的工艺步骤的示例的平面图；

[0032] 图4B是沿截面线B-B的工艺步骤的正视图；

[0033] 图5A是用于形成根据本发明示例实施例的热电偶的工艺步骤的示例的平面图；

[0034] 图5B是沿截面线C-C的工艺步骤的正视图；

[0035] 图6A是用于形成根据本发明示例实施例的热电偶的工艺步骤的示例的平面图；

[0036] 图6B是沿截面线D-D的工艺步骤的正视图；

[0037] 图7A是用于形成根据本发明示例实施例的热电偶的工艺步骤的示例的平面图；

[0038] 图7B是沿截面线E-E的工艺步骤的正视图；

[0039] 图8A是用于形成根据本发明示例实施例的热电偶的工艺步骤的示例的平面图；

[0040] 图8B是沿截面线F-F的工艺步骤的正视图；

[0041] 图9A是用于形成根据本发明示例实施例的热电偶的工艺步骤的示例的平面图；

[0042] 图9B是沿截面线G-G的工艺步骤的正视图；

[0043] 图10A是用于形成根据本发明示例实施例的热电偶的工艺步骤的示例的平面图；

[0044] 图10B是沿截面线H-H的工艺步骤的正视图；

[0045] 图11A是用于形成根据本发明示例实施例的热电偶的工艺步骤的示例的平面图；

[0046] 图11B是沿截面线I-I的工艺步骤的正视图；

[0047] 图12A是用于形成根据本发明示例实施例的热电偶的工艺步骤的示例的平面图；

[0048] 图12B是沿截面线J-J的工艺步骤的正视图；

[0049] 图13A是用于形成根据本发明示例实施例的热电偶的工艺步骤的示例的平面图；

[0050] 图13B是沿截面线K-K的工艺步骤的正视图；

[0051] 图14A是用于形成根据本发明示例实施例的热电偶的工艺步骤的示例的平面图；

[0052] 图14B是沿截面线L-L的工艺步骤的正视图；

[0053] 图15是使用图3A-14B的工艺步骤中示出的热电偶的集成电路(IC)的示例。

具体实施方式

[0054] 在图3A-10B中，示出形成热电偶300-1(如图10B中所示)的工艺。最初，如图3A和3B所示，在衬底104上形成薄电介质层304和厚电介质层或场氧化层302。通常，这些层302和304由二氧化硅形成，并且通过一个或多于一个传统的氧化工艺步骤在衬底104上生长。薄氧化层304能够为约10nm至约12nm厚，而场氧化层302能够为约200nm至约220nm厚。另外，衬底104可以由硅形成，但是衬底104也可以由几种其他合适的材料制成。

[0055] 如图4A和4B所示，形成电介质层302和304之后，在电介质层302上形成传导层306-1。通常，该传导层306-1由多晶硅形成，该多晶硅具有约40μV/K的塞贝克系数，并且多晶硅为用于形成热电偶300-1的一种导热材料。在传导层306-1的形成中，通常在层302和304上形成一层多晶硅，然后将该层多晶硅按图案蚀刻，从而形成在图4A的平面图中所示的形状。传导层306-1也能够被掺杂有P型材料(诸如硼、铟或铝)或N型材料(诸如磷、砷和锑)。

[0056] 参考图5A和5B，使用传导层306-1形成传导接触。为了完成上述步骤，电介质层(通常为二氧化硅)308-1形成在传导层306-1上，并且被图案化和被蚀刻(形成这样的孔，即每个孔都基本或部分与传导层306-1以及层304或302中的一层同延)。然后这些孔被使用传导材料(诸如钨或铝)填充，从而形成通路310-1和312-1。

[0057] 当通路310-1和312-1处于适当位置时，在电介质层308-1上形成传导层或金属化层314-1(如图6A和6B中所示)。通常，金属化层314-1由具有类似或近似用于通路310-1和312-1的传导材料相同塞贝克系数的材料形成。例如，如果为钨或铝(两者分别具有7.5μV/K和3.5μV/K的塞贝克系数)，则铝或铜(6.5μV/K)就具有类似或近似的塞贝克系数。该金属化层314-1(一旦处于适当位置)可以被图案化和被蚀刻，从而形成两个彼此电绝缘的独立部分或“垫”。另外，这些“垫”中的每个都电接触通路310-1和312-1中的一个。可替代的，传导层314-1也可以由掺杂有P型材料(诸如硼、铟或铝)或N型材料(诸如磷、砷和锑)的多晶硅形成。通常，当传导层314-1由掺杂多晶硅形成时，传导层306-1就具有传导层314-1的相反掺杂。

[0058] 参考图7A和7B，形成另外的传导层。在金属化层314-1(以及电介质层308-1)上首先形成电介质层(即部分电介质层316-1)，并且形成互连层(即沉积和蚀刻)。然后，形成电介质层316-1的剩余部分。与早先的电介质层308-1相同，以传导材料(即铝或钨)形成和填充孔，从而形成通路320、322、324和326。通常，互连层318(该互连层用作邻近热电偶，诸如热电偶300-1之间的连接层)由这样的材料形成，该材料具有良好的导电性，具有比用于金属化层314-1和328的材料更高的热阻抗。例如，互连层318可以由氮化钛形成。通过使用该材料，可以将一个热电偶300-1的“热”接头与邻近热电偶(即热电偶300-1)中的“冷”接头热绝缘/热隔离。

[0059] 形成通路320、322、324和326之后，沉积、图案化以及蚀刻第二金属化层328(如图8A和8B所示)。与第一金属化层314-1相同，金属化层328中也存在几个彼此电绝缘的部分或“垫”。具体地，金属化层328将通路322和324电连接在一起、将通路326电连接至邻近的电池或热电偶(即热电偶300-1)以及将通路320电连接至另一个邻近的电池或热电偶(即热电偶300-1)。另外，如图8B中所示，通路322和320可以基本与通路310-1和312-1同延或可以与其分别对齐。

[0060] 一旦形成了金属化层328，则形成另外的通路330和第三金属化层334(如图9A至10B所示)。与其他通路310-1、312-1、320、322、324、326相同，通路330由传导材料(即钨或铝)形成，该材料沉积在电介质层332(即二氧化硅)中的孔中。然后，第三金属化层334被形成在电池上，以便将热传导至“热接头”。另外，可以在金属化层334上形成吸收体336；通常，该吸收体336可以由聚酰胺或任何其他合适的红外或热吸收体形成。

[0061] 操作中，电池或热电偶300-1能够使用珀尔帖-塞贝克效应产生电压。将热或红外辐射施加至金属化层334，通过金属化层328和314-1以及通路330、322和310-1将热和红外辐射传递至传导层306-1。由于厚电介质层302(该层为场氧化层)和薄氧化层304的相对厚度，厚电介质层302比薄氧化层304热传导少，所以在通路310-1和传导层306-1之间的接头处形成“热”接头，而在传导层306-1和通路312-1之间的接头形成“冷”接头。因而，由于传导层306-1和金属化或传导层314-1和328的不同材料，所以当向金属化或传导层334施加红外辐射或热时，则产生电压。

[0062] 作为替换方式或另外特征，聚合物和/或埋层可用于红外吸收。参考图11A至13B，形成类似于图6A和6B的结构的一种结构。一些不同在于：(1)以绝缘区域402(即浅槽绝缘或深槽绝缘)代替电介质层302，其中氧化层406在绝缘区域402上延伸；(2)在衬底104中提供埋层404(通常由植入或扩散掺杂剂组成，并且基本与通路312同延或基本与其对齐)；以及

(3)金属化层314-2的“垫”或部分被电连接至邻近的电池。另外,如图14A和14B中所示,在电介质层316-2上形成吸收层408(通常由聚酰胺形成),以便基本与通路310-2同延。通常,埋层高度掺杂有P型材料(诸如硼、铟或铝)或N型材料(诸如磷、砷和锑)。

[0063] 结果,电池或热电偶300-2构造允许从顶部和底部吸收。埋层404和吸收层都用于“捕获/限制(trap)”红外辐射。不管辐射的方向如何,都在“热”接头(通路310-2和传导层603-2之间的接头)上“捕获”热,并且将其消散到“冷”接头(通路312-2和传导层306-2之间的接头)上的衬底104中。因此,类似于热电偶300-1,当接收红外辐射时,热电偶300-2也产生电压。

[0064] 参考图15,示出热电偶300-1和/或300-2的应用的示例。通常,热电偶300-1和/或300-2被形成为集成电路(IC)的一部分。电池或热电偶300-1和/或300-2(每个都约为7.5μm^2)被布置成阵列,以形成热电堆502。典型地,热电堆502包括数万个电池或热电偶300-1和300-2。热电堆502被耦合至放大器504,并且将被放大的信号提供给模拟-数字转换器(ADC)506。通常,ADC506为sigma-delta ADC,该ADC从温度传感器508接收局部温度LT,并且从基准电压产生器510接收基准电压REF。通过数字线性化引擎512线性化被放大信号的数字表示,并且将其提供给接口514(其通常是兼容SMBus)。

[0065] 作为使用热电偶300-1和/或300-2的结果可以实现优于传统热电偶的多个优点。热电偶300-1和/或300-2完全兼容标准半导体制造工艺。无额外处理步骤,并且每个晶片的成本与所使用的工艺的每个晶片的基本成本相同。对热电偶502的尺寸无限制。能够通过按比例增大热电偶502实现期望的敏感度和信噪比。热电偶300-1和/或300-2具有等于硅片自身鲁棒性的机械鲁棒性。热电偶300-1和/或300-2也对压力和/或振动或对化学和/或离子污染不敏感。

[0066] 据此有意涵盖具有在具有所有或仅一些特征或步骤的示例实施例的背景下描述的一个或多于一个特征或步骤的不同组合的实施例。本领域技术人员应明白在要求的发明范围内也可能有许多其他实施例和变体。

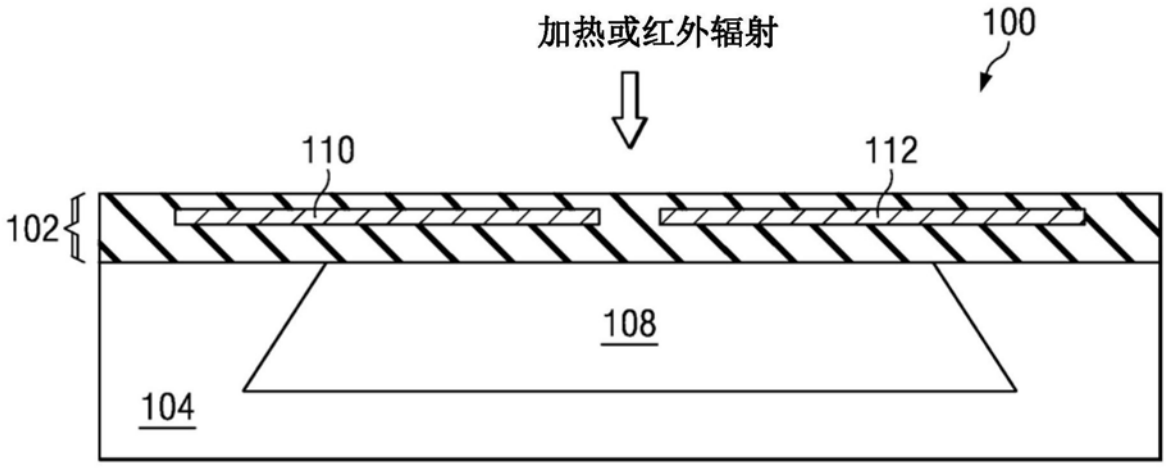


图1(现有技术)

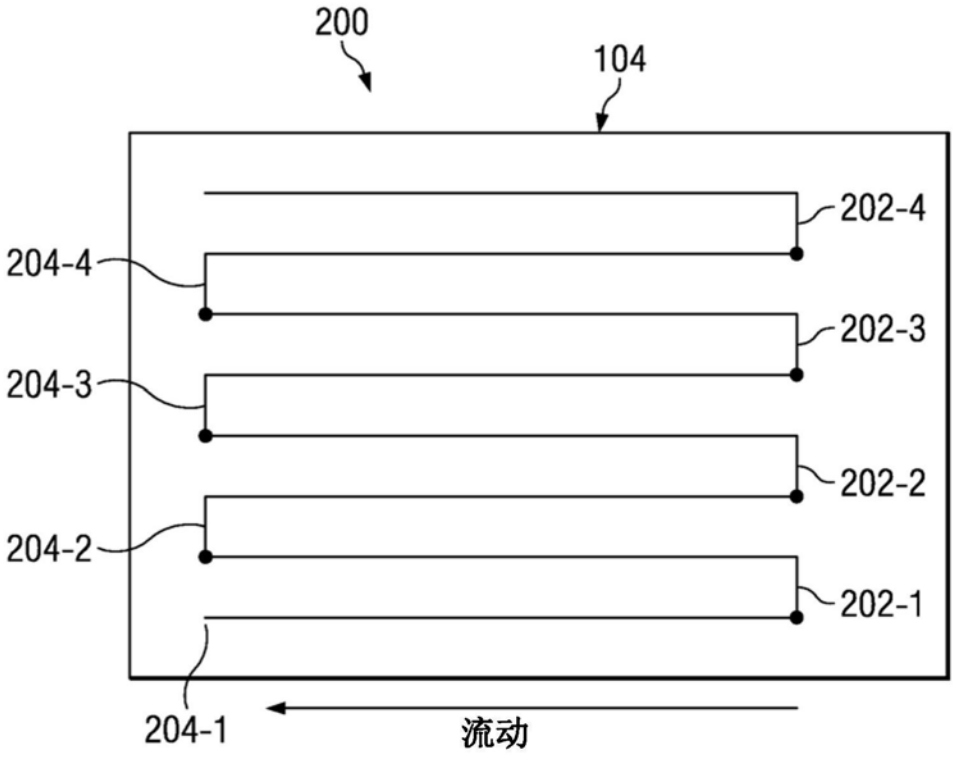


图2(现有技术)

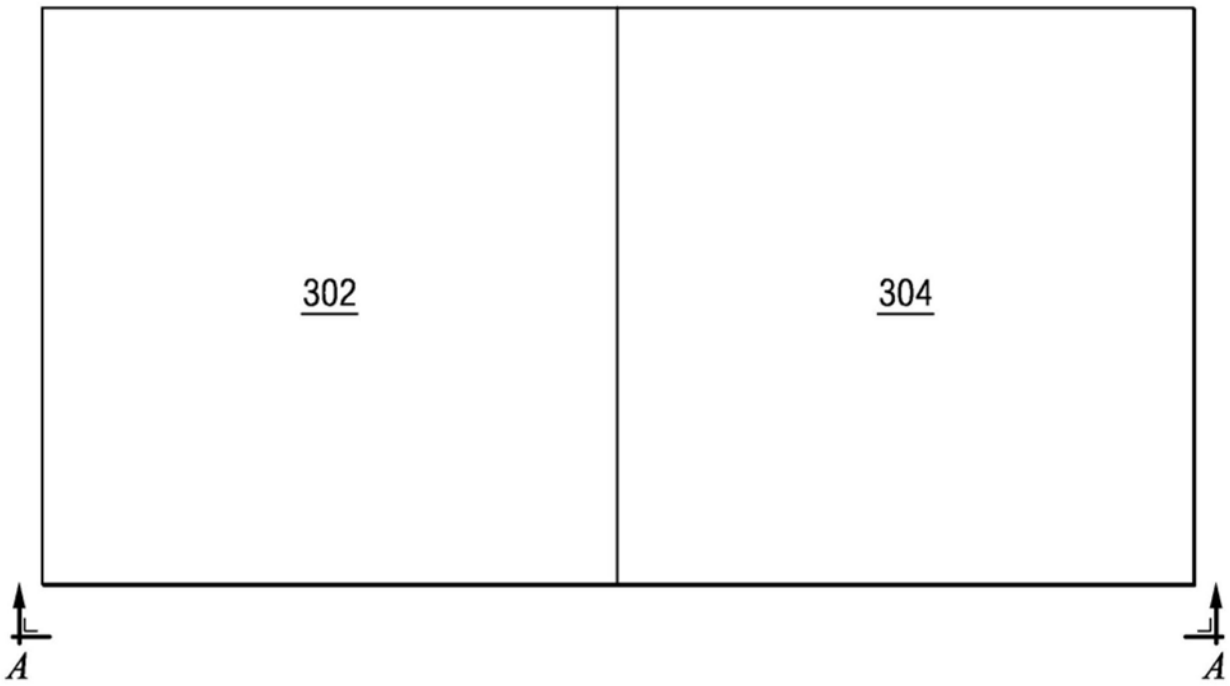


图3A

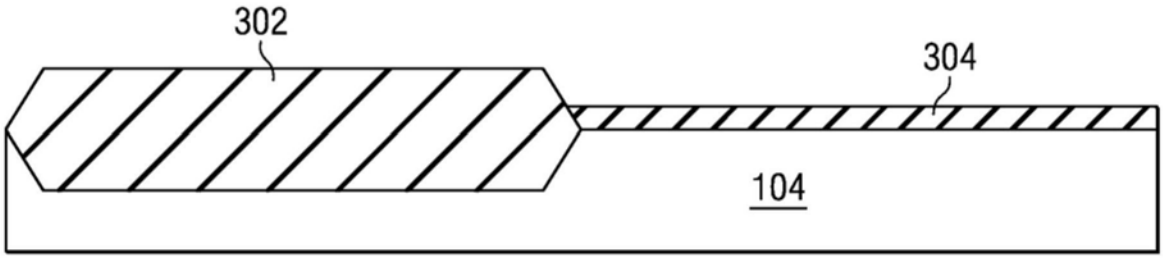


图3B

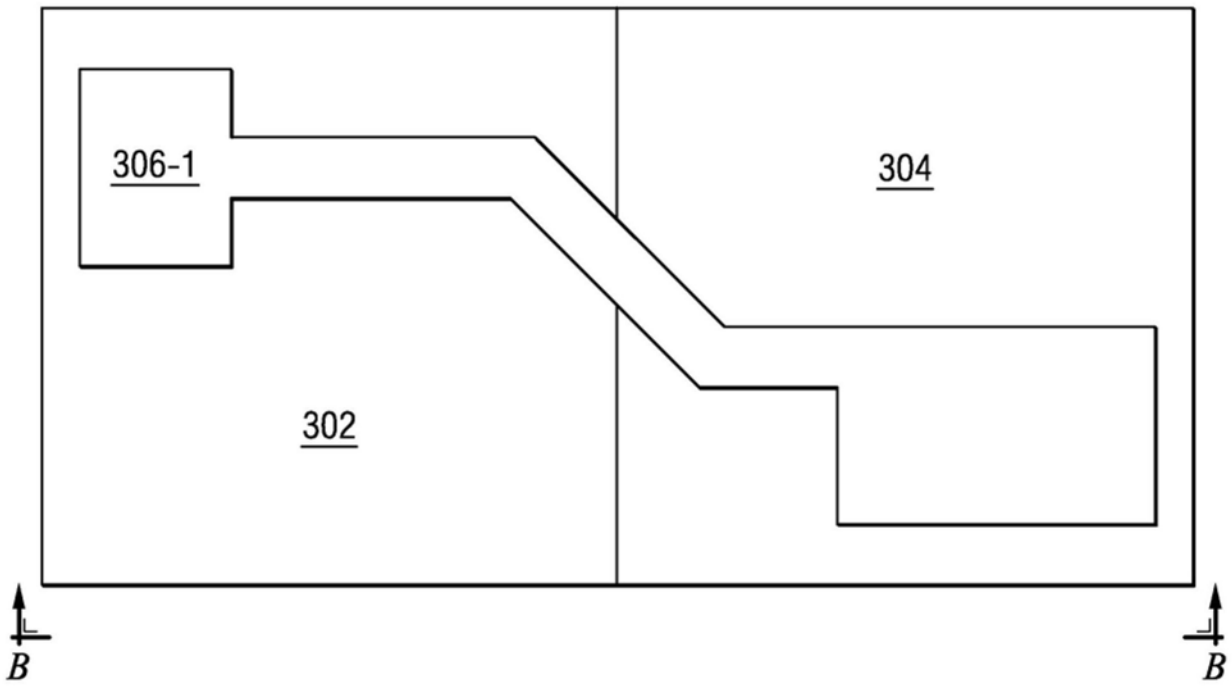


图4A

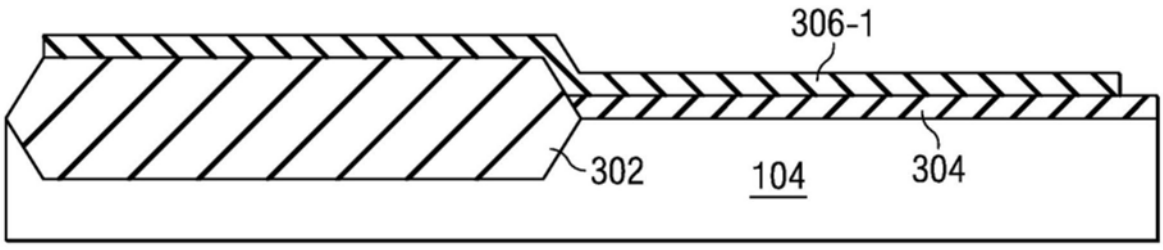


图4B

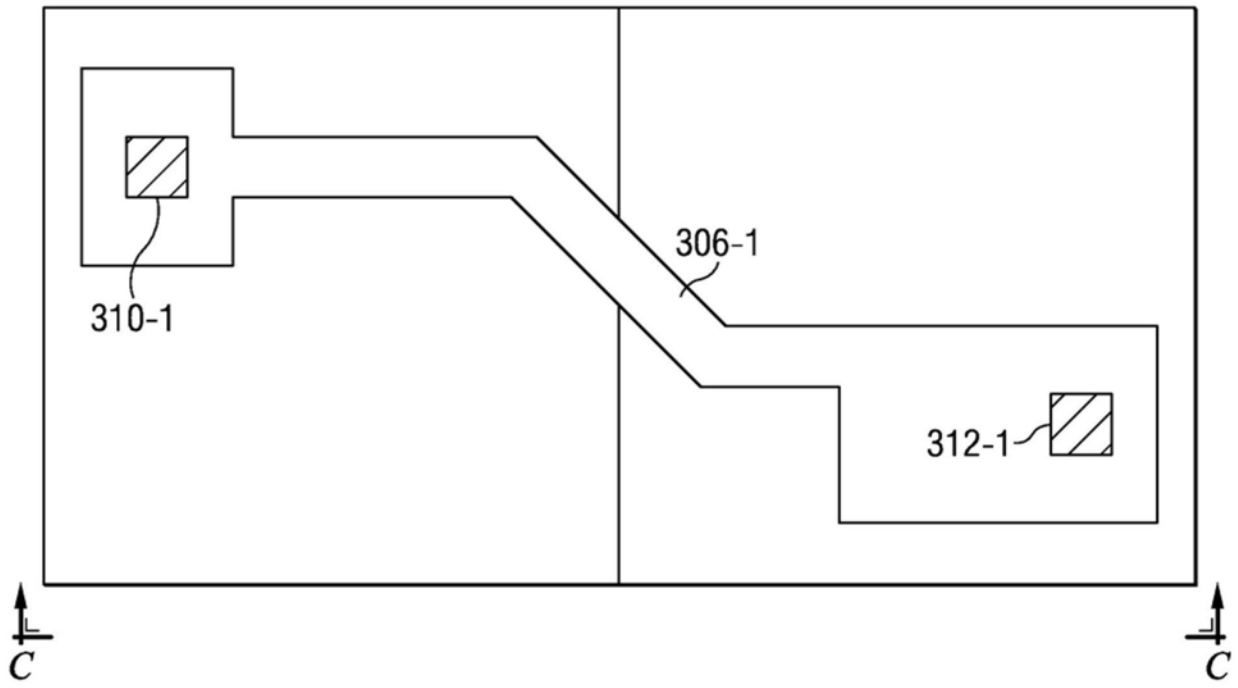


图5A

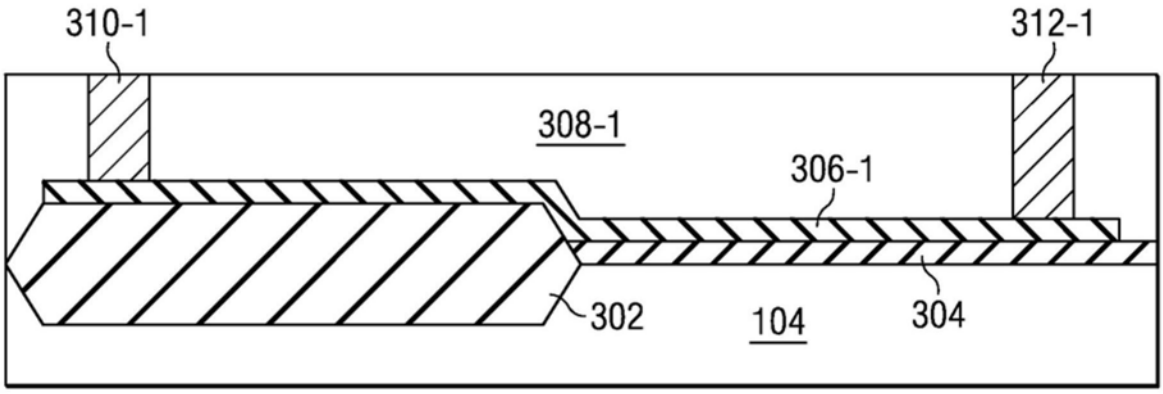


图5B

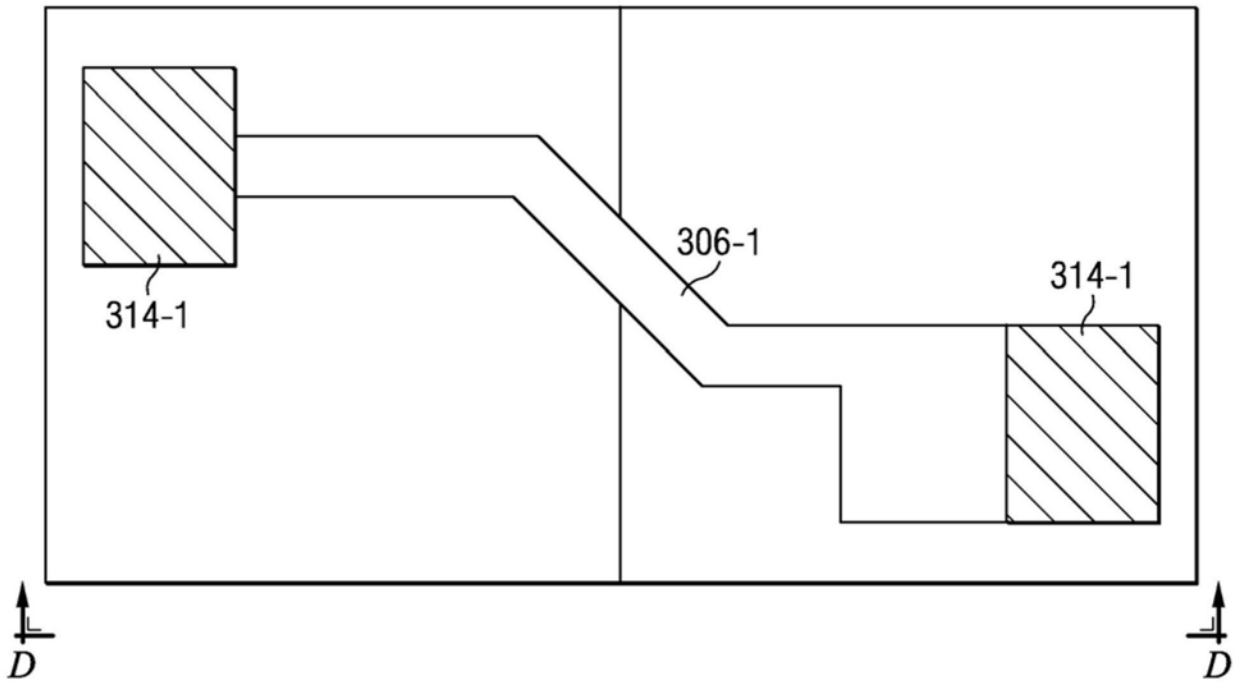


图6A

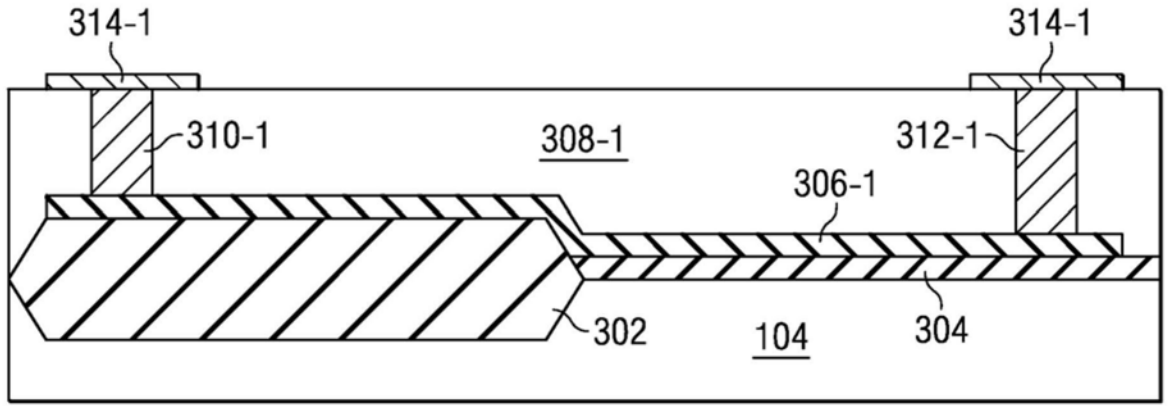


图6B

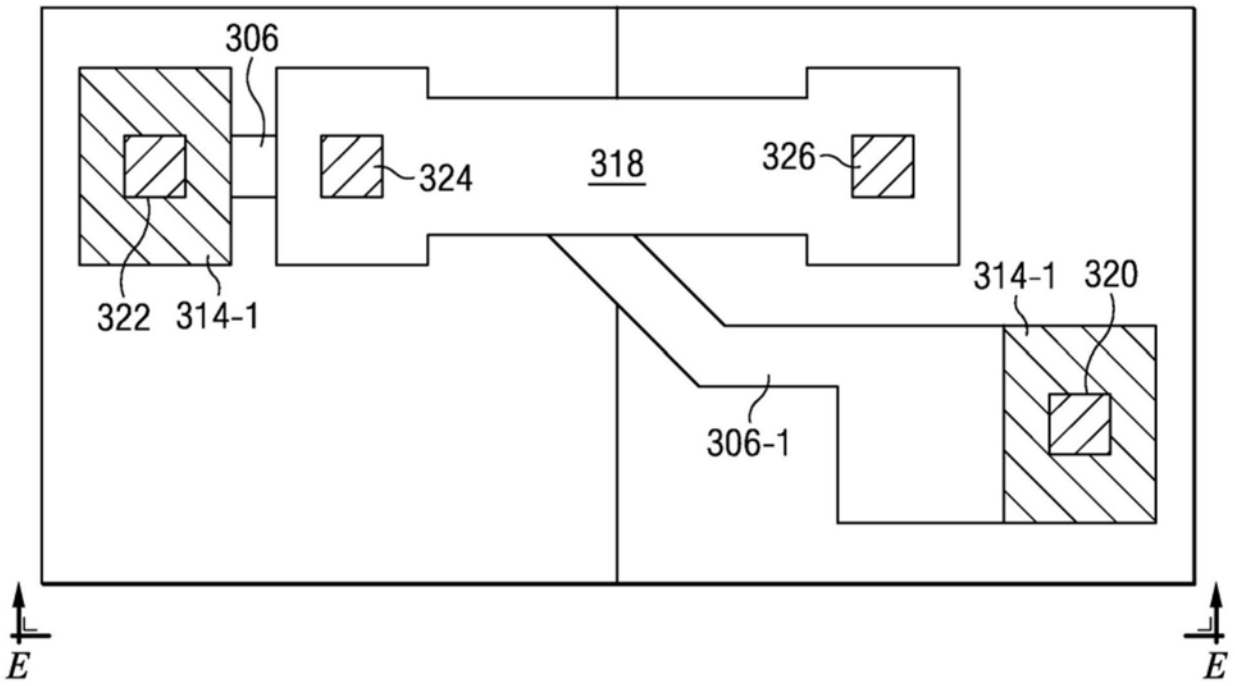

306
324
318
326
322
314-1
314-1
320
306-1
E
E

图7A

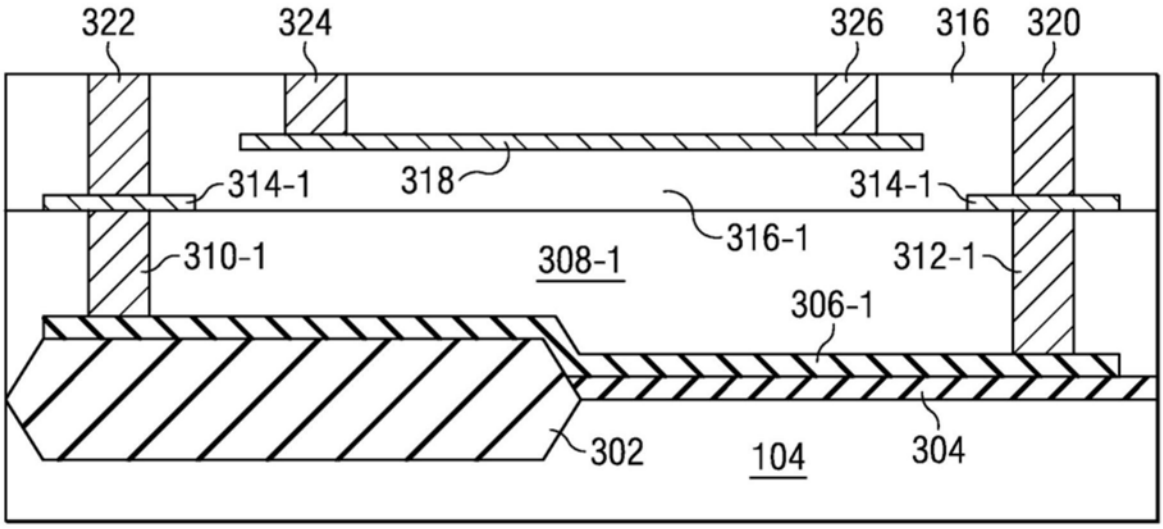

322
324
326
316
320
314-1
318
314-1
316-1
310-1
308-1
312-1
306-1
302
104
304

图7B

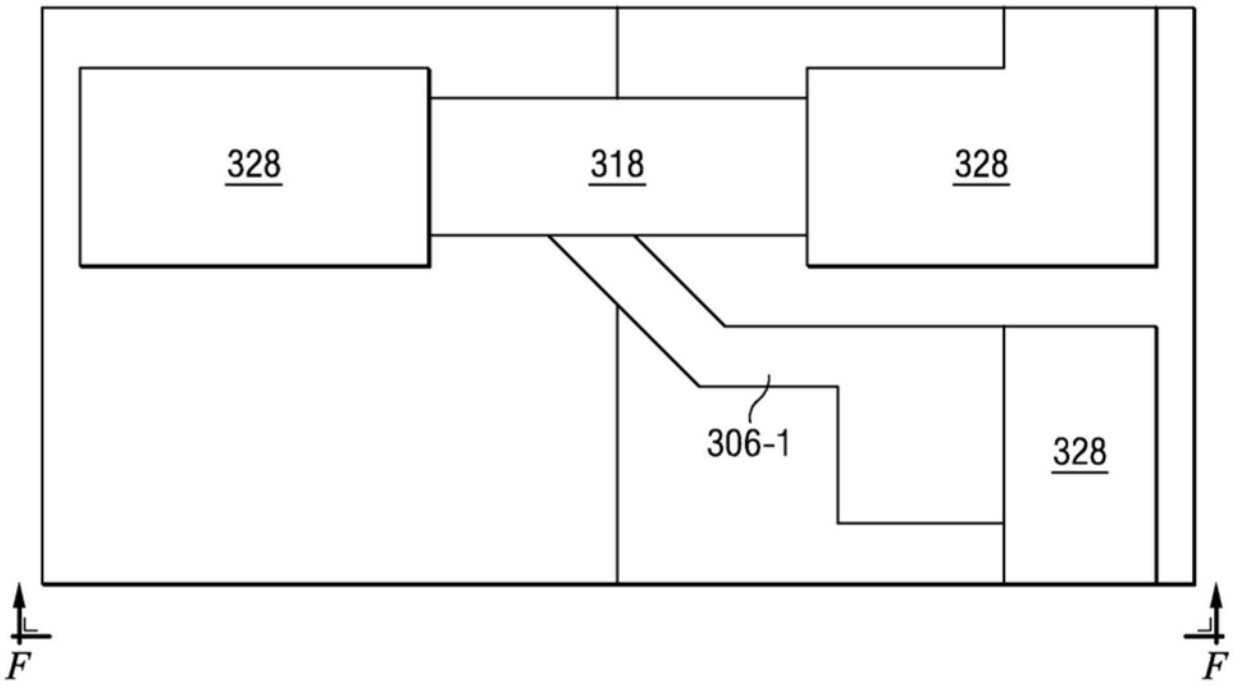

328
318
328
306-1
328
F
F

图8A

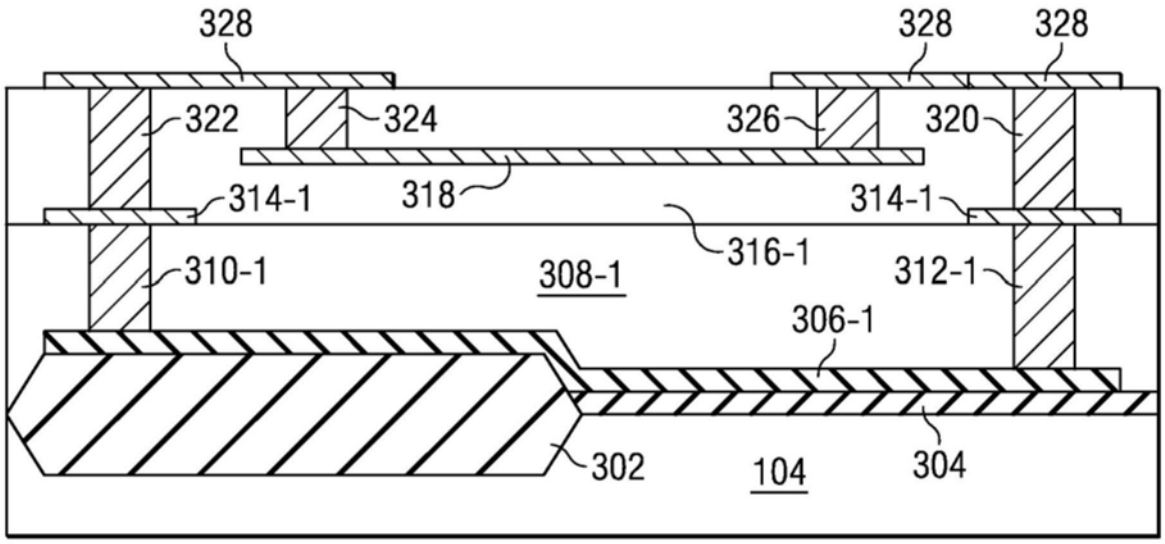

328
328
328
322
324
326
320
314-1
318
314-1
316-1
310-1
308-1
312-1
306-1
302
104
304

图8B

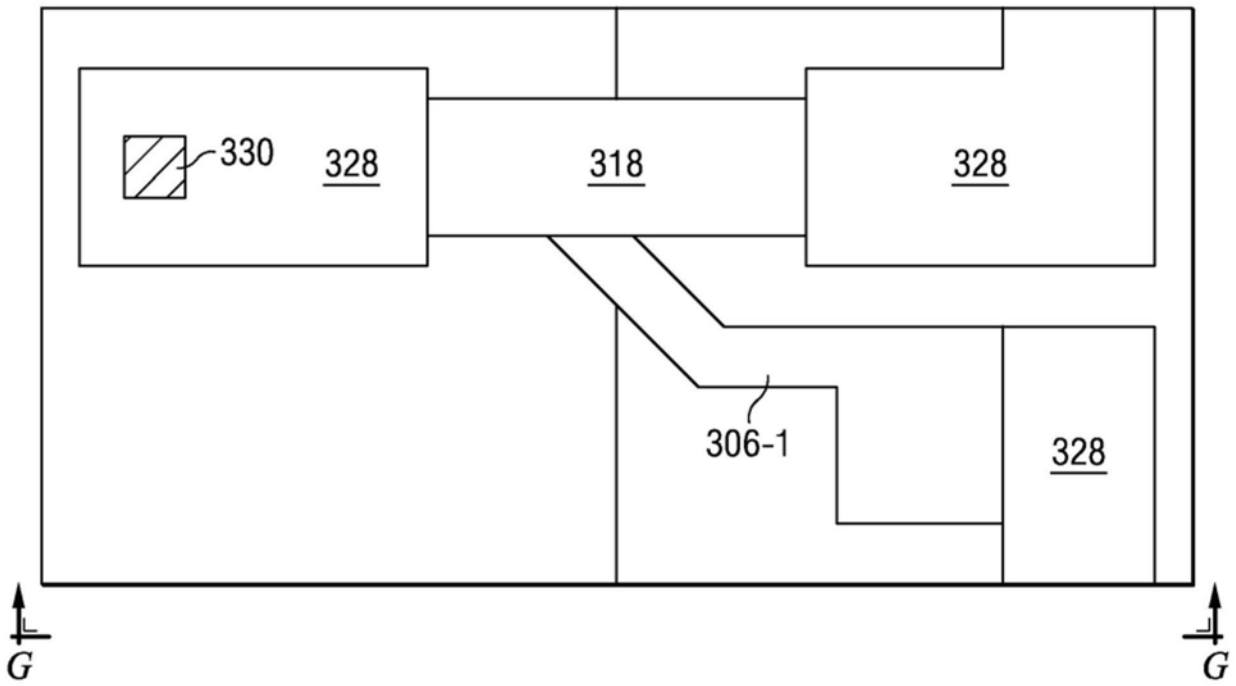

330
328
318
328
306-1
328
G
G

图9A

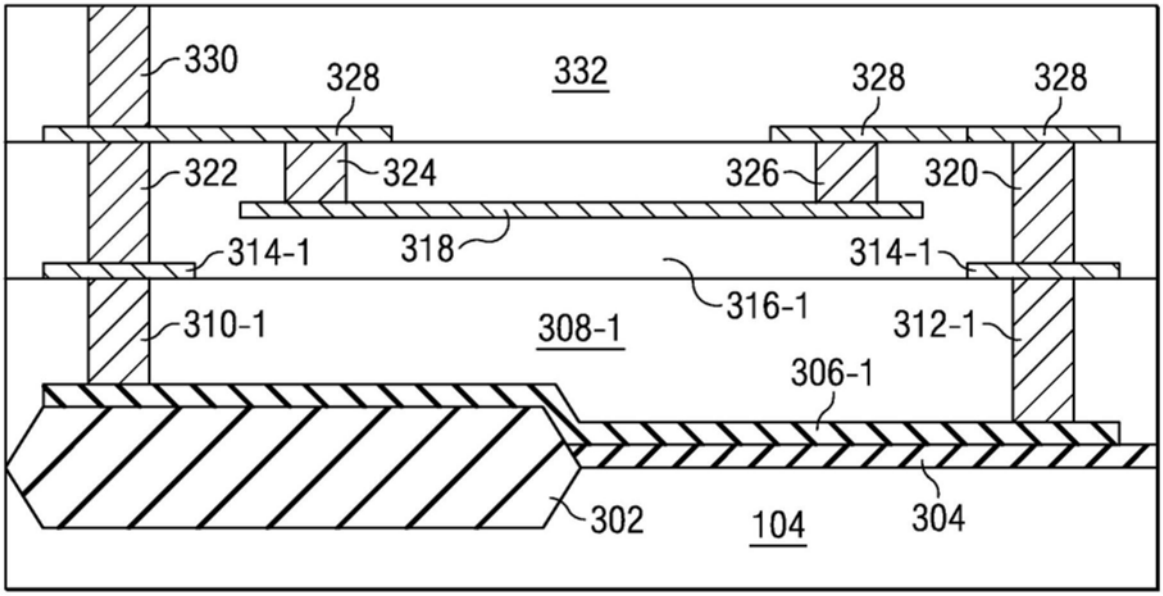

330
328
332
328
328
322
324
326
320
314-1
318
314-1
316-1
310-1
308-1
312-1
306-1
302
104
304

图9B

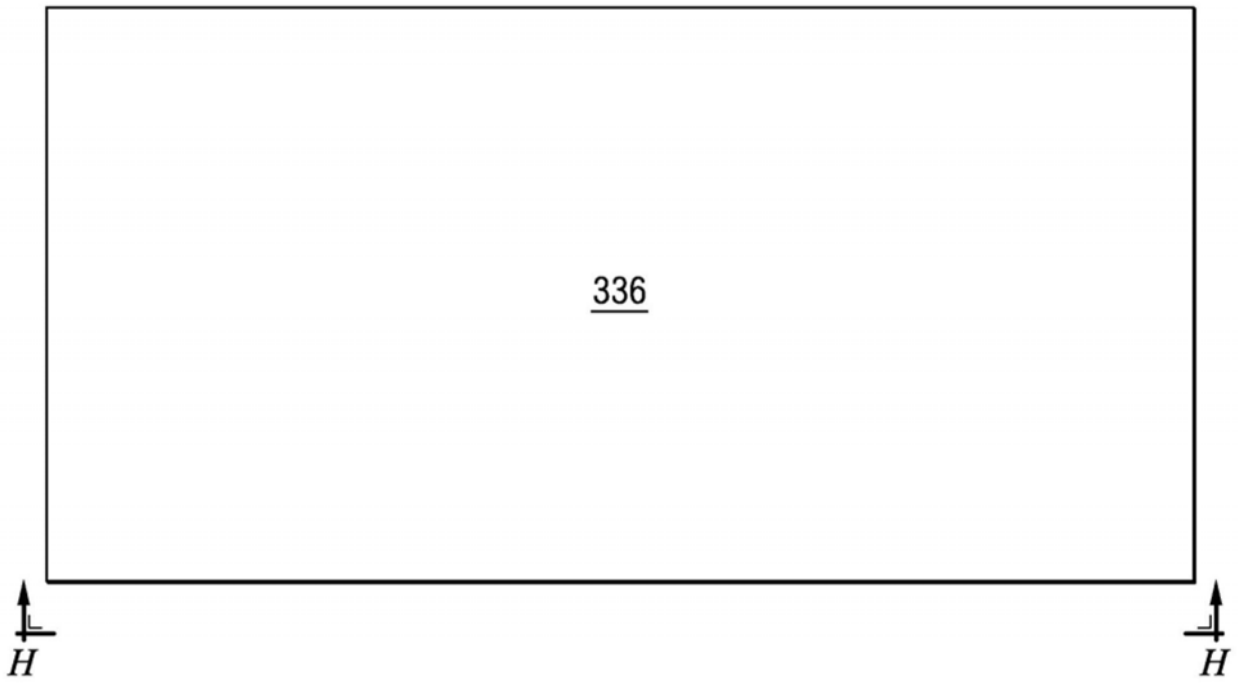

336
H
H

图10A

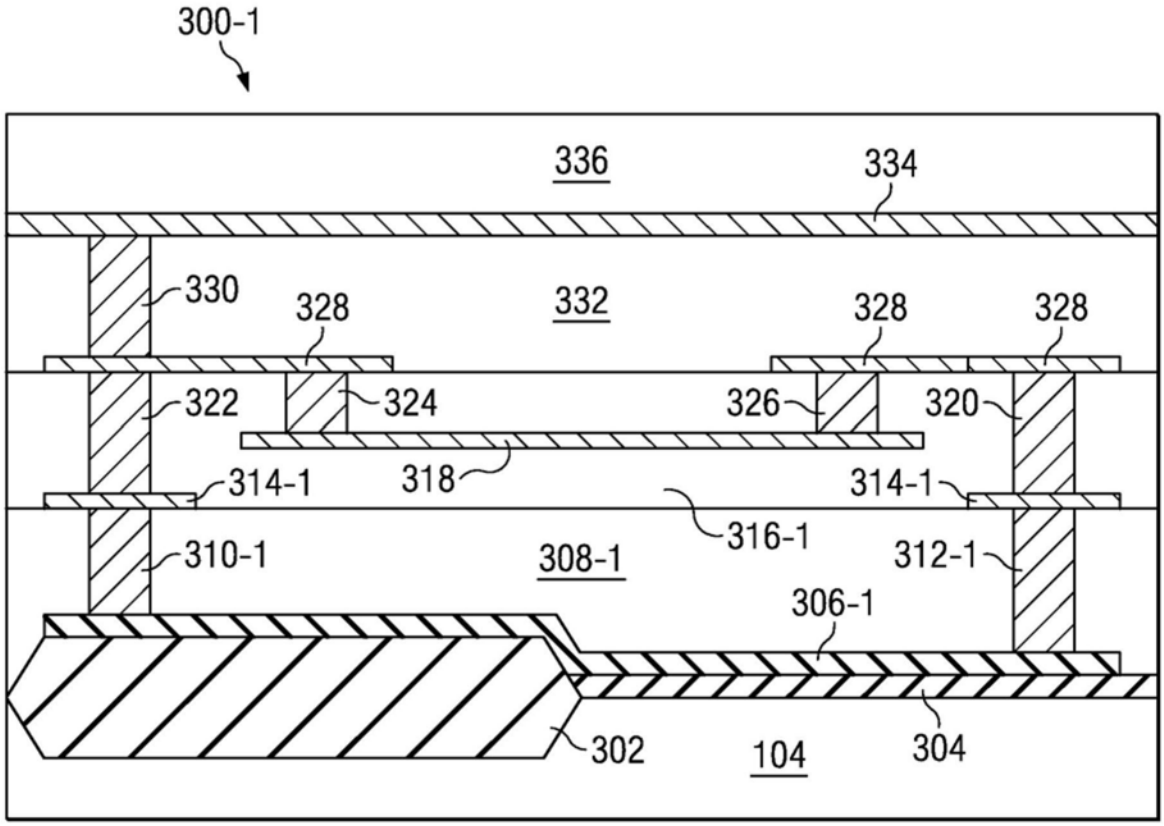

300-1
336
334
330
328
332
328
328
322
324
326
320
314-1
318
314-1
316-1
310-1
308-1
312-1
306-1
302
104
304

图10B

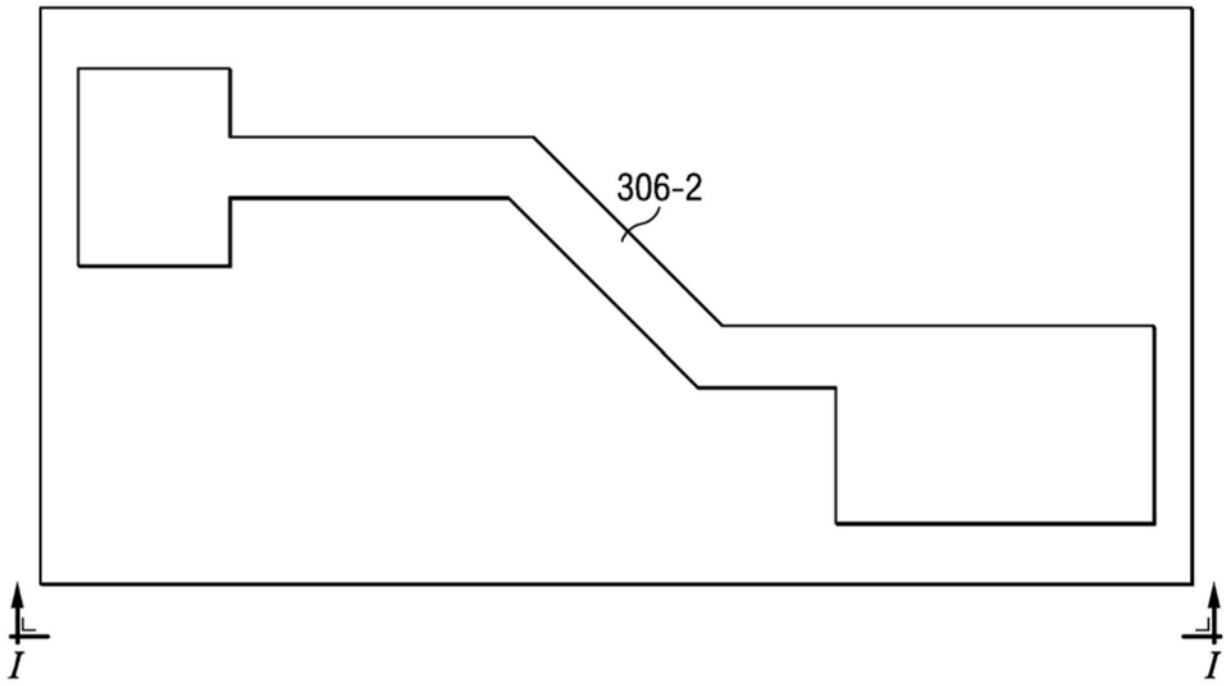


图11A

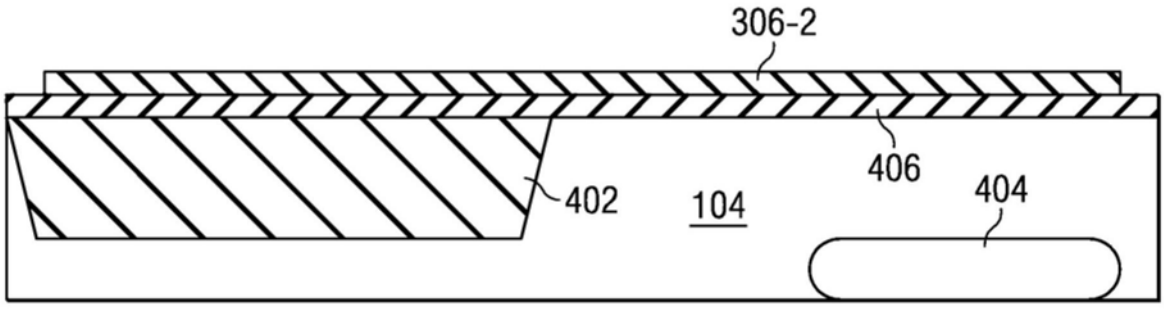


图11B

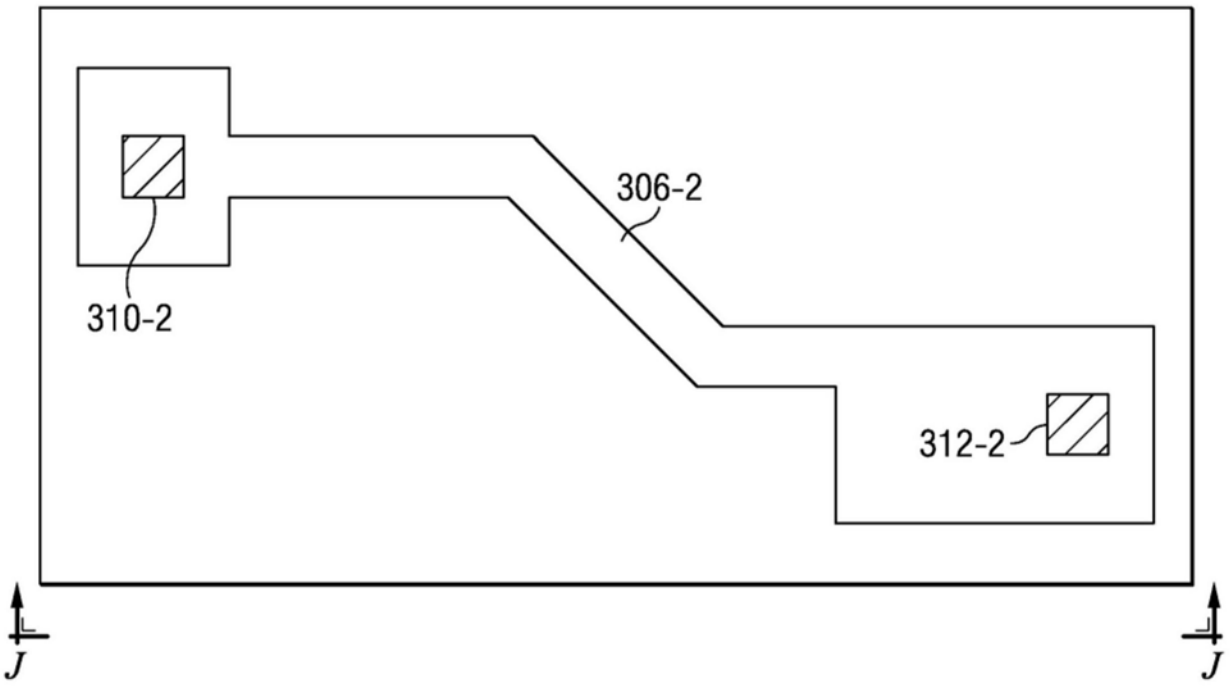


图12A

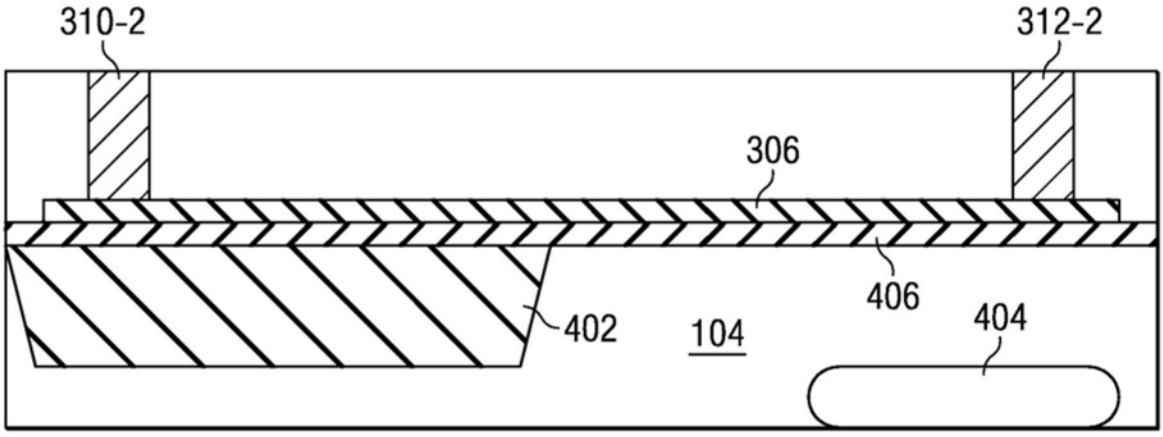


图12B

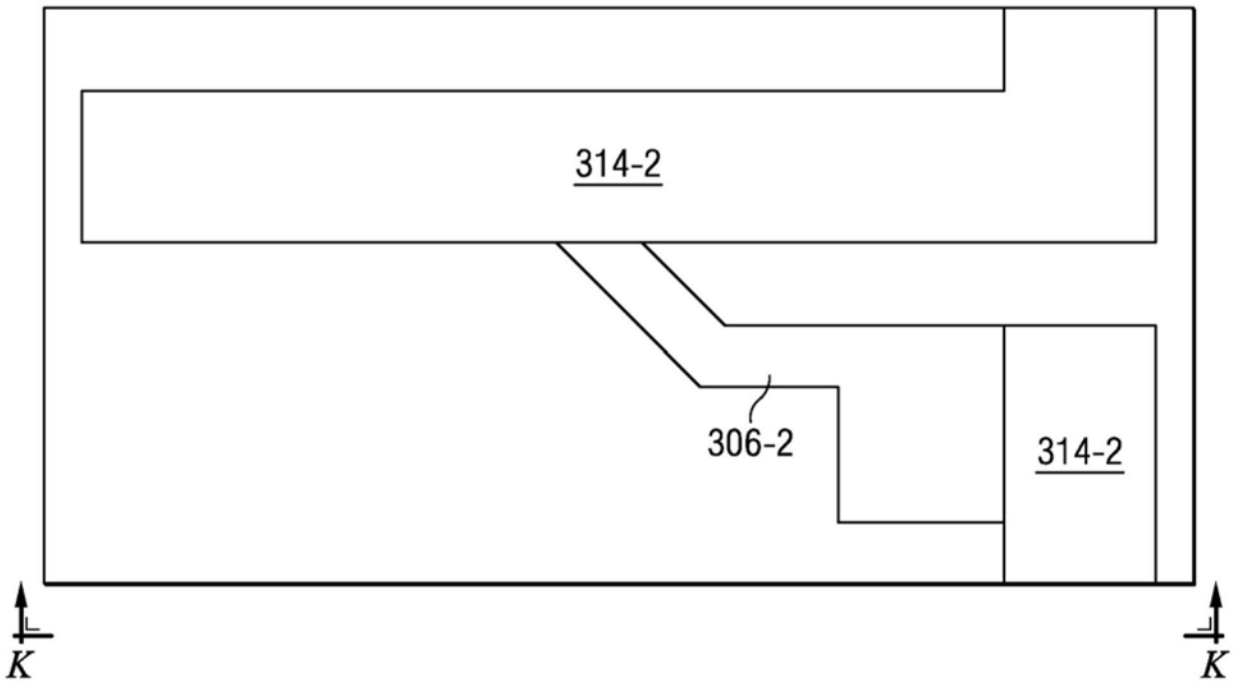

314-2
306-2
314-2
K
K

图13A

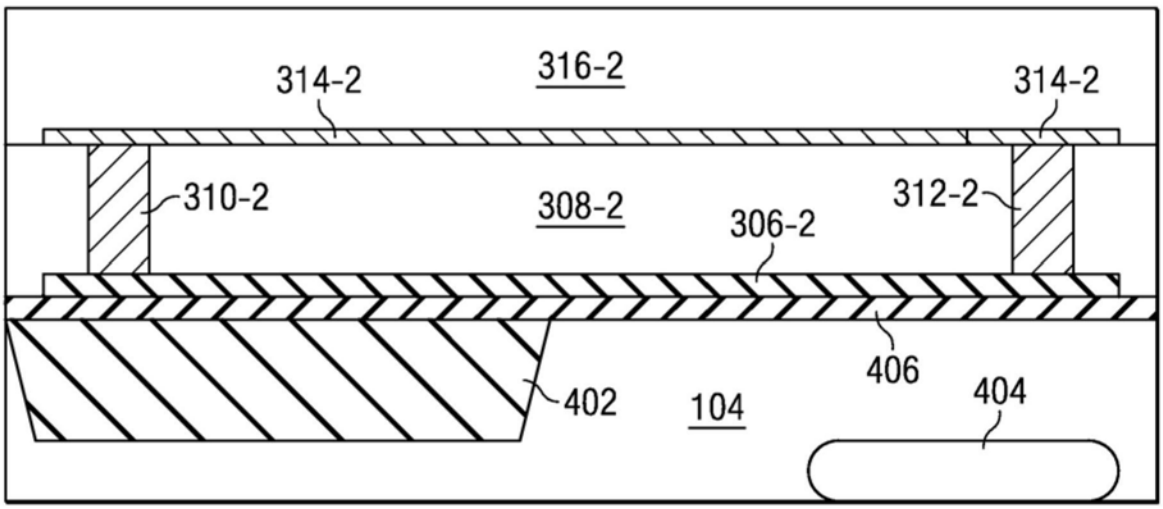

314-2
316-2
314-2
310-2
308-2
306-2
312-2
406
402
104
404

图13B

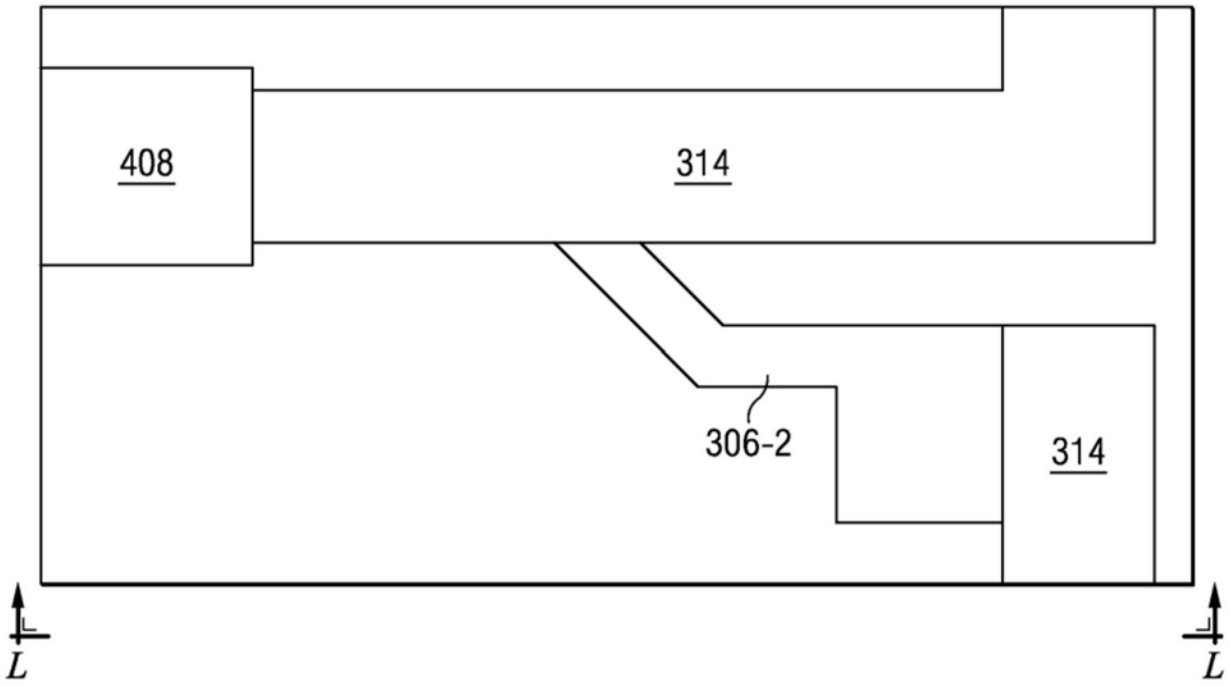

408
314
306-2
314
L
L

图14A

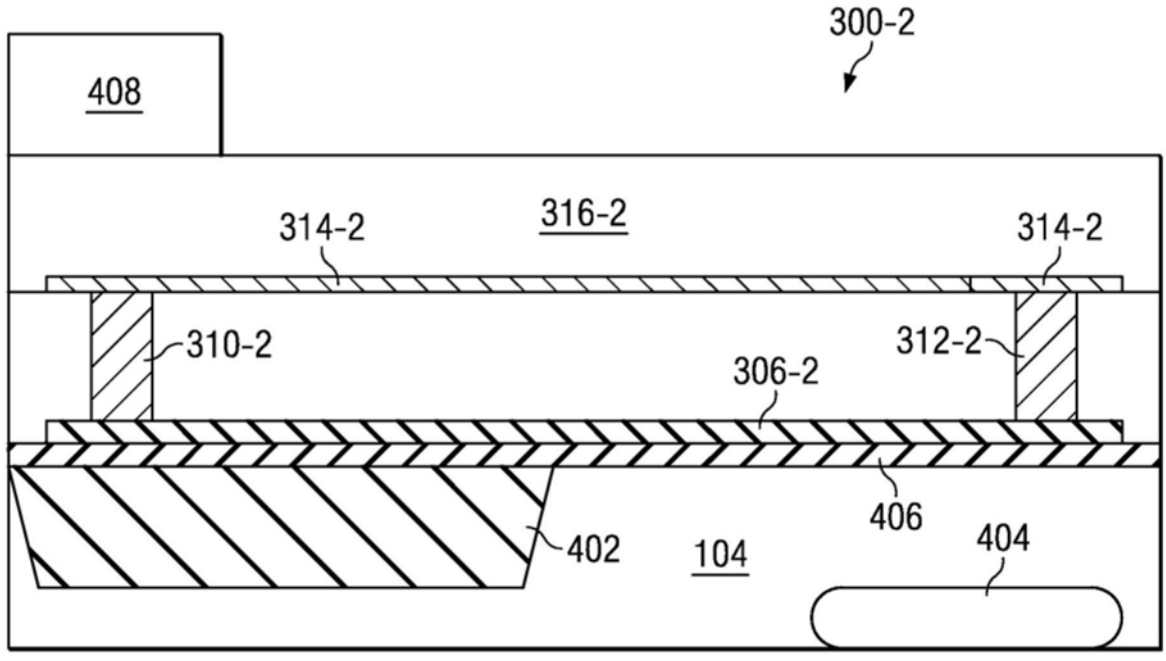

300-2
408
314-2
316-2
314-2
310-2
312-2
306-2
406
402
104
404

图14B

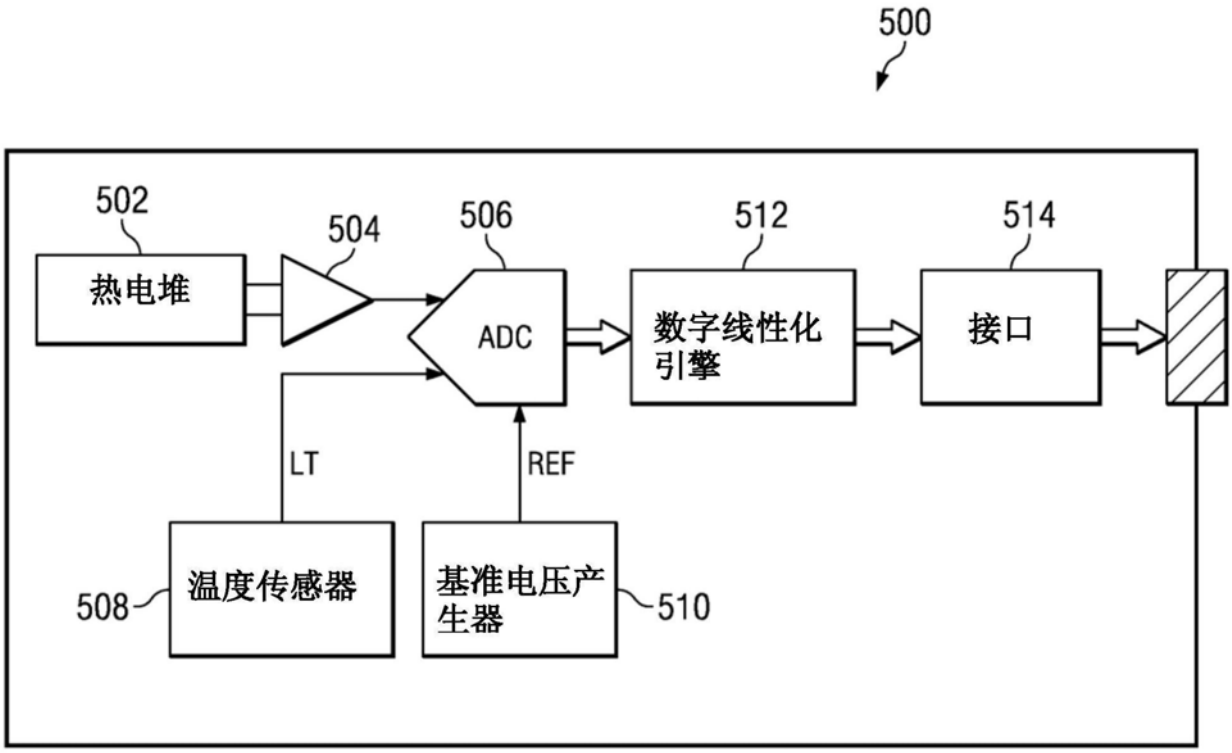

500
502
热电堆
504
506
ADC
512
数字线性化引擎
514
接口
LT
REF
508
温度传感器
基准电压产生器
510

图15