

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6120495号
(P6120495)

(45) 発行日 平成29年4月26日(2017.4.26)

(24) 登録日 平成29年4月7日(2017.4.7)

(51) Int.Cl.

F 1

H04N 5/378 (2011.01)
H04N 5/347 (2011.01)H04N 5/335 780
H04N 5/335 470

請求項の数 16 (全 32 頁)

(21) 出願番号 特願2012-127388 (P2012-127388)
 (22) 出願日 平成24年6月4日 (2012.6.4)
 (65) 公開番号 特開2013-251874 (P2013-251874A)
 (43) 公開日 平成25年12月12日 (2013.12.12)
 審査請求日 平成27年6月4日 (2015.6.4)

(73) 特許権者 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100126240
 弁理士 阿部 琢磨
 (74) 代理人 100124442
 弁理士 黒岩 創吾
 (72) 発明者 園田 一博
 東京都大田区下丸子3丁目30番2号キヤ
 ノン株式会社内
 (72) 発明者 竹中 真太郎
 東京都大田区下丸子3丁目30番2号キヤ
 ノン株式会社内

最終頁に続く

(54) 【発明の名称】撮像装置、撮像装置の駆動方法、撮像システム、撮像システムの駆動方法

(57) 【特許請求の範囲】

【請求項 1】

それが入射光に基づいて信号電荷を生成する光電変換部を有する第1の画素と、前記第1の画素とは別の第2の画素と、アナログデジタル変換部とを有する撮像装置であつて、

前記第1の画素は前記信号電荷に基づく第1の光電変換信号を出力し、

前記第2の画素は前記信号電荷に基づく第2の光電変換信号を出力し、

前記アナログデジタル変換部は、前記第1の光電変換信号とランプ信号とを比較した信号値を有する第1の比較結果信号を出力する第1の比較器と、前記第2の光電変換信号と前記ランプ信号とを比較した信号値を有する第2の比較結果信号を出力する第2の比較器とを有し、

前記アナログデジタル変換部が、前記第1の比較結果信号の信号レベルが変化するタイミングと前記第2の比較結果信号の信号レベルが変化するタイミングとを用いて、前記第1の光電変換信号と前記第2の光電変換信号との差に基づく第1のデジタル信号を生成し、

前記アナログデジタル変換部が、前記第1の比較結果信号の信号レベルが変化するタイミングと前記第2の比較結果信号の信号レベルが変化するタイミングとを用いて、前記第1の光電変換信号と前記第2の光電変換信号との和に基づく第2のデジタル信号を、前記第1のデジタル信号を生成する期間に、さらに生成することを特徴とする撮像装置。

【請求項 2】

10

20

前記ランプ信号が、時間の経過に伴った電位の変化を開始してから終了するまでの期間である第1の期間に、前記アナログデジタル変換部が前記第1のデジタル信号を生成し、

前記第1の期間に、前記アナログデジタル変換部が前記第2のデジタル信号を生成することを特徴とする請求項1に記載の撮像装置。

【請求項3】

前記アナログデジタル変換部がさらに、
クロックパルスを計数した信号値を有するカウント信号を生成する、第1および第2のカウンタと、
カウンタ制御部と、を有し、
前記カウンタ制御部は、

前記第1の比較結果信号と前記第2の比較結果信号のそれぞれの前記信号値が変化する順序に基づいて、前記カウント信号の前記信号値の増加と減少のいずれかを選択し、前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が異なる期間に、前記クロックパルスの計数を前記第1のカウンタに行わせ、

前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が同じ期間に前記クロックパルスの計数を行う第1の計数と、前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が異なる期間に前記クロックパルスの計数を行う第2の計数と、によって前記第2のカウンタに前記カウント信号を生成させる動作を、単位期間あたりの前記クロックパルスの計数を前記第2の計数よりも前記第1の計数の方を大きくして行わせ、

前記第1の比較結果信号と前記第2の比較結果信号がともに、前記第1の比較器の前記第1の光電変換信号と前記ランプ信号との比較と前記第2の比較器の前記第2の光電変換信号と前記ランプ信号との比較とをそれぞれ開始した時の信号値と異なる信号値の期間に、前記第1のカウンタと前記第2のカウンタの前記クロックパルスの計数を停止させて、前記第1のカウンタに前記第1のデジタル信号を生成させ、前記第2のカウンタに前記第2のデジタル信号を生成させることを特徴とする請求項1または2に記載の撮像装置。

【請求項4】

それぞれが入射光に基づいて信号電荷を生成する光電変換部を有する第1の画素と、前記第1の画素とは別の第2の画素と、アナログデジタル変換部とを有する撮像装置であつて、

前記第1の画素は前記信号電荷に基づく第1の光電変換信号を出力し、
前記第2の画素は前記信号電荷に基づく第2の光電変換信号を出力し、

前記アナログデジタル変換部は、前記第1の光電変換信号とランプ信号とを比較した信号値を有する第1の比較結果信号を出力する第1の比較器と、前記第2の光電変換信号と前記ランプ信号とを比較した信号値を有する第2の比較結果信号を出力する第2の比較器とを有し、

前記アナログデジタル変換部が、前記第1の比較結果信号の信号レベルが変化するタイミングと前記第2の比較結果信号の信号レベルが変化するタイミングとによって、前記第1の光電変換信号と前記第2の光電変換信号との差に基づく第1のデジタル信号と、前記第1の光電変換信号と前記第2の光電変換信号との和に基づく第2のデジタル信号とを生成し、

前記第1の画素と前記第2の画素の各々が、さらにノイズ信号を出力し、
前記アナログデジタル変換部がさらに、

クロックパルスを計数した信号値を有するカウント信号を生成する、第1、第2のカウンタと、

カウンタ制御部と、
符号判定部と、を有し、
前記カウンタ制御部は、

前記第1の比較器と前記第2の比較器が前記第1の画素と前記第2の画素のそれぞれが出力する前記ノイズ信号と前記ランプ信号とを比較する場合には、前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が異なる期間に、前記カウント信号の前記信号

10

20

30

40

50

値の増加と減少との一方によって前記クロックパルスの計数を前記第1のカウンタに行わせ、

前記第1の比較器が前記第1の光電変換信号と前記ランプ信号とを比較し、前記第2の比較器が前記第2の光電変換信号と前記ランプ信号とを比較する場合には、前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が異なる期間に、前記カウント信号の前記信号値の増加と減少との他方によって前記クロックパルスの計数を前記第1のカウンタに行わせ、

前記第1の比較器が前記第1の光電変換信号と前記ランプ信号とを比較し、前記第2の比較器が前記第2の光電変換信号と前記ランプ信号とを比較する場合に、

前記第1の比較結果信号と前記第2の比較結果信号との前記信号値が同じ期間に前記クロックパルスの計数を行う第1の計数と、前記第1の比較結果信号と前記第2の比較結果信号との前記信号値が異なる期間に前記クロックパルスの計数を行う第2の計数と、によって前記第2のカウンタに前記カウント信号を生成させる動作を、単位期間あたりの前記クロックパルスの計数を前記第2の計数よりも前記第1の計数の方を大きくして行わせ、

前記第1の比較結果信号と前記第2の比較結果信号がともに、前記第1の比較器の前記第1の光電変換信号と前記ランプ信号との比較と前記第2の比較器の前記第2の光電変換信号と前記ランプ信号との比較とをそれぞれ開始した時の信号値と異なる信号値の期間に、前記第1のカウンタと前記第2のカウンタの前記クロックパルスの計数を停止させて、前記第1のカウンタに前記第1のデジタル信号を生成させ、前記第2のカウンタに前記第2のデジタル信号を生成させ、

前記符号判定部は、前記第1のデジタル信号の正負を、前記第1の比較結果信号と前記第2の比較結果信号の前記信号値の変化する順序に基づいて判定することを特徴とする撮像装置。

【請求項5】

前記符号判定部によって判定された前記第1のデジタル信号の正負の符号を保持する符号メモリを複数有し、

前記符号メモリと前記第1のカウンタとが電気的に接続された回路部が複数設けられていることを特徴とする請求項4に記載の撮像装置。

【請求項6】

前記カウンタ制御部が、前記第1の比較器および前記第2の比較器から、前記第1のカウンタおよび前記第2のカウンタに至る経路に設けられていることを特徴とする請求項3～5のいずれかに記載の撮像装置。

【請求項7】

前記撮像装置がさらに反転増幅器を含み、

前記第1の画素と前記第2の画素とが前記第1および第2の比較器にそれぞれ出力する信号が、前記反転増幅器によって増幅された信号であることを特徴とする請求項1～6のいずれかに記載の撮像装置。

【請求項8】

前記撮像装置はさらに、各々が複数の前記画素に光を集光するマイクロレンズを複数有することを特徴とする請求項1～7のいずれかに記載の撮像装置。

【請求項9】

請求項1～8のいずれかに記載の撮像装置と、前記撮像装置から出力される信号を処理する出力信号処理部と、を有することを特徴とする撮像システム。

【請求項10】

前記出力信号処理部が、前記第1のデジタル信号に基づいて焦点検出を行い、前記第2のデジタル信号に基づいて画像を生成することを特徴とする請求項9に記載の撮像システム。

【請求項11】

アナログデジタル変換部と、

それぞれが入射光に基づいて信号電荷を生成する光電変換部を有する第1の画素と、前

10

20

30

40

50

記第1の画素とは別の第2の画素と、

を有する撮像装置の駆動方法であって、

前記第1の画素は前記信号電荷に基づく第1の光電変換信号を出力し、

前記第2の画素は前記信号電荷に基づく第2の光電変換信号を出力し、

前記第1の光電変換信号とランプ信号とを比較した結果が変化するタイミングと、前記第2の光電変換信号と前記ランプ信号とを比較した結果が変化するタイミングとを用いて、前記アナログデジタル変換部が、前記第1の光電変換信号と前記第2の光電変換信号との差に基づく第1のデジタル信号を生成し、

前記第1の光電変換信号と前記ランプ信号とを比較した結果が変化するタイミングと、前記第2の光電変換信号と前記ランプ信号との比較した結果が変化するタイミングとを用いて、前記アナログデジタル変換部が、前記第1の光電変換信号と前記第2の光電変換信号との和に基づく第2のデジタル信号を前記第1のデジタル信号を生成する期間に、さらに生成することを特徴とする撮像装置の駆動方法。 10

【請求項12】

クロックパルスを計数した信号値を有するカウント信号を生成する、第1および第2のカウンタをさらに有する撮像装置の駆動方法であって、

前記第1の光電変換信号と前記ランプ信号とを比較した結果が変化するタイミングと前記第2の光電変換信号と前記ランプ信号との比較した結果が変化するタイミングの順序に基づいて、前記カウント信号の前記信号値の増加と減少のいずれかを選択し、前記第1の光電変換信号と前記ランプ信号とを比較した結果と、前記第2の光電変換信号と前記ランプ信号とを比較した結果とが異なる期間に、前記第1のカウンタが前記クロックパルスの計数を行い、 20

前記第1の光電変換信号と前記ランプ信号とを比較した結果と、前記第2の光電変換信号と前記ランプ信号とを比較した結果とが同じ期間に前記クロックパルスの計数を行う第1の計数と、前記第1の光電変換信号と前記ランプ信号とを比較した結果と、前記第2の光電変換信号と前記ランプ信号とを比較した結果とが異なる期間に前記クロックパルスの計数を行う第2の計数と、によって前記第2のカウンタが前記カウント信号を生成する動作を、単位期間あたりの前記クロックパルスの計数を前記第2の計数よりも前記第1の計数の方を大きくして行い、

前記第1の光電変換信号と前記ランプ信号とを比較した結果と、前記第2の光電変換信号と前記ランプ信号とを比較した結果とがともに、前記第1の光電変換信号と前記ランプ信号との比較および前記第2の光電変換信号と前記ランプ信号との比較を開始した時と異なる期間に、前記第1のカウンタと前記第2のカウンタとが前記クロックパルスの計数を停止して、前記第1のカウンタが前記第1のデジタル信号を生成し、前記第2のカウンタが前記第2のデジタル信号を生成することを特徴とする請求項11に記載の撮像装置の駆動方法。 30

【請求項13】

アナログデジタル変換部と、

それぞれが入射光に基づいて信号電荷を生成する光電変換部を有する第1の画素と、前記第1の画素とは別の第2の画素と、 40

を有する撮像装置の駆動方法であって、

前記第1の画素は前記信号電荷に基づく第1の光電変換信号を出力し、

前記第2の画素は前記信号電荷に基づく第2の光電変換信号を出力し、

前記アナログデジタル変換部が、前記第1の光電変換信号と前記第2の光電変換信号との差に基づく第1のデジタル信号と、前記第1の光電変換信号と前記第2の光電変換信号との和に基づく第2のデジタル信号とを生成し、

前記アナログデジタル変換部はさらに、前記第1の光電変換信号とランプ信号とを比較した信号値を有する第1の比較結果信号を出力する第1の比較器と、前記第2の光電変換信号と前記ランプ信号とを比較した信号値を有する第2の比較結果信号を出力する第2の比較器とを有し、 50

前記アナログデジタル変換部が、前記第1の比較結果信号と前記第2の比較結果信号に基づいて前記第1のデジタル信号と前記第2のデジタル信号とを生成し、

前記第1の画素と前記第2の画素の各々が、さらにノイズ信号を出力し、

前記アナログデジタル変換部がさらに、

クロックパルスを計数した信号値を有するカウント信号を生成する、第1および第2のカウンタと、を有する撮像装置の駆動方法であって、

前記第1の比較器と前記第2の比較器とが前記第1の画素と前記第2の画素のそれぞれが出力する前記ノイズ信号と前記ランプ信号とを比較する場合には、前記第1の比較結果信号と前記第2の比較結果信号との前記信号値が異なる期間に、前記第1のカウンタが前記カウント信号の前記信号値の増加と減少の一方によって前記クロックパルスを計数し、

前記第1の比較器が前記第1の光電変換信号と前記ランプ信号とを比較し、前記第2の比較器が前記第2の光電変換信号と前記ランプ信号とを比較する場合には、前記第1の比較結果信号と前記第2の比較結果信号の信号値が異なる期間に、前記第1のカウンタが前記カウント信号の前記信号値の増加と減少の他方によって前記クロックパルスを計数し、

前記第1の比較器が前記第1の光電変換信号と前記ランプ信号とを比較し、前記第2の比較器が前記第2の光電変換信号と前記ランプ信号とを比較する場合に、

前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が同じ期間に前記クロックパルスの計数を行う第1の計数と、前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が異なる期間に前記クロックパルスの計数を行う第2の計数と、によって前記第2のカウンタが前記カウント信号を生成する動作を、単位期間あたりの前記クロックパルスの計数を前記第2の計数よりも前記第1の計数の方を大きくして行い、

前記第1の比較結果信号と前記第2の比較結果信号がともに、前記第1の比較器の前記第1の光電変換信号と前記ランプ信号との比較と前記第2の比較器の前記第2の光電変換信号と前記ランプ信号との比較とをそれぞれ開始した時の信号値と異なる信号値の期間に、前記第1のカウンタと前記第2のカウンタとが前記クロックパルスの計数を停止して、前記第1のカウンタが前記第1のデジタル信号を生成し、前記第2のカウンタが前記第2のデジタル信号を生成し、

前記第1のデジタル信号の正負を表す信号を、前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が変化する順序に基づいて得ることを特徴とする撮像装置の駆動方法。

【請求項14】

前記撮像装置がさらに反転増幅器を含み、

前記第1の画素と前記第2の画素とが前記第1および第2の比較器にそれぞれ出力する信号が、前記反転増幅器によって増幅された信号であることを特徴とする請求項13に記載の撮像装置の駆動方法。

【請求項15】

それが光電変換部を有し、ノイズ信号と光電変換部が生成する信号電荷に基づく光電変換信号とを出力する複数の画素と、

複数の前記画素に光を集光する1つのマイクロレンズの複数と、

前記複数の画素の一つの第1の画素の前記ノイズ信号と前記光電変換信号の一方ずつと、ランプ信号とを比較した信号値を有する第1の比較結果信号を出力する第1の比較器と、

前記第1の画素とは別の第2の画素の前記ノイズ信号と前記光電変換信号との一方ずつと、ランプ信号とを比較した信号値を有する第2の比較結果信号を出力する第2の比較器と、

クロックパルスを計数した信号値を有するカウント信号を生成する、第1および第2のカウンタと、

を有する撮像装置と、

撮像装置が出力する信号を処理する出力信号処理部と、

前記撮像装置に光を導く光学系と、

10

20

30

40

50

を有する撮像システムの駆動方法であって、

前記第1の比較器と前記第2の比較器とが前記ノイズ信号と前記ランプ信号とを比較する場合には、前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が異なる期間に、前記第1のカウンタが前記カウント信号の前記信号値の増加と減少の一方によって前記クロックパルスを計数し、

前記第1の比較器が前記第1の画素の前記光電変換信号と前記ランプ信号とを比較し、前記第2の比較器が前記第2の画素の前記光電変換信号と前記ランプ信号とを比較する場合には、前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が異なる期間に、前記第1のカウンタが前記カウント信号の前記信号値の増加と減少の他方によって前記クロックパルスを計数し、

前記第1の比較器が前記第1の画素の前記光電変換信号と前記ランプ信号とを比較し、前記第2の比較器が前記第2の画素の前記光電変換信号と前記ランプ信号とを比較する場合に、

前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が同じ期間に前記クロックパルスの計数を行う第1の計数と、前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が異なる期間に前記クロックパルスの計数を行う第2の計数と、によって前記第2のカウンタが前記カウント信号を生成する動作を、単位期間あたりの前記クロックパルスの計数を前記第2の計数よりも前記第1の計数の方を大きくして行い、

前記第1の比較結果信号と前記第2の比較結果信号がともに、前記第1の比較器の前記第1の画素の前記光電変換信号と前記ランプ信号との比較と前記第2の比較器の前記第2の画素の前記光電変換信号と前記ランプ信号との比較とをそれぞれ開始した時の信号値と異なる信号値の期間に、前記第1のカウンタと前記第2のカウンタとが前記クロックパルスの計数を停止して、前記第1のカウンタが前記第1の画素の前記光電変換信号と前記第2の画素の前記光電変換信号との差に基づく第1のデジタル信号を生成し、前記第2のカウンタが前記第1の画素の前記光電変換信号と前記第2の画素の前記光電変換信号との和に基づく第2のデジタル信号を生成し、

前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が変化するタイミングの違いに基づいて、前記第1のデジタル信号の正負を表す信号を得て、

前記撮像装置が前記第1のデジタル信号と、前記第2のデジタル信号と、前記第1のデジタル信号の正負を表す前記信号と、を前記出力信号処理部に出力し、

前記出力信号処理部が、前記第1のデジタル信号と前記第1のデジタル信号の正負を表す前記信号とにに基づいて焦点検出を行い、前記第2のデジタル信号に基づいて画像を生成することを特徴とする撮像システムの駆動方法。

【請求項1~6】

前記撮像装置がさらに反転増幅器を含み、

前記第1の画素と前記第2の画素とが前記第1および第2の比較器にそれぞれ出力する信号が、前記反転増幅器によって増幅された信号であることを特徴とする請求項1~5に記載の撮像システムの駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光電変換部を含む画素とアナログデジタル変換部とを有する撮像装置に関するものである。

【背景技術】

【0002】

従来、光電変換を行い、入射光に基づく信号を出力する画素が行列状に配された画素部と、画素の各列に対応してアナログデジタル変換部が設けられた列並列型のアナログデジタル変換部（以下、列並列型のアナログデジタル変換部を列ADCと表記する）と、を有する撮像装置が知られている。列ADCにおいては、各列のアナログデジタル変換部が画素から出力されるアナログ信号（以下、画素から出力されるアナログ信号を画素信号と表

記する)をデジタル信号に変換するアナログデジタル変換(以下、A/D変換と表記する)を行う。

【0003】

特許文献1に記載の撮像装置は、環境光を光電変換する第1の画素と、環境光と反射光とを含む光を光電変換する第2の画素を有する。さらに、第1と第2の画素のそれぞれに各々が対応して設けられた第1、第2の比較器と、2つの比較器に接続された差分回路と、差分回路が出力する差分信号に基づいてクロックパルスを計数してカウント信号を生成するカウンタとを有する。この撮像装置を第1の撮像装置と表記する。特許文献1にはさらにこの第1の撮像装置の構成に加えて、符号判定用の第3の比較器が設けられた第2の撮像装置が記載されている。第1の撮像装置と第2の撮像装置のそれぞれの差分回路は第10
1、第2の比較器の一方の比較結果信号の信号値が変化してから、他方の比較結果信号の信号値が変化するまでの期間、差分信号をカウンタに出力する。第1の撮像装置では、第1の比較器と第2の比較器の比較動作を行う前に、それぞれの比較器に入力されている電位を異ならせる形態が記載されている。これにより、第1の撮像装置では、比較結果信号が変化するタイミングが、常に第2の比較器の方が第1の比較器よりも遅くなるようにしている。これにより、第1の画素と第2の画素のそれぞれが出力するアナログ信号の大小関係に依らず、第1の画素と第2の画素のそれぞれが出力するアナログ信号の差に基づくデジタル信号を得ることができる。また、第2の撮像装置では、第1の画素と第2の画素のそれぞれが出力するアナログ信号の大小関係を符号判定用の第3の比較器により判定することができる。
20

【0004】

特許文献2には、それぞれが異なる画素の出力する信号と参照信号とを比較する複数の比較器の比較結果信号を出力する撮像装置が記載されている。複数の比較器の比較結果信号の信号値が変化する順序に基づいて、アップカウントとダウンカウントとを切り替えるカウンタを有する撮像装置が記載されている。さらに、比較結果信号の信号値異なる期間、カウンタを動作させてクロックパルスを計数する。これにより、複数の画素の出力する信号の差に基づくデジタル信号を得ることができる。

【0005】

特許文献3には、それぞれが、異なる画素の出力する信号と参照信号とを比較する複数の比較器の比較結果信号を出力する撮像装置が記載されている。信号値が同じ値の時には単位期間あたりのクロックパルスのカウント数を、複数の比較器の比較結果信号の信号値が異なる値である時の2倍とする撮像装置が記載されている。これにより、複数の画素100が出力する信号の和に基づくデジタル信号を得ることができる。
30

【0006】

特許文献4には、複数の光電変換部を、2次元に配列したマイクロレンズアレイのマイクロレンズ毎に設けて、位相差検出方式の焦点検出を行う撮像装置が記載されている。さらに、複数の光電変換部の第1の光電変換部の信号電荷に基づく信号、第1の光電変換部とは別の第2の光電変換部の信号電荷に基づく信号、第1の光電変換部と第2の光電変換部とを合わせた信号電荷に基づく信号を出力する形態が記載されている。

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特開2011-217206号公報

【特許文献2】特開2010-62764号公報

【特許文献3】特開2010-28781号公報

【特許文献4】特開2001-83407号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

従来の撮像装置では、複数の画素が出力する信号の差に基づくデジタル信号と、複数の

10

20

30

40

50

画素が出力する信号の和に基づくデジタル信号の両方を出力する撮像装置の検討がなされていなかった。

【課題を解決するための手段】

【0009】

本発明は上記の課題を解決するために為されたものであり、一の態様は、それぞれが入射光に基づいて信号電荷を生成する光電変換部を有する第1の画素と、前記第1の画素とは別の第2の画素と、アナログデジタル変換部とを有する撮像装置であって、前記第1の画素は前記信号電荷に基づく第1の光電変換信号を出力し、前記第2の画素は前記信号電荷に基づく第2の光電変換信号を出力し、前記アナログデジタル変換部は、前記第1の光電変換信号とランプ信号とを比較した信号値を有する第1の比較結果信号を出力する第1の比較器と、前記第2の光電変換信号と前記ランプ信号とを比較した信号値を有する第2の比較結果信号を出力する第2の比較器とを有し、前記アナログデジタル変換部が、前記第1の比較結果信号の信号レベルが変化するタイミングと前記第2の比較結果信号の信号レベルが変化するタイミングとを用いて、前記第1の光電変換信号と前記第2の光電変換信号との差に基づく第1のデジタル信号を生成し、前記アナログデジタル変換部が、前記第1の比較結果信号の信号レベルが変化するタイミングとを用いて、前記第1の光電変換信号と前記第2の光電変換信号との和に基づく第2のデジタル信号を、前記第1のデジタル信号を生成する期間に、さらに生成することを特徴とする撮像装置である。

【0010】

本発明の別の態様は、アナログデジタル変換部と、それぞれが入射光に基づいて信号電荷を生成する光電変換部を有する第1の画素と、前記第1の画素とは別の第2の画素と、を有する撮像装置の駆動方法であって、前記第1の画素は前記信号電荷に基づく第1の光電変換信号を出力し、前記第2の画素は前記信号電荷に基づく第2の光電変換信号を出力し、前記第1の光電変換信号とランプ信号とを比較した結果が変化するタイミングと、前記第2の光電変換信号と前記ランプ信号とを比較した結果が変化するタイミングとを用いて、前記アナログデジタル変換部が、前記第1の光電変換信号と前記第2の光電変換信号との差に基づく第1のデジタル信号を生成し、前記第1の光電変換信号と前記ランプ信号とを比較した結果が変化するタイミングと、前記第2の光電変換信号と前記ランプ信号との比較した結果が変化するタイミングとを用いて、前記アナログデジタル変換部が、前記第1の光電変換信号と前記第2の光電変換信号との和に基づく第2のデジタル信号を前記第1のデジタル信号を生成する期間に、さらに生成することを特徴とする撮像装置の駆動方法である。

【0011】

本発明の別の態様は、アナログデジタル変換部と、それぞれが入射光に基づいて信号電荷を生成する光電変換部を有する第1の画素と、前記第1の画素とは別の第2の画素と、を有する撮像装置の駆動方法であって、前記第1の画素は前記信号電荷に基づく第1の光電変換信号を出力し、前記第2の画素は前記信号電荷に基づく第2の光電変換信号を出力し、前記アナログデジタル変換部が、前記第1の光電変換信号と前記第2の光電変換信号との差に基づく第1のデジタル信号と、前記第1の光電変換信号と前記第2の光電変換信号との和に基づく第2のデジタル信号とを生成し、前記アナログデジタル変換部はさらに、前記第1の光電変換信号とランプ信号とを比較した信号値を有する第1の比較結果信号を出力する第1の比較器と、前記第2の光電変換信号と前記ランプ信号とを比較した信号値を有する第2の比較結果信号を出力する第2の比較器とを有し、前記アナログデジタル変換部が、前記第1の比較結果信号と前記第2の比較結果信号に基づいて前記第1のデジタル信号と前記第2のデジタル信号とを生成し、前記第1の画素と前記第2の画素の各々が、さらにノイズ信号を出力し、前記アナログデジタル変換部がさらに、クロックパルスを計数した信号値を有するカウント信号を生成する、第1および第2のカウンタと、を有する撮像装置の駆動方法であって、前記第1の比較器と前記第2の比較器とが前記第1の画素と前記第2の画素のそれぞれが出力する前記ノイズ信号と前記ランプ信号とを比較す

10

20

30

40

50

る場合には、前記第1の比較結果信号と前記第2の比較結果信号との前記信号値が異なる期間に、前記第1のカウンタが前記カウント信号の前記信号値の増加と減少の一方によって前記クロックパルスを計数し、前記第1の比較器が前記第1の光電変換信号と前記ランプ信号とを比較し、前記第2の比較器が前記第2の光電変換信号と前記ランプ信号とを比較する場合には、前記第1の比較結果信号と前記第2の比較結果信号の信号値が異なる期間に、前記第1のカウンタが前記カウント信号の前記信号値の増加と減少の他方によって前記クロックパルスを計数し、前記第1の比較器が前記第1の光電変換信号と前記ランプ信号とを比較し、前記第2の比較器が前記第2の光電変換信号と前記ランプ信号とを比較する場合に、前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が同じ期間に前記クロックパルスの計数を行う第1の計数と、前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が異なる期間に前記クロックパルスの計数を行う第2の計数と、によって前記第2のカウンタが前記カウント信号を生成する動作を、単位期間あたりの前記クロックパルスの計数を前記第2の計数よりも前記第1の計数の方を大きくして行い、前記第1の比較結果信号と前記第2の比較結果信号がともに、前記第1の比較器の前記第1の光電変換信号と前記ランプ信号との比較と前記第2の比較器の前記第2の光電変換信号と前記ランプ信号との比較とをそれぞれ開始した時の信号値と異なる信号値の期間に、前記第1のカウンタと前記第2のカウンタとが前記クロックパルスの計数を停止して、前記第1のカウンタが前記第1のデジタル信号を生成し、前記第2のカウンタが前記第2のデジタル信号を生成し、前記第1のデジタル信号の正負を表す信号を、前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が変化する順序に基づいて得ることを特徴とする撮像装置の駆動方法である。

【0012】

本発明の別の態様は、それぞれが光電変換部を有し、ノイズ信号と光電変換部が生成する信号電荷に基づく光電変換信号とを出力する複数の画素と、複数の前記画素に光を集光する1つのマイクロレンズの複数と、前記複数の画素の一つの第1の画素の前記ノイズ信号と前記光電変換信号の一方ずつと、ランプ信号とを比較した信号値を有する第1の比較結果信号を出力する第1の比較器と、前記第1の画素とは別の第2の画素の前記ノイズ信号と前記光電変換信号の一方ずつと、ランプ信号とを比較した信号値を有する第2の比較結果信号を出力する第2の比較器と、クロックパルスを計数した信号値を有するカウント信号を生成する、第1および第2のカウンタと、を有する撮像装置と、撮像装置が出力する信号を処理する出力信号処理部と、前記撮像装置に光を導く光学系と、を有する撮像システムの駆動方法であって、前記第1の比較器と前記第2の比較器とが前記ノイズ信号と前記ランプ信号とを比較する場合には、前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が異なる期間に、前記第1のカウンタが前記カウント信号の前記信号値の増加と減少の一方によって前記クロックパルスを計数し、前記第1の比較器が前記第1の画素の前記光電変換信号と前記ランプ信号とを比較し、前記第2の比較器が前記第2の画素の前記光電変換信号と前記ランプ信号とを比較する場合には、前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が異なる期間に、前記第1のカウンタが前記カウント信号の前記信号値の増加と減少の他方によって前記クロックパルスを計数し、前記第1の比較器が前記第1の画素の前記光電変換信号と前記ランプ信号とを比較し、前記第2の比較器が前記第2の画素の前記光電変換信号と前記ランプ信号とを比較する場合に、

前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が同じ期間に前記クロックパルスの計数を行う第1の計数と、前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が異なる期間に前記クロックパルスの計数を行う第2の計数と、によって前記第2のカウンタが前記カウント信号を生成する動作を、単位期間あたりの前記クロックパルスの計数を前記第2の計数よりも前記第1の計数の方を大きくして行い、前記第1の比較結果信号と前記第2の比較結果信号がともに、前記第1の比較器の前記第1の画素の前記光電変換信号と前記ランプ信号との比較と前記第2の比較器の前記第2の画素の前記光電変換信号と前記ランプ信号との比較とをそれぞれ開始した時の信号値と異なる信号値の期間に、前記第1のカウンタと前記第2のカウンタとが前記クロックパルスの計数を

10

20

30

40

50

停止して、前記第1のカウンタが前記第1の画素の前記光電変換信号と前記第2の画素の前記光電変換信号との差に基づく第1のデジタル信号を生成し、前記第2のカウンタが前記第1の画素の前記光電変換信号と前記第2の画素の前記光電変換信号との和に基づく第2のデジタル信号を生成し、前記第1の比較結果信号と前記第2の比較結果信号の前記信号値が変化するタイミングの違いに基づいて、前記第1のデジタル信号の正負を表す信号を得て、前記撮像装置が前記第1のデジタル信号と、前記第2のデジタル信号と、前記第1のデジタル信号の正負を表す前記信号と、を前記出力信号処理部に出力し、

前記出力信号処理部が、前記第1のデジタル信号と前記第1のデジタル信号の正負を表す前記信号とに基づいて焦点検出を行い、前記第2のデジタル信号に基づいて画像を生成することを特徴とする撮像システムの駆動方法である。

10

【発明の効果】

【0013】

本発明により、複数の画素が出力する信号の差に基づくデジタル信号と、複数の画素が出力する信号の和に基づくデジタル信号の両方を出力する撮像装置を提供することができる。

【図面の簡単な説明】

【0014】

【図1】撮像装置の一例のブロック図

【図2】撮像装置のカウンタ制御部の一例のブロック図

20

【図3】撮像装置の画素の一例の構成図

【図4】撮像装置の動作の一例を示したタイミング図

【図5】撮像装置の他の動作の一例を示したタイミング図

【図6】撮像装置の他の動作の一例を示したタイミング図

【図7】撮像装置の他の動作の一例を示したタイミング図

【図8】撮像装置の他の一例のブロック図

【図9】撮像装置の他の動作の一例を示したタイミング図

【図10】撮像装置の他の一例を示したブロック図

【図11】撮像装置のカウンタ制御部の一例を示したブロック図

30

【図12】撮像装置の他の動作の一例を示したタイミング図

【図13】撮像装置の他の一例を示したブロック図

【図14】撮像システムの一例を示したブロック図

【発明を実施するための形態】

【0015】

〔実施例1〕

以下、図面を参照しながら本実施例に關わる撮像装置について説明する。

【0016】

図1は本実施例の撮像装置の一例を表したブロック図である。撮像装置は複数の画素100-1~100-8が行列状に配されている。図1では模式的に2行4列の画素100を表した。各列の画素100は垂直信号線7-1~7-4に信号を出力する。画素100には、不図示の垂直走査回路からパルスPRES、PTX、PSELが与えられる。1行目に与えられる各パルスは、パルスを表す符号の末尾に[0]を付して表している。また、2行目に与えられる各パルスについては、同様にパルスを表す符号の末尾に[1]を付して表している。

40

【0017】

電流源6-1~6-4は、垂直信号線7-1~7-4にそれぞれ電流を供給する。また、垂直信号線7-1~7-4のそれぞれに画素100から出力された信号は、比較器8-1~8-4の各々の一の端子に与えられる。ランプ発生回路9には不図示のタイミングジェネレータからパルスRMP_EN、RMP_RSTが与えられる。また、ランプ発生回路9はパルスRMP_EN、RMP_RSTに基づいて、比較器8-1~8-4の他の端子にランプ信号を与える。比較器8-1~8-4はそれぞれ、比較結果信号CMP1~C

50

M P 4 をカウンタ制御部 1 0 に出力する。不図示のタイミングジェネレータは、カウンタ制御部 1 0 にパルス S M O D を出力する。また、不図示のタイミングジェネレータは、カウンタ 1 1 - 1 ~ 1 1 - 4 にパルス C N T _ E N 、 C N T _ C L K 、 C N T _ R S T を出力する。カウンタ制御部は、カウンタ 1 1 - 1 ~ 1 1 - 4 のそれぞれにパルス C E N 1 ~ 4 のそれぞれと、パルス C M O D 1 ~ 4 のそれぞれを出力する。比較器 8 - 1 ~ 8 - 4 は、画素 1 0 0 が配された列に対応して設けられている。また、カウンタ 1 1 - 1 ~ 1 1 - 4 についても、画素 1 0 0 が配された各列に対応して設けられている。本実施例のアナログ信号出力部 5 0 は複数の画素 1 0 0 を含んでいる。

【 0 0 1 8 】

次に、カウンタ制御部 1 0 の構成の一例について以下、図 2 を参照しながら説明する。
10
図 2 は図 1 で例示した撮像装置の比較器 8 - 1 とカウンタ 1 1 - 1 、比較器 8 - 2 とカウンタ 1 1 - 2 が配された列を抜き出して記載したものである。本実施例のカウンタ制御部 1 0 は、信号演算部 2 0 、カウンタ制御信号出力部 3 0 を含んだ構成とすることができます。信号演算部 2 0 には、比較器 8 - 1 、 8 - 2 が出力する比較結果信号 C M P 1 、 C M P 2 が入力される。比較結果信号 C M P 1 は第 1 の比較結果信号である。比較結果信号 C M P 2 は第 2 の比較結果信号である。信号演算部 2 0 は比較結果信号 C M P 1 、 C M P 2 に基づいて、信号 D E F _ S I G をカウンタ制御信号出力部 3 0 に出力する。カウンタ制御信号出力部 3 0 は、信号演算部 2 0 が出力する信号 A d d _ S I G 、 D E F _ S I G に加えて、比較結果信号 C M P 1 、 C M P 2 が入力される。また、パルス S M O D とパルス C N T _ E N が入力される。カウンタ制御信号出力部 3 0 はパルス S M O D の信号レベルに基づいて、比較結果信号 C M P 1 、 C M P 2 、信号 A d d _ S I G 、 D E F _ S I G から選択してカウンタ 1 1 - 1 、 1 1 - 2 にパルス C E N 1 、 C E N 2 を出力する。パルス S M O D が L レベルの場合、カウンタ制御信号出力部 3 0 は、パルス C E N 1 として比較結果信号 C M P 1 をカウンタ 1 1 - 1 に出力する。また、カウンタ制御信号出力部 3 0 は、比較結果信号 C M P 2 をパルス C E N 2 としてカウンタ 1 1 - 2 に出力する。一方、パルス S M O D が H レベルの場合、カウンタ制御信号出力部 3 0 はパルス C E N 1 として信号 A d d _ S I G をカウンタ 1 1 - 1 に出力し、パルス C E N 2 として信号 D E F _ S I G を出力する。逆に、パルス C E N 1 として信号 D E F _ S I G を出力し、パルス C E N 2 として信号 A d d _ S I G を出力する形態であっても良い。また、カウンタ制御信号出力部 3 0 は、パルス C M O D 1 をカウンタ 1 1 - 1 に出力する。また、カウンタ制御信号出力部 3 0 は、パルス C M O D 2 をカウンタ 1 1 - 2 に出力する。信号演算部 2 0 、カウンタ制御信号出力部 3 0 の回路構成は本実施例では特に限定されない。例えば、信号演算部 2 0 は、 E X O R 回路を用いて構成することができる。パルス C M O D は少なくとも 2 ビットの信号である。2 ビットのパルス C M O D をビット毎に C M O D (0) 、 C M O D (1) と表記する。
20
30

【 0 0 1 9 】

本実施例の撮像装置では、カウンタ 1 1 - 1 が、複数の比較器の出力する比較結果信号の信号値が同じ期間に行うクロックパルスの計数の重みを、複数の比較器の出力する比較結果信号の信号値が異なる期間に行うクロックパルスの計数の重みよりも大きくする。これによって、カウンタ 1 1 - 1 は画素 1 0 0 - 1 が出力する画素信号と画素 1 0 0 - 2 が出力する画素信号との和に基づくカウント信号を生成する。カウンタ 1 1 - 1 は第 2 のカウンタである。また、複数の比較器の出力する比較結果信号の信号値が同じ期間に行うクロックパルスの計数は第 1 の計数である。また、複数の比較器の出力する比較結果信号の信号値が異なる期間に行うクロックパルスの計数は第 2 の計数である。また、カウンタ 1 1 - 2 は、複数の比較器の出力する比較結果信号の信号値が異なる期間にクロックパルスの計数を行う。カウンタ 1 1 - 2 は第 1 のカウンタである。
40

【 0 0 2 0 】

次に本実施例の画素 1 0 0 について図 3 を参照しながら説明する。

【 0 0 2 1 】

図 3 は本実施例の画素 1 0 0 の一例を示した構成図である。画素 1 0 0 はフォトダイオ
50

ード1、転送MOSトランジスタ2、リセットMOSトランジスタ3、増幅MOSトランジスタ4、選択MOSトランジスタ5を含む。

【0022】

フォトダイオード1は、入射光量に応じて信号電荷を生成する。フォトダイオード1は光電変換部である。転送MOSトランジスタ2の導通を制御するパルスPTXがアクティブになると、フォトダイオード1で生成した信号電荷が増幅MOSトランジスタ4の制御電極のノードに転送される。このノードを以下ではFD部(Floating Diffusion Portion)と称する。選択MOSトランジスタ5の導通を制御するパルスPSELをアクティブとすると、選択MOSトランジスタ5を介して増幅MOSトランジスタ4が出力する信号が垂直信号線7に与えられる。リセットMOSトランジスタ3の導通を制御するパルスPRESをアクティブとすると、FD部の電位が電源VDDの電位に応じてリセットされる。10

【0023】

次に図4を参照しながら、本実施例の撮像装置のAD変換動作の一例について説明する。。

【0024】

以下に説明する動作では、トランジスタの制御電極に与えられるパルスは、Highレベル(以下、Hレベルと表記する。同様にLowレベルについてはLレベルと表記する。)がアクティブであるものとする。すなわち、トランジスタの制御電極に与えられるパルスをHレベルとすると、そのトランジスタの主電極間が導通するものとして説明する。また、以下の動作タイミングを通じて、カウンタ制御部10に与えられるパルスSMODはHレベルのままである。カウンタ制御部10に与えられるパルスSMODがHレベルの時に、カウンタ制御部10は複数の比較器8の出力する比較結果信号が変化するタイミングの違いに基づく差分信号をカウンタ11に出力する。一方、パルスSMODがLレベルの時には、カウンタ制御部10は比較器8のそれぞれが outputする比較結果信号を、比較器8-1が outputする比較結果信号CMP1に基づいて、カウンタ11-1が動作する。図4に示したVLは垂直信号線7の電位を示しており、VL1は垂直信号線7-1、VL2は垂直信号線7-2の電位である。20

【0025】

FD部の電位をリセットしたことによって、画素100が垂直信号線7に出力する信号を、以下AN信号と表記する。特に、画素100-1が垂直信号線7-1に出力するAN信号をAN1信号と表記する。同様に、画素100-2が垂直信号線7-2に出力するAN信号をAN2信号と表記する。また、入射光に基づいてフォトダイオード1で生成した信号電荷がFD部に転送されることで画素100が垂直信号線7に出力する信号を、以下AS信号と表記する。さらに、画素100-1が垂直信号線7-1に出力するAS信号をAS1信号と表記する。同様に、画素100-2が垂直信号線7-2に出力するAS信号をAS2信号と表記する。本実施例の第1の比較器は比較器8-1である。本実施例の第2の比較器は比較器8-2である。本実施例のアナログ信号出力部50から第1の比較器に出力される第1の光電変換信号は画素100-1が出力するAS1信号である。また、アナログ信号出力部50から第2の比較器に出力される第2の光電変換信号は画素100-2が出力するAS2信号である。40

【0026】

本実施例では、AN1信号とAN2信号、AS1信号とAS2信号との信号振幅の大小関係として、以下の4つの場合について説明する。尚、ここでいう信号振幅とは、画素100から信号が出力されていない状態の垂直信号線7の電位からの変化量を指している。

- (1) AN1信号 < AN2信号、かつ AS1信号 < AS2信号
- (2) AN1信号 > AN2信号、かつ AS1信号 > AS2信号
- (3) AN1信号 > AN2信号、かつ AS1信号 < AS2信号
- (4) AN1信号 < AN2信号、かつ AS1信号 > AS2信号

1020304050

<垂直信号線 7 - 1、7 - 2 の信号振幅の大小関係とパルス C M O D 1 (0)、C M O D 2 (0)との関係>

以下の表 1 に、信号振幅の大小関係 (1) ~ (4) と、カウンタ制御部 10 がカウンタ 11 に出力するパルス C M O D 1 (0)、C M O D 2 (0)との関係についてまとめる。パルス C M O D はカウンタ 11 が生成するカウント信号の信号値のクロックパルス C N T _ C L K の計数による増加と減少とを切り替えるパルスである。パルス C M O D が L レベルでは、クロックパルス C N T _ C L K の計数によってカウンタ 11 の生成するカウント信号の信号値が増加する。このクロックパルス C N T _ C L K の計数によってカウンタ 11 が生成するカウント信号の信号値が増加する動作をアップカウントと表記する。また、パルス C M O D が H レベルでは、クロックパルス C N T _ C L K の計数によってカウンタ 11 の生成するカウント信号の信号値が減少する。このクロックパルス C N T _ C L K の計数によってカウンタ 11 が生成するカウント信号の信号値が減少する動作をダウンカウントと表記する。尚、以下の表 1 では、パルス C M O D 1 (0)について次のように表記する。「N 変換期間」の欄は、パルス C M O D 1 (0)が L レベルから H レベルとなる時間が N 変換期間の少なくとも一部にあれば H とし、N 変換期間中、L レベルのままで H とする。「S 変換期間」の欄についても、N 変換期間の欄と同様に表記する。パルス C M O D 2 (0)についても、パルス C M O D 1 (0)と同様の表記を行う。
10

【 0 0 2 7 】

【表 1】

信号振幅の大 小関係	N 変換期間		S 変換期間	
	パルス C M O D 1 (0)	パルス C M O D 2 (0)	パルス C M O D 1 (0)	パルス C M O D 2 (0)
(1)	H	L	L	H
(2)		H		L
(3)		H		H
(4)		L		L

【 0 0 2 8 】

<信号振幅の大小関係が(1)の場合について>

以下に述べる動作は、信号振幅が A N 1 信号 < A N 2 信号、かつ A S 1 信号 < A S 2 信号の関係にある場合を説明する。
30

【 0 0 2 9 】

以下に説明する動作は図 1 で示した撮像装置の左から 1 列目、2 列目(以下、単に n 列目と表記する場合には画面の左から数えたものとして表す)の画素 1 0 0 、比較器 8 、カウンタ 11 について説明する。3 列目、4 列目の画素 1 0 0 、比較器 8 、カウンタ 11 についてもそれぞれ 1 列目、2 列目の画素 1 0 0 、比較器 8 、カウンタ 11 と同様とすることができる。

【 0 0 3 0 】

まず、カウンタ 11 - 2 に関する動作を中心に説明する。

【 0 0 3 1 】

時刻 t 1 にタイミングジェネレータは、パルス P S E L を H レベルとする。これにより、垂直信号線 7 - 1 、7 - 2 には各画素 1 0 0 の F D 部の電位に基づく信号が垂直信号線 7 - 1 、7 - 2 のそれぞれに出力される。またタイミングジェネレータは、パルス P R E S を H レベルとしている。これによりリセット MOS トランジスタ 3 が導通し、F D 部の電位がリセットされている。
40

【 0 0 3 2 】

時刻 t 2 にタイミングジェネレータはパルス P R E S を L レベルとして F D 部の電位のリセットを解除する。また時刻 t 2 にタイミングジェネレータは、パルス C N T _ R S T を H レベルとした後、L レベルとする。これにより、カウンタ 11 - 1 ~ 1 1 - 4 が保持しているカウント信号が初期値にリセットされる。
50

【0033】

また時刻 t_3 に、タイミングジェネレータはパルス RMP_RST を L レベルとする。パルス RMP_RST を H レベルとしていたことにより、ランプ発生回路 9 で生成するランプ信号 RMP の電位がリセットされている。ランプ信号は本実施例の参照信号である。

【0034】

時刻 t_4 にタイミングジェネレータはパルス RMP_EN を H レベルとする。これにより、ランプ発生回路 9 はランプ信号の時間に依存した電位の変化を開始する。比較器 8 - 1 は画素 100 - 1 が垂直信号線 7 - 1 に出力している $AN1$ 信号とランプ信号とを比較する。比較器 8 - 2 は画素 100 - 2 が垂直信号線 7 - 2 に出力している $AN2$ 信号とランプ信号とを比較する。

10

【0035】

また時刻 t_4 において、タイミングジェネレータはパルス CNT_EN を H レベルとする。比較器 8 - 1、8 - 2 がカウンタ制御部 10 に出力する比較結果信号 $CMP1$ 、 $CMP2$ は H レベルである。比較結果信号 $CMP1$ 、 $CMP2$ が共に H レベルの期間、カウンタ制御部 10 はパルス $CEN2$ を L レベルとする。このパルス $CEN2$ が L レベルの時、カウンタ 11 - 2 はクロックパルス CNT_CLK の計数は行わない。

【0036】

時刻 t_5 に、垂直信号線 7 - 1 の電位 $VL1$ とランプ信号 RMP の電位との大小関係が逆転すると、比較結果信号 $CMP1$ の信号レベルが L レベルとなる。

20

【0037】

カウンタ制御部 10 は、比較結果信号 $CMP1$ と比較結果信号 $CMP2$ とが異なる信号値の時にパルス $CEN2$ を H レベルとする。従って、時刻 t_5 に、カウンタ制御部 10 はパルス $CEN2$ を H レベルとする。パルス CNT_EN が H レベルであり、かつパルス $CEN2$ を H レベルとする事で、カウンタ 11 - 2 はクロックパルス CNT_CLK の計数を開始する。カウンタ制御部 10 は、パルス $C MOD2(0)$ を L レベルとする。これにより、カウンタ 11 - 2 はアップカウントにてクロックパルス CNT_CLK の計数を行う。

【0038】

時刻 t_6 に垂直信号線 7 - 2 の電位 $VL2$ とランプ信号の電位 RMP の電位との大小関係が逆転すると、比較結果信号 $CMP2$ の信号レベルが L レベルとなる。これを受けて、カウンタ制御部 10 はパルス $CEN2$ を L レベルとする。これにより、カウンタ 11 - 2 はこの時点におけるカウント信号を保持する。カウンタ 11 - 2 が保持したカウント信号は、垂直信号線 7 - 1 の電位 $VL1$ と垂直信号線 7 - 2 の電位 $VL2$ との電位差の絶対値に基づくデジタル信号である。即ち、 $AN1$ 信号と $AN2$ 信号との差の絶対値に基づくデジタル信号である。この信号を $|DN1 - DN2|$ 信号と表記する。以下、後述する本実施例の $DS'1 - DS'2$ 信号についても同様に絶対値の符号を付して表す。なお、 $DN2$ 信号はカウンタ 11 - 2 が時刻 t_4 から時刻 t_6 までクロックパルス CNT_CLK を計数した場合に得られると想定されるカウント信号である。 $|DN1 - DN2|$ 信号は本実施例の第 1 の差分信号である。

30

【0039】

時刻 t_7 に、パルス RMP_EN を L レベルとする。これにより、ランプ発生回路 9 はランプ信号の時間に依存した電位の変化を終了する。また、タイミングジェネレータはパルス CNT_EN を L レベルとする。また、カウンタ制御部 10 はパルス $C MOD1(0)$ を L レベルとする。時刻 t_4 から時刻 t_7 までの期間に行う動作を、以下 N 変換と表記する。また、時刻 t_4 から時刻 t_7 までの期間、すなわち AN 信号とランプ信号とを比較する期間を N 変換期間と表記する。

40

【0040】

時刻 t_8 に、タイミングジェネレータはパルス RMP_RST を H レベルとする。これにより、ランプ信号の電位がリセットされる。

【0041】

50

時刻 t_9 に、タイミングジェネレータはパルス P T X を H レベルとする。

【0042】

時刻 t_{10} に、タイミングジェネレータはパルス P T X を L レベルとする。これにより、垂直信号線 7 - 1 には A S 1 信号、垂直信号線 7 - 2 には A S 2 信号が出力される。

【0043】

時刻 t_{11} に、タイミングジェネレータはパルス R M P _ R S T を L レベルとする。

【0044】

時刻 t_{12} に、タイミングジェネレータはパルス R M P _ E N を H レベルとする。これにより、ランプ発生回路 9 はランプ信号の電位 R M P の時間に依存した変化を開始する。
比較器 8 - 1 は画素 100 - 1 が垂直信号線 7 - 1 に出力している信号（以下、時刻 t_{12} において画素 100 - 1 が垂直信号線 7 - 1 に出力する信号を A S 1 信号と表記する）とランプ信号とを比較する。比較器 8 - 2 は画素 100 - 2 が垂直信号線 7 - 2 に出力している信号（以下、時刻 t_{12} において画素 100 - 2 が垂直信号線 7 - 2 に出力する信号を A S 2 信号と表記する）とランプ信号とを比較する。

【0045】

また時刻 t_{12} に、タイミングジェネレータはパルス C N T _ E N を H レベルとする。比較器 8 - 1、8 - 2 がカウンタ制御部 10 に出力する比較結果信号 C M P 1、C M P 2 は H レベルである。カウンタ制御部 10 が出力するパルス C M O D 1 (0) は L レベルのままである。これにより、カウンタ 11 - 1 のクロックパルス C N T _ C L K の計数がアップカウントで行われる。カウンタ 11 - 1 は、時刻 t_5 で保持したカウント信号からクロックパルス C N T _ C L K のカウントを開始する。また、比較結果信号 C M P 1、C M P 2 が共に H レベルの期間、カウンタ制御部 10 はパルス C E N 2 を L レベルとする。このパルス C E N 2 が L レベルの時、カウンタ 11 - 2 はクロックパルス C N T _ C L K の計数は行わない。

【0046】

時刻 t_{13} に、垂直信号線 7 - 1 の電位 V L 1 とランプ信号の電位 R M Pとの大小関係が逆転すると、比較結果信号 C M P 1 の信号レベルが L レベルとなる。

【0047】

カウンタ制御部 10 はパルス C E N 2 を H レベルとする。パルス C N T _ E N が H レベルであり、かつパルス C E N 2 を H レベルとする事で、カウンタ 11 - 2 はクロックパルス C N T _ C L K の計数を開始する。カウンタ制御部 10 は、パルス C M O D 2 (0) を H レベルとする。これにより、カウンタ 11 - 1 はダウンカウントでクロックパルス C N T _ C L K を計数する。

【0048】

時刻 t_{14} に垂直信号線 7 - 2 の電位 V L 2 とランプ信号の電位 R M Pとの大小関係が逆転すると、比較結果信号 C M P 2 の信号レベルが L レベルとなる。これを受けて、カウンタ制御部 10 はパルス C E N 2 を L レベルとする。これにより、カウンタ 11 - 2 はこの時点におけるカウント信号を保持する。カウンタ 11 - 2 が保持したカウント信号は、垂直信号線 7 - 1 の電位 V L 1 と垂直信号線 7 - 2 の電位 V L 2 との電位差の絶対値に基づくデジタル信号である。即ち、A S 1 信号と A S 2 信号との差の絶対値に基づくデジタル信号である。この信号を $|D S'1 - D S'2|$ 信号と表記する。なお、D S'1 信号はカウンタ 11 が時刻 t_{12} から時刻 t_{13} までダウンカウントによってクロックパルス C N T _ C L K を計数した場合に得られると想定されるカウント信号である。D S'1 信号は、A S 1 信号をデジタル変換して得られる信号（D S 1 信号と表記する）から A N 1 信号をデジタル変換して得られる D N 1 信号を差し引いた信号に基づくデジタル信号である。D S'2 信号はカウンタ 11 - 2 が時刻 t_{12} から時刻 t_{14} までダウンカウントによってクロックパルス C N T _ C L K を計数した場合に得られると想定されるカウント信号である。画素 100 のノイズ成分と、複数の比較器 8 の比較器毎の動作ばらつきを差し引いたデジタル信号を得ることができる。すなわち、複数の A S 信号の差から、複数の A N 信号の差を差し引いた信号に基づくデジタル信号が得られる。比較結果信号 C M P 1 と

比較結果信号 C M P 2 がともに、比較器 8 - 1、8 - 2 がともに比較動作を開始した時の信号値 (H レベル) と異なる信号値 (L レベル) である期間、カウンタ 11 - 2 はクロックパルスの計数を停止する。これにより、カウンタ 11 - 1 は | D S ' 1 - D S ' 2 | 信号を保持し続ける。

【 0 0 4 9 】

時刻 t 15 に、タイミングジェネレータはパルス R M P _ E N を L レベルとする。これにより、ランプ発生回路 9 はランプ信号の時間に依存した電位の変化を終了する。また、タイミングジェネレータはパルス C N T _ E N を L レベルとする。また、カウンタ制御部 10 はパルス C M O D 2 (0) を L レベルとする。時刻 t 12 から時刻 t 15 までの期間に行う動作を、以下 S 変換と表記する。また、時刻 t 12 から時刻 t 15 までの期間、すなわち A S 信号とランプ信号とを比較する期間を S 変換期間と表記する。
10

【 0 0 5 0 】

時刻 t 16 に、タイミングジェネレータはパルス R M P _ R S T を H レベルとする。これにより、ランプ信号の電位がリセットされる。

【 0 0 5 1 】

また時刻 t 16 に、タイミングジェネレータはパルス P R E S を H レベルとする。これにより、F D 部の電位がリセットされる。

【 0 0 5 2 】

上記の動作により、カウンタ 11 - 2 には | D S ' 1 - D S ' 2 | 信号が得られる。

【 0 0 5 3 】

次にカウンタ 11 - 1 に関する動作を中心に説明する。

【 0 0 5 4 】

時刻 t 4 に、カウンタ制御部 10 はパルス C M O D 1 (0)、C M O D 1 (1) を H レベルとする。カウンタ 11 - 1 のクロックパルス C N T _ C L K の 1 パルスあたりのカウント数は、パルス C M O D 1 (1) が H レベルの時には、パルス C M O D 1 (1) が L レベルの時の 2 倍とする。具体的には、カウンタ 11 - 1 は、パルス C M O D 1 (1) が L レベルの時にはクロックパルス C N T _ C L K の立ち上がりあるいは立ち下りのいずれか一方に応じてカウントする。そして、パルス C M O D 1 (1) が H レベルの時にはクロックパルス C N T _ C L K の立ち上がりと立ち下りの両方に応じてカウントを行う。このパルス C M O D 1 (1) が L レベルの時のカウントモードをシングルカウントモード、パルス C M O D 1 (1) が H レベルの時のカウントモードをダブルカウントモードと以下表記する。カウンタ制御部 10 はパルス C E N 1 を H レベルとする。これにより、カウンタ 11 - 1 はダブルカウントモードで、クロックパルス C N T _ C L K をダウンカウントにて計数する。
30

【 0 0 5 5 】

時刻 t 5 に、垂直信号線 7 - 1 の電位 V L 1 とランプ信号の電位 R M P との大小関係が逆転すると、比較結果信号 C M P 1 の信号レベルが L レベルとなる。これにより、カウンタ制御部 10 はパルス C M O D 1 (1) を L レベルとする。これにより、カウンタ 11 - 1 はダブルカウントモードからシングルカウントモードに変更してクロックパルス C N T _ C L K の計数を行う。
40

【 0 0 5 6 】

時刻 t 6 に垂直信号線 7 - 2 の電位 V L 2 とランプ信号の電位 R M P との大小関係が逆転すると、比較結果信号 C M P 2 の信号レベルが L レベルとなる。これを受けて、カウンタ制御部 10 はパルス C E N 1 を L レベルとする。

【 0 0 5 7 】

カウンタ 11 - 1 が時刻 t 6 で保持したカウント信号について説明する。

【 0 0 5 8 】

カウンタ 11 - 1 は時刻 t 4 から時刻 t 5 の期間、ダブルカウントモードでクロックパルス C N T _ C L K の計数を行った。この時刻 t 5 でカウンタ 11 - 1 が有していた信号は、A N 1 信号を 2 倍にした信号（以下、2 A N 1 信号と表記する）に基づくデジタル信
50

号である。カウンタ 11 - 1 は時刻 t 5 から時刻 t 6 の期間、シングルカウントモードでクロックパルス CNT_CLK の計数を行った。この時刻 t 5 から時刻 t 6 の期間のみにクロックパルス CNT_CLK を計数して得たデジタル信号は、AN2 信号から AN1 信号を差し引いた信号（以下、AN2 - AN1 信号と表記する）に基づくデジタル信号である。従って時刻 t 4 から時刻 t 6までの期間にカウンタ 11 - 1 がクロックパルス CNT_CLK を計数して得たデジタル信号は、2AN1 信号と AN2 - AN1 信号を足し合わせた信号に基づくデジタル信号である。即ち、AN1 信号と AN2 信号との和（以下、AN1 + AN2 信号と表記する）に基づくデジタル信号である。このカウンタ 11 - 1 が時刻 t 6 に保持したデジタル信号を DN1 + DN2 信号と表記する。

【0059】

10

時刻 t 7 に、パルス C MOD1(0) を L レベルとする。

【0060】

時刻 t 12 に、パルス C MOD1(1) を H レベルとし、カウンタ 11 - 1 をダブルカウントモードとする。また、パルス C MOD1(0) を L レベルとし、パルス CEN1 を H レベルとする。これにより、カウンタ 11 - 1 はダブルカウントモードで、クロックパルス CNT_CLK をアップカウントで計数する。

【0061】

20

時刻 t 13 に、垂直信号線 7 - 1 の電位 VL1 とランプ信号の電位 RMP との大小関係が逆転すると、比較結果信号 CMP1 の信号レベルが L レベルとなる。これを受けてカウンタ制御部 10 は、パルス C MOD1(1) を L レベルとする。これにより、カウンタ 11 - 1 はダブルカウントモードからシングルカウントモードに変更してクロックパルス CNT_CLK の計数を行う。

【0062】

時刻 t 14 に垂直信号線 7 - 2 の電位 VL2 とランプ信号の電位 RMP との大小関係が逆転すると、比較結果信号 CMP2 の信号レベルが L レベルとなる。これを受けて、カウンタ制御部 10 はパルス CEN1 を L レベルとする。これにより、カウンタ 11 - 1 はこの時点におけるカウント信号を保持する。

【0063】

カウンタ 11 - 1 が時刻 t 14 に保持したデジタル信号について説明する。

【0064】

30

カウンタ 11 - 1 は時刻 t 12 から時刻 t 13 の期間、ダブルカウントモードでクロックパルス CNT_CLK の計数を行った。この時刻 t 13 でカウンタ 11 - 1 が有していた信号は、AS1 信号を 2 倍にした信号（以下、2AS1 信号と表記する）に基づくデジタル信号である。カウンタ 11 - 1 は時刻 t 13 から時刻 t 14 の期間、シングルカウントモードでクロックパルス CNT_CLK の計数を行った。この時刻 t 13 から時刻 t 14 の期間のみにクロックパルス CNT_CLK を計数して得たデジタル信号は、AS2 信号から AS1 信号を差し引いた信号（以下、AS2 - AS1 信号と表記する）に基づくデジタル信号である。従って時刻 t 12 から時刻 t 14までの期間にカウンタ 11 - 1 がクロックパルス CNT_CLK を計数して得たデジタル信号は、2AS1 信号と AS2 - AS1 信号を足し合わせた信号に基づくデジタル信号である。即ち、AS1 信号と AS2 信号との和（以下、AS1 + AS2 信号と表記する）に基づくデジタル信号である。このカウンタ 11 - 1 が時刻 t 14 に保持したデジタル信号を DS'1 + DS'2 信号と表記する。比較結果信号 CMP1 と比較結果信号 CMP2 がともに、比較器 8 - 1、8 - 2 がともに比較動作を開始した時の信号値（H レベル）と異なる信号値（L レベル）である期間、カウンタ 11 - 1 はカウンタ 11 - 2 と同様にクロックパルスの計数を停止する。これにより、カウンタ 11 - 1 は DS'1 + DS'2 信号を保持し続ける。

40

【0065】

時刻 t 15 にパルス C MOD2(1) を L レベルとする。

【0066】

この撮像装置では、第 2 のカウンタのカウンタ 11 - 1 をダブルカウントモード、シ

50

グルカウントモードとで動作させている。つまり、カウンタ 11 - 1 は、複数の比較器の出力する比較結果信号の信号値が同じ期間に行う第 1 の計数と、複数の比較器が出力する比較結果信号の信号値の異なる期間に行う第 2 の計数とを行う。そして、クロックパルスの単位期間あたりの計数を、第 1 の計数の方が第 2 の計数よりも大きくする。この動作により、 $D S' 1 + D S' 2$ 信号と、 $| D S' 1 - D S' 2 |$ 信号とをそれぞれ得ることができる。本実施例の第 1 のデジタル信号は $| D S' 1 - D S' 2 |$ 信号である。また、本実施例の第 2 のデジタル信号は $D S' 1 + D S' 2$ 信号である。つまり、複数の画素 100 が出力する信号の差に基づく第 1 のデジタル信号と、和に基づく第 2 のデジタル信号とを得ることができる。

【0067】

10

<信号振幅の大小関係が(2)の場合について>

次に、信号振幅が $A N 1$ 信号 > $A N 2$ 信号、かつ $A S 1$ 信号 > $A S 2$ 信号の関係にある場合について説明する。

【0068】

以下、図 5 を参照しながら説明する。以下の説明は先の図 4 を用いて説明した動作と異なる点を中心に説明する。

【0069】

時刻 t_1 から時刻 t_4 のそれぞれにおける動作は、先の図 4 を用いて説明した時刻 t_1 から時刻 t_4 のそれぞれの動作と同様とすることができる。

【0070】

20

時刻 t_5 (2) に垂直信号線 7 - 2 の電位 $V L 2$ とランプ信号の電位 $R M P$ との大小関係が逆転すると、比較結果信号 $C M P 2$ の信号レベルが L レベルとなる。

【0071】

カウンタ制御部 10 は、比較結果信号 $C M P 1$ と比較結果信号 $C M P 2$ とが異なる信号値の時にパルス $C E N 2$ を H レベルとする。従って、時刻 t_5 (2) に、カウンタ制御部 10 はパルス $C E N 2$ を H レベルとする。比較結果信号 $C M P 2$ が L レベルの期間、パルス $C E N 2$ は H レベルである。パルス $C N T_E N$ も H レベルとし、カウンタ 11 - 2 はクロックパルス $C N T_C L K$ の計数を開始する。カウンタ制御部 10 はパルス $C M O D 2$ (0) を H レベルとする。これにより、カウンタ 11 - 2 はダウンカウントでクロックパルス $C N T_C L K$ を計数する。

30

【0072】

時刻 t_6 (2) に垂直信号線 7 - 1 の電位 $V L 1$ とランプ信号の電位 $R M P$ との大小関係が逆転すると、比較結果信号 $C M P 1$ の信号レベルが L レベルとなる。これを受け、カウンタ制御部 10 はパルス $C E N 1$ 、 $C E N 2$ を共に L レベルとする。これにより、カウンタ 11 - 1、11 - 2 はこの時点におけるカウント信号を保持する。カウンタ 11 - 1 が保持したカウント信号は $D N 1 + D N 2$ 信号である。カウンタ 11 - 2 が保持したカウント信号は $| D N 1 - D N 2 |$ 信号である。

【0073】

時刻 t_7 (2) に、タイミングジェネレータはパルス $R M P_E N$ を L レベルとする。また、タイミングジェネレータはパルス $C N T_E N$ を L レベルとする。また、カウンタ制御部 10 はパルス $C M O D 1$ (0)、 $C M O D 2$ (0) を L レベルとする。

40

【0074】

時刻 $t_8 \sim t_{12}$ のそれぞれにおける動作は、先の図 4 を用いて説明した時刻 $t_8 \sim t_{12}$ のそれぞれの動作と同様とすることができる。

【0075】

時刻 t_{13} (2) に、垂直信号線 7 - 2 の電位 $V L 1$ とランプ信号の電位 $R M P$ との大小関係が逆転すると、比較結果信号 $C M P 2$ の信号レベルが L レベルとなる。これを受け、カウンタ制御部 10 はパルス $C E N 2$ を H レベルとする。パルス $C N T_E N$ も H レベルのため、カウンタ 11 - 2 はクロックパルス $C N T_C L K$ の計数を開始する。カウンタ制御部 10 はパルス $C M O D 2$ (0) を L レベルとして、カウンタ 11 - 2 はアップ

50

カウントでクロックパルス C N T _ C L K を計数する。

【 0 0 7 6 】

時刻 $t_{14}(2)$ に垂直信号線 7 - 1 の電位 V L 1 とランプ信号の電位 R M Pとの大小関係が逆転すると、比較結果信号 C M P 1 の信号レベルが L レベルとなる。これを受け、カウンタ制御部 10 はパルス C E N 1、C E N 2 をともに L レベルとする。これにより、カウンタ 11 - 1、11 - 2 はこの時点におけるカウント信号を保持する。この時点でカウンタ 11 - 1 が保持したカウント信号が D S ' 1 + D S ' 2 信号である。カウンタ 11 - 2 が保持したカウント信号は | D S ' 1 - D S ' 2 | 信号である。

【 0 0 7 7 】

時刻 t_{15} 、 t_{16} のそれぞれにおける動作は、先の図 4 を用いて説明した時刻 t_{15} 10 、 t_{16} のそれぞれの動作と同様とすることができる。

【 0 0 7 8 】

上記の動作により、D S ' 1 + D S ' 2 信号、| D S ' 1 - D S ' 2 | 信号が得られる。

【 0 0 7 9 】

< 信号振幅の大小関係が (3) の場合について >

次に、信号振幅が A N 1 信号 > A N 2 信号、かつ A S 1 信号 < A S 2 信号の関係にある場合を説明する。

【 0 0 8 0 】

以下、図 6 を参照しながら説明する。

20

【 0 0 8 1 】

時刻 t_1 から時刻 t_4 のそれぞれの動作は、先の図 4 を用いて説明した時刻 t_1 から時刻 t_4 のそれぞれの動作と同様とすることができる。

【 0 0 8 2 】

時刻 $t_5(3)$ 、 $t_6(3)$ 、 $t_7(3)$ のそれぞれの動作は、先の図 5 の時刻 $t_5(2)$ 、 $t_6(2)$ 、 $t_7(2)$ のそれぞれの動作と同様とすることができる。

【 0 0 8 3 】

時刻 t_8 から時刻 t_{12} までのそれぞれの動作は、先の図 4 を用いて説明した時刻 t_1 から時刻 t_4 のそれぞれの動作と同様とすることができる。

【 0 0 8 4 】

30

時刻 $t_{13}(3)$ 、 $t_{14}(3)$ 、 $t_{15}(3)$ のそれぞれの動作は、先の図 4 を用いて説明した時刻 t_{13} 、 t_{14} 、 t_{15} のそれぞれの動作と同様とすることができる。

【 0 0 8 5 】

時刻 t_{16} での動作は、先の図 4 を用いて説明した時刻 t_{16} の動作と同様とすることができる。

【 0 0 8 6 】

上記の動作により、D S ' 1 + D S ' 2 信号、| D S ' 1 - D S ' 2 | 信号が得られる。

【 0 0 8 7 】

< 信号振幅の大小関係が (4) の場合について >

40

次に、信号振幅が A N 1 信号 < A N 2 信号、かつ A S 1 信号 > A S 2 信号の関係にある場合を説明する。

【 0 0 8 8 】

以下、図 7 を参照しながら説明する。

【 0 0 8 9 】

時刻 t_1 から時刻 t_4 のそれぞれの動作は、先の図 4 を用いて説明した時刻 t_1 から時刻 t_4 のそれぞれの動作と同様とすることができる。

【 0 0 9 0 】

時刻 $t_5(4)$ 、 $t_6(4)$ 、 $t_7(4)$ のそれぞれの動作は、先の図 4 の時刻 t_5 、 t_6 、 t_7 のそれぞれの動作と同様とすることができる。

50

【0091】

時刻 t_{18} から時刻 t_{12} までのそれぞれの動作は、先の図4を用いて説明した時刻 t_1 から時刻 t_4 のそれぞれの動作と同様とすることができる。

【0092】

時刻 $t_{13}(4)$ 、 $t_{14}(4)$ 、 $t_{15}(4)$ のそれぞれの動作は、先の図5を用いて説明した時刻 $t_{13}(2)$ 、 $t_{14}(2)$ 、 $t_{15}(2)$ のそれぞれの動作と同様とすることができる。

【0093】

時刻 t_{16} での動作は、先の図4を用いて説明した時刻 t_{16} の動作と同様とすることができます。

10

【0094】

上記の動作により、 $DS'1 + DS'2$ 信号、 $|DS'1 - DS'2|$ 信号が得られる。

【0095】

本実施例の撮像装置は、比較結果信号 $CMP1$ 、 $CMP2$ の信号値が異なる期間に、比較結果信号 $CMP1$ 、 $CMP2$ の信号値が変化する順序に基づいてカウント信号の信号値の増加と減少のいずれかを選択してカウンタにクロックパルスの計数を行わせるカウンタ制御部10を有する。カウンタ制御部10は、これまで述べたように、複数の画素信号の信号振幅の大小関係に基づいて、N変換期間、S変換期間のパルス $C MOD 2(0)$ の信号値を設定する。これにより、信号振幅が(1)～(4)の関係のそれれにおいて、複数の比較器8の基準電位を異ならせる期間を設けずとも、 $|DS'1 - DS'2|$ 信号を得ることができる。

20

【0096】

さらに本実施例のカウンタ制御部10は、カウンタ11-1が複数の比較器の出力する比較結果信号の信号値が同じ期間に行うクロックパルスの計数の重みを、複数の比較器の出力する比較結果信号の信号値が異なる期間に行うクロックパルスの計数の重みよりも大きくする。これによって、カウンタ11-1は画素100-1が出力する画素信号と画素100-2が出力する画素信号との和に基づくカウント信号を生成する。

【0097】

本実施例では、画素100-1、100-2が出力する画素信号の和と差のそれれに基づくデジタル信号を得る形態を説明した。画素信号の和と差の組み合わせは本実施例の画素100-1、100-2以外であってもよく、種々の組み合わせが可能である。例えば、画素100-1、100-3が出力する画素信号の和、差に基づくデジタル信号を、比較器8-1、8-3が出力する比較結果信号 $CMP1$ 、 $CMP3$ に基づいて得る形態であっても良い。

30

【0098】

本実施例では、ランプ信号の時間に依存して電位が変化する形態の一例として、なめらかに電位が変化する信号を用いた形態を基に説明した。本実施例のランプ信号はこれに限定されるものではなく、階段状に電位が時間に依存して変化する信号であっても良い。このようなランプ信号として、例えば抵抗アレイを有し、抵抗値を順次切り替える構成を有するデジタルアナログコンバータによって生成される信号がある。

40

【0099】

また、本実施例の撮像装置では、画素100が出力した画素信号が比較器8に出力される形態を説明した。他の形態として、垂直信号線7上に、一の電極に画素信号が出力され、他の電極が比較器8の入力端子に電気的に接続された容量を有する形態であっても良い。この容量を用いて、相関二重サンプリングを行う形態であっても良い。つまり、この容量に、AN信号を保持させた後、画素100がAS信号を垂直信号線7に出力することにより、比較器8にはAS信号とAN信号の差分の信号が入力される形態である。この形態であっても、本実施例の図4～図6を参照しながら述べた動作によって動作させることができる。この形態でのN変換で得られる $|DN1 - DN2|$ 信号は、複数の比較器8-1

50

～8～4のそれぞれの動作ばらつきの成分を含む信号である。このような形態においても、比較器8に出力される信号は、画素100が出力する信号に基づく信号である。

【0100】

次に、図13に本実施例の撮像装置の利用形態の一例を示す。

【0101】

図13に、図1で説明した画素100と、フォトダイオード1に光を集光するマイクロレンズ23との配置の一例を示す。入射光を複数の画素100のフォトダイオード1に導くための1つのマイクロレンズ23が、複数の画素100のフォトダイオード1を覆うように配されている。つまり、1つのマイクロレンズは複数の光電変換部に対応して設けられている。本形態の撮像装置は、複数のマイクロレンズ23を有するマイクロレンズアレイを有する。10

【0102】

本実施例の撮像装置に設けられた画素100は、位相差検出方式による焦点検出に用いるための信号を出力する。画素100が出力する、焦点検出に用いるための信号を以下、焦点検出基礎信号と表記する。例えば、画素部のうちの、ライン状またはクロス状の位置にある複数の画素から焦点検出基礎信号が出力される。本実施例の撮像装置では、この焦点検出基礎信号がAS1信号、AS2信号である。本実施例の撮像装置は|DS'1-DS'2|信号により、画素100-1と画素100-2への入射光の位相差を検出することができる。また、DS'1+DS'2信号により、1つのマイクロレンズ23が集光した入射光に基づくデジタル信号を得ることができる。つまり、|DS'1-DS'2|信号を用いた位相差に基づく焦点検出と、DS'1+DS'2信号を用いた画像形成と、を行うことができる。本実施例の撮像装置は、この焦点検出と画像形成に用いる|DS'1-DS'2|信号とDS'1+DS'2信号を同時に出力することができる。20

【0103】

さらに、撮像装置と、撮像装置から出力される信号を処理する出力信号処理部とを有する撮像システムの形態が考えられる。撮像装置がDS'1信号とDS'2信号とを個別に出力する場合では、撮像装置の外部に設けられた出力信号処理部がDS'1-DS'2信号とDS'1+DS'2信号を得るための演算処理を行う必要があった。これに対して、本実施例の撮像装置は|DS'1-DS'2|信号とDS'1+DS'2信号を出力するため、出力信号処理部の演算処理の負荷を減らすことができる。よって、撮像装置と信号処理部とを有する撮像システムの動作を高速化することができる。30

【0104】

また、本実施例では、画素100の配された列に比較器8が対応して設けられた列ADCを有する撮像装置について説明した。本実施例はこの形態に限定されるものではなく、例えば、2列の画素に1つの比較器8が配された形態であっても良い。また、本実施例は列ADCを有する撮像装置に限定されない。例えば、次の形態の撮像装置であっても実施できる。複数の画素100が出力するアナログ信号を保持する容量が各列に設けられている。水平走査回路が、各列の容量の保持したアナログ信号を順次出力する。この水平走査回路によって出力されるアナログ信号をデジタル信号に変換するA/D変換部が設けられた形態の撮像装置がある。このA/D変換部は第1の比較器、第2の比較器、カウンタ制御部、カウンタを有する形態であれば良い。40

【0105】

本実施例では、第2のカウンタがダブルカウントモード、シングルカウントモードを行う形態を例として説明した。本実施例はこの形態に限定されない。例えば、3つの画素100-1～100-3が出力する信号の和に基づくデジタル信号を得る場合には、以下の形態とすれば良い。比較結果信号CMP1～3が全てHレベルの時には、1つのクロックパルスCNT_CLKに対して3つカウントする。そして、比較結果信号CMP1～3のいずれか2つがHレベルの時には1つのクロックパルスCNT_CLKに対して2つカウントする。そして、比較結果信号CMP1～3のいずれか1つのみがHレベルの時には1つのクロックパルスCNT_CLKに対して1つカウントするように重み付けをすればよ50

い。

【0106】

また、DN1+DN2信号、DS1+DS2信号を得る形態として、第2のカウンタがダブルカウントモード、シングルカウントモードを行う形態を例として説明した。前記第1の光電変換信号と前記第2の光電変換信号との和に基づく第2のデジタル信号を得る形態はこの形態の他に、次のような形態とすることができる。例えば第2のカウンタが比較結果信号CMP1、CMP2が同じ信号値の時のみ計数したカウント信号Aと、比較結果信号CMP1、CMP2が異なる信号値の時のみ計数したカウント信号Bをそれぞれ保持する。図4の形態では、カウント信号Aは、時刻t4から時刻t5にダウンカウントで計数したDN1信号と、時刻t12から時刻t13にアップカウントで計数したDS1信号の差の、DS1-DN1信号である。カウント信号Bは、時刻t5から時刻t6にダウンカウントで計数したDN2-DN1信号と、時刻t13から時刻t14にアップカウントで計数したDS2-DS1信号との差の信号である。つまり、 $DS2 - DS1 - (DN2 - DN1) = DS1 - DN1 + DS2 - DN2$

となる。DS1-DN1信号はDS'1信号、DS2-DN2信号はDS'2信号であることから、 $DS'1 + DS'2$ 信号を得ることができる。

【0107】

また、本実施例の撮像装置では、N変換期間とS変換期間とをそれぞれ設ける形態を説明した。他の形態として、N変換期間を省略し、S変換期間のみとしても良い。この形態の場合には、撮像装置が outputする信号は、 $|DN1 - DN2|$ 信号を含んだ $|DS1 - DS2|$ 信号と、 $DN1 + DN2$ 信号を含んだ $DS1 + DS2$ 信号である。

【0108】

本実施例の撮像装置はアナログデジタル変換部の一例として、時間に依存して電位が変化する参照信号と画素が出力する画素信号とを比較する形態を説明したが、他の形態のアナログデジタル変換部であっても実施することができる。例えば、逐次比較型、デルタシグマ型などのアナログデジタル変換部であっても実施することができる。これらのアナログデジタル変換部の場合には、AD変換によって得られたDS1信号とDS2信号とを個別に保持するメモリを有する。さらに撮像装置が演算部を有し、演算部はメモリに保持されたDS1信号とDS2信号とを加算して $DS1 + DS2$ 信号を得る。さらに演算部は、DS1信号とDS2信号との差の $DS1 - DS2$ 信号を得る。これにより、撮像装置は $DS1 + DS2$ 信号と $DS1 - DS2$ 信号とを出力することができる。よって、図1～図7、図13に示した撮像装置と同様の効果を得ることができる。

【0109】

〔実施例2〕

本実施例の撮像装置を、実施例1とは異なる部分を中心に説明する。

【0110】

以下、図面を参照しながら説明する。

【0111】

図8は、本実施例の撮像装置の一例を示したブロック図である。実施例1で説明した図1と同じ機能を有するものについては、図1で付した符号と同一の符号を付している。

【0112】

複数の反転増幅器12は、行列状に配された複数の画素100の列に対応して設かれている。反転増幅器12は、画素100が出力する画素信号を増幅して比較器8に出力する増幅部である。実施例1と異なるのは、画素100から出力されたAN信号、AS信号のそれぞれが反転増幅器12によって反転増幅されて比較器8に出力される点である。垂直信号線については、画素100から反転増幅器12までの電気的経路を第1の垂直信号

10

20

30

40

50

線 7 - 1 ~ 7 - 4、反転増幅器 1 2 から比較器 8 までの電気的経路を反転増幅信号線 1 3 - 1 ~ 1 3 - 4 と分けて示した。本実施例では画素 1 0 0 が出力する A N 信号に基づいて反転増幅器 1 2 が出力する信号が比較器 8 に与えられる。この画素 1 0 0 が出力する A N 信号に基づいて反転増幅器 1 2 が出力する信号を G N 信号と表記する。同様に、画素 1 0 0 が出力する A S 信号に基づいて反転増幅器 1 2 が出力する信号を G S 信号と表記する。本実施例のアナログ信号出力部 5 0 は複数の画素 1 0 0 と、反転増幅器 1 2 を含んでいる。本実施例において、アナログ信号出力部 5 0 が出力するノイズ信号は G N 信号である。G N 信号は画素 1 0 0 のノイズ成分と反転増幅器 1 2 のオフセット成分とを有する信号である。すなわち、G N 信号は画素 1 0 0 の出力する A N 信号に基づく信号である。また、アナログ信号出力部 5 0 が出力する光電変換信号は G S 信号である。G S 信号は、画素 1 0 0 が出力する光電変換信号の A S 信号に基づく信号である。10

【 0 1 1 3 】

図 9 は、図 8 で例示した撮像装置の動作の一例を示したタイミング図である。図 9 では、第 1 の垂直信号線 7 の電位 V L に加え、反転増幅器 1 2 から比較器 8 までの電気的経路である反転増幅信号線 1 3 の電位 C A を示した。また、図 9 は先の実施例 1 で図 4 を参照しながら述べた(1) A N 1 信号 < A N 2 信号、A S 1 信号 < A S 2 信号の信号振幅の場合について説明する。つまり、G N 1 < G N 2 信号、G S 1 信号 < G S 2 信号の信号振幅の形態である。この G N 信号、G S 信号の信号振幅とは、画素 1 0 0 から信号が出力されていない時に反転増幅器 1 2 が出力する信号からの変化量である。20

【 0 1 1 4 】

反転増幅信号線 1 3 の電位 C A は、垂直信号線 7 の電位 V L を反転増幅した信号である。従って、本実施例においては、画素 1 0 0 から A N 信号、A S 信号が出力されて反転増幅信号線 1 3 の電位 C A が変化する方向が第 1 の垂直信号線 7 の電位 V L とは反対方向になる。従って、ランプ信号の電位 R M P の時間に依存して電位が変化する方向も、実施例 1 とは反対方向としている。20

【 0 1 1 5 】

その他の点については、実施例 1 で述べた図 4 の動作と同様とすることができる。

【 0 1 1 6 】

また、実施例 1 で述べた、画素 1 0 0 - 1 , 1 0 0 - 2 が出力する画素信号の信号振幅の大小関係が(2) ~ (4)の場合であっても実施することができる。つまり、ランプ信号の電位 R M P の時間に依存して電位が変化する方向が実施例 1 とは反対方向である点を除き、実施例 1 で図 5 ~ 図 7 を用いて説明した動作と同様とすることができる。上記の動作により、第 1 のデジタル信号の | D S ' 1 - D S ' 2 | 信号と第 2 のデジタル信号の D S ' 1 + D S ' 2 信号が得られる。これにより、実施例 1 と同様の効果を得ることができる。30

【 0 1 1 7 】

〔 実施例 3 〕

本実施例の撮像装置を、実施例 1 とは異なる部分を中心に説明する。

【 0 1 1 8 】

以下、図面を参照しながら説明する。40

【 0 1 1 9 】

図 1 0 は、本実施例の撮像装置の一例を示した等価回路図である。実施例 1 で説明した図 4 と同じ機能を有するものについては、図 4 で付した符号と同一の符号を付している。

【 0 1 2 0 】

実施例 1 と異なるのは、カウンタ制御部 1 0 から信号 S I G が与えられる符号メモリ 1 4 が、それぞれのカウンタ 1 1 に対応して設けられている点と、カウンタ制御部 1 0 が判定回路 1 5 、符号メモリ制御回路 1 6 とを有している点である。符号メモリ 1 4 が、それぞれのカウンタ 1 1 に対応して設けられている形態の一例として、符号メモリ 1 4 とカウンタ 1 1 とを有する回路部が複数設けられている形態を示した。判定回路 1 5 は、カウンタ 1 1 が保持するカウント信号の正負の符号を判定する符号判定部である。図 1 0 に示し50

た符号メモリ 14 - 1 ~ 14 - 4 のそれぞれにはカウンタ制御部 10 から信号 SIG 1 ~ 4 が与えられる。信号 SIG 1 ~ 4 は、N 変換期間、S 変換期間で比較結果信号 CMP 1 が比較結果信号 CMP 2 よりも早く L レベルになる場合に H レベルとなる。逆に、比較結果信号 CMP 1 が比較結果信号 CMP 2 よりも遅く L レベルになる場合には L レベルとなる。つまり、複数の画素 100 の出力する画素信号の大小関係を符号メモリ 14 に保持させる信号である。符号メモリ 14 には不図示のタイミングジェネレータからパルス SIG_N_WEN, SIG_S_WEN が与えられる。

【0121】

次に図 11 を参照しながら、本実施例のカウンタ制御部 10 について説明する。

【0122】

カウンタ制御部 10 はフリップフロップ回路 FF1, FF2 を有している。フリップフロップ回路 FF1 の D 端子には、比較器 8 - 1 の出力する比較結果信号 CMP1 が入力される。フリップフロップ回路 FF1 の第 2 の入力端子には、比較器 8 - 2 の出力する比較結果信号 CMP2 を反転した信号が入力される。フリップフロップ回路 FF1 は D 端子、第 2 の入力端子のそれぞれに入力される信号に基づいて、Q 端子から信号 QA を符号メモリ制御回路 16 に出力する。フリップフロップ回路 FF2 の D 端子には、比較器 8 - 2 が出力する比較結果信号 CMP2 が入力される。また、フリップフロップ回路 FF2 の第 2 の入力端子にはクロックパルス CNT_CLK の代わりに比較器 8 - 1 の出力する比較結果信号 CMP1 を反転した信号が入力される。フリップフロップ回路 FF2 は D 端子、第 2 の入力端子のそれぞれに入力される信号に基づいて、Q 端子から信号 QB を符号メモリ制御回路 16 に出力する。

【0123】

以下の表 2 に、比較結果信号 CMP1, CMP2 が H レベルから L レベルに遷移するタイミングの違いと、信号 QA, QB の信号値との関係について示す。

【0124】

【表 2】

	QA	QB
CMP1 が CMP2 よりも先に L レベルに遷移	0	1
CMP2 が CMP1 よりも先に L レベルに遷移	1	0

【0125】

CMP1, CMP2 が同時に L レベルから H レベルに遷移する場合には、信号 QA と信号 QB の信号値は同一となる。同様に、CMP1, CMP2 が共に H レベルのままであり、L レベルに遷移しない場合についても、信号 QA, QB の信号値は同一となる。つまり、これらの場合では信号 QA, QB の信号値は共に、0, 1、フリップフロップ回路 FF1, FF2 の初期値のいずれかの値となる。

【0126】

符号メモリ制御回路 16 は、この信号 QA, QB の信号値に基づいて信号 SIG を生成する。本実施例の撮像装置では、信号 SIG1, SIG2 はいずれか一方を使用する形態とすることができる。信号 SIG1 を L レベルに固定し、信号 SIG2 を信号 QA, QB の信号値に基づいて変化させる形態について説明する。信号 QA の信号値が 1、信号 QB の信号値が 0 の場合、信号 SIG2 の信号値を L レベルとする。また、信号 QA の信号値が 0、信号 QB の信号値が 1 の場合、信号 SIG2 の信号値を H レベルとする。符号メモリ 14 - 2 は、信号 SIG2 が L レベルであれば、符号メモリ 14 - 2 は L レベルの信号を保持する。符号メモリ 14 - 2 の保持した L レベルの信号が出力されることで、画素 100 - 1 の出力する画素信号から画素 100 - 2 の出力する画素信号を差し引いた信号が

10

20

30

40

50

正の値であることが分かる。逆に、信号 S I G 2 が H レベルであれば、符号メモリ 14 - 2 は H レベルの信号を保持する。符号メモリ 14 - 2 の保持した H レベルの信号が出力されることで、画素 100 - 1 の出力する画素信号から画素 100 - 2 の出力する画素信号を差し引いた信号が負の値であることが分かる。信号 Q A、Q B の信号値が共に 0 あるいは共に 1 である時、信号 S I G 2 の信号値は H レベルとしても L レベルとしても良い。

【0127】

次に、図 12 を参照しながら図 10 で例示した撮像装置の動作について、実施例 1 と異なる点を中心に説明する。図 12 で示した M E M N、M E M S は、符号メモリ 14 が保持する信号を表したものである。本実施例の符号メモリ 14 - 2 は A N 1 - A N 2 信号の符号の情報の信号 M E M N と、A S 1 - A S 2 信号の符号の情報の信号 M E M S とをそれぞれ保持する。図 12 で示した動作は、符号メモリ 14 - 1 は使用しない形態、即ち信号 S I G 1 は L レベルのまま固定した形態である。図 12 で示した動作は、画素 100 - 1 の出力する画素信号が画素 100 - 2 の出力する画素信号よりも小さい場合について示したものである。

【0128】

時刻 t 2 1 では、信号 S I G 2、S I G N _ W E N、S I G S _ W E N、M E M N、M E M S は全て L レベルである。その他の動作は実施例 1 で図 4 を参照しながら説明した時刻 t 1 での動作と同様とすることができる。

【0129】

時刻 t 2 2 から時刻 t 2 4 までのそれぞれの動作は、実施例 1 で図 4 を参照しながら説明した時刻 t 2 から時刻 t 4 までのそれぞれの動作と同様とすることができる。

【0130】

時刻 t 2 5 に、比較結果信号 C M P 1 が L レベルとなると、比較結果信号 C M P 2 は H レベルのままであるので、信号 Q A の信号値は 0、信号 Q B の信号値は 1 である。従って、信号 S I G 2 は H レベルとなる。その他の時刻 t 2 5 における動作は、実施例 1 で図 4 を参照しながら説明した時刻 t 5 での動作と同様とすることができる。

【0131】

時刻 t 2 6 における動作は、実施例 1 で図 4 を参照しながら説明した時刻 t 6 での動作と同様とすることができる。

【0132】

時刻 t 2 7 に、信号 S I G N _ W E N を H レベルとする。これにより、符号メモリ 14 - 2 は信号 S I G 2 の信号値、すなわち H レベルの信号を保持する。よって、信号 M E M N が H レベルとなる。

【0133】

時刻 t 2 8 から時刻 t 3 1 までのそれぞれの動作は、実施例 1 で図 4 を参照しながら説明した時刻 t 8 から時刻 t 1 1 までのそれぞれの動作と同様とすることができる。

【0134】

時刻 t 3 2 に、信号 S I G 2 を L レベルにリセットする。その他の動作については、実施例 1 で図 4 を参照しながら説明した時刻 t 1 2 での動作と同様とすることができる。

【0135】

時刻 t 3 3 に、比較結果信号 C M P 1 が L レベルになると、比較結果信号 C M P 2 が H レベルのままであるので、信号 Q A の信号値は 1、信号 Q B の信号値は 0 である。従って、信号 S I G 2 は H レベルとなる。その他の動作については、実施例 1 で図 4 を参照しながら説明した時刻 t 1 3 での動作と同様とすることができる。

【0136】

時刻 t 3 4 での動作は、実施例 1 で図 4 を参照しながら説明した時刻 t 1 4 での動作と同様とすることができる。

【0137】

時刻 t 3 5 に、信号 S I G S _ W E N を H レベルとする。これにより、符号メモリ 14 - 2 は信号 S I G 2 の信号値、すなわち H レベルの信号を保持する。よって、信号 M E M

10

20

30

40

50

SがHレベルとなる。その他の動作については、実施例1で図4を参照しながら説明した時刻t15での動作と同様とすることができる。

【0138】

時刻t36での動作は、実施例1で図4を参照しながら説明した時刻t16での動作と同様とすることができる。

【0139】

符号メモリ14-2は信号MEMN、MEMSが共にHレベルである。この信号を不図示の水平走査回路が撮像装置の外部に電気的に接続された信号処理部に出力させる。これにより、撮像装置から画素100-1、100-2が出力する画素信号の大小関係を記録した信号を出力させることができる。

10

【0140】

本実施例の撮像装置では、DS'1+DS'2信号と、DS'1-DS'2信号とを得ることができ。また、DS'1-DS'2信号を、第1の比較器と第2の比較器のそれぞれの基準電位を異ならせる時間を設けずに得ることができる。

【0141】

また、特許文献1に記載の第2の撮像装置では、符号判定用の第3の比較器を設けることに依る回路規模の増大が生じていた。これに対し、本実施例の撮像装置では、第3の比較器を設けることによって生じる回路規模の増大を低減しながら、AN1-AN2信号、AS1-AS2信号の符号の判定を行うことができる。

【0142】

また、特許文献1に記載の第2の撮像装置では、符号判定用の第3比較器の比較結果が判定回路に入力される。そして、判定回路が出力する判定信号により、補数制御回路が第1の画素と第2の画素のそれぞれが出力するアナログ信号の差に基づくカウント信号を2の補数化するか否かを決定する。このようにして、第1の画素と第2の画素のそれぞれが出力するアナログ信号の大小関係に依らず、第1の画素と第2の画素のそれぞれが出力するアナログ信号の差に基づくデジタル信号を得られるようにしていた。これに対し、本実施例の撮像装置では符号判定部を有することにより、正負が判定されたAN1-AN2信号、AS1-AS2信号を得ることができる。よって、本実施例の撮像装置は、カウント信号の2の補数化を行わずとも、画素100-1と画素100-2のそれぞれが出力するアナログ信号の差に基づくデジタル信号を得られる効果を有する。

20

【0143】

本実施例の判定回路15のフリップフロップ回路FF1、FF2の第2の入力端子には、比較結果信号CMP1、CMP2を反転した信号が入力されていた。本実施例ではこの形態に限定されるものではない。本実施例では比較器8がランプ信号と画素信号との大小関係が逆転すると比較結果信号CMPがHレベルからLレベルに遷移する形態であったが、LレベルからHレベルに遷移する形態の比較器8を用いることもできる。この形態の場合には、フリップフロップ回路FF1、FF2第2の入力端子に入力される信号を比較結果信号CMP1、CMP2とすれば良い。

30

【0144】

本実施例では判定回路15の一例として、図11にフリップフロップ回路FF1、FF2を含む回路を説明した。本実施例の判定回路15はこの構成に限られるものではなく、比較結果信号CMP1、CMP2の信号値のどちらが先に変化したかを検出できる論理回路を用いれば実施することができる。例えば、フリップフロップ回路FF1、FF2の代わりに、Dラッチ回路で構成されていても良い。

40

【0145】

〔実施例4〕

これまで実施例1～3で述べた撮像装置を撮像システムに適用した場合の実施例について述べる。撮像システムとして、デジタルスチルカメラやデジタルカムコーダーや監視カメラなどがあげられる。図14に、撮像システムの例としてデジタルスチルカメラに撮像装置を適用した場合の模式図を示す。

50

【0146】

図14において、撮像システムは被写体の光学像を撮像装置154に結像させるレンズ152、レンズ152の保護のためのバリア151、レンズ152を通った光量を可変にするための絞り153を有する。レンズ152、絞り153は撮像装置154に光を導く光学系である。また、撮像システムは撮像装置154より出力される出力信号の処理を行う出力信号処理部155を有する。

【0147】

出力信号処理部155はデジタル信号処理部を有し、撮像装置154から出力される信号を、必要に応じて各種の補正、圧縮を行って信号を出力する動作を行う。

【0148】

また、撮像システムは、画像データを一時的に記憶する為のバッファメモリ部156、記録媒体に記録または読み出しを行うための記憶媒体制御インターフェース部158を有する。さらに撮像システムは、撮像データの記録または読み出しを行う為の半導体メモリ等の着脱可能な記録媒体159を有する。さらに、撮像システムは、外部コンピュータ等と通信する為の外部インターフェース部157、各種演算とデジタルスチルカメラ全体を制御する全体制御・演算部1510、撮像装置154を有する。さらに撮像システムは、出力信号処理部155に、各種タイミング信号を出力するタイミング発生部1511を有する。ここで、タイミング信号などは外部から入力されてもよく、撮像システムは少なくとも撮像装置154と、撮像装置154から出力された出力信号を処理する出力信号処理部155とを有すればよい。また、図13に示した撮像装置の構成の場合では、出力信号処理部155が焦点検出信号の処理を行う形態とすることができます。さらに出力信号処理部155がDS'1+DS'2信号から画像を形成する形態とすることができます。

10

【0149】

以上のように、本実施例の撮像システムは、撮像装置154を適用して撮像動作を行うことが可能である。

【符号の説明】**【0150】**

7 垂直信号線

8 比較器

9 ランプ発生回路

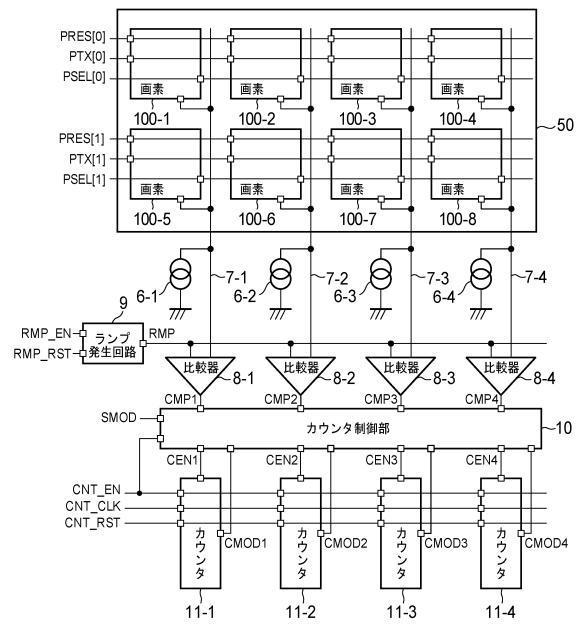
30

10 カウンタ制御部

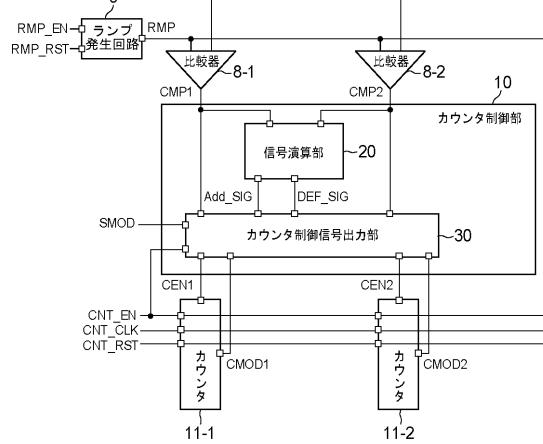
11 カウンタ

50 アナログ信号出力部

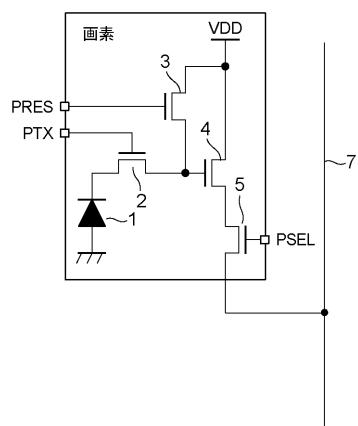
【図1】



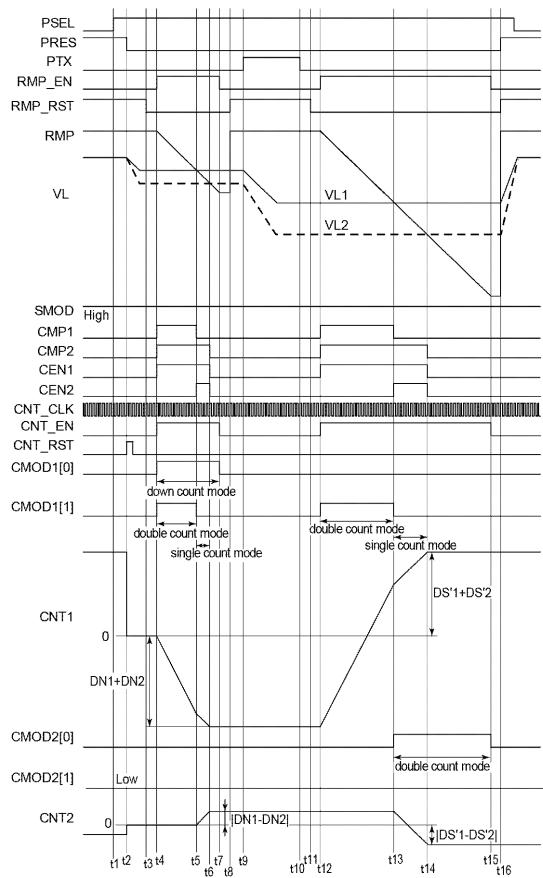
【図2】



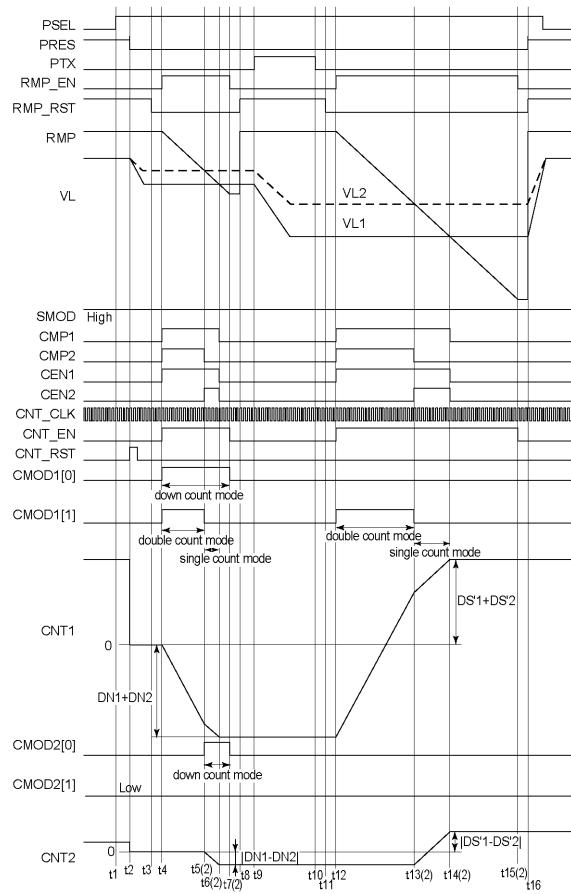
【図3】



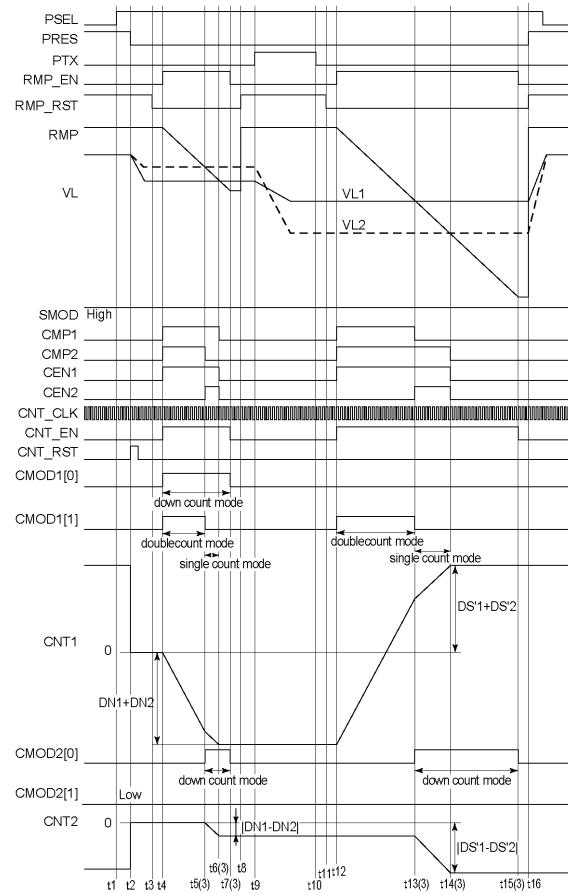
【図4】



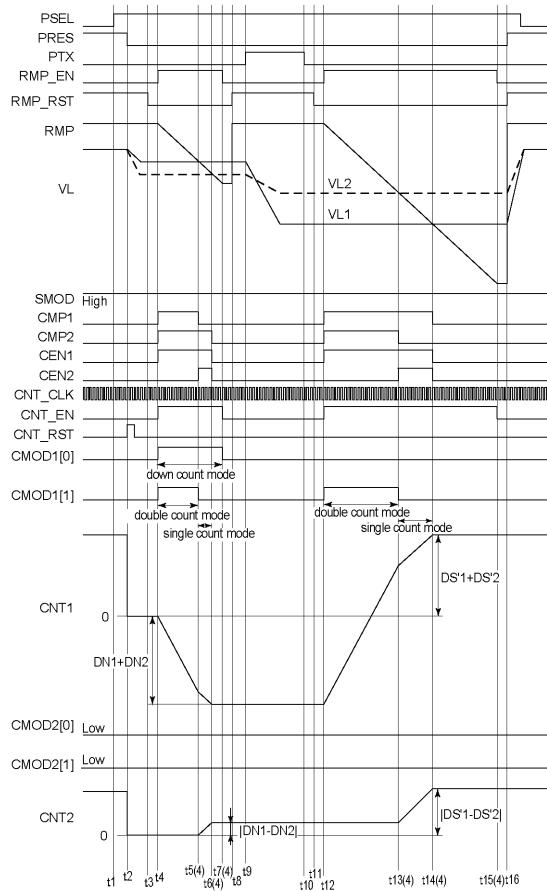
【図5】



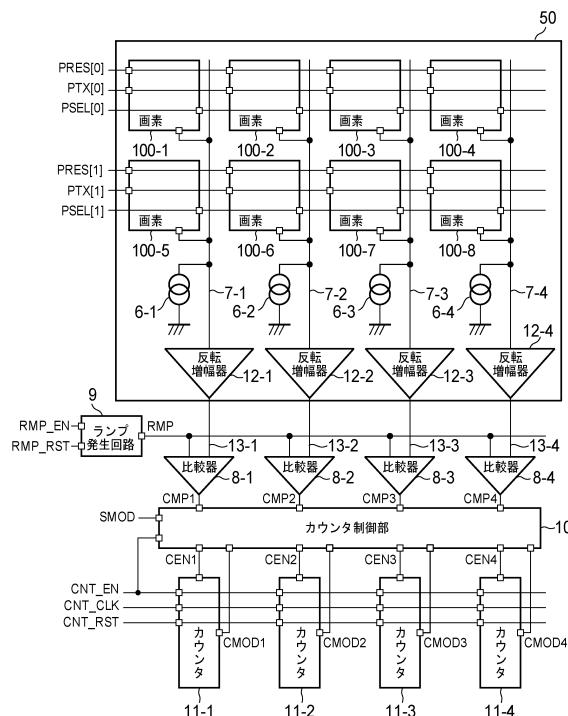
【図6】



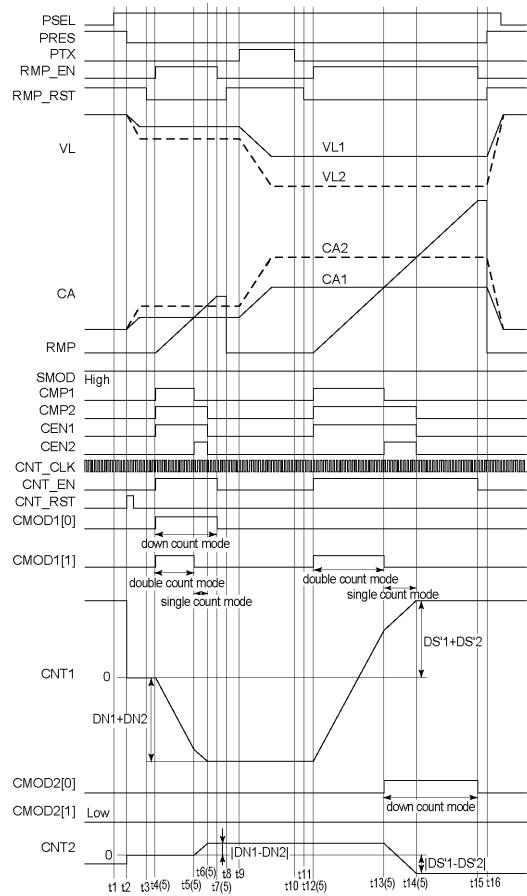
【図7】



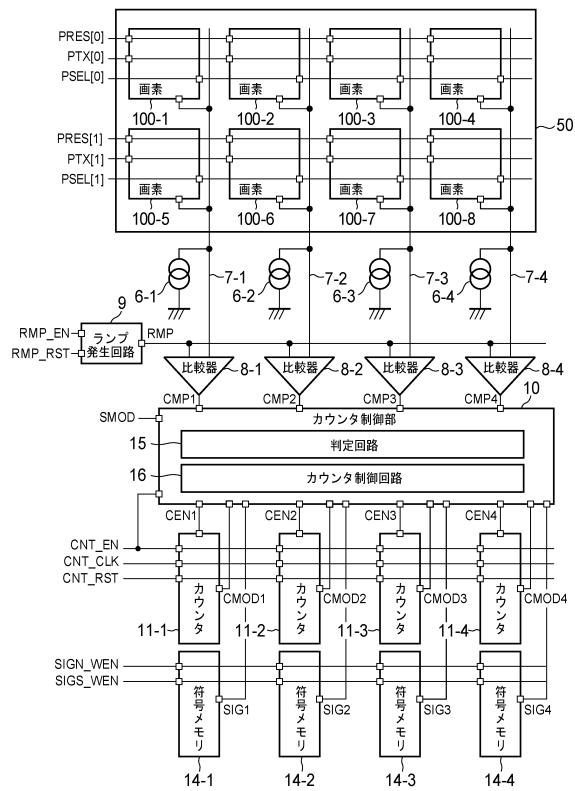
【図8】



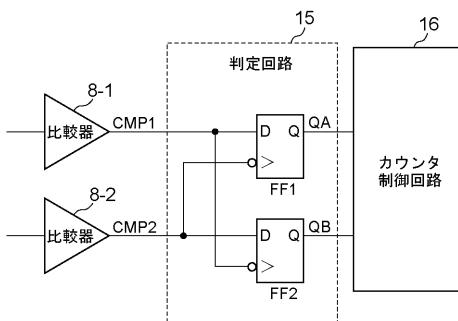
【図9】



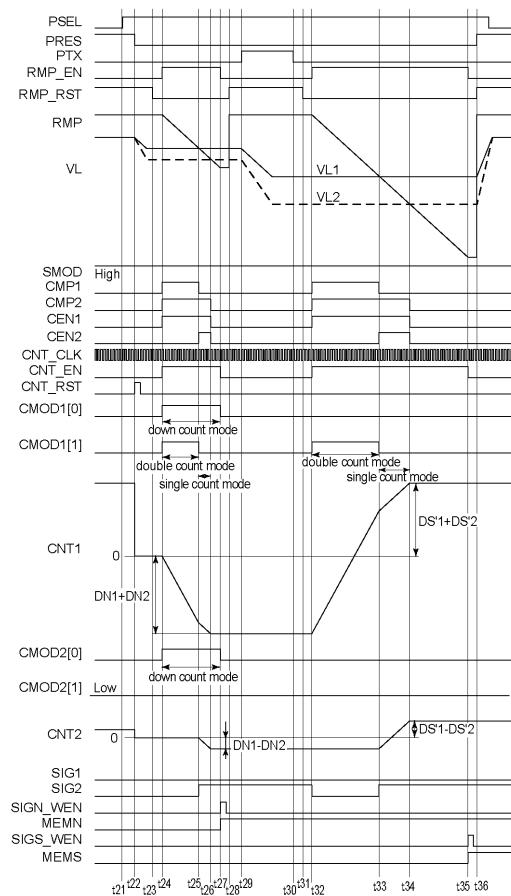
【図10】



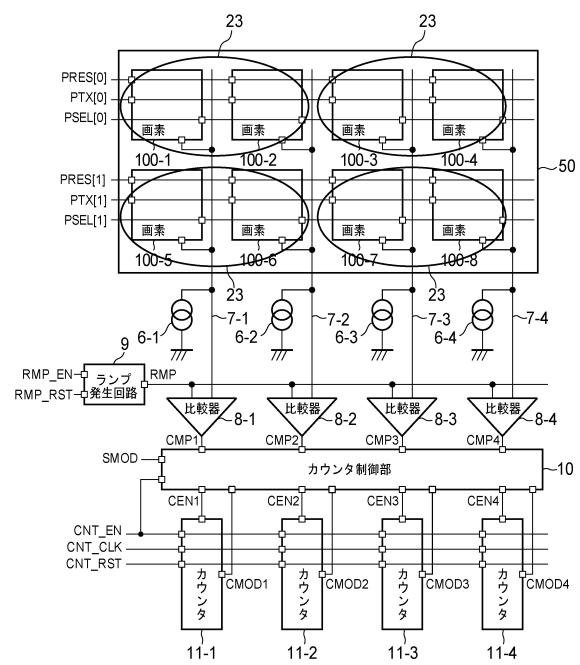
【図11】



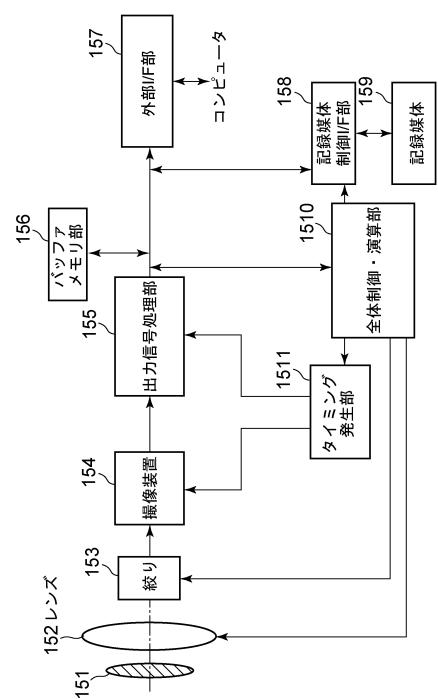
【図12】



【図13】



【図14】



フロントページの続き

(72)発明者 古林 篤
東京都大田区下丸子3丁目30番2号キヤノン株式会社内

審査官 鈴木 肇

(56)参考文献 特開2008-015353(JP,A)
特開2001-124984(JP,A)
特開2010-062764(JP,A)
特開2010-028781(JP,A)
特開2011-024109(JP,A)
特開2011-217206(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04N 5/30 - 5/378
H04N 5/222 - 5/257
H01L 21/339
H01L 27/14 - 27/148
H01L 29/762