

申請日期： P1. 12. 9	IPC分類
申請案號： P1135536	H01L 21/60 . 21/56 . 23/31 . 23/488

(以上各欄由本局填註)

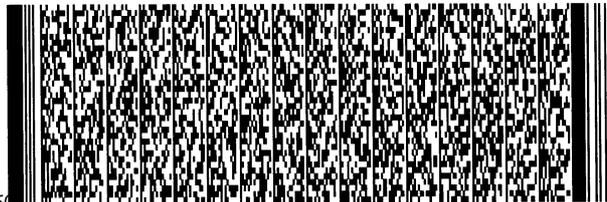
## 發明專利說明書

200301945

一、 發明名稱	中文	利用彈性體電鍍罩幕做為晶片級封裝的方法
	英文	

二、 發明人 (共3人)	姓名 (中文)	1. 游秀美 2. 周根申 3. 許順良
	姓名 (英文)	1. Hsiu-Mei Yu 2. Ken-Shen Chou 3. Shun-Liang Hsu
	國籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW 3. 中華民國 TW
	住居所 (中文)	1. 新竹縣竹東鎮明星路239巷30號 2. 新竹市北區湳雅街311巷100弄37-4號 3. 台北市中正區杭州南路二段50-2號
	住居所 (英文)	1. 2. 3.

三、 申請人 (共1人)	名稱或姓名 (中文)	1. 台灣積體電路製造股份有限公司
	名稱或姓名 (英文)	1. Taiwan Semiconductor Manufacturing Co., Ltd.
	國籍 (中英文)	1. 中華民國 ROC
	住居所 (營業所) (中文)	1. 新竹科學工業園區園區三路121號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1. No. 121, Park avenue 3, Science-Based Industrial Park, Hsin-Chu, Taiwan, R. O. C.
	代表人 (中文)	1. 張忠謀
代表人 (英文)	1.	



## 一、本案已向

國家(地區)申請專利	申請日期	案號	主張專利法第二十四條第一項優先權
美國 US	2002/01/03	10/038,388	有

二、主張專利法第二十五條之一第一項優先權：

申請案號：

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

熟習該項技術者易於獲得,不須寄存。

## 五、發明說明 (1)

## 【發明所屬之技術領域】

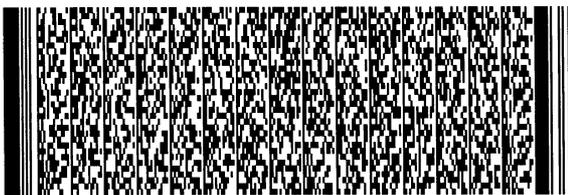
本發明係有關於一種利用彈性體 (elastomer) 電鍍罩幕做為晶片級封裝 (wafer level package) 的方法，特別是有關於一種可結合電鍍製程和封裝製程的方法。

## 【先前技術】

在晶圓完成鉚墊 (bonding pad) 及護層的製作後，必須進行封裝製程，以保護所形成的各種元件和內連線，並使元件有和基板連接的通路 (I/O)。一種常見的封裝製程是利用覆晶 (flip-chip) 的技術將鉚墊上形成的焊接凸塊 (solder bump) 連接到基板。而在覆晶的技術上，形成焊接凸塊的方法主要有三種：植球技術 (solder ball mounting)、模板印刷 (stencil printing)、和電鍍法 (electroplating)。常用的方法為電鍍法，因為利用電鍍法所獲得的焊接凸塊相較於植球技術或模板印刷等方法，可得較高密度的接腳 (pin) 及較細小的焊接凸塊，以致於能有較佳的性能。然而，傳統的電鍍製程需要使用液態光阻 (liquid resist) 或乾膜光阻 (dry film resist) 做為電鍍罩幕，不論是使用液態光阻或是乾膜光阻，在完成電鍍製程後，均必須將以移除，因此會浪費大量的光阻物質，且這樣的製程步驟相當費時，成本也較高。

以下將配合第1A圖至第1E圖的圖示，詳細說明上述之傳統的電鍍法製程。

首先請參照第1A圖，在已形成鉚墊12及聚醯亞胺護層



## 五、發明說明 (2)

14 的晶圓 10 上，先濺鍍 (sputter) 一層鈦金屬層 16 和銅金屬層 18，其中鈦金屬層 16 做為接著層 (adhesion layer)，而銅金屬層 18 則做為後續電鍍製程的晶種層 (seed layer)。

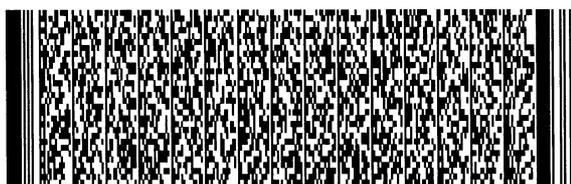
接著請參照第 1B 圖，於銅金屬層 18 上形成一層厚度相當厚的光阻層 20，此光阻層 20 係為液態光阻或乾膜光阻。之後，對此光阻層 20 進行曝光顯影製程，以將其圖案化，用以暴露出欲形成焊接凸塊的區域。

接著請參照第 1C 圖，以光阻層 20 做為電鍍罩幕，進行電鍍製程，以於光阻層 20 開口中之鍍墊 12 上方依序電鍍一層銅金屬層 22、鎳金屬層 24 和厚度較厚的焊錫 (solder) 26，其中焊錫 26 的材質為錫鉛合金 (SnPb)。然而，由於光阻層 20 的厚度相當厚，且在電鍍步驟完成後必須移除，因此會浪費大量的光阻物質，且這樣的製程步驟相當費時，造成產品的成本也較高。

接著請參照第 1D 圖，剝除光阻層 20 後，以焊錫 26 為蝕刻罩幕，進行蝕刻製程，剝除暴露出的銅金屬層 18 和鈦金屬層 16，直至暴露出其下方的護層 14，使其轉為如圖所示之銅金屬層 18a 和鈦金屬層 16a。

接著請參照第 1E 圖，進行熱回流 (reflow) 製程，使焊錫 26 的外形因內聚力而變成球狀，而形成焊接凸塊 26a。

之後，將此已形成焊接凸塊 26a 的晶片組裝至電路板上，並在晶片與電路板之空隙灌入底墊 (underfill)，



## 五、發明說明 (3)

用以做為應力緩衝。然而，於晶片與電路板之空隙間灌入底墊除了不易進行外，灌入底墊後的晶片無法自電路板上拆卸下來，如果組裝到電路板的晶片是壞的，則使得整個電路板必須報廢。

## 【發明內容】

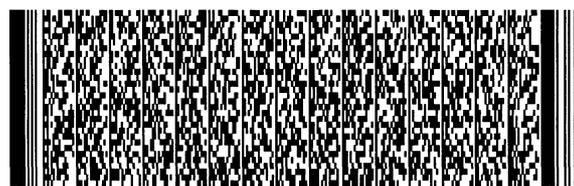
有鑑於此，本發明提供一種可以改善光阻物質浪費及製程複雜度的問題，以降低製程成本的方法。

此外，本發明提供一種於晶片組裝至電路板後，仍舊可以將晶片拆下重做的封裝方法。

再者，本發明提供一種可以簡化封裝製程的方法，使晶片黏至電路板後，不需再進行底墊製程。

因此，本發明之目的係針對於上述習知技術而提出改良，本發明提供一種利用彈性體電鍍罩幕做為晶片級封裝的方法，包括：於已形成錐墊的晶圓上覆蓋一層護層，且此護層大致暴露出錐墊，再於錐墊和護層上形成已圖案化的凸塊底層金屬層 (under bump metallurgy)，此凸塊底層金屬層大致對應於錐墊，且延伸至晶圓之切割道，以利於後續之電鍍製程的進行，接著於護層上形成彈性體層做為電鍍罩幕之用，且彈性體層之開口大致對應於錐墊，之後進行電鍍製程，是於彈性體層之開口中進行錫鉛或其他焊錫材料之電鍍，再進行熱回流製程，使焊錫材料轉為焊接凸塊，並使彈性體層進行交鍵作用而固化形成穩定的應力緩衝層。

依據本發明一較佳實施例，其中彈性體層的高度為焊



## 五、發明說明 (4)

接凸塊的高度之 $1/3$ 至 $2/3$ ，而彈性體層的製造方法為：

(1) 利用塗佈的方法再藉由微影蝕刻定義出圖案、或者(2) 用黏膜疊合再利用微影蝕刻製程將其圖案化、或者(3) 將已形成介層窗的彈性膜疊合於其上、或者是其他類似的方法。此外，上述之熱回流製程的溫度約為 $190^{\circ}\text{C}$ 至 $230^{\circ}\text{C}$ ，在此溫度下，彈性體層亦會同時固化而成為穩定的應力緩衝層。

為讓本發明之上述目的、特徵及優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

**【實施方式】**

為了簡化封裝製程，避免光阻材質的浪費，且使晶片組裝至電路板後，仍可拆卸重做，因此將電鍍製程和封裝製程予以結合。以下將配合第2A圖至第2E圖，詳細說明本發明之一種利用彈性體電鍍罩幕做為晶片級封裝的方法。

首先請參照第2A圖，在已形成鉀墊102的晶圓100上，先覆蓋一層護層104，例如為聚亞醯胺 (polyimide) 護層，此護層104大致暴露出鉀墊102的區域，之後於護層104、晶圓100和鉀墊102上形成一層位於將形成之焊接凸塊 (bump) 下的凸塊底層金屬層106，係用於防止後續形成於其上方之其他金屬材質的擴散。

接著請參照第2B圖，將凸塊底層金屬層106圖案化成如圖所示之凸塊底層金屬層106a，此凸塊底層金屬層106a的圖案係大致對應於鉀墊102的區域，且此凸塊底層金屬



## 五、發明說明 (5)

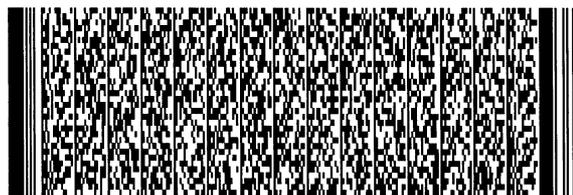
層106a為不連續的導電表面，藉由內連線的設計，延伸至切割道 (scribe line) 處而彼此電性相通。

接著請參照第2C圖，於整個晶圓100上方覆蓋一層彈性體層108，做為電鍍罩幕，其材質例如是感光性高分子或是其他具彈性的高分子，其形成方法例如是利用塗佈的方法再藉由微影蝕刻定義出圖案、或者用黏膜 (tape film) 疊合再利用微影蝕刻製程將其圖案化、或者將已形成介層窗的彈性膜疊合於其上、或者是其他方法。其中彈性體層108的厚度約為欲形成之焊接凸塊的高度之1/3至2/3。

接著請參照第2D圖，進行電鍍製程，以於彈性體層108的開口中之凸塊底層金屬層106a上方形成一層焊錫110，其中焊錫110的材質為錫鉛合金，或是其他的焊錫材料。在形成焊錫110之前，更包括形成厚度較薄的銅金屬層和鎳金屬層 (未繪示於圖中)。

接著請參照第2E圖，進行熱回流製程，其溫度約為190°C至230°C左右，使焊錫110的外形因內聚力而變成球狀，而形成焊接凸塊110a。

而在進行焊錫110之熱回流製程期間，彈性體層108會於此步驟中進行交鍵作用，並固化 (cure) 而形成較為安定的膜層。由於與電鍍電極做電性連接的凸塊底層金屬層106a已圖案化，故不需再進行蝕刻製程，而此彈性體層108得以保留而做為應力緩衝層，可以吸收後續之晶片和電路板之間所產生的熱應力。



## 五、發明說明 (6)

另外，由於彈性體層108可以做為應力緩衝層，因此當晶片藉由銲接凸點110a連接到電路板後，不需進行底墊製程，可以簡化封裝製程。再者，若此晶片黏到電路板後，發現晶片是壞的，可以進行重做，其重做的方式係藉由將電路板稍微加熱後，將晶片拔出，再將另一晶片組裝於電路板上。

## 【發明之特徵與效果】

綜上所述，本發明至少具有下列優點：

1. 本發明的電鍍罩幕不使用光阻，而改用彈性體層做為電鍍罩幕，於電鍍完成後，並不需要移除，因此簡化了傳統的電鍍製程之步驟和製程成本。

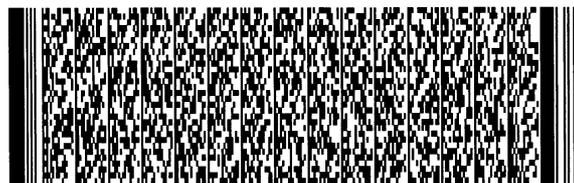
2. 本發明於晶片組裝至電路板後，若發現晶片損壞，仍可以將晶片拆下重做，而不致於使整個電路板報廢。

3. 本發明可以簡化封裝製程，當晶片黏至電路板後，不需再進行底墊製程，而直接利用做為電鍍罩幕的彈性體當做應力緩衝層。

4. 本發明的彈性體之固化可與焊錫的熱回流製程同步進行，故不會增加製程的複雜度。

5. 本發明之組裝至電路板的晶片，可以藉由將電路板稍微加熱後，將晶片拔出後重做，因此相當簡單。

雖然本發明已以較佳實施例揭露如上，然其並非用以限制本發明，任何熟習此項技藝者，在不脫離本發明之精神和範圍內，當可做更動與潤飾，因此本發明之保護範圍當事後附之申請專利範圍所界定者為準。



## 圖式簡單說明

第1A圖至第1E圖係繪示傳統利用電鍍方式形成焊接凸塊的製程流程剖面圖。

第2A圖至第2E圖係繪示根據本發明一較佳實施例之一種利用彈性體電鍍罩幕做為晶片級封裝的製造流程剖面圖。

## 【符號說明】

晶圓~10、100；

光阻層~20；

鐳墊~12、102；

鍍金屬層~24；

護層~14、104；

焊錫~26、110；

鈦金屬層~16；

焊接凸塊~26a、110a；

銅金屬層~18、22；

彈性體層~108；

凸塊底層金屬層~106、106a。



## 四、中文發明摘要 (發明名稱：利用彈性體電鍍罩幕做為晶片級封裝的方法)

本發明提供一種利用彈性體電鍍罩幕做為晶片級封裝的方法，其包括：覆蓋一層護層於已形成鍍墊的晶圓上，且此護層大致暴露出鍍墊，再於其上形成已圖案化的凸塊底層金屬層，防止金屬擴散之用，此凸塊底層金屬層大致對應於鍍墊，且延伸至晶圓之切割道，以利於後續之電鍍製程的進行，接著於護層上形成做為電鍍罩幕的彈性體層，且彈性體層之開口大致對應於鍍墊，之後進行電鍍製程，是於彈性體層之開口中進行錫鉛或其他焊錫材料之電鍍，再於溫度 $190^{\circ}\text{C}$ 至 $230^{\circ}\text{C}$ 左右下進行熱回流製程，使焊錫材料熔合轉為合金焊接凸塊，彈性體層亦於此步驟中進行交鍵作用，並固化而形成穩定的應力緩衝層。

伍、(一)、本案代表圖為：第2E圖。

(二)、本案代表圖之元件代表符號簡單說明：

100~晶圓；

## 陸、英文發明摘要 (發明名稱：)



四、中文發明摘要 (發明名稱：利用彈性體電鍍罩幕做為晶片級封裝的方法)

102~ 鉾墊；

104~ 護層；

110a~ 焊接凸塊；

108~ 彈性體層；

106a~ 凸塊底層金屬層。

陸、英文發明摘要 (發明名稱：)



## 六、申請專利範圍

1. 一種利用彈性體電鍍罩幕做為晶片級封裝的方法，包括：

提供一晶圓，該晶圓上已形成一銲墊；

於該晶圓上覆蓋一護層，該護層大致暴露出該銲墊；

於該銲墊和該護層上形成一已圖案化的凸塊底層金屬層，該凸塊底層金屬層大致對應於該銲墊，且延伸至該晶圓之切割道；

於該護層上形成一彈性體層，該彈性體層之一開口大致對應於該銲墊；以及

進行一電鍍製程，以於該彈性體層之該開口處形成一焊接凸塊，

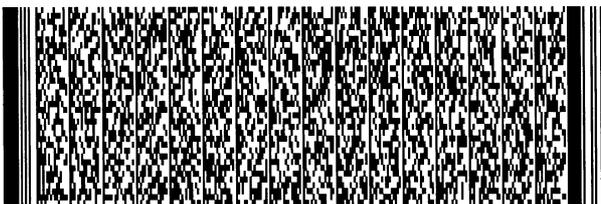
其中該彈性體層於形成該焊接凸塊的過程中，會固化而形成一應力緩衝層。

2. 如申請專利範圍第1項所述之利用彈性體電鍍罩幕做為晶片級封裝的方法，其中該彈性體層的高度為該焊接凸塊的高度之 $1/3$ 至 $2/3$ 。

3. 如申請專利範圍第1項所述之利用彈性體電鍍罩幕做為晶片級封裝的方法，其中該彈性體層的製造方法為利用塗佈的方法再藉由微影蝕刻定義出圖案。

4. 如申請專利範圍第1項所述之利用彈性體電鍍罩幕做為晶片級封裝的方法，其中該彈性體層的製造方法為用黏膜疊合再利用微影蝕刻製程將其圖案化。

5. 如申請專利範圍第1項所述之利用彈性體電鍍罩幕做為晶片級封裝的方法，其中該彈性體層的製造方法為將



## 六、申請專利範圍

已形成介層窗的彈性膜疊合於其上。

6. 如申請專利範圍第1項所述之利用彈性體電鍍罩幕做為晶片級封裝的方法，其中該焊接凸塊的製造方法包括：

於該彈性體層之開口中電鍍一焊錫；以及

進行一熱回流製程，使該焊錫轉為該焊接凸塊，且使該彈性體層固化成為該應力緩衝層。

7. 如申請專利範圍第6項所述之利用彈性體電鍍罩幕做為晶片級封裝的方法，其中該熱回流製程的溫度為190℃至230℃。

8. 如申請專利範圍第1項所述之利用彈性體電鍍罩幕做為晶片級封裝的方法，其中該護層為聚亞醯胺護層。

9. 一種利用彈性體電鍍罩幕做為晶片級封裝的方法，包括：

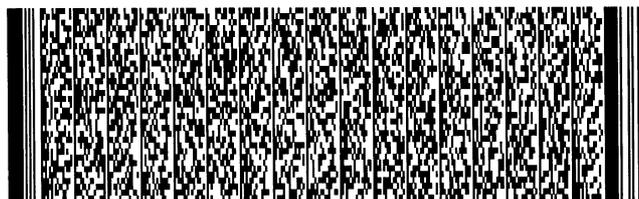
提供一晶圓，該晶圓上已形成一鉅墊；

於該晶圓上覆蓋一護層，該護層大致暴露出該鉅墊；

於該護層上形成一彈性體層，該彈性體層之一開口大致對應於該鉅墊；以及

形成一焊接凸塊於該彈性體層之該開口處。

10. 如申請專利範圍第9項所述之利用彈性體電鍍罩幕做為晶片級封裝的方法，其中於該晶圓上覆蓋該護層，且該護層大致暴露出該鉅墊後，更包括於該鉅墊和該護層上形成一已圖案化的凸塊底層金屬層，該凸塊底層金屬層大致對應於該鉅墊，且延伸至該晶圓之切割道。



## 六、申請專利範圍

11. 如申請專利範圍第9項所述之利用彈性體電鍍罩幕做為晶片級封裝的方法，其中該彈性體層於形成該焊接凸塊的過程中，會固化而形成一應力緩衝層。

12. 如申請專利範圍第9項所述之利用彈性體電鍍罩幕做為晶片級封裝的方法，其中該彈性體層的高度為該焊接凸塊的高度之 $1/3$ 至 $2/3$ 。

13. 如申請專利範圍第9項所述之利用彈性體電鍍罩幕做為晶片級封裝的方法，其中該彈性體層的製造方法為利用塗佈的方法再藉由微影蝕刻定義出圖案。

14. 如申請專利範圍第9項所述之利用彈性體電鍍罩幕做為晶片級封裝的方法，其中該彈性體層的製造方法為用黏膜疊合再利用微影蝕刻製程將其圖案化。

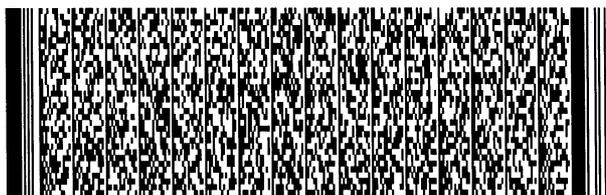
15. 如申請專利範圍第9項所述之利用彈性體電鍍罩幕做為晶片級封裝的方法，其中該彈性體層的製造方法為將已形成介層窗的彈性膜疊合於其上。

16. 如申請專利範圍第9項所述之利用彈性體電鍍罩幕做為晶片級封裝的方法，其中該焊接凸塊的製造方法包括：

於該彈性體層之開口中電鍍一焊錫；以及

進行一熱回流製程，使該焊錫轉為該焊接凸塊，且使該彈性體層固化成為該應力緩衝層。

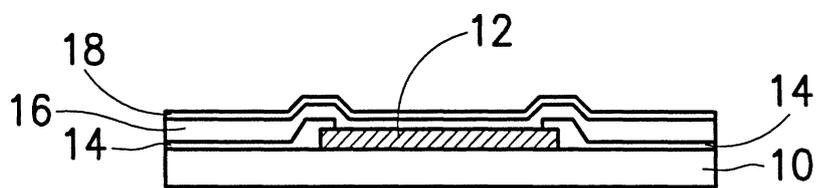
17. 如申請專利範圍第16項所述之利用彈性體電鍍罩幕做為晶片級封裝的方法，其中該熱回流製程的溫度為 $190^{\circ}\text{C}$ 至 $230^{\circ}\text{C}$ 。



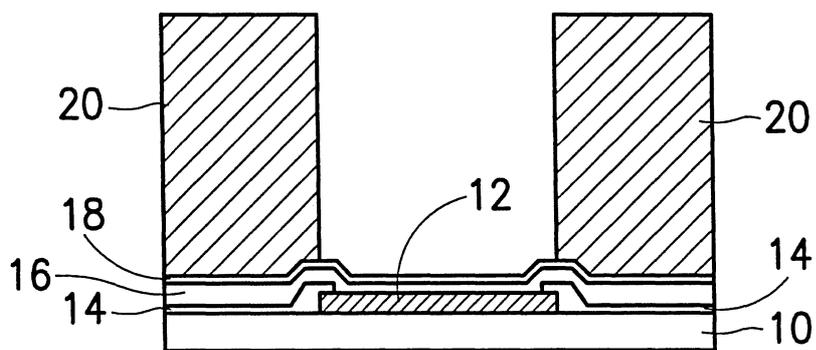
六、申請專利範圍

18. 如申請專利範圍第9項所述之利用彈性體電鍍罩幕做為晶片級封裝的方法，其中該護層為聚亞醯胺護層。

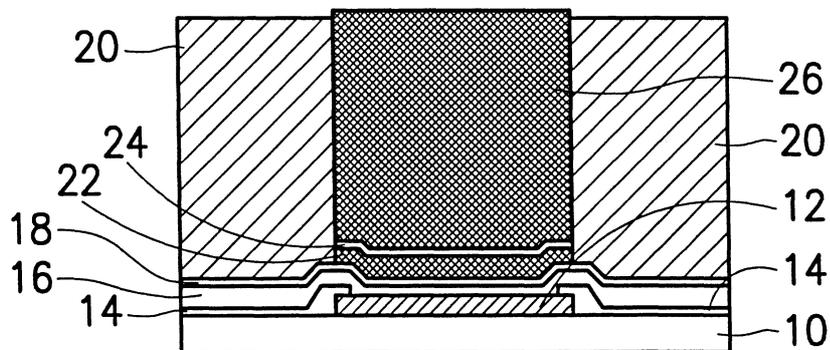




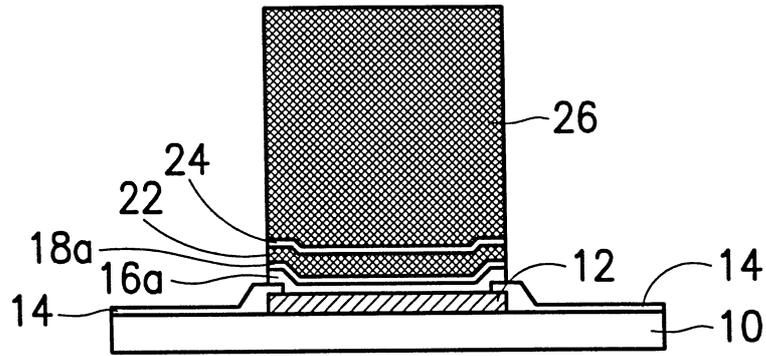
第1A圖



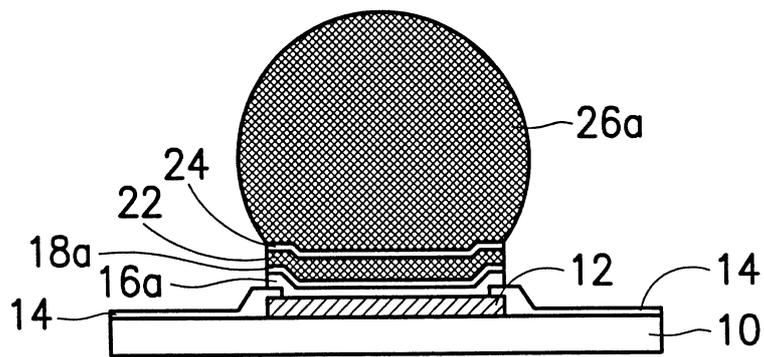
第1B圖



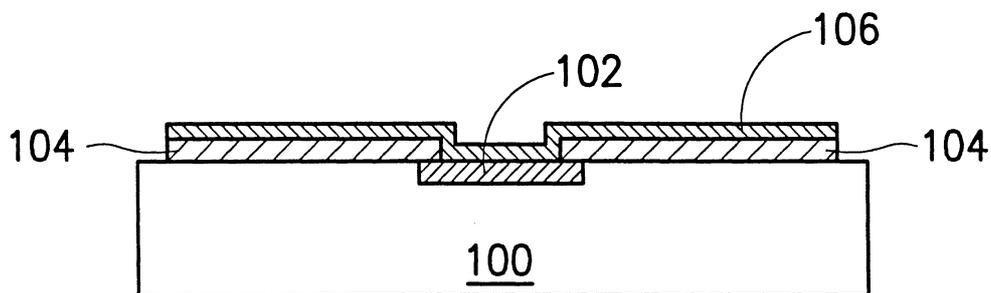
第1C圖



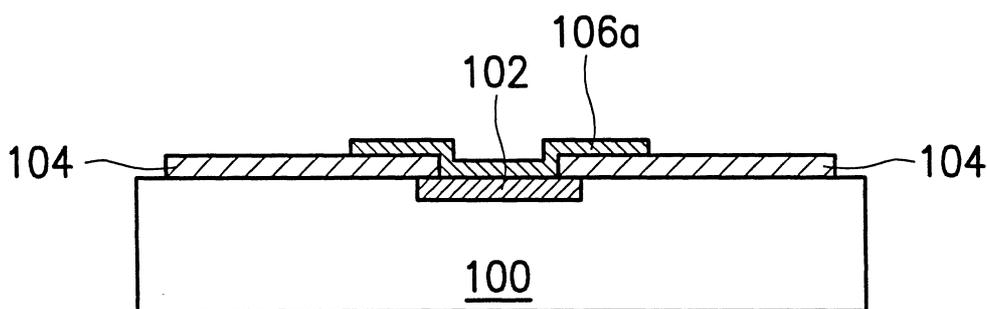
第1D圖



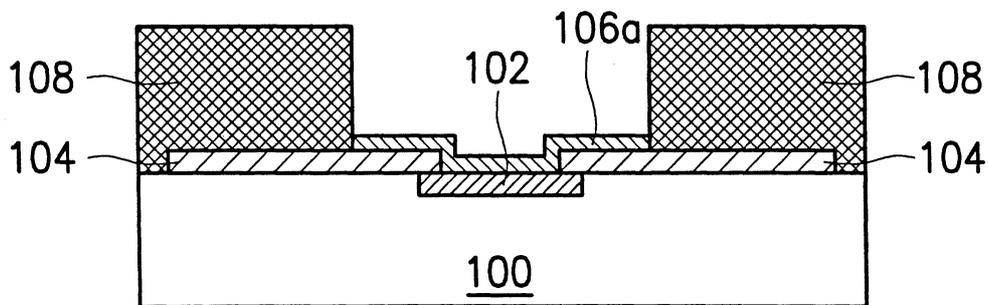
第1E圖



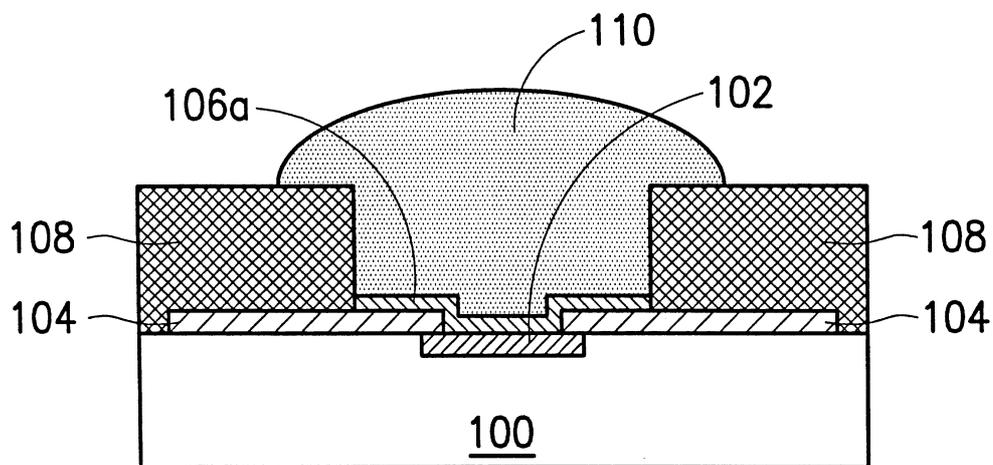
第2A圖



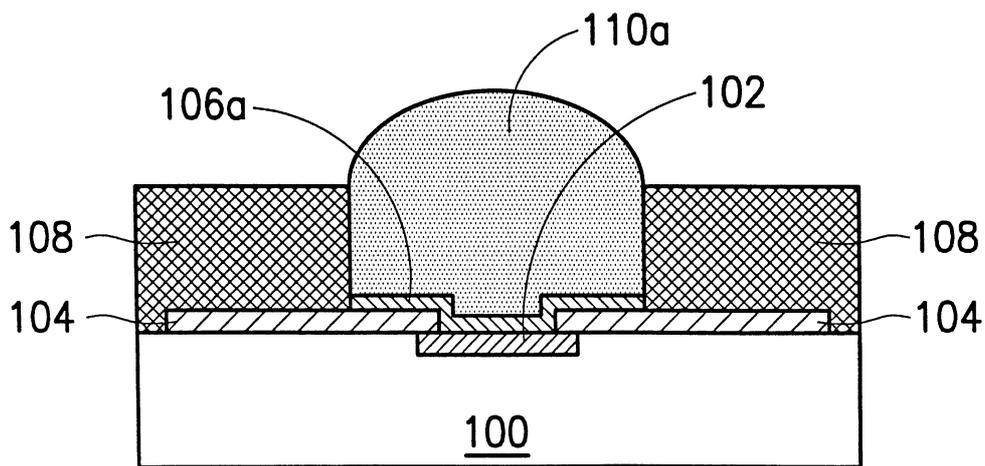
第2B圖



第2C圖



第2D圖



第2E圖