

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-150283

(P2005-150283A)

(43) 公開日 平成17年6月9日(2005.6.9)

(51) Int.Cl.<sup>7</sup>

H01L 25/00

F I

H01L 25/00

テーマコード (参考)

B

審査請求 未請求 請求項の数 5 O L (全 7 頁)

(21) 出願番号 特願2003-383617 (P2003-383617)  
 (22) 出願日 平成15年11月13日 (2003.11.13)

(71) 出願人 000005223  
 富士通株式会社  
 神奈川県川崎市中原区上小田中4丁目1番  
 1号  
 (74) 代理人 100085187  
 弁理士 井島 藤治  
 (74) 代理人 100090424  
 弁理士 鯨島 信重  
 (72) 発明者 小林 恭子  
 神奈川県川崎市中原区上小田中4丁目1番  
 1号 富士通株式会社内  
 (72) 発明者 福井 宏和  
 神奈川県川崎市中原区上小田中4丁目1番  
 1号 富士通株式会社内

(54) 【発明の名称】 BGAパッケージ

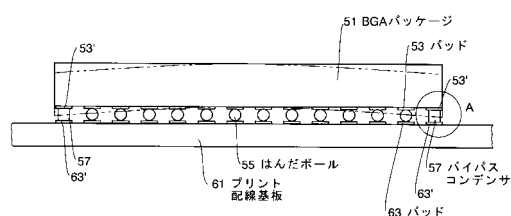
## (57) 【要約】

【課題】 内部に半導体ICを収容し、底面に他の装置との接続のための複数のパッドが設けられたBGAパッケージに関し、電気的特性の向上、小型化が図れるBGAパッケージを提供することを課題とする。

【解決手段】 BGAパッケージ51の複数のパッド53のうちの少なくとも1つのパッド53に、回路部品であるバイパスコンデンサ57を接続する。そして、バイパスコンデンサ57はプリント配線基盤61のパッド63に接続される。

【選択図】 図1

第1の形態例の構成図



## 【特許請求の範囲】

## 【請求項 1】

内部に半導体 IC を収容し、底面に他の装置との接続のための複数のパッドが設けられた BGA パッケージにおいて、

前記複数のパッドのうちの少なくとも 1 つに、回路部品が接続されたことを特徴とする BGA パッケージ。

## 【請求項 2】

前記回路部品の一方の端子は、前記 BGA パッケージのパッドに接続され、他方の端子は前記他の装置に接続されることを特徴とする請求項 1 記載の BGA パッケージ。

## 【請求項 3】

前記回路部品は、前記 BGA パッケージの複数のパッドのうちの隣接するパッド間に接続されることを特徴とする請求項 1 記載の BGA パッケージ。

## 【請求項 4】

前記回路部品は複数あることを特徴とする請求項 1 乃至 3 のいずれかに記載の BGA パッケージ。

## 【請求項 5】

前記回路部品は、バイパスコンデンサ、抵抗、コイルのうちの少なくとも 1 つであることを特徴とする請求項 1 乃至 4 のいずれかに記載の BGA パッケージ。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、内部に半導体 IC を収容し、底面に他の装置との接続のための複数のパッドが設けられた BGA パッケージに関する。

## 【背景技術】

## 【0002】

プリント配線基板にデバイスを実装するために、表面実装デバイスが用いられる。表面実装デバイスとして、図 6 に示すような BGA (Ball Grid Array) パッケージの半導体デバイスがある。図において、BGA パッケージ 1 の下面には、パッド 3 が格子状に設けられ、更に、端子 3 には、はんだボール 5 が付着されている。

## 【0003】

一方、プリント配線基板 (PCB) 7 には、BGA パッケージ 1 のパッド 3 と対応するパッド 9 が設けられている。そして、はんだボール 5 がプリント配線基板 7 のパッド 9 に接するように BGA パッケージ 1 を配置し、外部から熱を加えてはんだボール 5 を融解し、BGA パッケージ 1 をプリント配線基板 7 に実装する。装置全体が小型化しつつある現状においては、BGA パッケージが広く使用されつつある。

## 【0004】

一方、デジタル回路や高周波回路等のような高速な動作クロックを用いて作動する半導体デバイスがプリント配線基板に実装された場合には、電源ラインに電流変動ノイズが発生し、半導体デバイスに悪影響が及ぶことがある。そのため、ノイズ除去のために、半導体デバイスの電力供給端子の近傍にバイパスコンデンサ (パスコン) を設けることがある。

## 【0005】

図 7 にその一例を示す。図は BGA パッケージ 11 が実装されたプリント配線基板 13 の裏面を示している。破線で示す 15 は BGA パッケージ 11 のパッドである。又、実線で示す 17 は、プリント配線基板 13 の表面と裏面とを配線するビアホール (Via Hole) である。このビアホール 17 を用いてプリント配線基板 13 の裏面に、バイパスコンデンサ 19 が接続されている。

## 【0006】

しかし、信号ラインとの関係でビアホール 17 によりプリント配線基板の裏面まで配線できる電源ラインには制限があり、BGA パッケージ 11 の周縁にもバイパスコンデンサ

10

20

30

40

50

１９ を設けている。

【０００７】

バイパスコンデンサは、電源ラインに可能な限り近く設けることが必要で、ＢＧＡパッケージ１１の周縁に設けたバイパスコンデンサ１９は、ノイズ除去効果があまり期待できない。又、プリント配線基板１３も大きくなる。

【０００８】

そこで、ＢＧＡパッケージの場合、以下のような方法で、バイパスコンデンサを設けることが提案されている。

(１) ＢＧＡパッケージ内にバイパスコンデンサを設ける。

【０００９】

図８に示すように、半導体ＩＣ(チップ)２１はサブ基板２３上に設けられ、サブ基板２３には、半導体ＩＣ２１を覆い、半導体ＩＣ２１の上面に当接する蓋状の放熱板２５が設けられている。サブ基板２３の下面には、他の装置との接続のための複数のパッド２７が設けられ、更に、各パッド２７には、はんだボール２９が付着されている。そして、バイパスコンデンサ３１がサブ基板２３上に設けられている。

(２) ＢＧＡパッケージの上面にバイパスコンデンサを搭載する(例えば、特許文献１参照)。

【特許文献１】特開２００２－１８４８９４号公報(第４頁、図３参照)

【発明の開示】

【発明が解決しようとする課題】

【００１０】

しかし、上述した(１)(２)のような方法では、以下のような問題点がある。

(１) 半導体ＩＣ１の面積が大きくなると、サブ基板２３にバイパスコンデンサ３１を設けるスペースがなくなる。バイパスコンデンサ３１をサブ基板２３にどうしても設けようとすると、ＢＧＡパッケージが大形化し、プリント配線基板も大形化する。

(２) ＢＧＡパッケージの上面に放熱フィンや放熱ファンを載せる場合は、バイパスコンデンサは搭載できない。

【００１１】

又、バイパスコンデンサの代わりに、電気的特性の向上のために抵抗やコイル等の回路部品を用いる場合であっても、上述の(１)、(２)に示す方法が可能であるが、同様な問題点が生じる。

【００１２】

本発明は、上記問題点に鑑みてなされたもので、その課題は、電気的特性の向上、小型化が図れるＢＧＡパッケージを提供することにある。

【課題を解決するための手段】

【００１３】

上記課題を解決する請求項１に係る発明は、内部に半導体ＩＣを収容し、底面に他の装置との接続のための複数のパッドが設けられたＢＧＡパッケージにおいて、前記複数のパッドのうちの少なくとも１つに、回路部品が接続されたことを特徴とするＢＧＡパッケージである。

【００１４】

他の装置としては、プリント配線基板等があるが限定するものではない。

【００１５】

請求項２に係る発明は、前記回路部品の一方の端子は、前記ＢＧＡパッケージのパッドに接続され、他方の端子は前記他の装置に接続されることを特徴とする請求項１記載のＢＧＡパッケージである。

【００１６】

請求項３に係る発明は、前記回路部品は、前記ＢＧＡパッケージの複数のパッドのうちの隣接するパッド間に接続されることを特徴とする請求項１記載のＢＧＡパッケージである。

10

20

30

40

50

## 【 0 0 1 7 】

請求項 4 に係る発明は、前記回路部品は複数あることを特徴とする請求項 1 乃至 3 のいずれかに記載の B G A パッケージである。

## 【 0 0 1 8 】

請求項 5 に係る発明は、前記回路部品は、前記回路部品は、バイパスコンデンサ、抵抗、コイルのうちの少なくとも 1 つであることを特徴とする請求項 1 乃至 4 のいずれかに記載の B G A パッケージである。

## 【 発明の効果 】

## 【 0 0 1 9 】

請求項 1 に係る発明によれば、前記複数のパッドのうちの少なくとも 1 つに、回路部品が接続されることにより、B G A パッケージの電気的特性の向上を図れ、B G A パッケージ、及び B G A パッケージが実装される装置の小型化を図れる。 10

## 【 0 0 2 0 】

請求項 2 に係る発明によれば、前記回路部品の一方の端子は、前記 B G A パッケージのパッドに接続され、他方の端子は前記他の装置に接続されることにより、B G A パッケージの電気的特性の向上を図れ、B G A パッケージ、及び B G A パッケージが実装される装置の小型化を図れる。

## 【 0 0 2 1 】

請求項 3 に係る発明によれば、前記回路部品は、前記 B G A パッケージの複数のパッドのうちの隣接するパッド間に接続されることにより、B G A パッケージの電気的特性の向上を図れ、B G A パッケージ、及び B G A パッケージが実装される装置の小型化を図れる。 20

## 【 0 0 2 2 】

請求項 4 に係る発明によれば、前記回路部品は複数あることにより、B G A パッケージの実装時に、はんだボールのつぶれによる実装不良を防止することができる。

## 【 0 0 2 3 】

請求項 5 に係る発明によれば、前記回路部品は、前記回路部品は、バイパスコンデンサ、抵抗、コイルのうちの少なくとも 1 つであることにより、B G A パッケージの電気的特性の向上を図れ、B G A パッケージ、及び B G A パッケージが実装される装置の小型化を図れる。 30

## 【 発明を実施するための最良の形態 】

## 【 0 0 2 4 】

以下、図面を用いて本発明を実施するための最良の形態を説明する。  
( 第 1 の形態例請求項 1 , 2 , 4 , 5 に対応 )

第 1 の形態例の構成図である図 1、図 1 の A 部分の拡大図である図 2 を用いて説明する。図において、B G A パッケージ 5 1 の下面には、複数のパッド 5 3 が格子状に設けられている。複数のパッド 5 3 のうちの少なくとも 1 つ、本形態例では、両サイドのパッド 5 3 以外のパッド 5 3 には、はんだボール 5 5 が付着されている。両サイドのパッド 5 3 ( 本実形態例では、電源ライン ( V c c ) である ) には、回路部品、本形態例では、バイパスコンデンサ 5 7 がはんだ 5 9 を用いて実装されている。 40

## 【 0 0 2 5 】

一方、プリント配線基板 ( P C B ) 6 1 には、B G A パッケージ 5 1 のパッド 5 3、パッド 5 3 と対応するパッド 6 3、パッド 6 3 が設けられている。本実形態例では、パッド 6 3 は接地ライン ( G N D ) である。又、バイパスコンデンサ 5 7 のパッド 6 3 と対向する部分には、はんだ 6 5 が付着している。

## 【 0 0 2 6 】

そして、はんだボール 5 5 がプリント配線基板 6 1 のパッド 6 3 に接するように、又、バイパスコンデンサ 5 7 のはんだ 6 5 がプリント配線基板 6 1 のパッド 6 3 に接するように B G A パッケージ 5 1 を配置し、外部から熱を加えてはんだボール 5 5、はんだ 6 5 を融解することにより、B G A パッケージ 5 1 はプリント配線基板 6 1 に実装されている 50

。

【0027】

このような構成によれば、以下のような効果を得ることができる。

(1) BGAパッケージ51の複数のパッドのうちの電源ラインであるパッド53に、バイパスコンデンサ(回路部品)57が接続されることにより、ノイズの効果的な低減(電気的特性の向上)及びBGAパッケージ51、プリント配線基板61の小型化が図れる。

。

(2) バイパスコンデンサ57を複数設けたことにより、BGAパッケージ51が熱により撓む場合、例えば、図1において、二点鎖線で示すように変形しても、はんだボール55より圧縮や引張に対して変形しにくいバイパスコンデンサ57を複数実装したことにより、はんだボール55が圧縮されてショートしたり、引っ張られて切断され、電氣的導通がなくなったりすることが防止できる。

10

【0028】

尚、本発明は、上記形態例に限定するものではない。上記形態例では、回路部品としてバイパスコンデンサ57を用いた例で説明を行ったが、他に抵抗やコイル等の回路部品であってもよい。又、バイパスコンデンサ57を複数設けたが、1つであってもよい。

【0029】

(第2の形態例請求項1, 3, 5に対応)

第2の形態例の構成図である図3、図3のB部分の拡大図である図4を用いて説明する。図において、BGAパッケージ101の下面には、複数のパッド103が格子状に設けられている。複数のパッド103のうちの隣接するパッド103、パッド103以外のパッド103には、はんだボール105が付着されている。尚、本形態例では、パッド103は電源ライン(Vcc)、パッド103は接地ライン(GND)に接続されている。

20

【0030】

パッド103、パッド103間には、回路部品、本形態例では、バイパスコンデンサ107がはんだ109、はんだ111を用いて実装されている。

【0031】

一方、プリント配線基板(PCB)113には、BGAパッケージ101のパッド103と対応するパッド115が設けられている。

30

【0032】

そして、はんだボール105がプリント配線基板113のパッド115に接するようにBGAパッケージ101を配置し、外部から熱を加えてはんだボール105を融解することにより、BGAパッケージ101はプリント配線基板113に実装されている。

【0033】

このような構成によれば、以下のような効果を得ることができる。

(1) BGAパッケージ101の複数のパッドのうちの隣り合うパッド(Vcc)103、パッド(GND)103に、バイパスコンデンサ(回路部品)107が接続されることにより、ノイズの効果的な低減(電気的特性の向上)及びBGAパッケージ101、プリント配線基板113の小型化が図れる。

40

【0034】

尚、本発明は、上記形態例に限定するものではない。上記実施の形態例では、バイパスコンデンサ107はBGAパッケージ101のパッド(Vcc)103、パッド(GND)103に実装したが、更に、図5に示すように、プリント配線基板113に、BGAパッケージ101のパッド(Vcc)103に対応し、プリント配線基板113の電源ラインに接続されるパッド105と、BGAパッケージ101のパッド(GND)103に対応し、プリント配線基板113の接地ラインに接続されるパッド105とを設け、パッド105とははんだ119を用いて、パッド105とははんだ121を用いてバイパスコンデンサと接続するようにしてもよい。

【0035】

50

又、上記形態例では、回路部品としてバイパスコンデンサ 107 を用いた例で説明を行ったが、他に抵抗やコイル等の回路部品であってもよい。又、バイパスコンデンサ 107 を複数設けてもよい。

【図面の簡単な説明】

【0036】

【図1】第1の形態例の構成図である。

【図2】図1のA部分の拡大図である。

【図3】第2の形態例の構成図である。

【図4】図3のB部分の拡大図である。

【図5】他の形態例を説明する図である。

10

【図6】BGAパッケージのプリント配線基板への実装を説明する図である。

【図7】従来のバイパスコンデンサの実装を説明する図である。

【図8】従来のバイパスコンデンサの実装を説明する図である。

【符号の説明】

【0037】

51 BGAパッケージ

53, 53', 63, 63' パッド

55 はんだボール

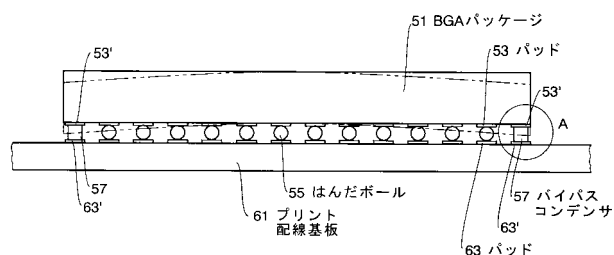
57 バイパスコンデンサ

61 プリント配線基板

20

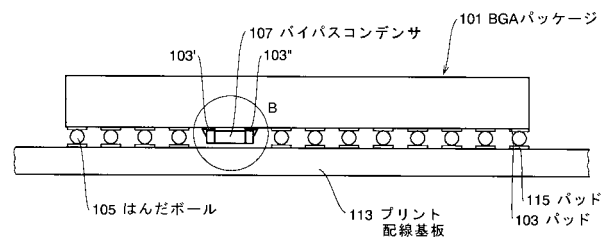
【図1】

第1の形態例の構成図



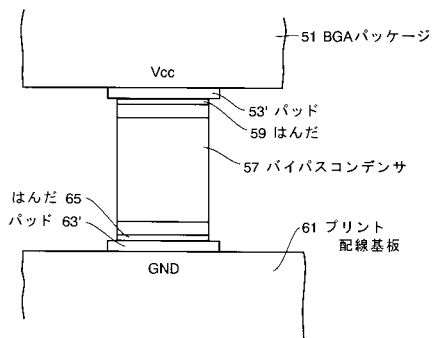
【図3】

第2の形態例の構成図



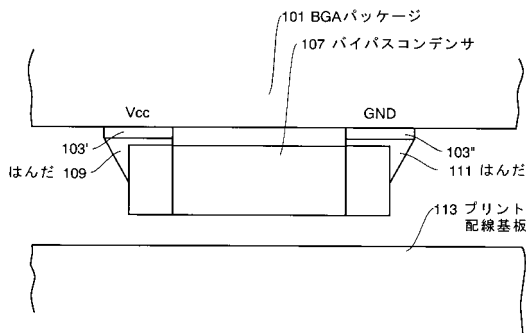
【図2】

図1のA部分の拡大図



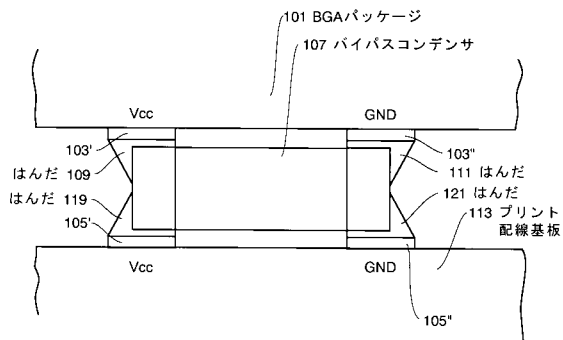
【図4】

図3のB部分の拡大図

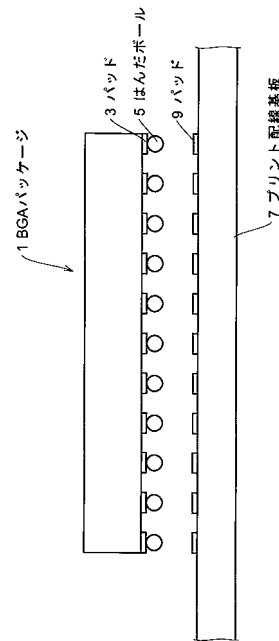


【図 5】

他の形態例を説明する図

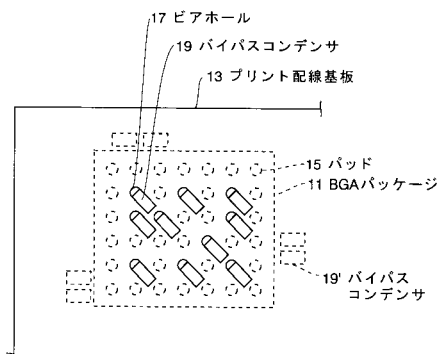


【図 6】

BGAパッケージのプリント配線基板への  
実装を説明する図

【図 7】

従来のバイパスコンデンサの実装を説明する図



【図 8】

従来のバイパスコンデンサの実装を説明する図

