

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 3 区分

【発行日】平成24年10月18日 (2012.10.18)

【公表番号】特表2011-505647(P2011-505647A)

【公表日】平成23年2月24日 (2011.2.24)

【年通号数】公開・登録公報2011-008

【出願番号】特願2010-537031(P2010-537031)

【国際特許分類】

G 0 6 F 9/52 (2006.01)

G 0 6 F 12/00 (2006.01)

G 0 6 F 12/10 (2006.01)

【 F I 】

G 0 6 F 9/46 4 7 2 B

G 0 6 F 12/00 5 7 2 A

G 0 6 F 12/10 5 0 1 F

G 0 6 F 12/10 5 5 7

【誤訳訂正書】

【提出日】平成24年8月21日 (2012.8.21)

【誤訳訂正 1】

【訂正対象書類名】明細書

【訂正対象項目名】0 0 1 7

【訂正方法】変更

【訂正の内容】

【 0 0 1 7 】

特定の実施形態において、第 1 のスレッド 1 1 2 は、スリープモード論理回路 1 2 0 と例外ハンドラ 1 2 2 を含む。スリープモード論理回路 1 2 0 は、例えば、制御論理回路 1 0 6 から受信されたスリープ命令に応答してプログラムカウンタ (P C) (示されていない) の数値を保存することで、第 1 のスレッド 1 1 2 の現行状態を保存するように構成される。さらに、スリープモード論理回路 1 2 0 は、状態レジスタ (示されていない) で 1 つ以上の数値、例えば、ユーザーモード状態ビット、例外状態ビット、 T L B ミス事象を引き起こした最後に実行された命令パケットに関するデータなど、を記憶するように構成される。

【誤訳訂正 2】

【訂正対象書類名】明細書

【訂正対象項目名】0 0 2 3

【訂正方法】変更

【訂正の内容】

【 0 0 2 3 】

特定の実施形態において、 T L B 1 0 8 が第 1 のスレッド 1 1 2 による例外処理のためにロックされている間に、第 2 のスレッド 1 1 4 も T L B ミス事象を起こす仮想アドレス変換を要求する。第 2 のスレッド 1 1 4 に関連する T L B ミス事象を知らされ、制御論理回路 1 0 6 は、 T L B ロックインジケータ 1 1 0 がロック構成状態であると決定し、第 2 のスレッド 1 1 4 にスリープ状態になるように命令する。例えば、制御論理回路 1 0 6 は、第 2 のスレッド 1 1 4 に現行状態を保存し、 T L B ミス事象を引き起こした最後に実行されたパケットのアドレスを記憶し、第 2 のスレッド 1 1 4 がその間に命令を処理しない待ち状態 (wait state)に入るように命令する。 T L B ロックインジケータ 1 1 0 がロック状態のままでいる間、追加スレッドは T L B ミス事象に直面し、制御論理回路 1 0 6 によってスリープ状態にされる。

【誤訳訂正 3】

【訂正対象書類名】明細書

【訂正対象項目名】0 0 3 0

【訂正方法】変更

【訂正の内容】

【0 0 3 0】

特定の実施形態において、グローバル制御レジスタ 2 3 4 は、スレッドウェーク (thread wake) 先入れ先出しバッファ (F I F O) 2 9 0 などのスリープ状態のスレッドを覚醒するための順序を示すために、1つ以上のフィールドを含む。スレッドウェーク F I F O 2 9 0 は、T L B ロック 2 9 2 がロック構成の間に起こる T L B ミス事象に応答してスリープ状態にされているシステム 2 0 0 の 1 つ以上の処理スレッドを識別するために、1 つ以上のインジケータを含む。スレッドウェーク F I F O 2 9 0 は、制御論理回路 2 7 0 が、一致した順序でスリープ状態のスレッドを検索するために実施可能であるように、スレッドがスリープ状態に置かれる順番にスレッドインジケータを記憶するように構成される。T L B ロック 2 9 2 は、単一のビット、T L B 2 7 2 がロック状態かアンロック状態かを示す数値、を含む。

【誤訳訂正 4】

【訂正対象書類名】明細書

【訂正対象項目名】0 0 3 7

【訂正方法】変更

【訂正の内容】

【0 0 3 7】

3 0 6 にもどり、T L B ロックインジケータがアンロックされると決定されると、処理は、T L B に関連する例外ハンドラへのスレッドによるアクセスが制御論理回路を使用して許可され、3 1 8 に進む。3 2 0 に進み、T L B ロックインジケータは、アクセスが許可された時、制御論理回路を使用してロックされる。実例となる実施形態において、例外ハンドラは T L B ロックインジケータを ロック 状態に設定する。