

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成24年10月18日(2012.10.18)

【公表番号】特表2011-505647(P2011-505647A)

【公表日】平成23年2月24日(2011.2.24)

【年通号数】公開・登録公報2011-008

【出願番号】特願2010-537031(P2010-537031)

【国際特許分類】

G 06 F 9/52 (2006.01)

G 06 F 12/00 (2006.01)

G 06 F 12/10 (2006.01)

【F I】

G 06 F 9/46 4 7 2 B

G 06 F 12/00 5 7 2 A

G 06 F 12/10 5 0 1 F

G 06 F 12/10 5 5 7

【誤訳訂正書】

【提出日】平成24年8月21日(2012.8.21)

【誤訳訂正1】

【訂正対象書類名】明細書

【訂正対象項目名】0017

【訂正方法】変更

【訂正の内容】

【0017】

特定の実施形態において、第1のスレッド112は、スリープモード論理回路120と例外ハンドラ122を含む。スリープモード論理回路120は、例えば、制御論理回路106から受信されたスリープ命令に応答してプログラムカウンタ(PC)(示されていない)の数値を保存することで、第1のスレッド112の現行状態を保存するように構成される。さらに、スリープモード論理回路120は、状態レジスタ(示されていない)で1つ以上の数値、例えば、ユーザーモード状態ビット、例外状態ビット、TLBミス事象を引き起こした後に実行された命令パケットに関するデータなど、を記憶するように構成される。

【誤訳訂正2】

【訂正対象書類名】明細書

【訂正対象項目名】0023

【訂正方法】変更

【訂正の内容】

【0023】

特定の実施形態において、TLB 108が第1のスレッド112による例外処理のためにロックされている間に、第2のスレッド114もTLBミス事象を起こす仮想アドレス変換を要求する。第2のスレッド114に関連するTLBミス事象を知らされ、制御論理回路106は、TLBロックインジケータ110がロック構成状態であると決定し、第2のスレッド114にスリープ状態になるように命令する。例えば、制御論理回路106は、第2のスレッド114に現行状態を保存し、TLBミス事象を引き起こした後に実行されたパケットのアドレスを記憶し、第2のスレッド114がその間に命令を処理しない待ち状態(wait state)に入るよう命令する。TLBロックインジケータ110がロック状態のままでいる間、追加スレッドはTLBミス事象に直面し、制御論理回路106によってスリープ状態にされる。

【誤訳訂正3】

【訂正対象書類名】明細書

【訂正対象項目名】0030

【訂正方法】変更

【訂正の内容】

【0030】

特定の実施形態において、グローバル制御レジスタ234は、スレッドウェーク(thread wake)先入れ先出しバッファ(FIFO)290などのスリープ状態のスレッドを覚醒するための順序を示すために、1つ以上のフィールドを含む。スレッドウェークFIFO290は、TLBロック292がロック構成の間に起こるTLBミス事象に応答してスリープ状態にされているシステム200の1つ以上の処理スレッドを識別するために、1つ以上のインジケータを含む。スレッドウェークFIFO290は、制御論理回路270が、一致した順序でスリープ状態のスレッドを検索するために実施可能であるように、スレッドがスリープ状態に置かれる順番にスレッドインジケータを記憶するように構成される。TLBロック292は、単一のビット、TLB272がロック状態かアンロック状態かを示す数値、を含む。

【誤訳訂正4】

【訂正対象書類名】明細書

【訂正対象項目名】0037

【訂正方法】変更

【訂正の内容】

【0037】

306にもどり、TLBロックインジケータがアンロックされると決定されると、処理は、TLBに関連する例外ハンドラへのスレッドによるアクセスが制御論理回路を使用して許可され、318に進む。320に進み、TLBロックインジケータは、アクセスが許可された時、制御論理回路を使用してロックされる。実例となる実施形態において、例外ハンドラはTLBロックインジケータをロック状態に設定する。