

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 664 496**

51 Int. Cl.:

H03M 13/11

(2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **02.03.2009** **E 09154123 (5)**

97 Fecha y número de publicación de la concesión europea: **28.02.2018** **EP 2099135**

54 Título: **Aparato y procedimiento para codificar y decodificar canales en un sistema de comunicación usando códigos de verificación de paridad de baja densidad**

30 Prioridad:

03.03.2008 KR 20080019607

13.03.2008 KR 20080023516

18.06.2008 KR 20080057553

28.01.2009 KR 20090006722

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

19.04.2018

73 Titular/es:

SAMSUNG ELECTRONICS CO., LTD. (100.0%)

129, Samsung-ro, Yeongtong-gu

Suwon-si, Gyeonggi-do, 443-742, KR

72 Inventor/es:

MYUNG, SEHO;

KWON, HWAN-JOON;

KIM, JAE-YOEL;

LIM, YEON-JU;

YUN, SUNG-RYUL;

LEE, HAK-JU y

JEONG, HONG-SIL

74 Agente/Representante:

CARPINTERO LÓPEZ, Mario

ES 2 664 496 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Aparato y procedimiento para codificar y decodificar canales en un sistema de comunicación usando códigos de verificación de paridad de baja densidad

Antecedentes de la invención

5 1. Campo de la invención

La presente invención se refiere, en general, a un sistema de comunicación que usa un código de verificación de paridad de baja densidad (LDPC), y más específicamente, a un aparato y un procedimiento, que generan de manera eficaz un código de LDPC e implementan la codificación y la decodificación de un canal.

2. Descripción de la técnica relacionada

10 La interferencia entre símbolos (ISI), así como diversos ruidos y la atenuación de un canal reducen significativamente el rendimiento de un enlace en un sistema de comunicación inalámbrica. Por lo tanto, es esencial desarrollar una tecnología para superar el ruido, la atenuación y la ISI con el fin de implementar sistemas de comunicación digital de alta velocidad, que requieren una gran cantidad de procesamiento de datos, procesamiento de datos de alta velocidad y alta confiabilidad de los datos, tal como la comunicación móvil de próxima generación, la radiodifusión digital y la Internet móvil. Se ha realizado recientemente una investigación activa para la utilización de un código de corrección de errores como un procedimiento para restaurar de manera eficaz la información distorsionada a su estado original y mejorar la confiabilidad de la comunicación.

El código de LDPC, que fue introducido por primera vez por Gallagher en la década de 1960, se ha usado poco debido a su implementación compleja, que superó con creces la tecnología en ese momento. Sin embargo, debido a que un código turbo descubierto por Berrou, Glavieux y Thitimajshima en 1993 muestra un rendimiento que se acerca a la capacidad de canal de Shannon, se ha realizado mucha investigación analítica sobre el rendimiento y las características del código turbo. Con esto, se ha realizado mucha investigación sobre la codificación de canales basada en la decodificación iterativa y las gráficas.

La investigación descrita anteriormente ha llevado a reestudios del código de LDPC en la década de 1990. Los reestudios mostraron que el rendimiento del código de LDPC se acerca a la capacidad de canal de Shannon cuando se realiza la decodificación usando la decodificación iterativa basada en un algoritmo de suma-producto en una gráfica Tanner (un caso especial de una gráfica de factores) correspondiente al código de LDPC.

El código de LDPC se suele representar mediante un procedimiento de representación gráfica. Además, muchas características del código de LDPC pueden analizarse usando procedimientos basados en la teoría de grafos, el álgebra y la teoría de la probabilidad. En general, un modelo gráfico de un código de canal es útil para describir un código. Cuando la información en un bit codificado corresponde a un vértice en una gráfica y la proporción entre los bits codificados corresponde a un borde (es decir, un segmento de línea) en la gráfica, el modelo gráfico del código de canal puede considerarse una red de comunicación en la que los vértices intercambian mensajes predeterminados a través de los bordes. En consecuencia, es posible obtener un algoritmo de decodificación natural. Por ejemplo, un algoritmo de decodificación obtenido a partir de un enrejado, que puede considerarse un tipo de gráfica, incluye un algoritmo de Viterbi y un algoritmo Bahl, Cocke, Jelinek y Raviv (BCJR) bien conocidos.

El código de LDPC se define normalmente por una matriz de verificación de paridad, y puede representarse usando una gráfica bipartita comúnmente llamada gráfica Tanner. En la gráfica bipartita, los vértices se dividen en dos tipos diferentes. El código de LDPC está representado por la gráfica bipartita formada por vértices llamados "nodo de variable" y "nodo de verificación". Un nodo de variable corresponde a un bit codificado en la proporción de uno a uno.

Haciendo referencia a las figuras 1 y 2, se proporciona una descripción de un procedimiento de representación gráfica del código de LDPC.

En primer lugar, la figura 1 ilustra un ejemplo de una matriz H1 de verificación de paridad del código de LDPC, que incluye cuatro filas y ocho columnas. Haciendo referencia a la figura 1, 8 columnas significa un código de LDPC, que genera una palabra de código con una longitud de 8, y cada columna corresponde a 8 bits codificados.

La figura 2 es un diagrama que ilustra una gráfica de Tanner correspondiente a la H1 de la figura 1.

Haciendo referencia a la figura 2, la gráfica Tanner del código de LDPC incluye ocho nodos x_1 202, x_2 204, x_3 206, x_4 208, x_5 210, x_6 212, x_7 214 y x_8 216 variables y 4 nodos 218, 220, 222 y 224 de verificación.

50 En el presente documento, la i ésima columna y la j ésima fila en la matriz H1 de verificación de paridad del código de LDPC se corresponden con el nodo x_i variable y el nodo j ésimo de verificación, respectivamente. Además, el valor 1, concretamente, que no es cero, de una posición donde la i ésima columna intersecta con la j ésima fila en la matriz H1 de verificación de paridad del código de LDPC, implica que existe un borde entre el nodo x_i variable y el nodo j ésimo de verificación en la gráfica Tanner de la figura 2.

Los grados de cada nodo de variable y de cada nodo de verificación en la gráfica de Tanner del código de LDPC significan el número de bordes que hacen una conexión entre los nodos. El número de bordes es igual al número de entradas (es decir, elementos), que no son ceros, en una columna o fila correspondiente a un nodo relevante en la matriz H1 de verificación de paridad del código de LDPC.

- 5 Por ejemplo, en la figura 2, los grados de los nodos x_1 202, x_2 204, x_3 206, x_4 208, x_5 210, x_6 212, x_7 214 y x_8 216 variable son 4, 3, 3, 3, 2, 2, 2 y 2, respectivamente. Los grados de los nodos 218, 220, 222 y 224 de verificación son 6, 5, 5 y 5, respectivamente. Además, los números de entradas, que no son ceros, en las columnas de la matriz H1 de verificación de paridad de la figura 1 que corresponden respectivamente a los nodos de variable de la figura 2 coinciden con los grados 4, 3, 3, 3, 2, 2, 2 y 2, en secuencia regular. Los números de entradas, que no son ceros, en las filas de la matriz H1 de verificación de paridad de la figura 1 corresponden respectivamente a los nodos de verificación de la figura 2 que coinciden con los grados 6, 5, 5 y 5, en la secuencia regular.

Con el fin de representar la distribución de grado de los nodos del código de LDPC, la proporción del número de nodos de variable, teniendo todos un grado de i , con el número total de nodos de variable, se establece a f_i , y la proporción del número de nodos de verificación, teniendo todos un grado de j , con el número total de nodos de verificación, se establece en g_j .

Por ejemplo, en el caso del código de LDPC, como se muestra en las figuras 1 y 2, $f_i = 0$ con respecto a $f_2 = 4/8$, $f_3 = 3/8$, $f_4 = 1/8$, e $i \neq 2, 3$ y 4 , y $g_j = 0$ con respecto a $g_5 = 3/4$, $g_6 = 1/4$, y $j \neq 5$ y 6 . Cuando la longitud del código de LDPC se establece en N (es decir, el número de columnas se establece en N) y el número de filas se establece en $N/2$, una densidad de entradas, que son no ceros, en toda la matriz de verificación de paridad que tiene la distribución de grados como se ha descrito anteriormente se calcula mediante la siguiente ecuación (1).

$$\frac{2f_2N + 3f_3N + 4f_4N}{N \times N/2} = \frac{5,25}{N} \dots\dots\dots (1)$$

En la ecuación (1), la densidad de 1 continúa disminuyendo en la matriz H1 de verificación de paridad cuando N aumenta. Es habitual que la densidad de las entradas, que no son ceros, sea inversamente proporcional a la longitud N del código en el código de LDPC. En consecuencia, cuando N es grande, la densidad de las entradas, que no son ceros, es muy pequeña. Por esta razón, el código de LDPC incluye el significado de baja densidad en su nombre.

Las características estructurales de la matriz H1 de verificación de paridad del código de LDPC, a las que se aplica la presente invención, se describen haciendo referencia a la figura 3.

La figura 3 ilustra el código de LDPC adoptado como tecnología convencional en la 2ª generación de transmisión por satélite-radiodifusión de vídeo digital (DVB-S2), uno de los estándares de radiodifusión digital.

En la figura 3, N_1 y K_1 representan una longitud y una longitud de bloque de una palabra de información en el código de LDPC. ($N_1 - K_1$) representa la longitud de paridad. Además, M_1 y q se determinan de tal manera que puede establecerse $q = (N_1 - K_1)/M_1$. En este momento, se determina que K_1/M_1 es un número entero.

Haciendo referencia a la figura 3, la estructura de una parte de paridad (es decir, desde la columna K_1 ésima hasta la columna $(N_1 - 1)$ ésima) en la matriz de verificación de paridad está en una forma diagonal doble. En consecuencia, las distribuciones de grado de las columnas, que corresponden a la parte de paridad, tienen todas un valor de 2, excepto para la última columna de todas que tiene un valor de 1.

Las reglas aplicadas a la estructura de la parte de palabra de información (es decir, desde la columna 0ª hasta la columna $(K_1 - 1)$ ésima) en la matriz de verificación de paridad son las siguientes.

Regla 1: se generan en total K_1/M_1 grupos de columna dividiendo K_1 columnas correspondientes a la palabra de información en la matriz de verificación de paridad en grupos, cada uno de los cuales tiene M_1 columnas.

Un procedimiento para formar una columna que pertenece a cada grupo de columnas sigue la regla 2 siguiente.

Regla 2: las posiciones de 1 se determinan en la 0ª columna del i ésimo grupo de columnas ($i = 1, \dots, K_1/M_1$).

Cuando el grado de la 0ª columna que pertenece al i ésimo grupo de columnas está representado como D_i , si se supone que las posiciones de las filas que tienen 1 como sus entradas están representadas como $R_{i,0}^{(1)}, R_{i,0}^{(2)}, \dots, R_{i,0}^{(D_i)}$, las posiciones $R_{i,j}^{(k)}$ ($k = 1, 2, \dots, D_i$) de las filas, que tienen 1 como sus entradas en la columna j ª ($j = 1, 2, \dots, M_1 - 1$) que pertenecen al i ésimo grupo de columnas, se definen mediante la siguiente ecuación (2).

$$R_{i,j}^{(k)} = R_{i,(j-1)}^{(k)} + q \bmod (N_1 - K_1)$$

$$k = 1, 2, \dots, D_i, \quad i = 1, \dots, K_1/M_1, \quad y \quad j = 1, \dots, M_1 - 1 \quad \dots\dots (2)$$

Cuando se aplica la Regla 2, los grados de las columnas pertenecientes al $i^{\text{ésimo}}$ grupo de columnas ($i = 1, \dots, K_1/M_1$) son todos fijos para D_i . Con el fin de facilitar una comprensión fácil de la estructura del código de LDPC DVB-S2, que almacena información en el mismo sobre la matriz de verificación de paridad mediante la Regla 2, se considera el siguiente ejemplo.

- 5 Cuando se supone que $N_1 = 30$, $K_1 = 15$, $M_1 = 5$, y $q = 3$, la información de posición de las filas que tienen 1 como sus entradas en cada una de las 0^{th} columnas de tres grupos de columnas puede expresarse como las tres secuencias a continuación. En el presente documento, para la conveniencia de la descripción, las tres secuencias se definen mediante las secuencias de posición de peso-1 siguientes.

$$R_{1,0}^{(1)} = 0, R_{1,0}^{(2)} = 1, R_{1,0}^{(3)} = 2,$$

$$10 \quad R_{2,0}^{(1)} = 0, R_{2,0}^{(2)} = 11, R_{2,0}^{(3)} = 13,$$

$$R_{3,0}^{(1)} = 0, R_{3,0}^{(2)} = 10, R_{3,0}^{(3)} = 14$$

Las secuencias de posición de peso-1 pueden expresarse como solamente una información de posición correspondiente a cada grupo de columnas de la siguiente manera:

$$15 \quad \begin{array}{l} 0 \ 1 \ 2 \\ 0 \ 11 \ 13 \\ 0 \ 10 \ 14. \end{array}$$

Concretamente, una secuencia de la $i^{\text{ésima}}$ columna se obtiene representando de manera secuencial la información de posición de las filas que tienen 1 como sus entradas en el $i^{\text{ésimo}}$ grupo de columnas.

- 20 Cuando se forma una matriz de verificación de paridad usando tanto la información correspondiente al ejemplo como las reglas 1 y 2, como se han descrito anteriormente, a continuación puede generarse un código de LDPC de la figura 4 de tal manera que tengan la misma concepción que la del código de LDPC DVB-S2.

La figura 4 ilustra un ejemplo de la matriz de verificación de paridad del código de LDPC.

- 25 Es posible realizar una codificación eficaz usando una forma estructural en el código de LDPC DVB-S2 diseñado por las Reglas 1 y 2. Se describe un procedimiento para realizar la codificación de LDPC usando la matriz de verificación de paridad del DVB-S2 usando el siguiente ejemplo.

Un procedimiento de codificación que usa el código de LDPC DVB-S2 cuando se proporcionan $N_1 = 16200$, $K_1 = 10800$, $M_1 = 360$ y $q = 15$. Además, los bits de palabras de información con una longitud de K_1 se representan como $(i_0, i_1, \dots, i_{K_1-1})$, y los bits de paridad con una longitud de $(N_1 - K_1)$ se representan como $(p_0, p_1, \dots, p_{N_1-K_1-1})$.

Etapla 1: un codificador inicializa los bits de paridad de la siguiente manera:

$$30 \quad p_0 = p_1 = \dots = p_{N_1-K_1-1} = 0.$$

Etapla 2: la información sobre las filas, que tienen 1 como sus entradas en la 0^{th} columna perteneciente al primer grupo de columnas de una palabra de información, se lee a partir de la información de posición de la matriz de verificación de paridad almacenada.

- 35 Un ejemplo de solamente la información de posición correspondiente de la información de lectura puede representarse de la siguiente manera:

$$0 \ 2084 \ 1613 \ 1548 \ 1286 \ 1460 \ 3196 \ 4297 \ 2481 \ 3369 \ 3451 \ 4620 \ 2622.$$

También, múltiples piezas de la información de posición relevante de la información de lectura pueden expresarse como secuencias de posición de peso-1 de la siguiente manera:

$$40 \quad \begin{aligned} R_{1,0}^{(1)} &= 0, R_{1,0}^{(2)} = 2084, R_{1,0}^{(3)} = 1613, R_{1,0}^{(4)} = 1548, R_{1,0}^{(5)} = 1286, \\ R_{1,0}^{(6)} &= 1460, R_{1,0}^{(7)} = 3196, R_{1,0}^{(8)} = 4297, R_{1,0}^{(9)} = 2481, R_{1,0}^{(10)} = 3369, \\ R_{1,0}^{(11)} &= 3451, R_{1,0}^{(12)} = 4620, R_{1,0}^{(13)} = 2622. \end{aligned}$$

La información de lectura y un bit i_0 de información se usan para actualizar los bits p_x s de paridad específicos, tal como se define en la siguiente ecuación (3), donde x representa cada uno de $R_{1,0}^{(k)}$, $k+1, 2, \dots, 13$.

$$\begin{aligned}
 p_0 &= p_0 \oplus i_0, \quad p_{2084} = p_{2084} \oplus i_0, \quad p_{1613} = p_{1613} \oplus i_0, \\
 p_{1548} &= p_{1548} \oplus i_0, \quad p_{1286} = p_{1286} \oplus i_0, \quad p_{1460} = p_{1460} \oplus i_0, \\
 p_{3196} &= p_{3196} \oplus i_0, \quad p_{4297} = p_{4297} \oplus i_0, \quad p_{2481} = p_{2481} \oplus i_0, \\
 p_{3369} &= p_{3369} \oplus i_0, \quad p_{3451} = p_{3451} \oplus i_0, \quad p_{4620} = p_{4620} \oplus i_0, \\
 p_{2622} &= p_{2622} \oplus i_0 \quad \dots (3)
 \end{aligned}$$

En la ecuación (3), $p_x = p_x \oplus i_0$ puede representarse como $p_x \leftarrow p_x \oplus i_0$, y $\oplus$ significa una suma binaria.

Eta 3: el valor de cada uno de los 359 bits de palabra de información i_m ($m = 1, 2, \dots, 359$) que siguen a i_0 se calcula por la siguiente ecuación (4).

$$5 \quad \{x + (m \bmod M_1) \times q\} \bmod (N_1 - K_1), \quad M_1 = 360, \quad y \quad m = 1, 2, \dots, 359 \quad \dots (4)$$

En la ecuación (4), x representa el valor de cada uno de $R_{1,0}^{(k)}$, $k+1, 2, \dots, 13$. En este caso, la ecuación (4) tiene el mismo concepto que la ecuación (2).

A continuación, los valores obtenidos por la ecuación (4) se usan para realizar cálculos similares a la ecuación (3).

10 Concretamente, $P \{x + (m \bmod M_1) \times q\} \bmod (N_1 - K_1)$ se actualiza para i_m . Por ejemplo, cuando $m = 1$, es decir, para i_1 , $P(x + q) \bmod (N_1 - K_1)$ se actualizan por la siguiente Ecuación (5).

$$\begin{aligned}
 p_{15} &= p_{15} \oplus i_1, \quad p_{2099} = p_{2099} \oplus i_1, \quad p_{1628} = p_{1628} \oplus i_1 \\
 p_{1563} &= p_{1563} \oplus i_1, \quad p_{1301} = p_{1301} \oplus i_1, \quad p_{1475} = p_{1475} \oplus i_1, \\
 p_{3211} &= p_{3211} \oplus i_1, \quad p_{4312} = p_{4312} \oplus i_1, \quad p_{2496} = p_{2496} \oplus i_1, \\
 p_{3384} &= p_{3384} \oplus i_1, \quad p_{3466} = p_{3466} \oplus i_1, \quad p_{4635} = p_{4635} \oplus i_1, \\
 p_{2637} &= p_{2637} \oplus i_1 \quad \dots (5)
 \end{aligned}$$

La ecuación (5) corresponde a un caso donde se supone que q es igual a 15. El procedimiento como se ha descrito anteriormente se realiza de la misma manera para $m = 1, 2, \dots, 359$.

15 Eta 4: se lee la información de $R_{2,0}^{(k)}$ ($k+1, 2, \dots, 13$) y se actualiza un bit p_x de paridad específico, con respecto al 361^{ésimo} bit i_{360} de palabra de información de la misma manera que en la etapa 2 como se ha descrito anteriormente. En el presente documento, x representa $R_{2,0}^{(k)}$. $P \{x + (m \bmod M_1) \times q\} \bmod (N_1 - K_1)$ (donde $m = 361, 362, \dots, 719$) se actualiza aplicando de manera similar la ecuación (4) a 359 bits $i_{361}, i_{362}, \dots, i_{719}$ de palabra de información que siguen al i_{360} .

20 Eta 5: el procedimiento de las etapas 2, 3 y 4 se repite para cada grupo de bits de palabra de información con 360 bits de palabra de información.

Eta 6: finalmente, los bits de paridad se determinan por la siguiente Ecuación (6).

$$p_i = p_i \oplus p_{i-1} \quad (i = 1, 2, \dots, N_1 - K_1 - 1) \quad \dots (6)$$

En la ecuación (6), los p_i son bits de paridad obtenidos completando la codificación de LDPC. La codificación de LDPC se realiza a través del procedimiento de las etapas 1 a 6 en el DVB-S2, como se ha descrito anteriormente.

25 Mientras tanto, la codificación de LDPC como se ha descrito anteriormente debería diseñarse de una manera adecuada para soportar la cantidad de transmisión de datos necesaria por un sistema de comunicación real. Específicamente, la codificación de LDPC que tiene varias longitudes de bloque para soportar diversas cantidades de transmisión de datos de acuerdo con las solicitudes de servicio es necesariamente para un sistema de comunicación que soporte diversos servicios de radiodifusión, así como un sistema de comunicación adaptativo, al
30 que se aplica un esquema de consulta de retransmisión automática híbrida (HARQ), un esquema de codificación y se aplica modulación adaptativa (AMC), etc. para soportar la transmisión de datos a alta velocidad.

Sin embargo, en la codificación de LDPC convencional, se generan todas las palabras de código LDPC que tienen la misma longitud, por lo que hay un límite en la codificación y decodificación de un canal.

Por lo tanto, un esquema de codificación de LDPC es necesario para un sistema de comunicación digital de alta velocidad, lo que requiere una mayor cantidad de procesamiento de datos, procesamiento de datos de mayor velocidad y mayor fiabilidad de los datos. Además, existe una necesidad de esquemas de codificación y decodificación de canales, a los que se aplique una palabra de código de LDPC más eficaz.

- 5 La publicación de solicitud de patente de los Estados Unidos número US 2007 / 143 656 desvela un procedimiento de acortamiento/perforación general para la codificación de LDPC.

Sumario de la invención

- 10 La presente invención se ha hecho para abordar al menos los problemas y/o desventajas anteriores y para proporcionar al menos las ventajas descritas a continuación. En consecuencia, un aspecto de la presente invención proporciona un aparato y un procedimiento, que aplican un acortamiento o perforación a un código de LDPC con una longitud fija y generan un código de LDPC con una longitud variable en un sistema de comunicación.

Otro aspecto de la presente invención proporciona un aparato y un procedimiento, que cambia una proporción del número de bits acortados con el número de bits perforados mediante las reglas predeterminadas y genera un código de LDPC con una longitud variable en un sistema de comunicación.

- 15 Un aspecto adicional de la presente invención proporciona un aparato y un procedimiento, que usan el acortamiento o la perforación para generar un código de LDPC con una longitud variable a partir de un código de LDPC con una longitud fija y la codificación/decodificación de un canal usando el código de LDPC generado.

- 20 De acuerdo con un aspecto de la presente invención, se proporciona un procedimiento para la codificación de un canal en un sistema de comunicación usando un código de verificación de paridad de baja densidad (LDPC). El acortamiento se realiza usando un número predeterminado de bits acortados. Se realiza la codificación de LDPC. Las reglas predeterminadas se aplican de acuerdo con el número predeterminado de bits acortados, y se determina un número de bits a perforar. La perforación se realiza basándose en el número determinado de bits a perforar.

- 25 De acuerdo con otro aspecto de la presente invención, se proporciona un procedimiento para la decodificación de un canal en un sistema de comunicación usando un código de verificación de paridad de baja densidad (LDPC). Un patrón de acortamiento y perforación se determina basándose en una señal recibida. Un valor de un bit acortado se establece en 0 de acuerdo con el patrón de acortamiento determinado, los borrados se establecen de acuerdo con el patrón de perforación determinado, y se realiza la decodificación de LDPC cuando existen bits que se han usado para realizar el acortamiento o la perforación. La etapa de determinar un patrón de acortamiento y perforación comprende la configuración de una proporción del número de bits perforados con el número de bits acortados en $(B + 1)/B$, en la que B es un número entero.

- 30 De acuerdo con un aspecto adicional de la presente invención, se proporciona un aparato para la codificación de un canal en un sistema de comunicación usando un código de verificación de paridad de baja densidad (LDPC). El aparato incluye una unidad de aplicación de patrón de acortamiento para realizar el acortamiento usando un número predeterminado de bits acortados. El aparato también incluye un codificador LDPC para realizar la codificación basándose en un código de LDPC acortado por la unidad de aplicación de patrón de acortamiento. El aparato incluye además una unidad de control para aplicar las reglas predeterminadas al número de bits acortados, y para determinar un número de bits a perforar. El aparato incluye adicionalmente una unidad de aplicación de patrón de perforación para realizar la perforación en una palabra de código de LDPC generada por el codificador LDPC basándose en el número determinado de bits a perforar.

- 40 De acuerdo con un aspecto adicional de la presente invención, se proporciona un aparato para la decodificación de un canal en un sistema de comunicación usando un código de verificación de paridad de baja densidad (LDPC). El aparato incluye un demodulador para recibir y desmodular un canal. El aparato también incluye una unidad de estimación o determinación de patrón de acortamiento/perforación para determinar un patrón predeterminado de acortamiento y perforación basándose en la señal demodulada, y proporcionar la información de posición sobre los bits a acortar y perforar a un decodificador de LDPC. El aparato incluye además el decodificador de LDPC para insertar tantos ceros como el número de bits acortados y para configurar tantos borrados como el número de bits perforados, de acuerdo con la información de posición proporcionada sobre los bits q a acortar y perforar, y para decodificar el código de LDPC.

Breve descripción de los dibujos

- 50 Las anteriores y otras características, aspectos y ventajas de la presente invención serán más evidentes a partir de la siguiente descripción detallada cuando se toma junto con los dibujos adjuntos, en los que:

la figura 1 ilustra una matriz de verificación de paridad de un código de LDPC con una longitud de 8;

la figura 2 es un diagrama que ilustra una gráfica Tanner de la matriz de verificación de paridad del código de LDPC con la longitud de 8;

- 55 la figura 3 es un diagrama que ilustra una estructura esquemática de un código de LDPC DVB-S2;

la figura 4 ilustra una matriz de verificación de paridad de un código de LDPC en forma de DVB-S2;

la figura 5 es un diagrama de bloques que ilustra una configuración de un transceptor en un sistema de comunicación que usa un código de LDPC, al que se aplica una realización de la presente invención;
 las figuras 6A y 6B son gráficas que muestran las curvas de rendimiento obtenidas aplicando el acortamiento y la perforación a la codificación de LDPC DVB-S2, a las que se aplica una realización de la presente invención;
 las figuras 7A, 7B y 7C son gráficas que muestran fórmulas relacionales del número de bits acortados frente al número de bits perforados, de acuerdo con una realización de la presente invención;
 las figuras 8A y 8B son gráficas que muestran los rendimientos mejorados de la codificación de LDPC DVB-S2, a las que se aplican el acortamiento y la perforación, de acuerdo con una realización de la presente invención;
 la figura 9 es una gráfica que muestra el cambio de una tasa de código con respecto a la longitud de una palabra de información de LDPC, de acuerdo con una realización de la presente invención;
 la figura 10 es un diagrama de flujo que ilustra un procedimiento de decodificación de LDPC en un receptor cuando se aplica un patrón de perforación, de acuerdo con una realización de la presente invención;
 la figura 11 es un diagrama de bloques que ilustra una configuración de un transmisor que usa el código de LDPC, al que se aplican la perforación y el acortamiento propuestos por una realización de la presente invención;
 y
 la figura 12 es un diagrama de bloques que ilustra una configuración de un receptor que usa el código de LDPC, al que se aplican la perforación y el acortamiento propuestos por una realización de la presente invención.

Descripción detallada de las realizaciones preferidas

Las realizaciones preferidas de la presente invención se describen en detalle haciendo referencia a los dibujos adjuntos. Debería observarse que los componentes iguales o similares se designan con los mismos o similares números de referencia aunque se ilustran en diferentes dibujos. Las descripciones detalladas de las construcciones o procedimientos conocidos en la técnica pueden omitirse para evitar eclipsar el objeto de la presente invención.

La presente invención proporciona un procedimiento por el que, en un sistema para aplicar un acortamiento y una perforación a la codificación de LDPC, una proporción de bits reducido a bits perforados se cambia mediante las reglas predeterminadas con el fin de minimizar el cambio de un intervalo de recepción efectivo provocado porque la proporción de los bits acortados con los bits perforados es fija. Además, la presente invención proporciona un aparato, que genera un bloque codificado de LDPC con diversas longitudes de bloque en un sistema de comunicación que usa un código de LDPC, y un procedimiento para controlar el mismo.

La figura 5 es un diagrama de bloques que ilustra una configuración de un transceptor en el sistema de comunicación que usa el código de LDPC, al que se aplica la presente invención.

Haciendo referencia a la figura 5, se codifica una señal de entrada mediante un codificador 511 de LDPC de un transmisor 510 que emite la señal c. La señal c está modulada por un modulador 513, que emite la señal c para su transmisión a través de un canal 520 inalámbrico. A continuación, un demodulador 531 de un receptor 530 demodula una señal r a partir de un canal (Rx) de recepción y emite la señal x. Un decodificador 533 de LDPC estima una estimación u basándose en el canal Rx demodulado. En este caso, el codificador 511 de LDPC genera una matriz de verificación de paridad de tal manera que satisface una longitud de bloque necesaria por el sistema de comunicación en un esquema preestablecido.

En particular, el codificador 511 de LDPC de acuerdo con la presente invención, que usa el código de LDPC y por lo tanto no necesita información de almacenamiento separado adicional, soporta diversas longitudes de bloque. Un procedimiento para soportar las diversas longitudes de bloque de acuerdo con la presente invención usa una técnica de perforación o acortamiento.

La perforación se refiere a una técnica que realiza la codificación de LDPC en una matriz de verificación de paridad específica dada, genera una palabra de código de LDPC, y a continuación en realidad no transmite una parte específica de la palabra de código de LDPC. En consecuencia, el receptor determina que la parte, que no se transmite, se borra.

Mientras tanto, cuando la perforación se compara con el acortamiento, las dos técnicas tienen una característica común en la reducción de la longitud de bloque de la palabra de código de LDPC. Sin embargo, la perforación difiere del acortamiento en que no pone ninguna limitación en el valor de un bit específico. Concretamente, en la perforación, no se transmite una parte específica de entre los bits de palabra de información específicos o bits de paridad generados, y el receptor procesa la parte específica no transmitida como borrada.

La perforación se describirá usando una matriz de verificación de paridad de un código de LDPC DVB-S2 mostrado en la figura 3.

En la matriz de verificación de paridad mostrada en la figura 3, la longitud total es N_1 , la parte frontal corresponde a los bits de palabra de información ($i_0, i_1, \dots, i_{K_1-1}$) con una longitud de K_1 , y la parte posterior corresponde a los bits de paridad ($p_0, p_1, \dots, p_{N_1-K_1-1}$) con una longitud de $N_1 - K_1$.

Es decir, cuando solo los bits en las N_P posiciones prometidas de entre las palabras de código de LDPC ya generadas, teniendo todas la longitud de N_1 , no se transmiten, se produce el mismo efecto que el de la transmisión

de una palabra de código de LDPC con una longitud de $N_1 - N_P$.

En la matriz de verificación de paridad descrita anteriormente, las columnas correspondientes a los bits perforados se usan todas con nada perdido en un procedimiento de decodificación. Por lo tanto, la perforación difiere del acortamiento a este respecto.

- 5 Cuando se establece el sistema, el transmisor y el receptor pueden compartir o estimar la información de posición sobre los bits perforados de la misma manera. Por lo tanto, el receptor procesa los bits perforados relevantes solo como borrados, y realiza la decodificación.

- 10 En función de la perforación, la longitud de un bloque, que se transmite en realidad por el transmisor, es $N_1 - N_P$, y la longitud de una palabra de información es inmutablemente K_1 . En consecuencia, una tasa de código se convierte en $K_1/(N_1 - N_P)$, y siempre es mayor que una tasa K_1/N_1 de código inicial dada.

A continuación, se describen las características cuando la perforación y el acortamiento se aplican simultáneamente a la codificación de LDPC dada.

- 15 Para la conveniencia de la descripción, una longitud de bloque y una longitud de palabra de información de un código de LDPC inicial se establecen en N_1 y K_1 , respectivamente. Además, la longitud de bloque y la longitud de palabra de información de un código de LDPC final se establecen en N_2 y K_2 , respectivamente. El código de LDPC final está destinado a obtenerse finalmente al realizar el acortamiento y la perforación en el código de LDPC inicial.

Al definir $N_1 - N_2 = N_\Delta$ y $K_1 - K_2 = K_S$, si tantos bits como K_S se acortan y tantos bits como $N_P (= N_\Delta - K_S)$ se perforan en la matriz de verificación de paridad del código de LDPC DVB-S2, puede generarse el código de LDPC con N_2 y K_2 como su longitud de bloque y longitud de palabra de información.

- 20 Cuando $N_\Delta > 0$ o $K_S > 0$ en el código de LDPC generado, la tasa de código se convierte en $(K_1 - K_S) / (N_1 - N_\Delta)$ que en general es diferente de la tasa K_1/N_1 de código del código de LDPC DVB-S2. En consecuencia, las características algebraicas cambian. En el presente documento, el caso de $N_\Delta = K_S$ corresponde a un caso donde no se aplican tanto el acortamiento como la perforación, o solo se toma el acortamiento.

- 25 Como se ha descrito anteriormente, cuando se ajusta correctamente el número de bits acortados y el número de bits perforados, la codificación de LDPC puede proporcionar la tasa de código y la longitud de bloque necesarias por el sistema.

- 30 En relación con esto, las realizaciones de la presente invención proponen un procedimiento, que ajusta correctamente la proporción de acortamiento con la perforación usando las características del acortamiento y la perforación, que genera códigos con diferentes tasas de código, y como máximo mantiene un intervalo de recepción efectivo predeterminado.

Cuando se aplican el acortamiento y la perforación de un patrón específico en una proporción predeterminada, tanto para un código de DVB-S2, que tiene una tasa de código de $1/5$, $N_1 = 16200$, $K_1 = 3240$, $M_1 = 360$, y $q_1 = 36$, como para un código de LDPC DVB-S2, que tiene una tasa de código de $4/9$, $N_1 = 16200$, $K_1 = 7200$, $M_1 = 360$ y $q_1 = 25$, se ilustran los rendimientos de sistema en las figuras 6A y 6B.

- 35 Haciendo referencia a las figuras 6A y 6B, una diferencia de rendimiento entre un caso en el que el acortamiento y la perforación no se aplican en absoluto cerca de la tasa de errores de bits (BER) = 10^{-5} y un caso cuando $K_2 = 360$, alcanza aproximadamente 2 dB.

- 40 Con el fin de compensar la pérdida del intervalo de recepción efectivo provocada por la diferencia de rendimiento como se ha descrito anteriormente, la misma tasa de código no debería aplicarse a un código de LDPC después del acortamiento y se aplica la perforación a la codificación de LDPC. Concretamente, con el fin de obtener una ganancia de codificación aún mayor, debería transmitirse un código de LDPC con una tasa de código baja mediante la perforación de incluso menos bits.

- 45 En la figura 6A, por ejemplo, N_P se ha establecido en 11520 con el fin de mantener una tasa de código de $1/5$ cuando $K_2 = 360$. Sin embargo, como N_P se reduce en pulgadas, la tasa de código se reduce gradualmente, y se produce un caso donde el rendimiento del código de LDPC DVB-S2 es casi similar al del código DVB-S2 que tiene $N_1 = 16200$, $K_1 = 3240$, $M_1 = 360$, y $q_1 = 36$.

Por consiguiente, debería realizarse poca perforación cuando se aplica una gran cantidad de acortamiento de tal manera que el rendimiento del código de LDPC dado y el del código de LDPC, al que se aplican el acortamiento y la perforación, tengan todos un valor predeterminado tan alto como sea posible.

- 50 Por lo tanto, la presente invención propone los procedimientos de acortamiento y perforación, que tienen gráficas relacionales de las figuras 7A, 7B y 7C de manera que puedan aplicarse simplemente mientras se evita, en la medida de lo posible, un gran cambio en el intervalo de recepción efectivo.

En primer lugar, la gráfica relacional de la figura 7A puede expresarse mediante la siguiente ecuación (7).

$$N_p = \lfloor (K_1 - K_2) \times A \rfloor = \lfloor -A \times K_2 + A \times K_1 \rfloor \quad \dots (7)$$

Donde $\lfloor x \rfloor$ representa el entero máximo, que es menor que o igual a x .

En la ecuación (7), A , que determina un valor de pendiente, se establece en un valor para determinar un valor adecuado de N_p de tal manera que el rendimiento del código de LDPC no puede degradarse incluso cuando el valor de K_2 se hace más pequeño.

La gráfica relacional de la figura 7B puede expresarse mediante la siguiente ecuación (8).

$$\begin{cases} K_2 \leq X, N_p = B \\ K_2 > X, N_p = (K_1 - K_2) \left(\frac{1}{R} - 1 \right) \end{cases} \quad \dots (8)$$

En la ecuación (8), cuando el valor de K_2 es menor que o igual a un valor específico, se mantiene el número predeterminado de bits perforados. Por otro lado, cuando el valor de K_2 es mayor que el valor específico, se aplica el número de bits que se va a perforar mediante una proporción específica de $(K_1 - K_2)$.

Mientras tanto, en la figura 7B, se establece una región de K_2 en dos intervalos. Sin embargo, la región de K_2 puede dividirse en más intervalos que 2, y puede establecerse en más intervalos que 2.

La gráfica relacional de la figura 7C puede expresarse por la siguiente ecuación (9).

$$\begin{cases} K_2 \leq X_1, & N_p = C \\ X_1 < K_2 \leq X_2, & N_p = D \\ K_2 > X_2, & N_p = 0 \end{cases} \quad \dots (9)$$

La ecuación (9) define discretamente el número de bits perforados, en función de cada región de K_2 . En la figura 7C, una región de K_2 se establece en tres intervalos. Sin embargo, la región de K_2 puede dividirse en más de 3 intervalos, y puede establecerse en más de 3 intervalos.

Una característica común de las figuras 7A, 7B y 7C correspondientes a las ecuaciones (7), (8) y (9) es que la proporción del acortamiento con la perforación se vuelve baja cuando la longitud de K_2 es corta. En consecuencia, incluso cuando K_2 continúa haciéndose más pequeña, el rendimiento del código de LDPC, al que se aplican el acortamiento y la perforación, no se sigue degradando. Específicamente, en la ecuación (7) de entre las ecuaciones (7), (8) y (9), puede obtenerse una buena mejora del rendimiento tomando diferentes proporciones de bits perforados para todas las K_2 .

Sin embargo, cuando se desean una cierta mejora de rendimiento y un bajo grado de complejidad de implementación en función de cada sistema, el procedimiento tal como se define por la ecuación (8) o (9) puede ser más eficaz.

Las figuras 8A y 8B son gráficas que muestran los rendimientos obtenidos aplicando el procedimiento correspondiente de la ecuación (7) al código de LDPC DVB-S2 de las figuras 6A y 6B con el fin de comprender el rendimiento de los procedimientos de acortamiento y de perforación propuestos por las realizaciones de la presente invención.

Como se muestra en las figuras 6A y 6B, el valor de una diferencia de rendimiento entre el caso de K_2 con el valor más pequeño y el de K_2 con el valor más grande es de aproximadamente 2 dB. Sin embargo, se observa a partir de las figuras 8A y 8B que la diferencia de rendimiento cerca de $\text{BER} = 10^{-5}$ se reduce significativamente a 0,4 dB. Específicamente, las figuras 8A y 8B muestran las curvas de rendimiento del código de LDPC DVB-S2, que tienen características, que incluyen $N_1 = 16200$, $K_1 = 7200$, $M_1 = 360$ y $q_1 = 25$, y una tasa R de código de 4/9.

En la figura 8A, la ecuación (10) se usa para aplicar la perforación a la codificación de LDPC DVB-S2.

$$N_p = \left\lfloor -\frac{5}{4}(K_2 - K_1) \right\rfloor \quad \dots (10)$$

En este caso, ya que el número N_p de bits a perforar debe convertirse en un número entero, se realiza una operación $\lfloor x \rfloor$. Cuando se usa la ecuación (10), la tasa de código tiene un valor, que es casi el mismo que 4/9. Esto puede verificarse usando la siguiente ecuación (11).

$$\begin{aligned}
R_2 &= \frac{K_2}{N_2} = \frac{K_2}{K_2 + N_1(1-R) - N_p} \\
&= \frac{K_2}{K_2 + \frac{K_1}{R} - K_1 - \left\lfloor \frac{5}{4}(K_1 - K_2) \right\rfloor} \\
&\approx \frac{K_2}{K_2 + \frac{9}{4}K_1 - K_1 - \frac{5}{4}K_1 + \frac{5}{4}K_2} = \frac{K_2}{\frac{9}{4}K_2} = \frac{4}{9} \quad \dots (11)
\end{aligned}$$

Como se muestra en la figura 8B, puede definirse una fórmula relacional mediante la ecuación (12) de tal manera que un código, después de se aplique el acortamiento y la perforación a la codificación de LDPC DVB-S2, puede mantener al máximo un intervalo de recepción efectivo predeterminado.

$$N_p = \left\lfloor -\frac{6}{5}(K_2 - K_1) \right\rfloor = \left\lfloor \frac{6}{5}(K_1 - K_2) \right\rfloor \quad \dots (12)$$

En la ecuación (12), un número entero 6/5 es un factor relacionado con una pendiente, y tiene el mejor valor cuando está limitado a la forma de (B + 1) / B (B es un número entero) por la conveniencia del diseño.

Cuando se aplica la ecuación (12), una tasa R_{eff} de código de LDPC, que es efectiva para la longitud de palabra de información K_2 , puede expresarse por la siguiente ecuación (13).

$$\begin{aligned}
R_{eff} &= \frac{K_2}{N_2} = \frac{K_2}{K_2 + N_1(1-R) - N_p} \\
&= \frac{K_2}{K_2 + \frac{K_1}{R} - K_1 - \left\lfloor \frac{6}{5}(K_1 - K_2) \right\rfloor} \\
&\approx \frac{K_2}{K_2 + \frac{9}{4}K_1 - K_1 - \frac{6}{5}K_1 + \frac{6}{5}K_2} \\
&= \frac{K_2}{\frac{1}{20}K_1 + \frac{11}{5}K_2} = \frac{K_2}{360 + \frac{11}{5}K_2} \quad \dots (13)
\end{aligned}$$

La figura 9 es una gráfica que muestra un cambio en la tasa R_{eff} de código de LDPC efectiva con respecto a la longitud de palabra de información K_2 , de acuerdo con una realización de la presente invención.

La figura 9 muestra que cuanto menor es la longitud de palabra de información K_2 , menor es la tasa R_{eff} de código de LDPC efectiva. Además, cuanto más larga es la longitud de palabra de información K_2 , mayor es la tasa R_{eff} de código de LDPC efectiva. Concretamente, la tasa R_{eff} de código de LDPC efectiva también cambia de acuerdo con el cambio de la longitud de palabra de información K_2 . Además, el valor de R_{eff} en un intervalo de $K_2 \leq 7200$ es siempre menor que o igual a 4/9.

Para referencia, una longitud de bloque del código de LDPC de acuerdo con el cambio de la tasa R_{eff} de código de LDPC efectiva puede expresarse aproximadamente por la siguiente ecuación (14).

$$N_2 \approx \frac{K_2}{R_{eff}} = 360 + \frac{11}{5}K_2 \quad \dots (14)$$

Como se ha descrito anteriormente, puede mantenerse un intervalo de recepción efectivo predeterminado cambiando la tasa de código en respuesta a la longitud de palabra de información.

Una fórmula, que se realiza de manera sustancialmente similar a la de la ecuación (13) puede expresarse por la siguiente ecuación (15).

$$N_P = 6 \times \left\lfloor \frac{(K_1 - K_2)}{5} \right\rfloor \quad \dots (15)$$

Incluso en todos los casos diferentes de emisión de valores N_P similares, como se define en la ecuación (15), las operaciones pueden ajustarse adecuadamente de acuerdo con la conveniencia de la implementación, y pueden soportarse rendimientos similares.

Cuando el valor de una longitud $K_2 + (N_1 - K_1 - N_P)$ de bloque, después de la aplicación del acortamiento y de la perforación a la codificación de LDPC DVB-S2, debe convertirse en un múltiplo de m , puede realizarse una operación adicional en cada procedimiento para calcular los valores de la ecuación (7) a través de la ecuación (15) de tal manera que $K_2 + (N_1 - K_1 - N_P) = mC$ puede satisfacerse para un determinado entero C .

En el presente documento, $(N_1 - K_1 - N_P)$ es el número de bits de paridad, que en realidad se transmiten después de la perforación. Concretamente, cada procedimiento de calcular los valores dados en la ecuación (7) a través de la ecuación (14) puede cambiar en pulgadas en respuesta a unas condiciones adicionales.

La figura 10 es un diagrama de flujo que ilustra un procedimiento de recepción por el receptor de acuerdo con una realización de la presente invención.

Haciendo referencia a la figura 10, el receptor determina o estima un patrón de perforación y acortamiento basándose en una señal recibida en la etapa 1001.

El receptor determina en la etapa 1003 si existen bits perforados o acortados.

Cuando la determinación en la etapa 1003 muestra que no existen bits perforados o acortados, el receptor va a la etapa 1009 y realiza la decodificación.

Por otro lado, cuando la determinación en la etapa 1003 muestra que existen bits perforados o acortados, el receptor pasa a la etapa 1005. El patrón de perforación/acortamiento determinado se proporciona al decodificador de LDPC en la etapa 1005.

El decodificador de LDPC establece los bits perforados determinados como borrados en la etapa 1007. Además, el decodificador de LDPC establece, a 1, una probabilidad de que el valor de un bit acortado sea cero.

A partir de aquí, el decodificador de LDPC realiza la decodificación sobre los bits, a los que se aplican la perforación y el acortamiento, en la etapa 1009.

La figura 11 es un diagrama de bloques que ilustra una configuración del transmisor que usa el código de LDPC, al que se aplican la perforación y el acortamiento, de acuerdo con una realización de la presente invención.

Haciendo referencia a la figura 11, el transmisor incluye una unidad 1110 de control, una unidad 1120 de aplicación de patrón de acortamiento, una unidad 1140 de extracción de matriz de verificación de paridad de código de LDPC, un codificador 1160 de LDPC, y una unidad 1180 de aplicación de patrón de perforación.

La unidad 1140 de extracción de matriz de verificación de paridad de código de LDPC extrae una matriz de verificación de paridad del código de LDPC, que ha realizado el acortamiento. La matriz de verificación de paridad del código de LDPC puede extraerse usando una matriz de verificación, que se establece anteriormente en una memoria. Además, el transmisor puede generar directamente la matriz de verificación de paridad del código de LDPC.

La unidad 1110 de control controla la unidad 1120 de aplicación de patrón de acortamiento para determinar un patrón de acortamiento variable considerando un intervalo de recepción efectivo que depende de cada longitud de la palabra de información. La unidad 1120 de aplicación de patrón de acortamiento actúa como insertando un bit con un valor de cero en una posición correspondiente a un bit acortado, o eliminando una columna correspondiente a los bits acortados de la matriz de verificación de paridad del código de LDPC dado.

En este momento, el patrón de acortamiento puede determinarse basándose en los patrones de acortamiento almacenados en una memoria, o puede generarse por un generador de secuencias (no mostrado), etc. Además, el patrón de acortamiento puede determinarse aplicando un algoritmo de análisis de evolución de densidad, etc. a la matriz de verificación de paridad y a la longitud de palabra de información dada.

Además, la unidad 1110 de control controla la unidad 1180 de aplicación de patrón de perforación para determinar un patrón de perforación adecuado para un esquema de modulación y la longitud de los bits a perforar y para aplicar el patrón de perforación determinado. En este momento, se determina el patrón de perforación con el fin de corregir

el intervalo de recepción efectivo de acuerdo con la longitud de la información de señalización. Además, la unidad 1180 de aplicación de patrón de perforación puede determinar la perforación de menos bits en consideración del patrón de acortamiento.

5 La unidad 1110 de control y la unidad 1120 de aplicación de patrón de acortamiento realizan la codificación basándose en el código de LDPC acortado a través del codificador 1160 LDPC. Una palabra de código de LDPC, que se ha generado por el codificador 1160 LDPC, se usa para realizar la perforación por la unidad 1180 de aplicación de patrón de perforación de una manera adecuada para el esquema de modulación y la longitud de los bits a perforar.

10 La figura 12 es un diagrama de bloques que ilustra una configuración del receptor de acuerdo con una realización de la presente invención. Específicamente, la figura 12 muestra un ejemplo del receptor, que recibe una señal transmitida, y restaura los datos deseados por un usuario a partir de la señal recibida, en el sistema de comunicación que usa el código de LDPC DVB-S2, al que se aplica la perforación o el acortamiento.

Haciendo referencia a la figura 12, el receptor incluye una unidad 1210 de control, una unidad 1220 de estimación o determinación de patrón de acortamiento/perforación, un demodulador 1230 y un decodificador 1240 de LDPC.

15 El demodulador 1230 recibe y demodula el código de LDPC, al que se aplica el acortamiento. La unidad 1220 de estimación o determinación de patrón de acortamiento/perforación y el decodificador 1240 de LDPC reciben la señal demodulada desde el demodulador 1230.

20 La unidad 1210 de control controla la unidad 1220 de estimación o determinación de patrón de acortamiento/perforación para determinar o estimar la información sobre un patrón de perforación o acortamiento del código de LDPC de la señal demodulada. A continuación, la unidad 1220 de estimación o determinación de patrón de acortamiento/perforación proporciona la información de posición sobre los bits perforados y los bits acortados, que se ha determinado, al decodificador 1240 de LDPC.

25 La unidad 1220 de estimación o determinación de patrón de acortamiento/perforación puede generar un patrón de perforación o acortamiento usando los patrones de perforación y acortamiento almacenados en una memoria o un procedimiento de generación implementado anteriormente, etc. Aparte de esto, la unidad 1220 de estimación o determinación de patrón de acortamiento/perforación puede determinar o estimar el patrón de perforación y acortamiento aplicando el algoritmo de análisis de evolución de densidad a la matriz de verificación de paridad y a la longitud de palabra de información dada.

30 Cuando se aplican tanto el acortamiento como la perforación al receptor de la misma manera que la aplicación de lo mismo al transmisor de acuerdo con una realización de la presente invención, la unidad 1220 de estimación o determinación de patrón de acortamiento/perforación puede primero determinar o estimar el patrón de acortamiento, o puede primero determinar o estimar el patrón de perforación. Además, la determinación o estimación del patrón de acortamiento puede producirse simultáneamente con la del patrón de perforación.

35 El decodificador 1240 de LDPC asume que la probabilidad de que un bit perforado con cero y la de un bit perforado con 1 sea igualmente 1/2, y realiza la decodificación. Aparte de esto, el decodificador 1240 de LDPC procesa los bits perforados como borrados, y realiza la decodificación. Además, la probabilidad de que el valor de un bit acortado sea cero es 1, es decir, el 100 %. Por lo tanto, el decodificador 1240 de LDPC evita que los bits acortados participen en su operación. Aparte de esto, el decodificador 1240 de LDPC determina, basándose en la probabilidad 1 de un bit acortado con cero, si permite que los bits acortados participen en la decodificación.

40 Al verificar la longitud del código de LDPC, que se ha acortado por la unidad 1220 de estimación o determinación de patrón de acortamiento/perforación, el decodificador 1240 de LDPC restaura los datos deseados por el usuario a partir de la señal recibida.

45 Como se muestra en la figura 11, el transmisor de acuerdo con una realización de la presente invención realiza el acortamiento en una etapa previa de la entrada del codificador 1160 de LDPC, y realiza la perforación en una etapa de salida del codificador 1160 de LDPC. Mientras tanto, en el receptor, como se muestra en la figura 12, el decodificador 1240 de LDPC realiza la decodificación mientras reconoce la información sobre la perforación y el acortamiento.

50 El aparato y el procedimiento de las realizaciones de la presente invención generan un código de LDPC con una longitud variable usando la información sobre una matriz de verificación de paridad dada en un sistema de comunicación usando el código de LDPC, y garantizan la extensibilidad y la flexibilidad del sistema de comunicación.

Además, el aparato y el procedimiento de las realizaciones de la presente invención generan un código de LDPC, que puede mantener al máximo un intervalo de recepción efectivo predeterminado, usando la información sobre la matriz de verificación de paridad dada, y garantizar al máximo la transmisión de canal, en el sistema de comunicación usando el código de LDPC.

5 Cuando se aplica el acortamiento o la perforación a una palabra de código de LDPC generada para soportar diversas longitudes de bloque de acuerdo con los requisitos de un sistema, el aparato y el procedimiento de las realizaciones de la presente invención garantizan el rendimiento de un código de LDPC, que ha realizado el acortamiento o la perforación, es similar al rendimiento del sistema de un código de LDPC antes de realizar el acortamiento o la perforación. Por lo tanto, el aparato y el procedimiento de las realizaciones de la presente invención garantizan una velocidad de procesamiento de datos más rápida a través de la aplicación del acortamiento y la perforación a la codificación de LDPC.

10 Aunque la invención se ha mostrado y descrito haciendo referencia a ciertas realizaciones preferidas de la misma, se entenderá por los expertos en la materia que pueden hacerse en la misma diversos cambios en la forma y los detalles sin alejarse del ámbito de la invención como se define por las reivindicaciones adjuntas.

REIVINDICACIONES

1. Un procedimiento para codificar bits de información para su transmisión a través de un canal en un sistema de comunicación que usa un código de verificación de paridad de baja densidad (LDPC), comprendiendo el procedimiento las etapas de:
 - 5 realizar un acortamiento usando un número de bits acortados;
realizar una codificación de LDPC; y
realizar una perforación basada en un número de bits a perforar,
caracterizado porque el número de bits a perforar se determina de acuerdo con una proporción predeterminada del número de bits a perforar con el número de bits acortados,
 - 10 en el que, la proporción predeterminada del número de bits a perforar con el número de bits acortados se establece en $(B + 1)/B$, en la que B es un número entero.
2. El procedimiento de acuerdo con la reivindicación 1, en el que, al aplicar unas reglas predeterminadas, la proporción predeterminada del número de bits a perforar con el número de bits acortados se establece en 6/5.
3. El procedimiento de acuerdo con la reivindicación 1, en el que, al aplicar unas reglas predeterminadas, la proporción predeterminada del número de bits a perforar con el número de bits acortados se establece en 5/4.
4. El procedimiento de acuerdo con la reivindicación 1, en el que realizar un acortamiento usando el número de bits acortados comprende el uso de un patrón de acortamiento almacenado en una memoria, o el uso de una matriz de verificación de paridad y una longitud dada de una palabra de información.
5. Un procedimiento para decodificar los bits de información recibidos a través de un canal en un sistema de comunicación que usa un código de verificación de paridad de baja densidad (LDPC), comprendiendo el procedimiento las etapas de:
 - 20 determinar un patrón de acortamiento y un patrón de perforación basándose en una señal recibida; y
establecer un valor de un bit acortado en 0 de acuerdo con el patrón de acortamiento determinado, establecer los borrados de acuerdo con el patrón de perforación determinado, y realizar una decodificación de LDPC, cuando se han usado los bits existentes para realizar un acortamiento o una perforación,
 - 25 **caracterizado porque** la determinación del patrón de acortamiento y del patrón de perforación comprende establecer una proporción predeterminada del número de bits perforados con el número de bits acortados en $(B + 1)/B$, en la que B es un número entero.
6. El procedimiento de acuerdo con la reivindicación 5, en el que, en la etapa para determinar un patrón de acortamiento y perforación, la proporción predeterminada del número de bits perforados con el número de bits acortados es 6/5.
7. El procedimiento de acuerdo con la reivindicación 5, en el que, en la etapa para determinar un patrón de acortamiento y perforación, la proporción del número de bits perforados con el número de bits acortados es 5/4.
8. Un aparato para codificar bits de información para su transmisión a través de un canal en un sistema de comunicación que usa un código de verificación de paridad de baja densidad (LDPC), comprendiendo el aparato:
 - 35 una unidad de aplicación de patrón de acortamiento para realizar un acortamiento usando un número de bits acortados;
un codificador LDPC para realizar una codificación basándose en un código de LDPC acortado por la unidad de aplicación de patrón de acortamiento;
 - 40 una unidad de control para determinar un número de bits a perforar de acuerdo con una proporción predeterminada del número de bits a perforar con el número de bits acortados; y
una unidad de aplicación de patrón de perforación para realizar una perforación en una palabra de código de LDPC generada por el codificador LDPC basándose en el número determinado de bits a perforar,
 - 45 **caracterizado porque** la unidad de control establece la proporción predeterminada del número de bits a perforar con el número de bits acortados en $(B + 1)/B$, en la que B es un número entero.
9. El aparato de acuerdo con la reivindicación 8, en el que la unidad de control establece la proporción predeterminada del número de bits a perforar con el número de bits acortados en 6/5.
10. El aparato de acuerdo con la reivindicación 8, en el que la unidad de control establece la proporción predeterminada del número de bits a perforar con el número de bits acortados en 5/4.
11. Un aparato para decodificar bits de información recibidos a través de un canal en un sistema de comunicación que usa un código de verificación de paridad de baja densidad (LDPC), comprendiendo el aparato:
 - 50 un demodulador para recibir y demodular un canal;
una unidad de estimación o determinación de patrón de acortamiento/perforación para determinar un patrón de acortamiento y perforación predeterminado basándose en una señal demodulada, y proporcionar una

información de posición sobre los bits a acortar y perforar a un decodificador de LDPC; y el decodificador de LDPC para insertar tantos ceros como un número de bits acortados y establecer tantos borrados como un número de bits perforados, de acuerdo con la información de posición sobre los bits a acortar y perforar, y decodificar el código de LDPC,

5 **caracterizado porque** en el patrón de acortamiento y perforación se establece una proporción del número de bits perforados con el número de bits acortados en $(B + 1)/B$, en la que B es un número entero.

12. El aparato de acuerdo con la reivindicación 11, en el que la unidad de determinación o estimación de patrón de acortamiento/perforación determina que la proporción del número de bits perforados con el número de bits acortados se establezca en 6/5.

10 13. El aparato de acuerdo con la reivindicación 11, en el que la unidad de determinación o estimación de patrón de acortamiento/perforación determina que la proporción del número de bits perforados con el número de bits acortados se establezca en 5/4.

$$H_1 = \begin{bmatrix} 1 & 1 & 1 & 1 & 1 & 1 & 0 & 0 \\ 1 & 1 & 0 & 1 & 0 & 1 & 1 & 0 \\ 1 & 1 & 1 & 0 & 0 & 0 & 1 & 1 \\ 1 & 0 & 1 & 1 & 1 & 0 & 0 & 1 \end{bmatrix}$$

FIG.1

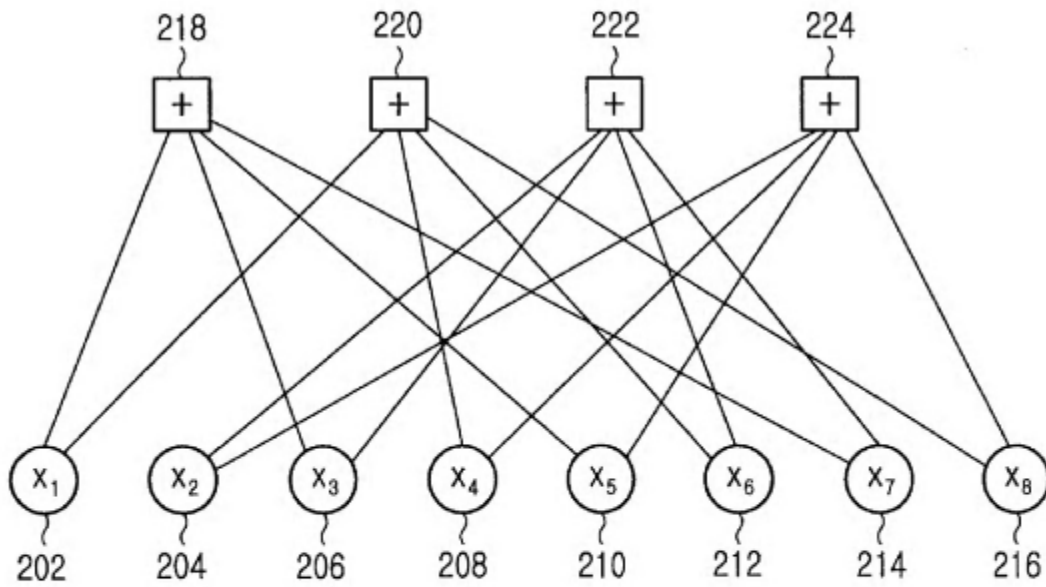


FIG.2

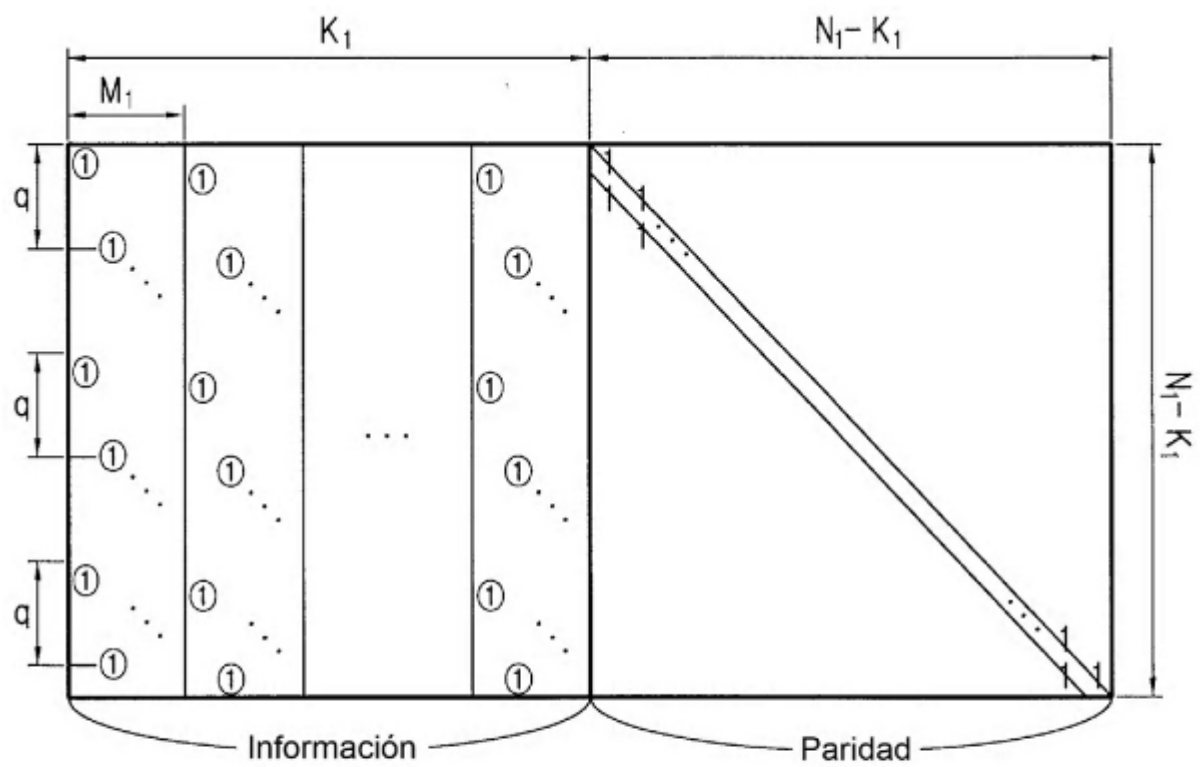


FIG.3

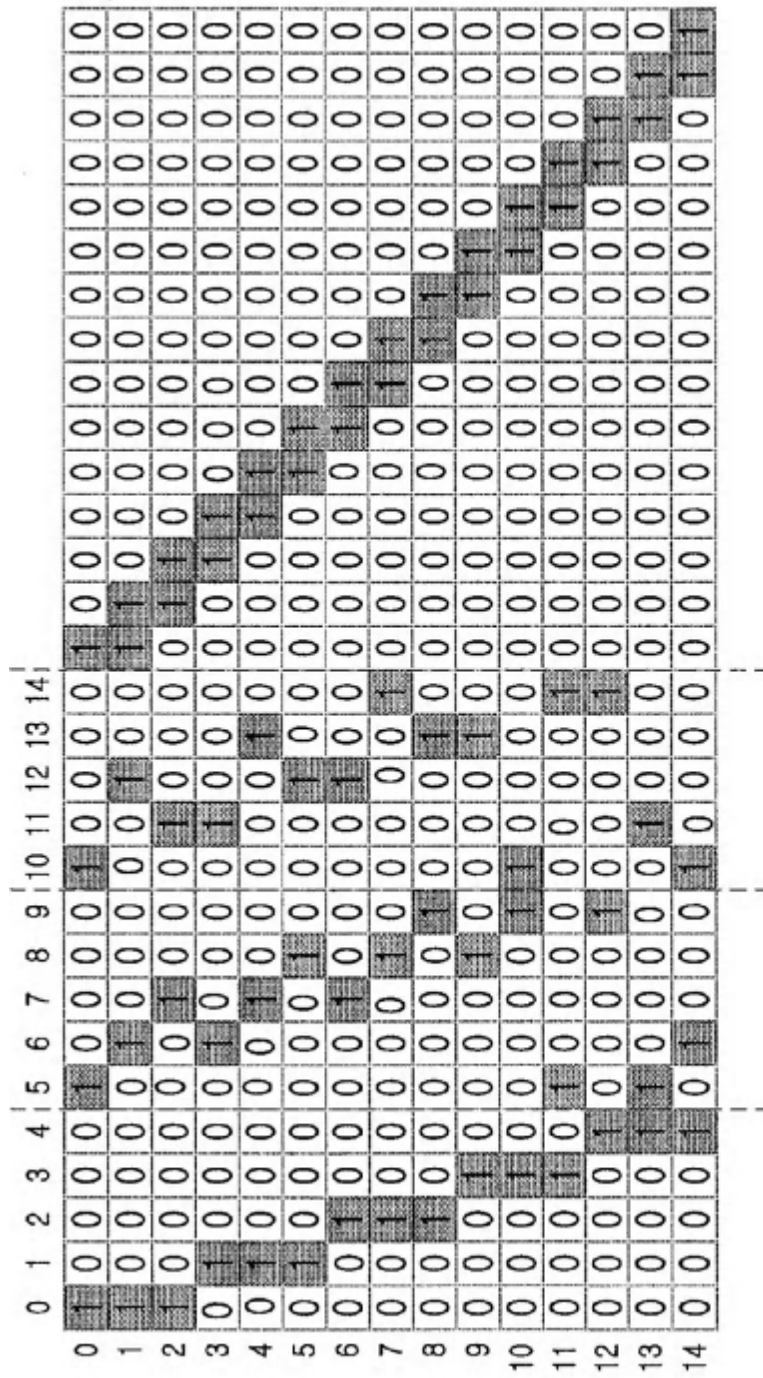


FIG.4

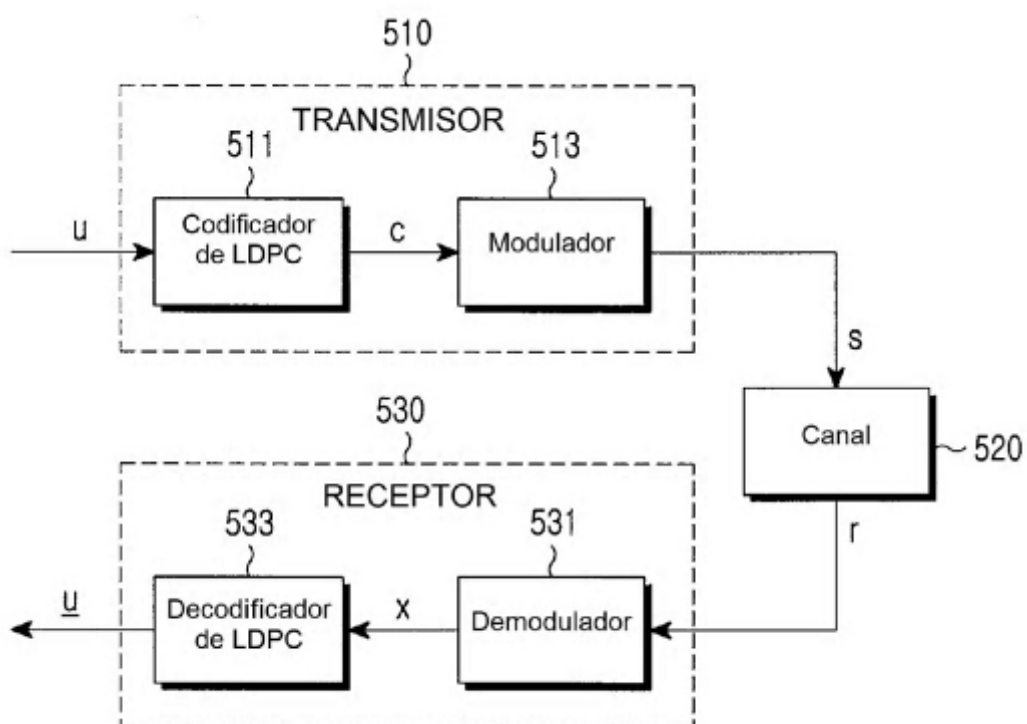


FIG.5

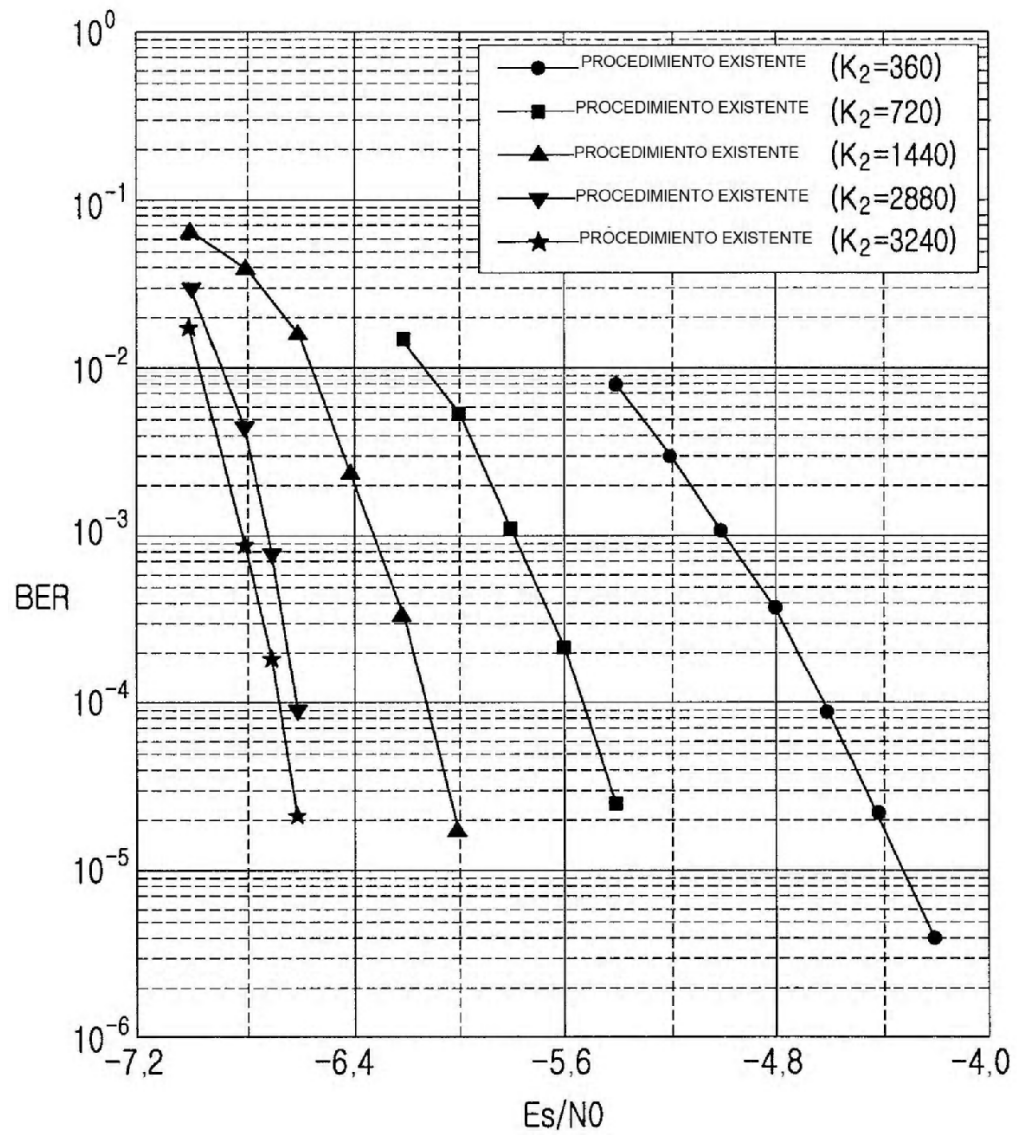


FIG.6A

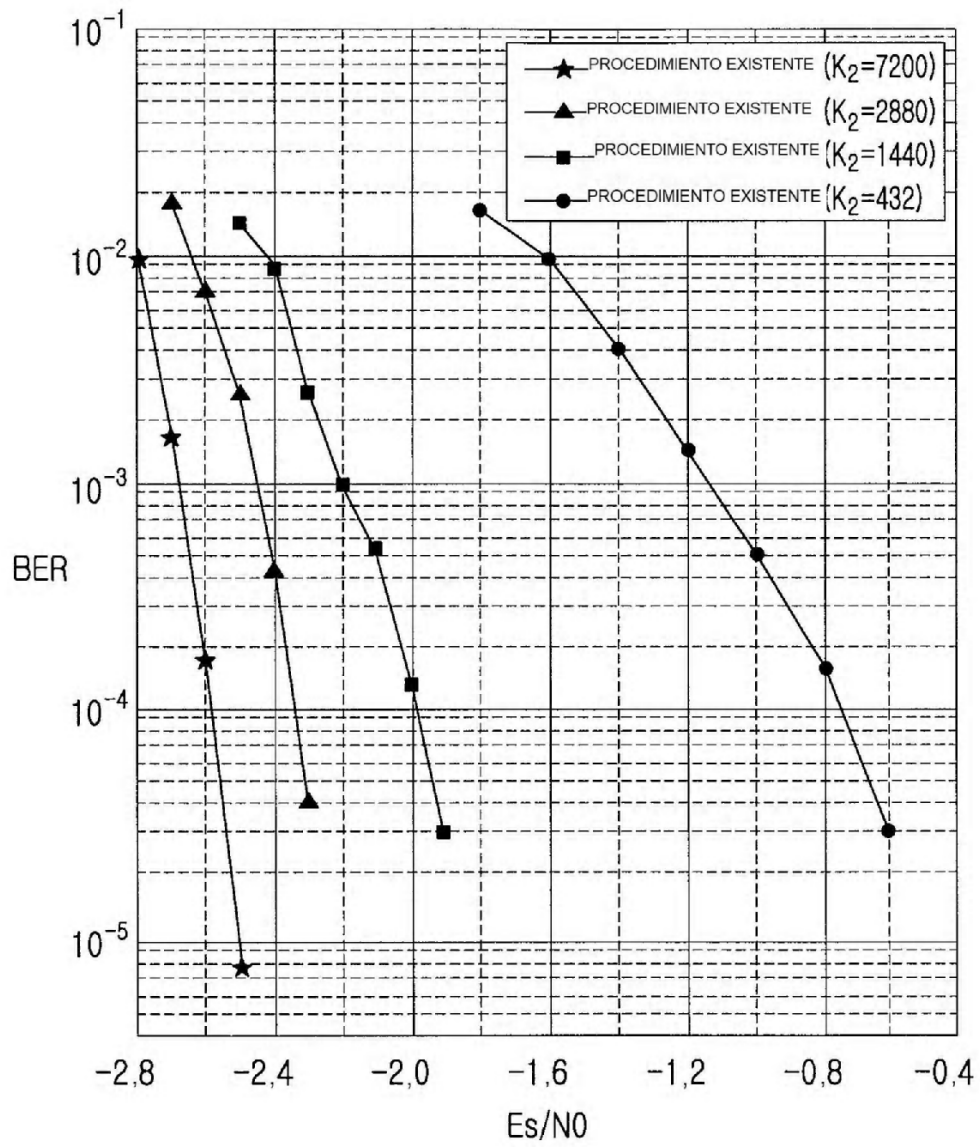


FIG.6B

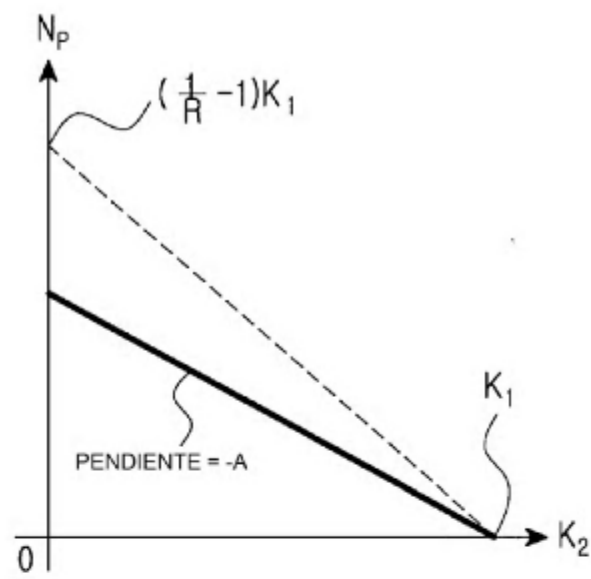


FIG. 7A

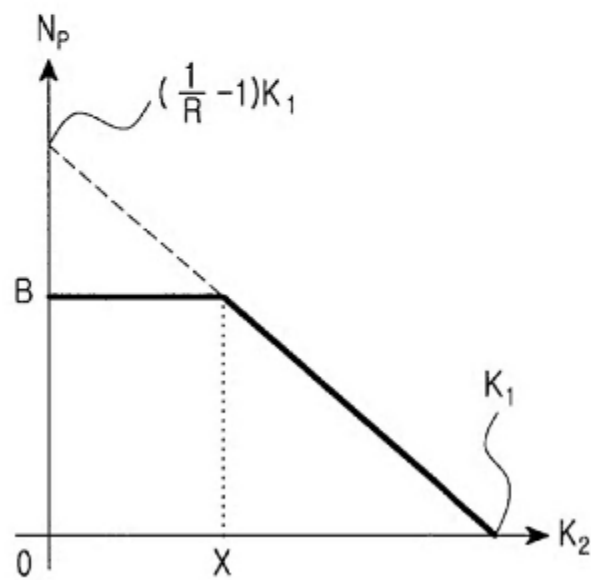


FIG. 7B

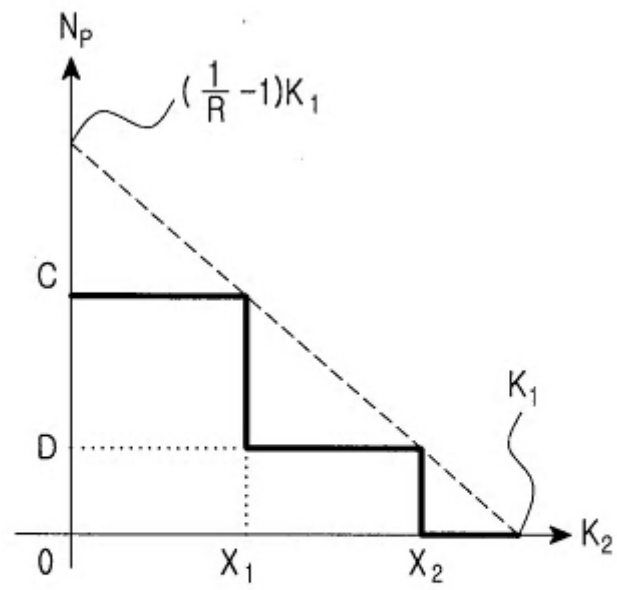


FIG.7C

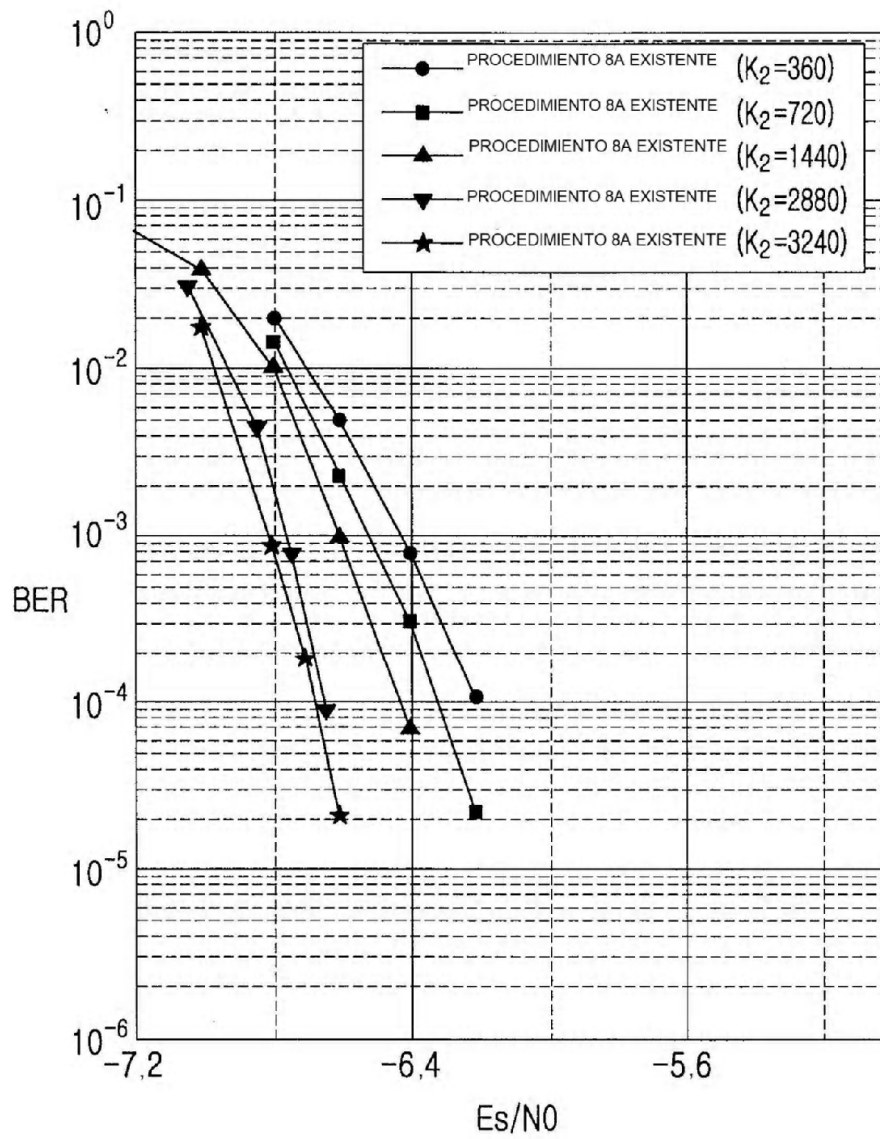


FIG.8A

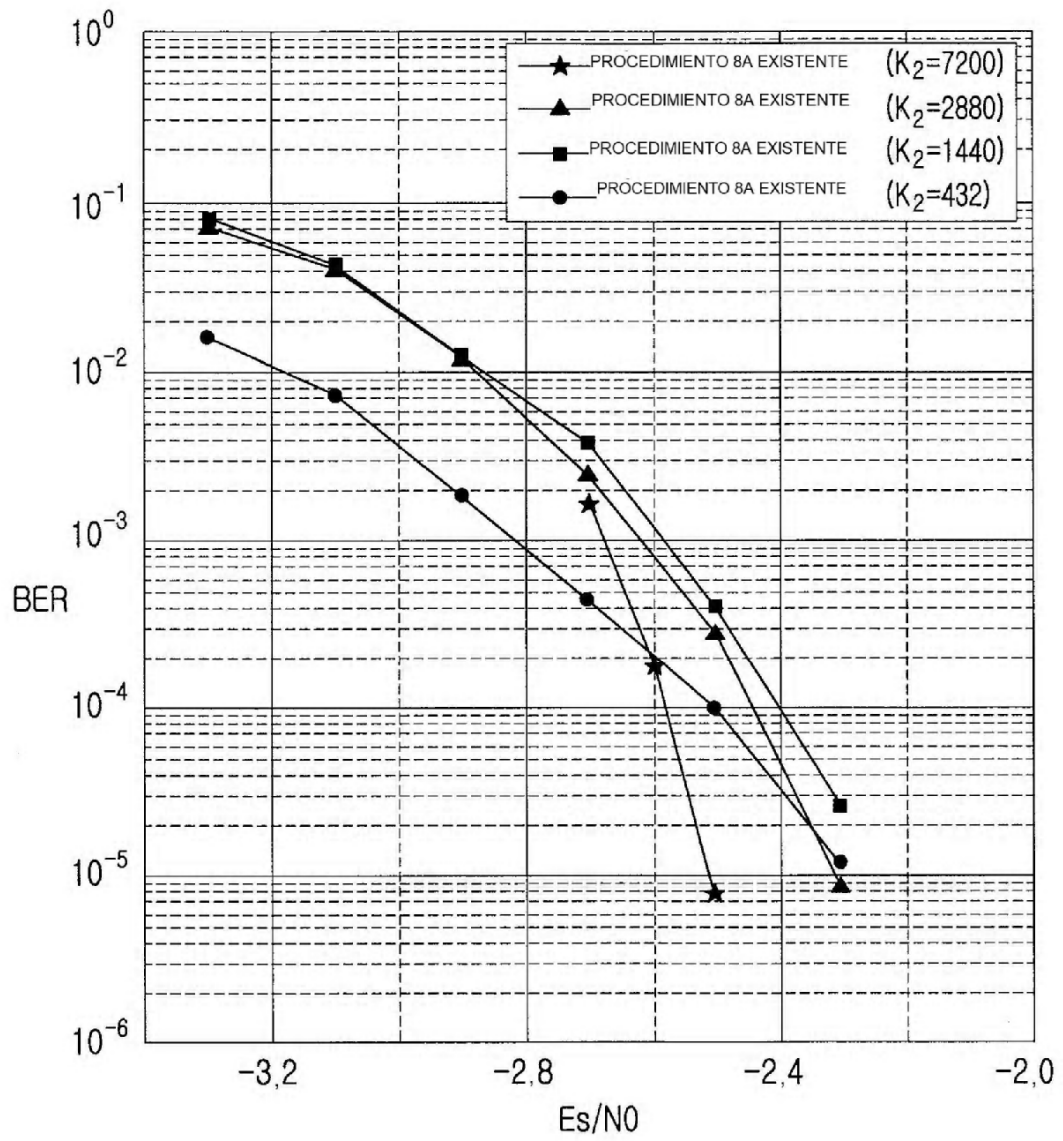


FIG.8B

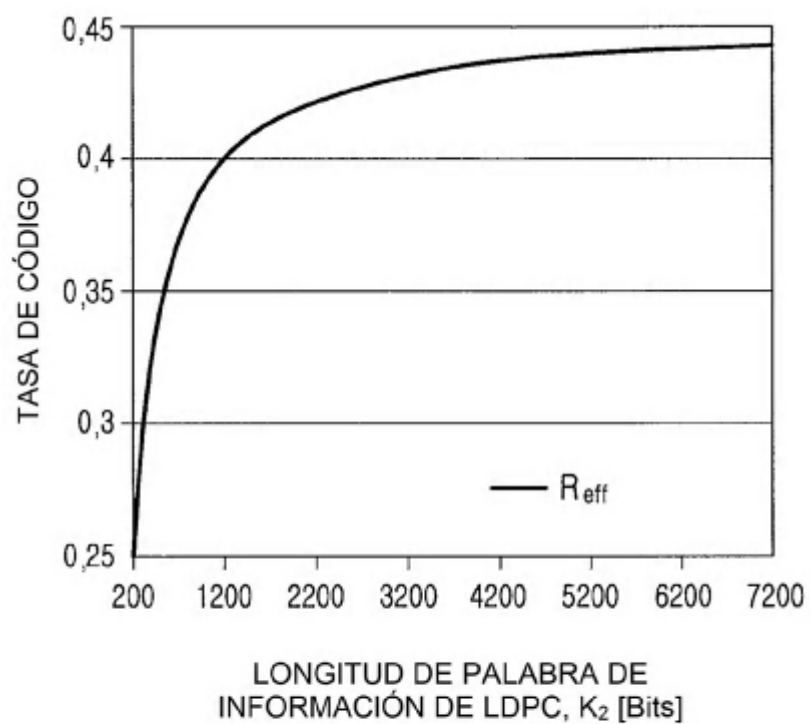


FIG.9

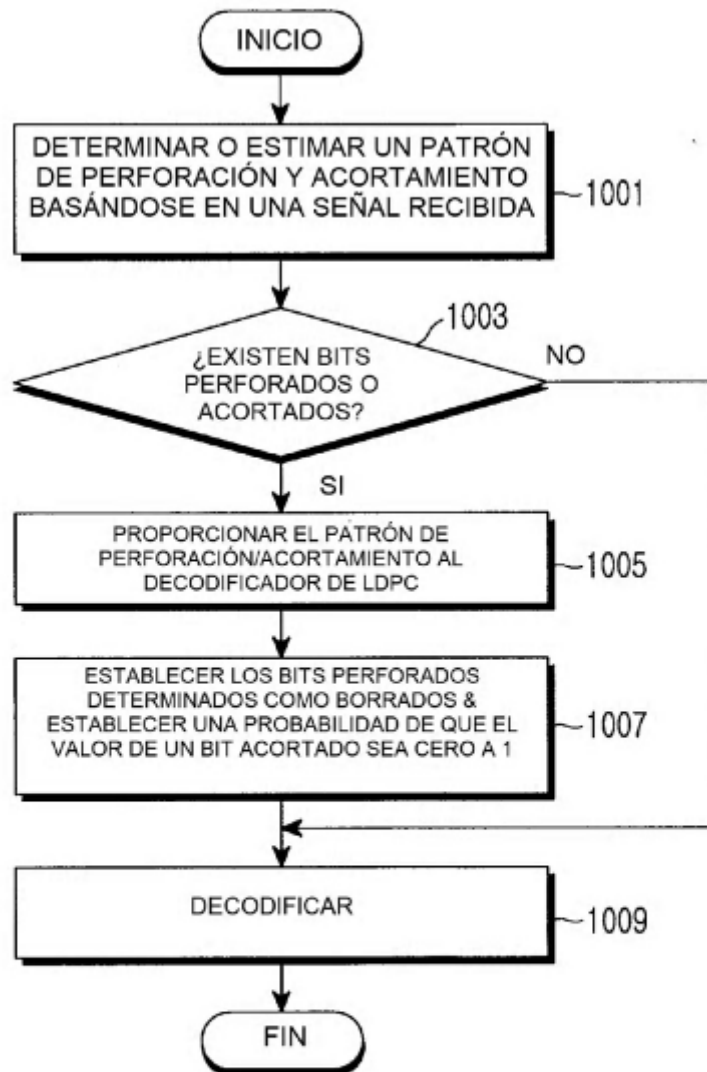


FIG.10

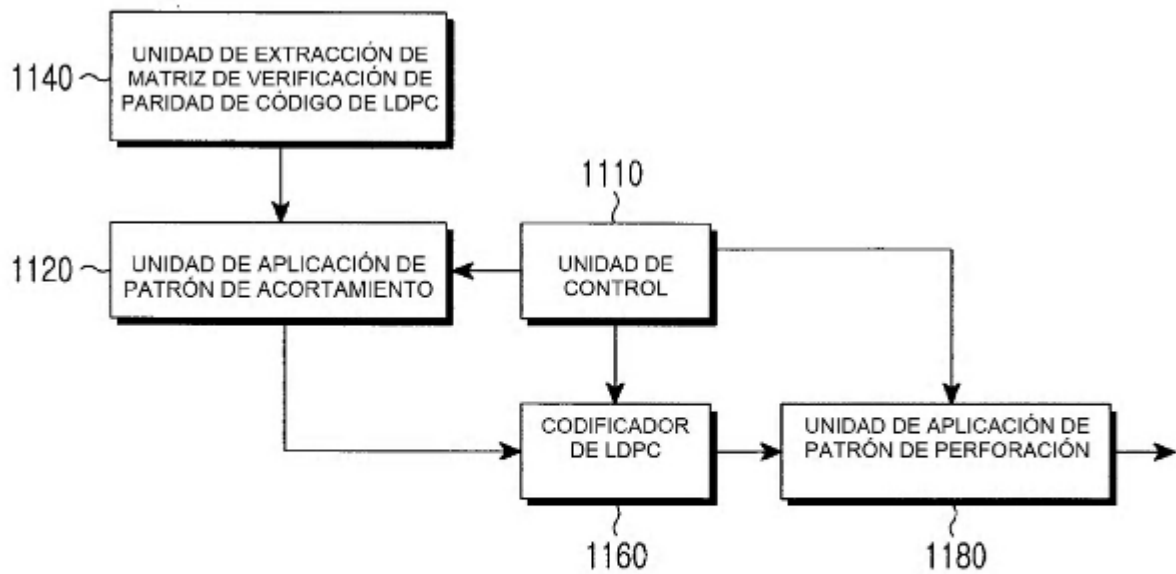


FIG.11

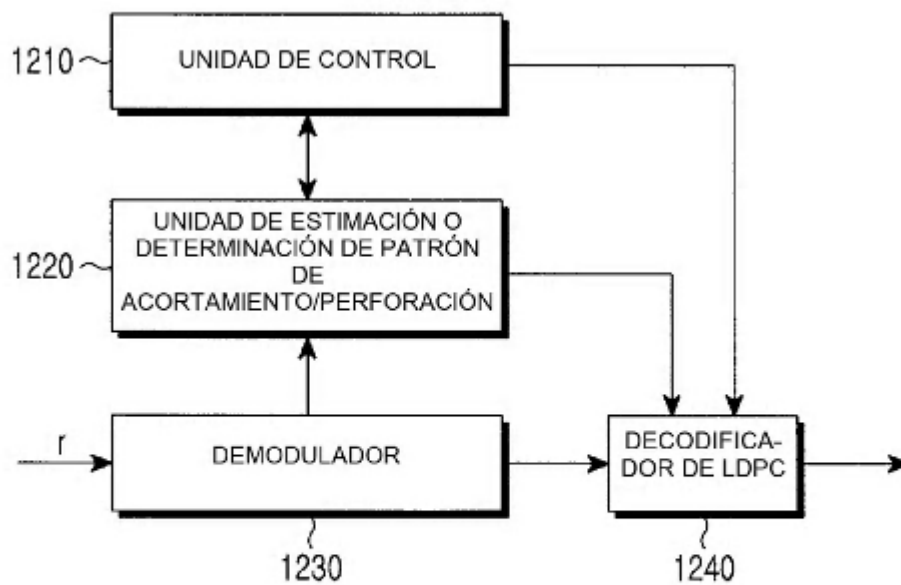


FIG.12