



(12) 发明专利

(10) 授权公告号 CN 102572323 B

(45) 授权公告日 2014. 12. 10

(21) 申请号 201110445011. 7

审查员 曹轶乐

(22) 申请日 2011. 12. 28

(73) 专利权人 中国科学院上海高等研究院  
地址 201210 上海市浦东新区海科路 99 号

(72) 发明人 汪辉 陈志卿 陈杰 方娜 田犁  
任韬

(74) 专利代理机构 上海翼胜专利商标事务所  
(普通合伙) 31218

代理人 孙佳胤 翟羽

(51) Int. Cl.

H04N 5/374 (2011. 01)

H01L 27/146 (2006. 01)

(56) 对比文件

CN 101228631 A, 2008. 07. 23,

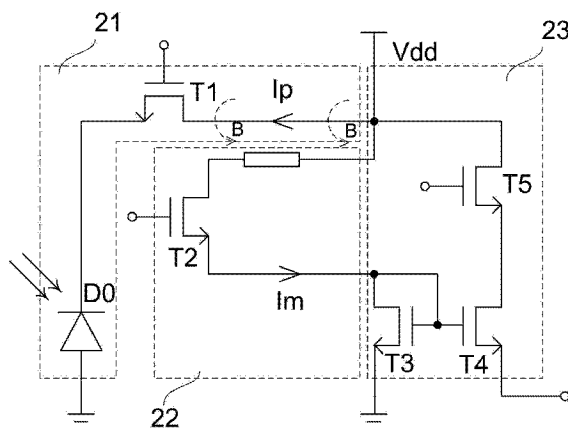
权利要求书1页 说明书5页 附图3页

(54) 发明名称

图像传感器像素电路

(57) 摘要

本发明提供了一种图像传感器像素电路,包括光电流生成单元和光电流感应单元;所述光电流生成单元包括感光二极管以及第一晶体管,所述感光二极管的正极接地,感光二极管的负极连接第一晶体管的源/漏极,第一晶体管的漏/源极接工作电压;所述光电流感应单元包括磁敏电阻和第二晶体管,所述磁敏电阻设置于光电流生成单元的光生电流所产生的感生磁场中,所述磁敏电阻的第一端连接工作电压,第二端连接第二晶体管的源/漏极,第二晶体管的漏/源极为光电流感应单元的输出端。本发明的优点在于,采用磁敏电阻的极化强度大小来记录数据,因此在掉电之后信息永久不会损失。



1. 一种图像传感器像素电路,其特征在于,包括光电流生成单元和光电流感应单元;所述光电流生成单元包括感光二极管以及第一晶体管,所述感光二极管的正极接地,感光二极管的负极连接第一晶体管的源/漏极,第一晶体管的漏/源极接工作电压;所述光电流感应单元包括磁敏电阻和第二晶体管,所述磁敏电阻设置于光电流生成单元的光生电流所产生的感生磁场中,所述磁敏电阻的第一端连接工作电压,第二端连接第二晶体管的源/漏极,第二晶体管的漏/源极为光电流感应单元的输出端。

2. 根据权利要求1所述的图像传感器像素电路,其特征在于,所述像素电路进一步包括一信号转换单元,所述信号转换单元的输入端连接至光电流感应单元的输出端,用于将光电流感应单元输出的电流信号转化为电压信号。

3. 根据权利要求2所述的图像传感器像素电路,其特征在于,所述信号转换单元包括第三晶体管和第四晶体管,所述第三晶体管的源/漏极接地,漏/源极与栅极共连接并作为所述信号转换单元的输入端;所述第四晶体管的栅极连接至第三晶体管的漏/源极与栅极共连接端,第四晶体管的漏/源极为所述信号转换单元的输出端,源/漏极连接至工作电压。

4. 根据权利要求1所述的图像传感器像素电路,其特征在于,所述磁敏电阻包括由第一磁性层、绝缘层和第二磁性层依次堆叠构成的三层结构。

5. 根据权利要求4所述的图像传感器像素电路,其特征在于,第一磁性层和第二磁性层的材料各自独立地选自于氧化铁或稀土或钴铁硼合金中的一种,绝缘层的材料为氧化铝。

6. 根据权利要求5所述的图像传感器像素电路,其特征在于,所述第一磁性层和第二磁性层的材料均为钴铁硼合金材料。

7. 根据权利要求1所述的图像传感器像素电路,其特征在于,所述磁敏电阻位于形成晶体管的半导体衬底表面的布线层中。

## 图像传感器像素电路

### 技术领域

[0001] 本发明涉及半导体技术领域,尤其涉及一种图像传感器像素电路。

### 背景技术

[0002] CMOS 图像传感器是一种使用 CMOS 制造工艺制造的、将图像的光学信号转换为电信号以供传输和处理的半导体器件。CMOS 图像传感器一般由感光区域和信号处理电路构成。目前常见的 CMOS 图像传感器是有源像素型图像传感器(APS),其中又分为三管图像传感器(3T)和四管图像传感器(4T)两大类。

[0003] 附图 1A 所示是现有技术中标准 3T 型图像传感器的像素电路结构,包括感光二极管 D0,复位晶体管 M1、放大晶体管 M2 和行选择晶体管 M3。感光二极管 D0 的正极接地,负极接复位晶体管 M1 的源极,复位晶体管 M1 的漏极接工作电压 Vdd,栅极接复位控制信号;放大晶体管 M2 的栅极接感光二极管 D0 的正极与复位晶体管 M1 的源极的共连接端,漏极接工作电压 Vdd,源极接行选择晶体管 M3 的源极;行选择晶体管 M3 的漏极为输出端,栅极接行选择控制信号。

[0004] 附图 1A 所示的像素电路在工作时,首先进行复位,然后进行曝光,最后进行读出。首先进行的复位动作是指将复位晶体管 M1 栅极加高电平,使其导通,将 A 点电压复位至工作电压 Vdd。然后进行的曝光动作是利用位于电路表面的感光二极管 D0 (可以由 N 型重掺杂区和 P 型轻掺杂区形成的 N<sup>+</sup>-P 结所构成)的耗尽区充当光电子收集区域,当入射光照射感光区时,产生电子空穴对,其中光生空穴会在内建电场驱使下移向 P 型掺杂区并最终流入地端,而光生电子则在内建电场作用下移向 N 型重掺杂区,使 A 点电压下降,并且光信号越强,A 点电压下降越多。最后进行的读出动作是通过工作在线性区域的放大晶体管 M2 对电压信号进行放大并通过行选择晶体管 M3 将 A 点电压信号读出。于是输出端的电压的值就反映了感光二极管 D0 所感知的光信号的强弱。

[0005] 附图 1B 所示是现有技术中标准 4T 型图像传感器的像素电路结构,包括感光二极管 D0、电容 C、复位晶体管 M1、放大晶体管 M2、行选择晶体管 M3 以及转移晶体管 M4。转移晶体管 M4 的源极连接感光二极管的正极与复位晶体管 M1 的源极的共连接端,漏极连接放大晶体管 M2 的源极,栅极接转移控制信号;电容 C 的一端接转移晶体管 M4 的漏极,另一端接地。附图 1B 所示的像素电路中,其 A 点所收集的光电子只有在转移晶体管 M4 打开时,才会被存储到浮动扩散区 F 点的电容 C 上,此后的读出方式与附图 1A 所示的 3T 型像素结构是相同的。

[0006] 现有技术中无论是 3T 还是 4T 型像素电路,至少存在以下缺点:由于通常采用 PN 结二极管形成的感光区,当采用 3T 型或 4T 型读出电路时,读出并复位后,光电子都流入 Vdd 端,已经不复存在;即便不进行复位操作,光电子也会因为读出节点的寄生电容 RC 放电而损失电荷,因此无法在掉电之后长久地保存信息。

[0007] 另外,在辐射环境中采用 4T 型像素结构时,FD 点存储的电荷容易受到来自衬底的辐射致载流子的影响,导致严重的噪声。

## 发明内容

[0008] 本发明所要解决的技术问题是,提供一种图像传感器像素电路,保证像素电路掉电之后仍能保持像素的电信号不丢失,并在恢复供电之后能够读出掉电前的像素信号。

[0009] 为了解决上述问题,本发明提供了一种图像传感器像素电路,包括光电流生成单元和光电流感应单元;所述光电流生成单元包括感光二极管以及第一晶体管,所述感光二极管的正极接地,感光二极管的负极连接第一晶体管的源/漏极,第一晶体管的漏/源极接工作电压;所述光电流感应单元包括磁敏电阻和第二晶体管,所述磁敏电阻设置于光电流生成单元的光生电流所产生的感生磁场中,所述磁敏电阻的第一端连接工作电压,第二端连接第二晶体管的源/漏极,第二晶体管的漏/源极为光电流感应单元的输出端。

[0010] 可选的,所述像素电路进一步包括一信号转换单元,所述信号转换单元的输入端连接至光电流感应单元的输出端,用于将光电流感应单元输出的电流信号转化为电压信号。

[0011] 可选的,所述信号转换单元包括第三晶体管和第四晶体管,所述第三晶体管的源/漏极接地,漏/源极与栅极共连接并作为所述信号转换单元的输入端;所述第四晶体管的栅极连接至第三晶体管的漏/源极与栅极共连接端,第四晶体管的漏/源极为所述信号转换单元的输出端,源/漏极连接至工作电压。

[0012] 可选的,所述磁敏电阻包括由第一磁性层、绝缘层和第二磁性层依次堆叠构成的三层结构;第一磁性层和第二磁性层的材料各自独立地选自于氧化铁或稀土或钴铁硼合金中的一种,绝缘层的材料为氧化铝;所述第一磁性层和第二磁性层的材料均为 CoFeB 材料。

[0013] 可选的,所述磁敏电阻位于形成晶体管的半导体衬底表面的布线层中。

[0014] 本发明的优点在于,采用磁敏电阻的极化强度大小来记录数据,因此在掉电之后信息永久不会丢失,直到其再次被外部磁场极化,因此这是一种非易失性存储结构,若在掉电之后想要恢复掉电前的图像数据,那么只须关闭第一晶体管并打开第二晶体管,直接进行读出操作即可;并且,磁敏电阻的非破坏性读写方式决定了它能在理论上进行无数次的读写操作,使得像素电路的使用寿命得到延长。

[0015] 进一步地,将磁敏电阻设置于半导体衬底的表面的布线层中,因此在辐射环境中不会受到由于辐射所致的衬底硅中载流子积累而对器件电学性能造成的影响,故能应用于宇宙空间等场合。

## 附图说明

[0016] 附图 1A 是现有技术中标准 3T 型图像传感器的像素电路结构;

[0017] 附图 1B 是现有技术中标准 4T 型图像传感器的像素电路结构;

[0018] 附图 2 是本具体实施方式所述图像传感器像素电路的电路图;

[0019] 附图 3 是附图 2 所述磁敏电阻与形成晶体管的半导体衬底之间的位置关系示意图。

## 具体实施方式

[0020] 下面结合附图对本发明提供的图像传感器像素电路的具体实施方式做详细说明。

[0021] 如无特殊说明,本具体实施方式所称“接”和“连接”均指电学连接,意指前后两端口在电学上是导通的。

[0022] 附图 2 所示是本具体实施方式所述图像传感器像素电路的电路图,该电路图包括光电流生成单元 21、光电流感应单元 22 以及信号转换单元 23。像素电路的工作流程分为曝光、采样和读出三个阶段。

[0023] 光电流生成单元 21 包括感光二极管 D0 以及第一晶体管 T1,所述感光二极管 D0 的正极接地,负极连接第一晶体管 T1 的源极。第一晶体管 T1 的漏极接工作电压端 Vdd。光电流生成单元 21 用于产生光生电流  $I_p$ 。在曝光阶段,感光二极管 D0 内将产生电子空穴对,其中光电子堆积于感光二极管 D0 中的 N 型重掺杂区,即第一晶体管 T1 的源极,且光电子数量正比于光照强度。采样时,在第一晶体管 T1 的栅极施加高电平,使第一晶体管 T1 导通,于是堆积在第一晶体管 T1 源极的光电子流向漏极,在光电流生成单元 21 的电学通路上产生一个正比于光电子数目的光生电流

$I_p = \frac{e \cdot n}{t}$ ,其中 e 为电子电量,n 为光电子数目,t 为转移时间。该光生电流  $I_p$  在其周围产生了一个感生磁场 B(通常为螺旋磁场),该感生磁场 B 将影响到光电流感应单元 22 的电学状态。

[0024] 光电流感应单元 22 包括磁敏电阻 R0 和第二晶体管 T2,所述磁敏电阻 R0 设置于光电流生成单元 21 的光生电流  $I_p$  所产生的感生磁场 B 中,所述磁敏电阻 R0 的第一端连接工作电压端 Vdd,第二端连接第二晶体管 T2 的漏极,第二晶体管 T2 的源极为光电流感应单元 22 的输出端。在采用阶段,感生磁场 B 会将磁敏电阻 R0 磁化。所谓磁敏电阻,是指电阻值随周围磁场强度变化而变化的一类电阻。本具体实施方式中,光生电流  $I_p$  越大,磁敏电阻 R0 的极化强度越大,磁电阻就越小,在其它的具体实施方式中,也可以磁敏电阻 R0 随光生电流  $I_p$  的增大而增大。在采样阶段,磁敏电阻 R0 的大小已经记录了光电荷信号的强弱,完成了信号的采样。信号读出阶段中,将第一晶体管 T1 的栅极上加低电平使其关闭,同时在第二晶体管 T2 的栅极上加高电平使其开启,此时形成了一个由工作电压端 Vdd、磁敏电阻 R0 至第二晶体管 T2 的电学通路。其中第二晶体管 T2 的等效电阻相对于磁敏电阻 R0 来说很小,因此电学通路中的读出电流  $I_m$  主要取决于磁敏电阻 R0 的磁电阻大小。第二晶体管 T2 的源极为光电流感应单元 22 的输出端,该输出端输出读出电流  $I_m$ 。上述过程中第一晶体管 T1 打开时,通过光生电流  $I_p$  产生的感应磁场来表征光信号的强弱。于此同时,聚集在光电二极管负极的光电子已经通过第一晶体管 T1 流入 VDD 端,因此本电路中的磁敏电阻 R0 在一个完整工作周期结束后不需要复位,这也是本具体实施方式较传统 4T 型驱动电路的一个显著的优点。

[0025] 本具体实施方式中,所述磁敏电阻 R0 包括由第一磁性层、绝缘层和第二磁性层依次堆叠构成的三层结构,第一磁性层和第二磁性层的材料各自独立地选自于氧化铁或稀土或钴铁硼合金中的一种,绝缘层的材料为氧化铝。磁敏电阻 R0 可随其附近磁场的变化,相应改变其自身电阻,从而记录电流的大小。最上层的第一磁性层是自由磁性层,可以被外部磁场极化,且极化强度取决于外部磁场强度,其材料通常是铁磁体或稀土磁体,如 CoFeB 等;中间是一个很薄的绝缘层,通常是铝氧材料  $AlO_x$ ;下层的第二磁性层是固定磁性层,其磁场方向保持恒定不变,材料可以与自由磁性层相同。另外,在固定磁性层远离绝缘层的表

面还可以进一步设置一附加层和一牵制层,上述两层的磁性相反,附加层可以采用钉层,牵连层可以采用 CoFeB 磁性材料,其极化方向与固定磁性层极化方向相反,进一步稳定固定磁性层磁性的极性方向。

[0026] 磁敏电阻 R0 中的电子是以量子隧穿效应通过很薄的(几个原子层)中间绝缘层的,而隧穿效应的强弱就决定了磁电阻的大小。若自由磁性层(第一磁性层)和固定磁性层(第二磁性层)的极化方向相同,那么自由磁性层极化强度越大,电子就会越倾向于隧穿过绝缘层,电阻就越小;反之当自由磁性层极化强度较小时,电子就不易隧穿,反映出磁电阻就较大。自由磁性层和固定磁性层使用 CoFeB 材料,可以将磁阻比提高至 200% 以上。所谓磁阻比是指磁电阻的最大阻值变化范围除以磁电阻的值,磁电阻越大说明电阻变化越灵敏,采样效果越好。

[0027] 由于磁敏电阻 R0 的存储材料以其磁电阻大小,即极化强度大小来记录数据,因此在掉电之后信息永久不会损失,直到其再次被外部磁场极化,因此这是一种非易失性存储结构。若在掉电之后想要恢复掉电前的图像数据,那么只须关闭第一晶体管 T1,打开第二晶体管 T2,直接进行读出操作即可。

[0028] 并且,磁敏电阻 R0 的上述非破坏性读写方式决定了它能在理论上进行无数次的读写操作,使得像素电路的使用寿命得到延长。

[0029] CMOS 集成电路的输出信号通常要求是电压信号,故所述像素电路进一步包括可选的信号转换单元 23,所述信号转换单元 23 的输入端连接至光电流感应单元 22 的输出端,即第二晶体管 T2 的源极,用于将光电流感应单元 22 输出的读出电流  $I_m$  转化为电压信号。

[0030] 本具体实施方式中,所述信号转换单元包括第三晶体管 T3 和第四晶体管 T4。所述第三晶体管 T3 的源极接地,漏极与栅极共连接并作为所述信号转换单元 23 的输入端。所述第四晶体管 T4 的栅极连接至第三晶体管的漏极与栅极共连接端,漏极为所述信号转换单元 23 的输出端,源极通过行选晶体管 T5 连接至工作电压 Vdd。第三晶体管 T3 作为电流镜晶体管,将输入的读出电流  $I_m$  转换为特定的栅电压,并通过作为源级跟随器的第四晶体管 T4 输出一电压信号。行选择晶体管 T5 的作用在于当多个像素电路构成像素阵列时,需要逐行进行选择输出,当选择到该像素所在行时,将行选择晶体管 T5 的栅极加高电平,驱动该像素单元输出信号。

[0031] 本具体实施方式中,为了进一步提高像素电路的抗辐射性能,所述磁敏电阻 R0 位于形成晶体管的半导体衬底表面的布线层中。附图 3 所示是所述磁敏电阻 R0 与形成晶体管的半导体衬底 300 之间的位置关系示意图,半导体衬底中进一步包括了第一晶体管 T1 和第二晶体管 T2,磁敏电阻 R0 进一步包括第一磁性层 311、绝缘层 313、第二磁性层 312、上电极 321 和下电极 322。第一磁性层 311 和第二磁性层 312 的材料是 CoFeB,绝缘层 313 的材料是  $AlO_x$ ,上电极 321 和下电极 322 的材料为金属。上述三层堆叠结构以及上下电极均设置在半导体衬底 300 表面的布线层中,并通过金属引线 351 和 352 与第一晶体管 T1 和第二晶体管 T2 形成电学连接(详细的连接关系请参考附图 2 所示的电路图)。需要指出的是,附图 3 的目的仅在于表明三者之间的位置关系,故对第一晶体管 T1 和第二晶体管 T2 仅绘制出结构轮廓,并未作详细绘示。上述设置方式的优点在于,将磁敏电阻 R0 设置于半导体衬底 300 的表面的布线层中,因此在辐射环境中不会受到由于辐射所致的衬底硅中载流子积累而对器件电学性能造成的影响,故能应用于宇宙空间等场合。

[0032] 以上有关晶体管的连接关系中,源极和漏极均可对调,原则上并不影响到正常的信号逻辑。

[0033] 以上所述仅是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员,在不脱离本发明原理的前提下,还可以做出若干改进和润饰,这些改进和润饰也应视为本发明的保护范围。

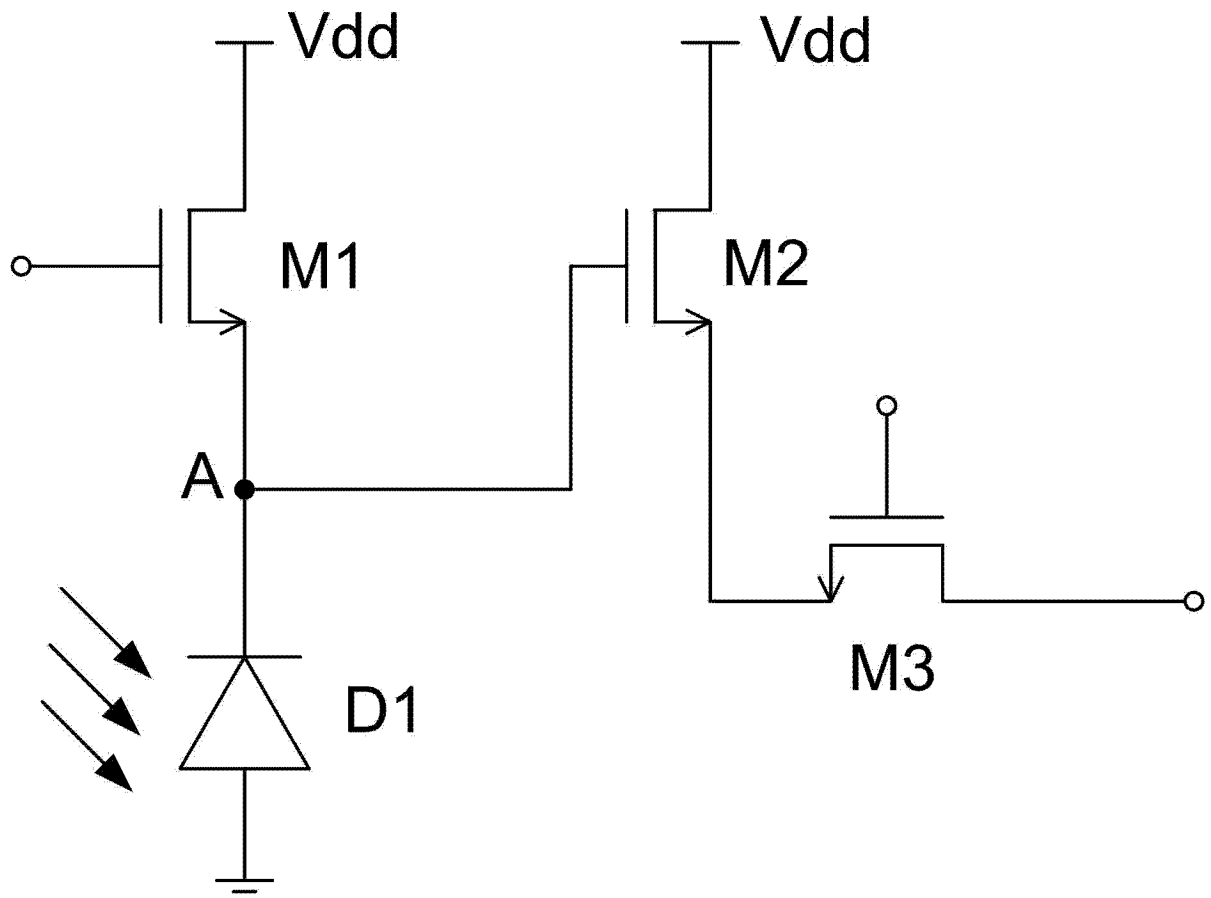


图 1A



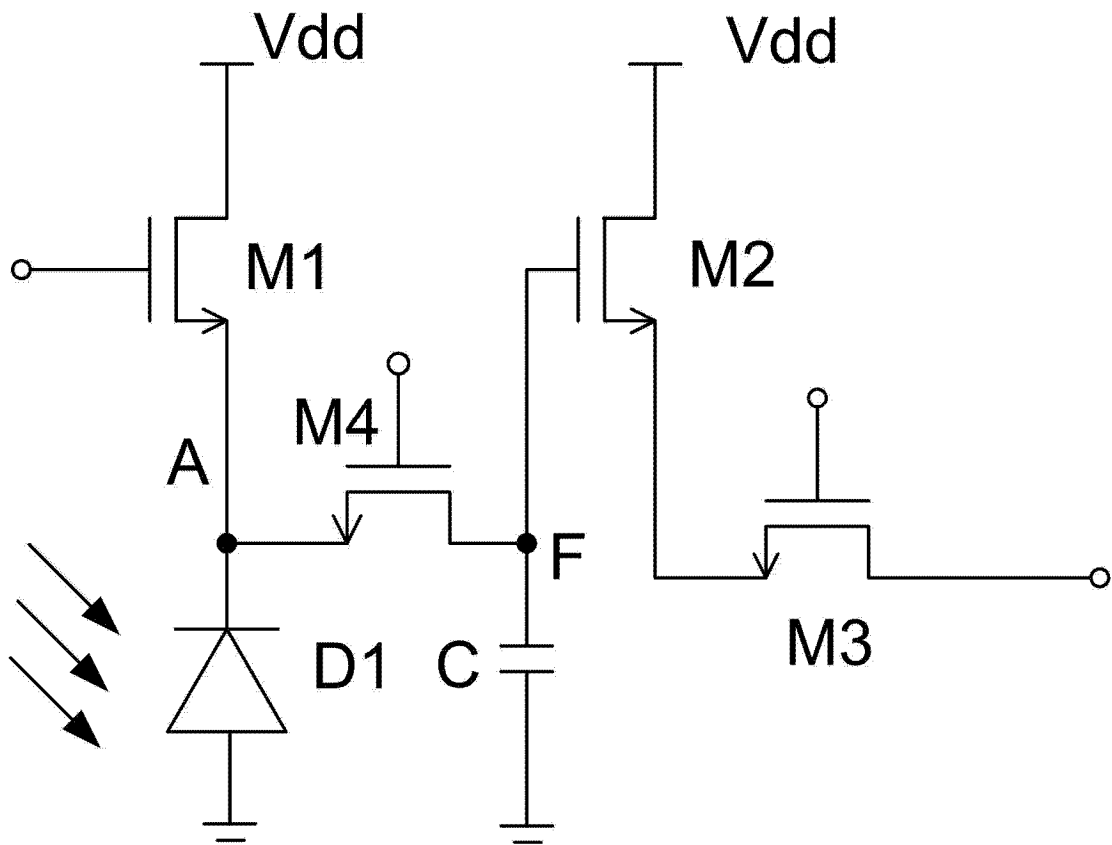


图 1B

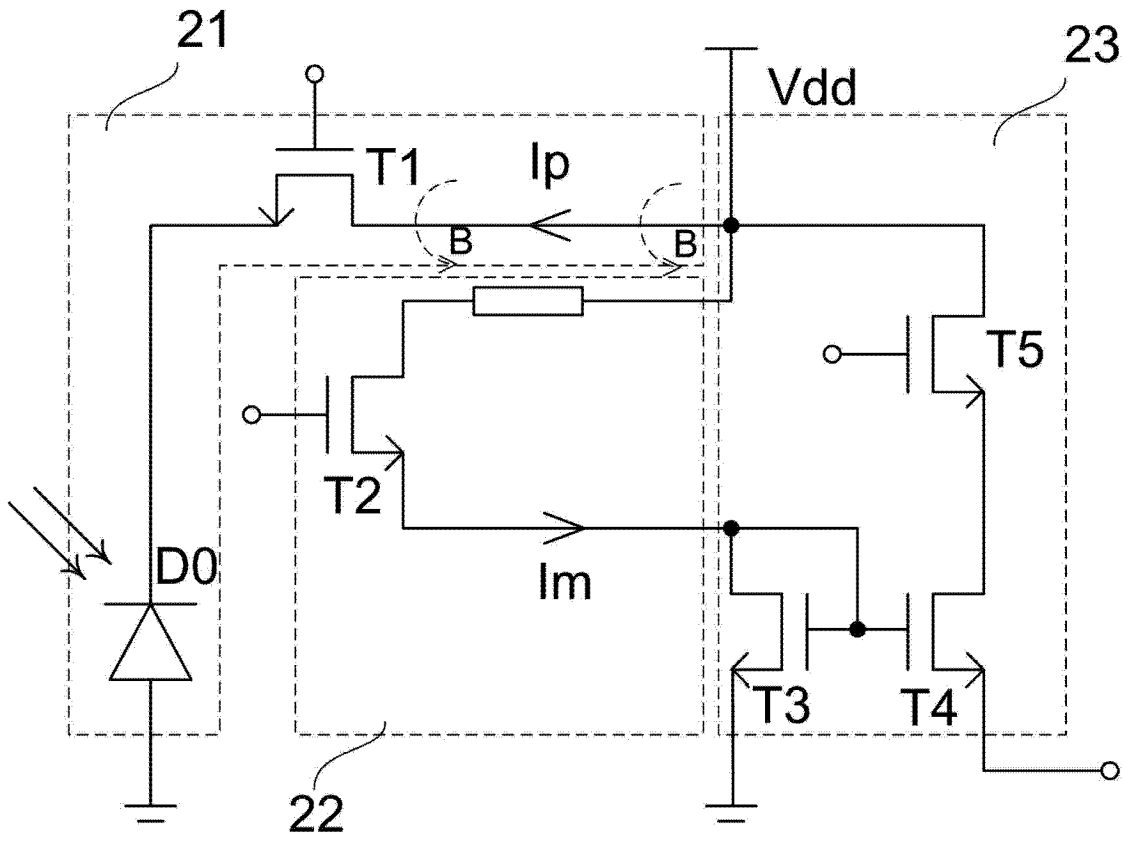


图 2

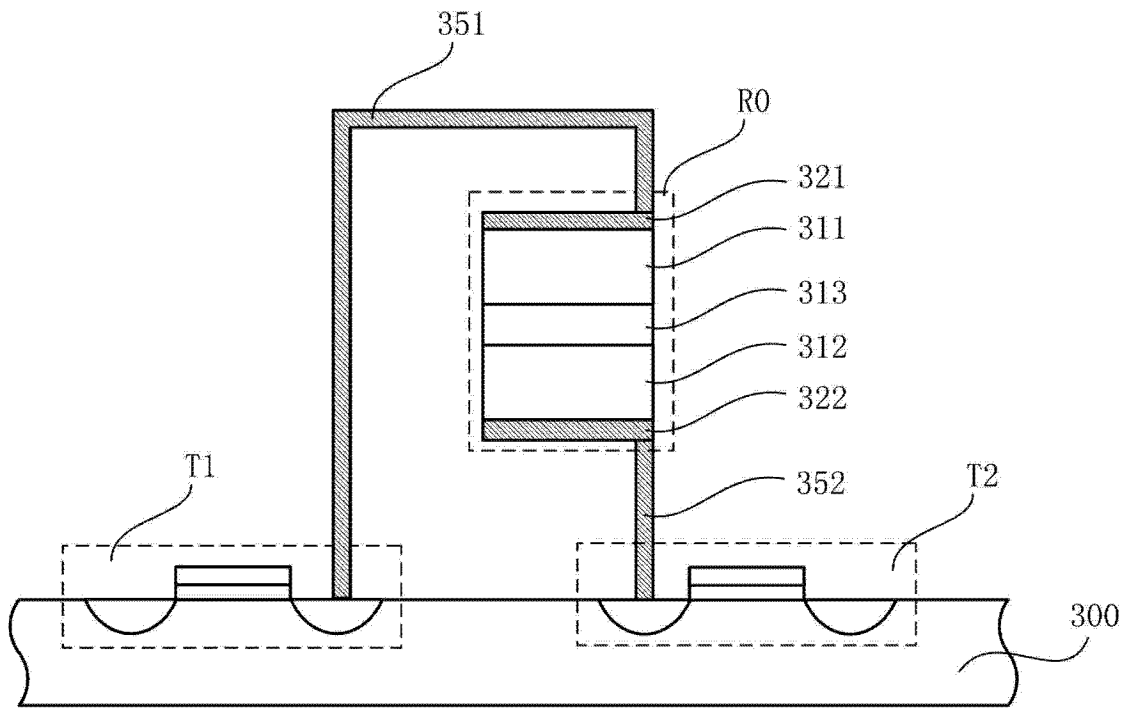


图 3