



- (51) 국제특허분류:
H03K 17/06 (2006.01) H03K 17/687 (2006.01)
- (21) 국제출원번호: PCT/KR2015/011618
- (22) 국제출원일: 2015년 11월 2일 (02.11.2015)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
14/550,070 2014년 11월 21일 (21.11.2014) US
- (71) 출원인: 주식회사 엘지화학 (LG CHEM, LTD.)
[KR/KR]; 07336 서울시 영등포구 여의대로 128, Seoul (KR).
- (72) 발명자: 맥코믹리차드 (MCCORMICK, Richard);
48085 미시간주 트로이 매도우락 드라이브 6141, Michigan (US).
- (74) 대리인: 손창규 (SOHN, Chang Kyu); 06132 서울시 강남구 테헤란로 147 1403 호, Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO,

AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

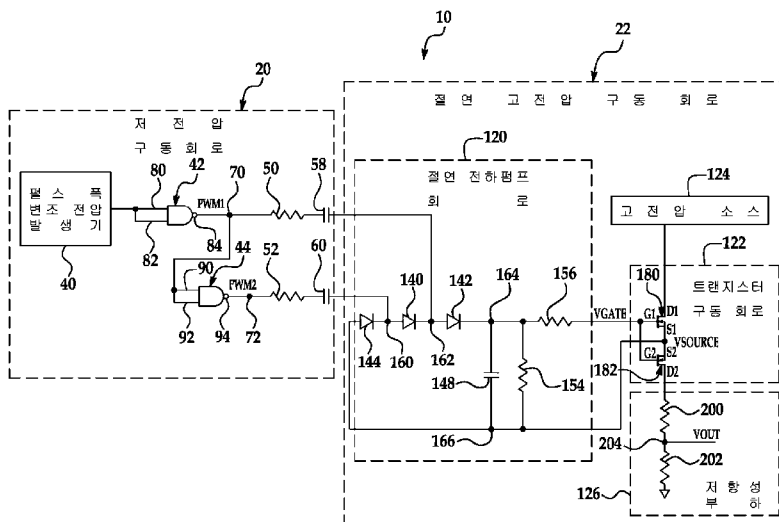
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

- 국제조사보고서와 함께 (조약 제 21 조(3))

(54) Title: HIGH-VOLTAGE SWITCHING CIRCUIT

(54) 발명의 명칭: 고전압 스위칭 회로



- 20 ... Low-voltage driving circuit
22 ... Insulating high-voltage driving circuit
40 ... Pulse-width modulation voltage generator
120 ... Insulating charge pump circuit
122 ... Transistor driving circuit
124 ... High-voltage source
126 ... Resistive load

(57) Abstract: A high-voltage switching circuit comprises: a low-voltage driving circuit comprising a first capacitor and a second capacitor; and an insulating high-voltage driving circuit, wherein the insulating high-voltage driving circuit comprises an insulating charge pump circuit and a transistor driving circuit, and a first electrical node and a second electrical node of the insulating charge pump circuit are electrically connected to the transistor driving circuit, which is connected to a resistive load.

(57) 요약서: 고전압 스위칭 회로는 제 1 캐패시터 및 제 2 캐패시터를 포함하고 있는 저전압 구동회로 및 절연 고전압 구동회로를 포함하고 있고, 상기 절연 고전압 구동회로는 절연 전하펌프 회로 및 트랜지스터 구동회로를 포함하고 있으며, 상기 절연 전하펌프 회로의 제 1 전기 노드 및 제 2 전기 노드는 저항성 부하에 연결되어 있는 트랜지스터 구동회로에 전기적으로 연결되어 있다.

명세서

발명의 명칭: 고전압 스위칭 회로

기술분야

- [1] 본 출원은 2014년 11월 21일자 미국 특허 출원 제 14/550,070호에 기초한 우선권의 이익을 주장하며, 해당 미국 특허 출원의 문헌에 개시된 모든 내용은 본 명세서의 일부로서 포함된다.
- [2] 본 발명은 고전압 스위칭 회로에 관한 것이다.

배경기술

- [3] 종래의 고전압 스위칭 회로가 저전압 구동회로를 절연 고전압 구동회로로부터 전기적으로 절연되기 어려운 문제점이 있었다.
- [4] 따라서, 본 출원의 발명자들은, 개선된 고전압 스위칭 회로에 대한 필요성을 인식하고 있다.

발명의 상세한 설명

기술적 과제

- [5] 본 발명은 종래기술의 문제점과 과거로부터 요청되어온 기술적 과제를 해결하는 것을 목적으로 한다.
- [6] 본 출원의 발명자들은 심도 있는 연구와 다양한 실험들을 계속한 끝에 고전압 스위칭 회로가 저전압 구동회로 및 절연 고전압 구동회로를 포함할 경우, 고전압 스위칭 회로가 저전압 구동회로를 절연 고전압 구동회로로부터 전기적으로 절연되도록 캐패시터들을 이용할 수 있음을 확인하고, 본 발명을 완성하기에 이르렀다.

과제 해결 수단

- [7] 본 발명의 하나의 실시예에 따른 고전압 스위칭 회로를 제공한다. 상기 고전압 스위칭 회로는 제 1 캐패시터 및 제 2 캐패시터를 갖는 저전압 구동회로를 포함한다. 상기 고전압 스위칭 회로는 저전압 구동회로에 작동 가능하게 연결되어 있는 절연 고전압 구동회로를 포함한다.
- [8] 상기 절연 고전압 구동회로는 절연 전하펌프 회로 및 트랜지스터 구동회로를 포함하고 있다. 상기 절연 전하펌프 회로는 제 1 다이오드, 제 2 다이오드, 및 제 3 다이오드, 캐패시터, 및 제 1 레지스터를 포함하고 있다. 상기 제 1 다이오드는 제 1 전기 노드(electrical node) 및 제 2 전기 노드 사이에 연결되어 있다. 상기 제 2 다이오드는 제 2 전기 노드 및 제 3 전기 노드 사이에 연결되어 있다.
- [9] 상기 절연 전하펌프 회로의 캐패시터 및 제 1 레지스터는 서로 전기적으로 병렬 연결되어 있으며 또한 제 3 전기 노드 및 제 4 전기 노드 사이에 연결되어 있다. 상기 제 3 다이오드는 제 4 전기 노드 및 제 1 전기 노드 사이에 연결되어 있다.
- [10] 상기 저전압 구동회로의 제 1 캐패시터는 절연 전하펌프 회로의 제 2 전기 노드에 전기적으로 연결되어 있고, 및 상기 저전압 구동회로의 제 2 캐패시터는

절연 전하펌프 회로의 제 1 전기 노드에 전기적으로 연결되어 있다.

- [11] 상기 제 1 캐패시터는 제 1 펄스 폭 변조 전압 신호를 수신하도록 조정된다. 상기 제 2 캐패시터는 제 1 펄스 폭 변조 전압 신호와 180도의 역위상이 있는 제 2 펄스 폭 변조 전압 신호를 수신하도록 조정된다. 상기 절연 전하펌프 회로의 제 3 전기 노드 및 제 4 전기 노드는 상기 트랜지스터 구동회로에 전기적으로 연결되어 있다.
- [12] 상기 트랜지스터 구동회로는 추가적으로 저항성 부하에 연결되어 있다. 상기 트랜지스터 구동회로는, 상기 각각의 제 1 캐패시터 및 제 2 캐패시터가 시간 간격(time interval) 동안에 제 1 펄스 폭 변조 전압 신호 및 제 2 펄스 폭 변조 전압 신호를 수신하고 있을 때, 각각 제 3 전기 노드 및 제 4 전기 노드에 인가되는 제 1 전압 신호 및 제 2 전압 신호에 대한 응답으로, 저항성 부하의 출력전압을 시간 간격 동안에 소망하는 출력전압 준위로 증가시키도록 조정된다.
- [13] 하나의 실시예에서, 상기 제 1 캐패시터가 동시에 하이 논리 전압(high logic voltage)을 수용할 때 상기 제 2 캐패시터가 로우 논리 전압(low logic voltage)을 수용하고 또한 상기 제 1 캐패시터가 동시에 로우 논리 전압을 수용할 때 제 2 캐패시터가 하이 논리 전압을 수용하기 위해, 상기 제 2 캐패시터가 제 1 펄스 폭 변조 전압 신호와 180도의 역위상이 있는 제 2 펄스 폭 변조 전압 신호를 수신하도록 조정된다.

도면의 간단한 설명

- [14] 도 1은 본 발명의 하나의 실시예에 따른 저전압 구동회로 및 절연 고전압 구동회로를 포함하는 고전압 스위칭 회로의 회로도이다;
- [15] 도 2는 도 1의 저전압 구동회로에 의해 발생하는 제 1 펄스 폭 변조 전압 신호(PWM1)의 신호도이다;
- [16] 도 3은 도 1의 저전압 구동회로에 의해 발생하는 제 2 펄스 폭 변조 전압 신호(PWM2)의 신호도이다;
- [17] 도 4는 도 1의 절연 고전압 구동회로 내에 이용된 절연 전하펌프 회로에 의해 발생하는 전압 신호(VGATE)의 신호도이다;
- [18] 도 5는 도 1의 절연 고전압 구동회로의 트랜지스터 구동회로 내에 이용된 전압 신호(VSOURCE)의 신호도이다; 및
- [19] 도 6은 도 1의 절연 고전압 구동회로 내에 이용된 저항성 부하에 의해 출력된 전압 신호(VOUT)의 신호도이다.

발명의 실시를 위한 형태

- [20] 도 1을 참조하면, 하나의 실시예에 따른 고전압 스위칭 회로(10)가 제공되어 있다. 고전압 스위칭 회로(10)는 저전압 구동회로(20) 및 절연 고전압 구동회로(22)를 포함하고 있다. 고전압 스위칭 회로(10)의 이점은 회로(10)가 저전압 구동회로(20)를 절연 고전압 구동회로(22)로부터 전기적으로 절연하기 위해 캐패시터들(58, 60)을 이용한 것이다.

- [21] 저전압 구동회로(20)는 절연 고전압 구동회로(22)의 절연 전하펌프 회로(120)를 구동하도록 제 1 펄스 폭 변조 전압 신호(PWM1, 도 2에 도시됨) 및 제 2 펄스 폭 변조 전압 신호(PWM2, 도 3에 도시됨)를 발생하기 위해 제공된다. 하나의 구체적인 예에서, 상기 제 2 펄스 폭 변조 전압 신호(PWM2)는 전기적으로 제 1 펄스 폭 변조 전압 신호(PWM1)와 180도의 역위상이 있다. 저전압 구동회로(20)는 펄스 폭 변조 전압 발생기(40), 낸드 로직 게이트들(42, 44), 레지스터들(50, 52), 캐패시터들(58, 60), 및 전기 노드들(70, 72)을 포함하고 있다.
- [22] 펄스 폭 변조 전압 발생기(40)는 낸드 로직 게이트(42)에 의해 수신되는 펄스 폭 변조 전압 신호를 발생되도록 조정된다.
- [23] 도 1 내지 도 3을 참조하면, 낸드 로직 게이트(40)는 입력 단자들(80, 82) 및 출력 단자(84)를 포함하고 있다. 입력 단자들(80, 82)은 전기적으로 함께 연결되어 있고, 펄스 폭 변조 전압 발생기(40)에 더 연결되어 있다. 출력 단자(84)는 전기 노드(70)에 연결되어 있다. 레지스터(50)는 전기 노드(70) 및 캐패시터(58) 사이에 연결되어 있다.
- [24] 낸드 로직 게이트(40)는, 펄스 폭 변조 전압 발생기(40)로부터 수신된 신호에 대한 응답으로, 출력 단자(84)에서 제 1 펄스 폭 변조 전압 신호(PWM1)를 출력한다. 하나의 구체적인 예에서, 제 1 펄스 폭 변조 전압 신호(PWM1)는 시간 간격 동안(예를 들면, 도 2에 나타난 2.5 밀리세컨드를 들 수 있음) 50%의 사용률(duty cycle)을 가지고 있다.
- [25] 낸드 로직 게이트(44)는 입력 단자들(90, 92) 및 출력 단자(94)를 포함하고 있다. 입력 단자들(90, 92)은 함께 연결되어 있고 전기 노드(70)에 더 연결되어 있다. 출력 단자(94)는 전기 노드(72)에 연결되어 있다. 레지스터(52)는 전기 노드(72) 및 캐패시터(60) 사이에 연결되어 있다. 낸드 로직 게이트(44)는, 제 1 펄스 폭 변조 전압 신호(PWM1)를 수신한 것의 응답으로, 제 2 펄스 폭 변조 전압 신호(PWM2)를 출력단자(94)에 출력한다. 하나의 실시예에서, 제 2 펄스 폭 변조 전압 신호(PWM2)는 시간 간격 동안(예를 들면, 도 3에 나타난 2.5 밀리세컨드를 들 수 있음) 50%의 사용률(duty cycle)을 가진다.
- [26] 절연 고전압 구동회로(22)는 고전압 출력 신호(VOUT)를 출력하도록 제공된다. 절연 고전압 구동회로(22)는 저전압 구동회로(20)에 작동 가능하게 연결되어 있다. 절연 고전압 구동회로(22)는 절연 전하펌프 회로(120), 트랜지스터 구동회로(122), 고전압 소스(124), 및 저항성 부하(126)를 포함하고 있다.
- [27] 절연 전하펌프 회로(120)는 트랜지스터 구동회로(122)가 고전압 출력 신호(VOUT)를 출력하도록 트랜지스터 구동회로(122)의 작동을 제어하기 위해 조정된다. 절연 전하펌프 회로(120)는 다이오드들(140, 142, 144), 캐패시터(148), 레지스터들(154, 156), 및 전기 노드들(160, 162, 164, 166)을 포함하고 있다.
- [28] 다이오드(140)는 전기 노드들(160, 162) 사이에 연결되어 있다. 다이오드(142)는 전기 노드(162) 및 전기 노드(164) 사이에 연결되어 있다. 캐패시터(148) 및 레지스터(154)는 서로 전기적으로 병렬 연결되어 있고 또한 전기 노드(164) 및

전기 노드(166)에 사이에 더 연결되어 있다. 다이오드(144)는 전기 노드(166) 및 전기 노드(160) 사이에 연결되어 있다. 레지스터(156)는 전기 노드(164)와 전계 효과 트랜지스터(FET, 180)의 게이트 단자(G1) 사이에 연결되어 있다.

레지스터(156)는 선택적 구성이고, 또한 또 다른 하나의 실시예에서 전기 노드(164)는 FET(180)의 게이트 단자(G1)에 직접적으로 연결되어 있다.

- [29] 저전압 구동회로(20)의 캐패시터(58)는 절연 전하펌프 회로(120)의 전기 노드(162)에 전기적으로 연결되어 있고, 저전압 구동회로(20)의 캐패시터가 절연 전하펌프 회로(120)의 전기 노드(160)에 전기적으로 연결되어 있다.

캐패시터(58)는 시간 간격 동안(예를 들면, 0 밀리세컨즈 내지 2.5 밀리세컨즈) 펄스 폭 변조 전압 신호(PWM1, 도 2에 도시됨)를 수신하도록 조정되고, 또한 캐패시터(60)는 시간 간격 동안(예를 들면, 0 밀리세컨즈 내지 2.5 밀리세컨즈) 펄스 폭 변조 전압 신호(PWM1)와 180도의 역위상이 있는 펄스 폭 변조 전압

신호(PWM2, 도 3에 도시됨)를 수신하도록 조정된다. 전기 노드(164)는

레지스터(156)를 통해 트랜지스터 구동회로(122)에 전기적으로 연결되어 있고, 또한 전기 노드(166)는 트랜지스터 구동회로(122)에 전기적으로 연결되어 있다.

- [30] 도 1 내지 도 6을 참조하면, 트랜지스터 구동회로(122)는 FET(180) 및 FET(182)를 포함하고 있다. 하나의 구체적인 예에서, FET들(180, 182)은 각각이 n-채널 FET이다. 이러한 전계 효과 트랜지스터(180)는 게이트 단자(G1), 소스 단자(S1), 및 드레인 단자(D1)를 포함하고 있다. 전계 효과 트랜지스터(182)는 게이트 단자(G2), 소스 단자(S2), 및 드레인 단자(D2)를 포함하고 있다. 게이트 단자(G1)는 게이트 단자(G2)에 연결되어 있고, 드레인 단자(D1)는 고전압 소스(124)에 연결되어 있으며, 또한 소스 단자(S1)는 소스 단자(S2)에 연결되어 있다. 드레인 단자(D2)는 저항성 부하(126)의 레지스터(200)에 연결되어 있다. 트랜지스터 구동회로(122)는, 시간 간격 동안 각각 캐패시터들(58, 60)이 펄스 폭 변조 전압 신호들(PWM1, PWM2)을 수신하고 있을 때, 게이트 단자들(G1, G2)에 인가되는 VGATE 전압 신호와, 소스 단자들(S1, S2) 및 전기 노드(166)에 인가되는 VSOURCE 전압 신호에 대한 응답으로, 저항성 부하(126)의 출력 전압(VOUT)을 시간 간격 동안에 소망하는 출력 전압준위로 증가되도록 조정된다. 하나의 실시예에서, 고전압 소스(124)는 425 VDC를 출력한다. 물론, 또 다른 하나의 실시예에서, 고전압 소스(124)는 다른 고전압 준위들을 출력할 수 있고, 예를 들면 200 VDC 내지 600 VDC 범위 안의 전압준위를 들 수 있다.

- [31] 절연 전하펌프 회로(120)는, VGATE 전압 신호가 FET(180)의 소스 단자(S1)에 인가되는 VSOURCE 전압 신호보다 커서 FET(180)를 켤 수 있도록, FET(180)의 게이트 단자(G1)에 인가되는 VGATE 전압 신호를 시간 간격 동안에 증가시키도록 조정된다. 또한, VGATE 전압 신호는, VGATE 전압 신호가 FET(182)의 소스 단자(S2)에 인가되는 VSOURCE 전압 신호보다 커서 FET(182)를 켤 수 있도록, 시간 간격 동안에 FET(182)의 게이트 단자(G2)에 인가된다.

- [32] 저항성 부하(126)는 레지스터들(200, 202)를 포함하고 있다. 레지스터(200)는 레지스터(202) 및 FET(182)의 드레인 단자(D2) 사이에 연결되어 있다. 전기 노드(204)는 레지스터들(200, 202) 사이에 연결되어 있다. 레지스터(202)는 출력 전압(VOUT)이 전기 노드(204)에 인가되도록 전기 노드(204) 및 전기적 그라운드 사이에 연결되어 있다.
- [33]
- [34] 본 발명의 서술되고 청구된 고전압 스위칭 회로는 다른 스위칭 회로들에 비해 상당한 이점을 제공한다. 특히, 상기 고전압 스위칭 회로는 저전압 구동회로를 절연 고전압 구동회로로부터 전기적으로 절연되도록 제 1 캐패시터 및 제 2 캐패시터를 활용한다.
- [35] 본 발명이 제한된 수의 실시예만 관계되어 자세하게 설명되었더라도, 본 발명이 그러한 실시예들에 제한되지 않는다는 점은 자명하다. 또한, 본 발명은 여기서 설명되지 않은 변형, 개조, 치환 또는 동등한 배열을 합체하여 개량될 수 있고, 그것들은 본 발명의 사상과 범위내이다. 또한, 본 발명의 다양한 실시예들이 설명되는 경우, 본 발명은 그러한 실시예들을 포함할 수 있다는 것은 자명하다. 따라서, 본 발명은 여기서 전술한 설명에 의해 제한되지 않는다.

산업상 이용가능성

- [36] 본 발명에 따른 고전압 스위칭 회로는 저전압 구동회로 및 절연 고전압 구동회로를 포함함으로써, 상기 고전압 스위칭 회로가 저전압 구동회로를 절연 고전압 구동회로로부터 전기적으로 절연되도록 캐패시터들을 이용할 수 있는 효과가 있다.

청구범위

- [청구항 1] 고전압 스위칭 회로로서,
제 1 캐패시터 및 제 2 캐패시터를 포함하고 있는 저전압 구동회로(low voltage driving circuit); 및
상기 저전압 구동회로에 작동 가능하게 연결되어 있는 절연 고전압 구동회로(isolated high voltage driving circuit);
를 포함하고 있고; 상기 절연 고전압 구동회로는 절연 전하펌프 회로(isolated charge pump circuit) 및 트랜지스터 구동회로(transistor driving circuit)를 포함하고 있으며;
상기 절연 전하펌프 회로는 제 1 다이오드, 제 2 다이오드, 및 제 3 다이오드, 캐패시터, 및 제 1 레지스터를 포함하고 있고; 상기 제 1 다이오드는 제 1 전기 노드(electrical node) 및 제 2 전기 노드 사이에 연결되어 있으며, 제 2 다이오드는 제 2 전기 노드 및 제 3 전기 노드 사이에 연결되어 있고, 상기 절연 전하펌프 회로의 캐패시터 및 제 1 레지스터는 서로 전기적으로 병렬 연결되어 있으며 또한 제 3 전기 노드 및 제 4 전기 노드에 연결되어 있고; 상기 제 3 다이오드는 제 4 전기 노드 및 제 1 전기 노드 사이에 연결되어 있으며;
상기 저전압 구동회로의 제 1 캐패시터는 절연 전하펌프 회로의 제 2 전기 노드에 전기적으로 연결되어 있고, 및 상기 저전압 구동회로의 제 2 캐패시터는 절연 전하펌프 회로의 제 1 전기 노드에 전기적으로 연결되어 있으며; 상기 제 1 캐패시터는 제 1 펄스 폭 변조 전압 신호(pulse width modulated voltage signal)를 수신하도록 조정되고, 상기 제 2 캐패시터는 제 1 펄스 폭 변조 전압 신호와 180도의 역위상(out of phase)이 있는 제 2 펄스 폭 변조 전압 신호를 수신하도록 조정되며;
상기 절연 전하펌프 회로의 제 3 전기 노드 및 제 4 전기 노드는 상기 트랜지스터 구동회로에 전기적으로 연결되어 있고, 상기 트랜지스터 구동회로는 추가적으로 저항성 부하(resistive load)에 연결되어 있으며, 상기 각각의 제 1 캐패시터 및 제 2 캐패시터가 시간 간격(time interval) 동안에 제 1 펄스 폭 변조 전압 신호 및 제 2 펄스 폭 변조 전압 신호를 수신하고 있을 때, 상기 트랜지스터 구동회로가, 각각 제 3 전기 노드 및 제 4 전기 노드에 인가되는 제 1 전압 신호 및 제 2 전압 신호에 대한 응답으로, 저항성 부하의 출력전압을 시간 간격 동안에 소망하는 출력전압 준위로 증가시키도록 조정되는 것을 특징으로 하는 고전압 스위칭 회로.
- [청구항 2] 제 1 항에 있어서, 상기 제 1 캐패시터가 동시에 하이 논리 전압(high logic voltage)을 수용할 때 상기 제 2 캐패시터가 로우 논리 전압(low logic voltage)을 수용하고 또한 상기 제 1 캐패시터가 동시에 로우 논리 전압을

수용할 때 제 2 캐패시터가 하이 논리 전압을 수용하기 위해, 상기 제 2 캐패시터가 제 1 펄스 폭 변조 전압 신호와 180도의 역위상이 있는 제 2 펄스 폭 변조 전압 신호를 수신하도록 조정되는 것을 특징으로 하는 고전압 스위칭 회로.

[청구항 3] 제 1 항에 있어서, 상기 트랜지스터 구동회로는 제 1 전계 효과 트랜지스터 및 제 2 전계 효과 트랜지스터를 포함하고 있고; 상기 제 1 전계 효과 트랜지스터는 제 1 게이트 단자, 제 1 소스 단자, 및 제 1 드레인 단자를 포함하고 있으며; 상기 제 2 전계 효과 트랜지스터는 제 2 게이트 단자, 제 2 소스 단자, 및 제 2 드레인 단자를 포함하고 있고; 상기 제 1 게이트 단자는 제 1 전압 신호를 수신하도록 조정되고, 상기 제 1 드레인 단자는 고전압 소스에 연결되어 있으며; 상기 제 1 소스 단자는 제 2 소스 단자에 연결되어 있고; 상기 제 2 게이트 단자는 제 1 게이트 단자에 연결되어 있고, 상기 제 2 드레인 단자는 저항성 부하에 연결되어 있는 것을 특징으로 하는 고전압 스위칭 회로.

[청구항 4] 제 3 항에 있어서, 상기 절연 전하펌프 회로는 제 3 전기 노드와 제 1 전계 효과 트랜지스터의 제 1 게이트 단자 사이에 연결되어 있는 제 2 레지스터를 추가적으로 포함하고 있는 것을 특징으로 하는 고전압 스위칭 회로.

[청구항 5] 제 3 항에 있어서, 상기 저항성 부하는 제 2 레지스터 및 제 3 레지스터를 포함하고 있고; 상기 제 2 레지스터는 제 3 레지스터와 제 2 전계 효과 트랜지스터의 제 2 드레인 단자 사이에 연결되어 있으며; 제 5 전기 노드가 상기 제 2 레지스터 및 제 3 레지스터 사이에 연결되어 있고; 및 상기 제 3 레지스터는 출력 전압이 제 5 전기 노드에 인가되도록 제 5 전기 노드 및 전기적 그라운드(electrical ground) 사이에 연결되어 있는 것을 특징으로 하는 고전압 스위칭 회로.

[청구항 6] 제 3 항에 있어서, 상기 제 1 전계 효과 트랜지스터는 n-채널 전계 효과 트랜지스터인 것을 특징으로 하는 고전압 스위칭 회로.

[청구항 7] 제 1 항에 있어서, 상기 저전압 구동회로는 제 1 낸드 로직 게이트(NAND logic gate), 제 2 낸드 로직 게이트, 제 2 레지스터, 및 제 3 레지스터를 추가로 포함하고 있고; 상기 제 1 낸드 로직 게이트는 제 1 입력 단자 및 제 2 입력 단자와 제 1 출력 단자를 포함하고 있으며; 상기 제 1 낸드 로직 게이트의 제 1 입력 단자 및 제 2 입력 단자는 함께 연결되어 있고 펄스 폭 변조 전압 발생기에 더 연결되어 있으며; 상기 제 1 낸드 로직 게이트의 제 1 출력 단자는 제 5 전기 노드에 연결되어 있고;

상기 제 2 레지스터는 제 5 전기 노드 및 제 1 캐패시터 사이에 연결되어 있으며;

상기 제 2 낸드 로직 게이트는 제 1 입력 단자 및 제 2 입력 단자와 제 1 출력 단자를 포함하고 있고; 상기 제 2 낸드 로직 게이트의 제 1 입력 단자 및 제 2 입력 단자는 함께 연결되어 있으며 제 5 전기 노드에 더 연결되어 있고; 상기 제 2 낸드 로직 게이트의 제 1 출력 단자는 제 6 전기 노드에 연결되어 있으며; 및

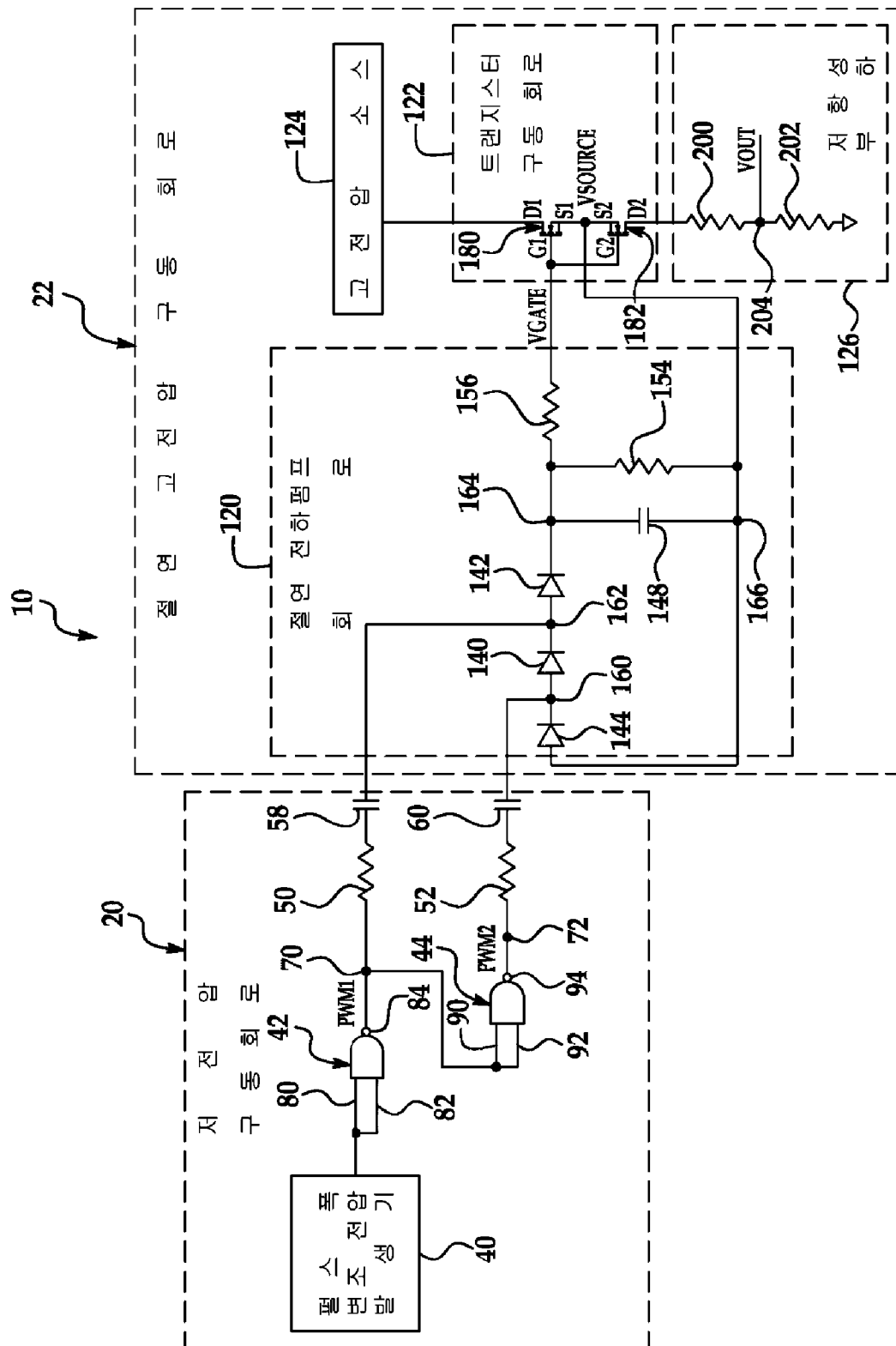
상기 제 3 레지스터는 제 6 전기 노드 및 제 2 캐패시터 사이에 연결되어 있는 것을 특징으로 하는 고전압 스위칭 회로.

[청구항 8] 제 1 항에 있어서, 상기 제 1 펄스 폭 변조 전압 신호는 시간 간격 동안 50%의 사용률(duty cycle)을 가지는 것을 특징으로 하는 고전압 스위칭 회로.

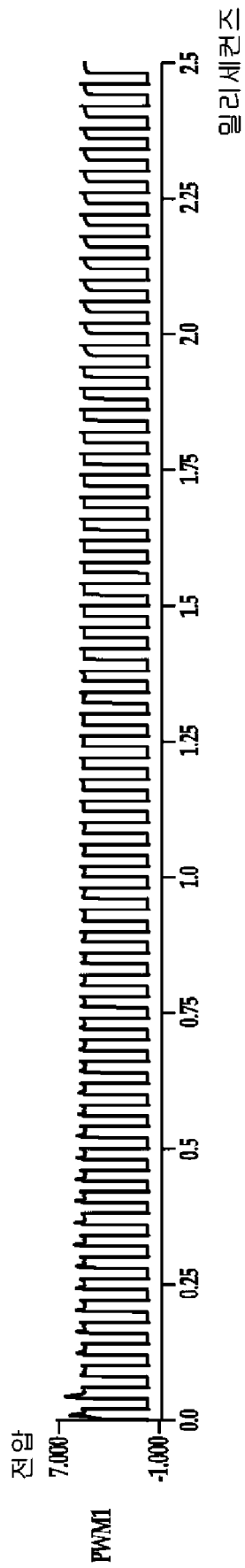
[청구항 9] 제 8 항에 있어서, 상기 제 2 펄스 폭 변조 전압 신호는 일정한 시간간격 동안 50%의 사용률을 가지는 것을 특징으로 하는 고전압 스위칭 회로.

[청구항 10] 제 1 항에 있어서, 상기 제 1 펄스 폭 변조 전압 신호의 진폭은 10 볼트 보다 작고, 소망하는 출력 전압준위는 적어도 250 볼트인 것을 특징으로 하는 고전압 스위칭 회로.

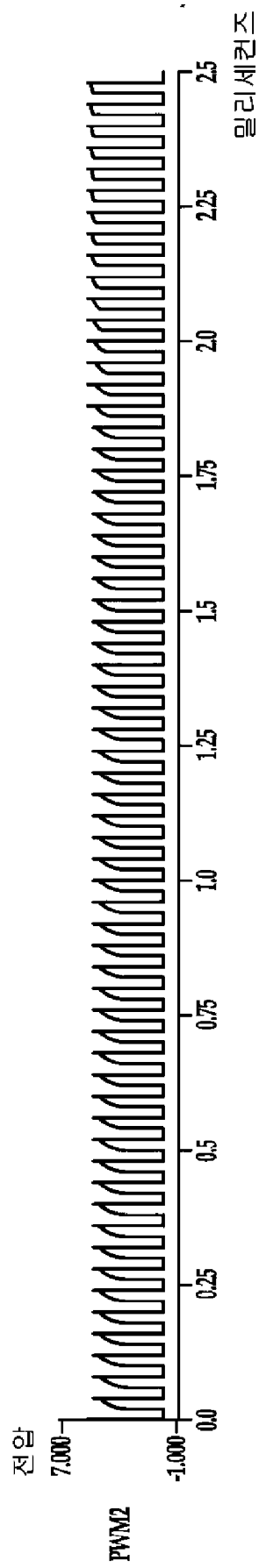
[도1]



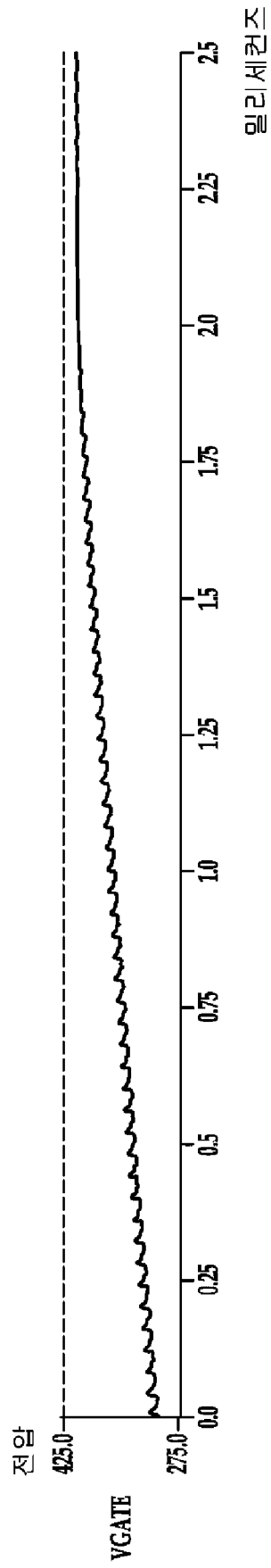
[도2]



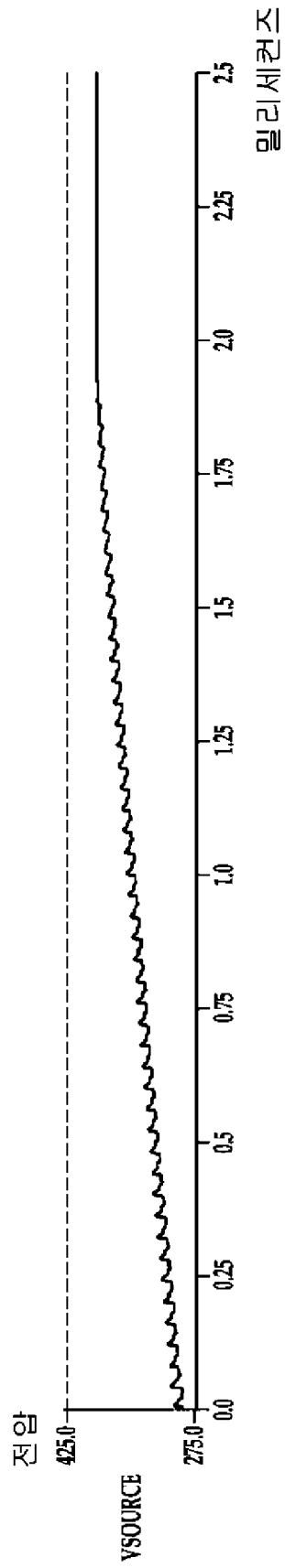
[도3]



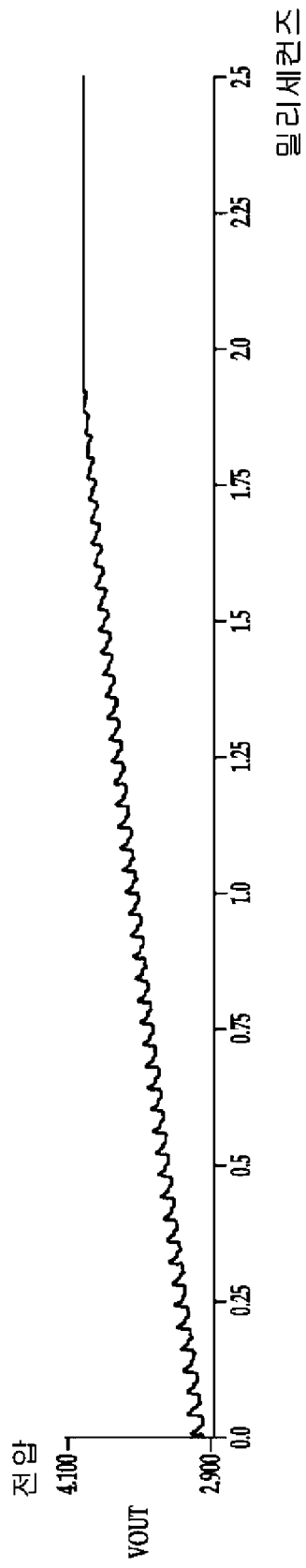
[도4]



[도5]



[도6]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2015/011618**A. CLASSIFICATION OF SUBJECT MATTER****H03K 17/06(2006.01)i, H03K 17/687(2006.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03K 17/06; H03K 19/094; G11C 5/14; G09G 1/00; H02M 3/155; H02M 3/07; H03K 17/687

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: high voltage switching, capacitor, low voltage driving circuit, isolated high voltage driving circuit, isolated charge pump, transistor driving circuit

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-0408724 B1 (SK HYNIX INC.) 11 December 2003 See abstract, pages 3-4, claim 9 and figures 4-9.	1-10
A	KR 10-0263203 B1 (MURATA MANUFACTURING CO., LTD.) 01 August 2000 See page 4, claim 1 and figure 1.	1-10
A	JP 2014-503168 A (SUNSUN LIGHTING CHINA CO., LTD.) 06 February 2014 See paragraphs [0035]-[0041], claim 1 and figure 3.	1-10
A	KR 10-0834195 B1 (MOSAID TECHNOLOGIES INC.) 30 May 2008 See paragraphs [0031]-[0039], claim 21 and figure 5A.	1-10
A	KR 10-2006-0085579 A (SANYO ELECTRIC CO., LTD.) 27 July 2006 See paragraphs [0044]-[0056], claim 1 and figures 1-2.	1-10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

29 FEBRUARY 2016 (29.02.2016)

Date of mailing of the international search report

29 FEBRUARY 2016 (29.02.2016)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2015/011618

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-0408724 B1	11/12/2003	JP 2002-279784 A	27/09/2002
		JP 4247401 B2	02/04/2009
		KR 10-2002-0050107 A	26/06/2002
		US 2002-0089370 A1	11/07/2002
		US 6522193 B2	18/02/2003
KR 10-0263203 B1	01/08/2000	EP 0851671 A2	01/07/1998
		EP 0851671 A3	12/01/2000
		JP 10-201227 A	31/07/1998
		KR 10-1998-0064788 A	07/10/1998
		US 05883794 A	16/03/1999
JP 2014-503168 A	06/02/2014	EP 2555398 A1	06/02/2013
		EP 2555398 A4	09/07/2014
		US 2013-0033110 A1	07/02/2013
		WO 2012-100406 A1	02/08/2012
KR 10-0834195 B1	30/05/2008	AU 2002-14898 A1	03/06/2002
		AU 2002-214898 A8	03/06/2002
		CA 2428747 A1	30/05/2002
		CA 2428747 C	17/11/2009
		CN 100568689 C	09/12/2009
		CN 1906832 A	31/01/2007
		EP 1338081 A2	27/08/2003
		EP 1338081 B1	26/07/2006
		KR 10-2003-0061406 A	18/07/2003
		US 2002-0101744 A1	01/08/2002
		US 6967523 B2	22/11/2005
		WO 02-043232 A3	03/01/2003
		WO 02-43232 A2	30/05/2002
KR 10-2006-0085579 A	27/07/2006	CN 1812266 A	02/08/2006
		JP 2006-203747 A	03/08/2006
		KR 10-0682009 B1	15/02/2007
		US 2006-0164156 A1	27/07/2006
		US 7342437 B2	11/03/2008

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H03K 17/06(2006.01)i, H03K 17/687(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H03K 17/06; H03K 19/094; G11C 5/14; G09G 1/00; H02M 3/155; H02M 3/07; H03K 17/687

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 고전압 스위칭, 캐패시터, 저전압 구동회로, 절연 고전압 구동회로, 절연 전하펌프, 트랜지스터 구동회로

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
A	KR 10-0408724 B1 (주식회사 하이닉스반도체) 2003.12.11 요약, 페이지 3-4, 청구항 9 및 도면 4-9 참조.	1-10
A	KR 10-0263203 B1 (가부시키가이샤무라타세이사꾸쇼) 2000.08.01 페이지 4, 청구항 1 및 도면 1 참조.	1-10
A	JP 2014-503168 A (SUNSUN LIGHTING CHINA CO., LTD.) 2014.02.06 단락 [0035]-[0041], 청구항 1 및 도면 3 참조.	1-10
A	KR 10-0834195 B1 (모사이드 테크놀로지스 인코포레이티드) 2008.05.30 단락 [0031]-[0039], 청구항 21 및 도면 5A 참조.	1-10
A	KR 10-2006-0085579 A (산요덴키가부시킴사) 2006.07.27 단락 [0044]-[0056], 청구항 1 및 도면 1-2 참조.	1-10

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

국제조사의 실제 완료일

2016년 02월 29일 (29.02.2016)

국제조사보고서 발송일

2016년 02월 29일 (29.02.2016)

ISA/KR의 명칭 및 우편주소

대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-472-7140

심사관

특허청장

전화번호 +82-42-481-8116



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-0408724 B1	2003/12/11	JP 2002-279784 A JP 4247401 B2 KR 10-2002-0050107 A US 2002-0089370 A1 US 6522193 B2	2002/09/27 2009/04/02 2002/06/26 2002/07/11 2003/02/18
KR 10-0263203 B1	2000/08/01	EP 0851671 A2 EP 0851671 A3 JP 10-201227 A KR 10-1998-0064788 A US 05883794 A	1998/07/01 2000/01/12 1998/07/31 1998/10/07 1999/03/16
JP 2014-503168 A	2014/02/06	EP 2555398 A1 EP 2555398 A4 US 2013-0033110 A1 WO 2012-100406 A1	2013/02/06 2014/07/09 2013/02/07 2012/08/02
KR 10-0834195 B1	2008/05/30	AU 2002-14898 A1 AU 2002-214898 A8 CA 2428747 A1 CA 2428747 C CN 100568689 C CN 1906832 A EP 1338081 A2 EP 1338081 B1 KR 10-2003-0061406 A US 2002-0101744 A1 US 6967523 B2 WO 02-043232 A3 WO 02-43232 A2	2002/06/03 2002/06/03 2002/05/30 2009/11/17 2009/12/09 2007/01/31 2003/08/27 2006/07/26 2003/07/18 2002/08/01 2005/11/22 2003/01/03 2002/05/30
KR 10-2006-0085579 A	2006/07/27	CN 1812266 A JP 2006-203747 A KR 10-0682009 B1 US 2006-0164156 A1 US 7342437 B2	2006/08/02 2006/08/03 2007/02/15 2006/07/27 2008/03/11