

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成 23 年 5 月 19 日 (2011.5.19)

【公開番号】特開 2010-88108 (P2010-88108A)

【公開日】平成 22 年 4 月 15 日 (2010.4.15)

【年通号数】公開・登録公報 2010-015

【出願番号】特願 2009-190428 (P2009-190428)

【国際特許分類】

H 0 3 K 5/135 (2006.01)

H 0 3 K 5/15 (2006.01)

H 0 3 K 5/19 (2006.01)

H 0 3 L 7/081 (2006.01)

G 1 1 C 11/4076 (2006.01)

G 1 1 C 11/407 (2006.01)

【 F I 】

H 0 3 K 5/135

H 0 3 K 5/15 P

H 0 3 K 5/19 T

H 0 3 L 7/08 J

G 1 1 C 11/34 3 5 4 C

G 1 1 C 11/34 3 6 2 T

【手続補正書】

【提出日】平成 23 年 3 月 31 日 (2011.3.31)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

外部信号の第 1 遷移を可変に遅延させて出力する第 1 の可変遅延回路と、  
 前記外部信号の第 2 の遷移を可変に遅延させて出力する第 2 の可変遅延回路と、  
 前記第 1 の可変遅延回路の出力信号と前記第 2 の可変遅延回路の出力信号とを合成し、  
合成信号を出力する合成回路と、  
前記合成回路とは独立にオフセットデータを生成するオフセット制御回路と、  
前記合成信号と前記オフセットデータに従って、前記合成信号とはデューティの異なる  
出力信号を生成するデューティ変更検出回路と、  
 前記出力信号に従って、前記第 1 の可変遅延回路と前記第 2 の可変遅延回路のうち少なく  
 とも一つの遅延を可変させる遅延制御回路と、  
 を備える D L L 回路。

【請求項 2】

前記オフセット制御回路は、前記オフセットデータに関連するデューティ制御信号を入  
 力し、  
前記合成信号は、オフセットデータに関連するデューティを含み、  
前記デューティ変更検出回路の出力信号は、前記合成信号が予め定めたデューティであ  
るかを示す、請求項 1 記載の D L L 回路。

【請求項 3】

前記デューティ変更検出回路は、

前記合成信号を入力として受けるデューティ変更回路と、  
前記デューティ変更回路の出力信号を入力として受けるデューティ検出回路、  
を備えた請求項1記載のD L L回路。

【請求項4】

前記オフセット制御回路は、前記合成信号の立ち上がり波形と立ち下がり波形を制御する、請求項1記載のD L L回路。

【請求項5】

前記外部信号と前記合成回路の出力信号との位相差を検出する位相検出回路と、  
前記デューティ変更検出回路の出力信号と前記位相検出回路の出力信号を受け、いずれか一方を選択出力する選択回路と、  
を備え、前記選択回路の出力が前記遅延制御回路に入力される、請求項1記載のD L L回路。