

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 12 月 22 日 (22.12.2016)



(10) 国际公布号
WO 2016/201822 A1

- (51) 国际专利分类号:
H04Q 11/00 (2006.01)
- (21) 国际申请号: PCT/CN2015/090997
- (22) 国际申请日: 2015 年 9 月 28 日 (28.09.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510337490.9 2015 年 6 月 17 日 (17.06.2015) CN
- (71) 申请人: 深圳市中兴微电子有限公司 (ZHONGXING MICROELECTRONICS TECHNOLOGY CO.LTD) [CN/CN]; 中国广东省深圳市盐田区大梅沙 1 号厂房, Guangdong 518085 (CN)。
- (72) 发明人: 林文琼 (LIN, Wenqiong); 中国广东省深圳市盐田区大梅沙 1 号厂房, Guangdong 518085 (CN)。
- (74) 代理人: 北京派特恩知识产权代理有限公司 (CHINA PAT INTELLECTUAL PROPERTY OFFICE); 中国北京市海淀区海淀南路 21 号中关村知识产权大厦 B 座 2 层, Beijing 100080 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: DATA REARRANGEMENT METHOD AND APPARATUS, AND STORAGE MEDIUM

(54) 发明名称: 一种数据重排方法、装置及存储介质

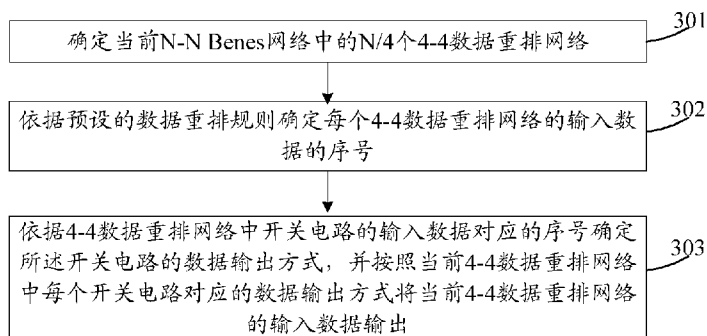


图 3

301 Determine N/4 4-4 data rearrangement networks in a current N-N rearrangeable non-blocking Benes networks
302 Determine sequence numbers of input data of every 4-4 data rearrangement networks according to a preset data rearrangement rule
303 Determine a data output mode of switch circuits according to the sequence numbers of input data of the switch circuits in the 4-4 data rearrangement networks, and output input data of the current 4-4 data rearrangement networks according to the data output mode of each switch circuit in the current 4-4 data rearrangement networks

(57) Abstract: Disclosed is a data rearrangement method. The method comprises: determining N/4 4-4 data rearrangement networks in a current N-N rearrangeable non-blocking Benes networks; determining sequence numbers of input data of every 4-4 data rearrangement networks according to a preset data rearrangement rule; and determining a data output mode of switch circuits according to the sequence numbers of input data of the switch circuits in the 4-4 data rearrangement networks, and outputting input data of the current 4-4 data rearrangement networks according to the data output mode of each switch circuit in the current 4-4 data rearrangement networks, N being 2 raised to the power of n, and n being a positive integer greater than 1. Also disclosed are a data rearrangement apparatus and a storage medium.

(57) 摘要: 本发明公开了一种数据重排方法, 包括: 确定当前 N-N 可重排无阻塞 Benes 网络中的 N/4 个 4-4 数据重排网络; 依据预设的数据重排规则确定每个 4-4 数据重排网络的输入数据的序号; 依据 4-4 数据重排网络中开关电路的输入数据对应的序号确定所述开关电路的数据输出方式, 并按照当前 4-4 数据重排网络中每个开关电路对应的

数据输出方式将当前 4-4 数据重排网络的输入数据输出; 其中, N 为 2 的 n 次幂, n 为大于 1 的正整数。本发明还公开了一种数据重排装置及存储介质。

一种数据重排方法、装置及存储介质

技术领域

本发明涉及芯片设计中矢量处理器相关技术领域，尤其涉及一种数据重排方法、装置及存储介质。

5 背景技术

Benes 网络是一种重排无阻塞网络，在数据重排方面有着较好的应用。N-N Benes 网络有 N 个输入数据及 N 个输出数据，共有 $2\log_2 N - 1$ 级，每级包含 N/2 个开关电路，每个开关电路为 2 输入 2 输出，且每个开关电路包含两个 2-1 选择器，如图 1 所示为 N=8 的 8-8 Benes 网络示意图；图 1
10 中每个矩形块代表一个开关电路，所述开关电路的内部电路如图 2 所示。

现有的 Benes 网络相对于通常的交叉开关矩阵 cross bar 节省了较多电路资源，然而仍需要较多电路资源，实现较复杂，因此，提供一种数据重排方案，能够减少 N-N Benes 网络的电路资源、降低实现成本，已成为亟待解决的问题。

15 发明内容

本发明实施例期望提供一种数据重排方法、装置及存储介质，能够减少 N-N Benes 网络的电路资源、降低成本，且实现简单、可靠性高。

本发明实施例的技术方案是这样实现的：

本发明实施例提供了一种数据重排方法，所述方法包括：

20 确定当前 N-N Benes 网络中的 N/4 个 4-4 数据重排网络；

依据预设的数据重排规则确定每个 4-4 数据重排网络的输入数据的序号；

依据 4-4 数据重排网络中开关电路的输入数据对应的序号确定所述开关电路的数据输出方式, 并按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式将当前 4-4 数据重排网络的输入数据输出; 其中, N 为 2 的 n 次幂, n 为大于 1 的正整数。

5 上述方案中, 所述确定当前 N - N Benes 网络中的 $N/4$ 个 4-4 数据重排网络包括:

确定当前 N - N Benes 网络的第 $(m-1)/2$ 级、第 $(m+1)/2$ 级及第 $(m+3)/2$ 级分别作为 4-4 数据重排网络的第 1 级、第 2 级及第 3 级的 $N/4$ 个 4-4 数据重排网络; 其中, 所述 m 为当前 N - N Benes 网络的级数, $m=2\log_2 N - 1$ 。

10 上述方案中, 确定当前 N - N Benes 网络中的 $N/4$ 个 4-4 数据重排网络之后, 所述方法还包括:

获取每个 4-4 数据重排网络的输入数据及输出数据。

上述方案中, 所述依据预设的数据重排规则确定每个 4-4 数据重排网络的输入数据的序号包括:

15 依据降序或升序对每个 4-4 数据重排网络的输出数据进行排序, 并依据每个 4-4 数据重排网络的输出数据的序号确定对应的 4-4 数据重排网络的输入数据的序号。

上述方案中, 所述依据 4-4 数据重排网络中开关电路的输入数据对应的序号确定所述开关电路的数据输出方式包括:

20 比较当前开关电路中第二输入数据对应的序号与第一输入数据对应的序号的大小, 依据比较结果确定所述开关电路的数据输出方式为交叉输出或直通输出。

上述方案中, 所述按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式将当前 4-4 数据重排网络的输入数据输出, 包括:

25 按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式, 将当

前 4-4 数据重排网络中第一开关电路的第一输出数据及第二开关电路的第一输出数据分别作为第三开关电路的第一输入数据及第二输入数据，将第一开关电路的第二输出数据及第二开关电路的第二输出数据分别作为第四开关电路的第一输入数据及第二输入数据，输出第三开关电路的第一输出数据及第四开关电路的第二数据，并将第三开关电路的第二输出数据及第四开关电路的第一输出数据分别作为第五开关电路的第一输入数据及第二输入数据，输出第五开关电路的第一输出数据及第二输出数据。

本发明实施例还提供了一种数据重排装置，所述装置包括：确定模块、排序模块及处理模块；其中，

10 所述确定模块，配置为确定当前 N-N Benes 网络中的 $N/4$ 个 4-4 数据重排网络；

所述排序模块，配置为依据预设的数据重排规则确定每个 4-4 数据重排网络的输入数据的序号；

15 所述处理模块，配置为依据 4-4 数据重排网络中开关电路的输入数据对应的序号确定所述开关电路的数据输出方式，并按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式将当前 4-4 数据重排网络的输入数据输出；其中，N 为 2 的 n 次幂， n 为大于 1 的正整数。

20 上述方案中，所述确定模块，配置为确定当前 N-N Benes 网络的第 $(m-1)/2$ 级、第 $(m+1)/2$ 级及第 $(m+3)/2$ 级分别作为 4-4 数据重排网络的第 1 级、第 2 级及第 3 级的 $N/4$ 个 4-4 数据重排网络；其中，所述 m 为当前 N-N Benes 网络的级数， $m=2\log_2 N - 1$ 。

上述方案中，所述装置还包括获取模块，配置为获取每个 4-4 数据重排网络的输入数据及输出数据。

25 上述方案中，所述排序模块，配置为依据降序或升序对每个 4-4 数据重排网络的输出数据进行排序，并依据每个 4-4 数据重排网络的输出数据的序

号确定对应的 4-4 数据重排网络的输入数据的序号。

上述方案中，所述处理模块，配置为比较当前开关电路中第二输入数据对应的序号与第一输入数据对应的序号的大小，依据比较结果确定所述开关电路的数据输出方式为交叉输出或直通输出。

5 上述方案中，所述处理模块，配置为按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式，将当前 4-4 数据重排网络中第一开关电路的第一输出数据及第二开关电路的第一输出数据分别作为第三开关电路的第一输入数据及第二输入数据，将第一开关电路的第二输出数据及第二开关电路的第二输出数据分别作为第四开关电路的第一输入数据及第二输入数据，输出第三开关电路的第一输出数据及第四开关电路的第二数据，并将第三开关电路的第二输出数据及第四开关电路的第一输出数据分别作为第五开关电路的第一输入数据及第二输入数据，输出第五开关电路的第一输出数据及第二输出数据。

15 本发明实施例还提供了一种计算机存储介质，所述计算机存储介质存储有计算机程序，该计算机程序配置为执行本发明实施例的上述数据重排方法。

20 本发明实施例所提供的数据重排方法、装置及存储介质，确定当前 N-N Benes 网络中的 N/4 个 4-4 数据重排网络；依据预设的数据重排规则确定每个 4-4 数据重排网络的输入数据的序号；依据 4-4 数据重排网络中开关电路的输入数据对应的序号确定所述开关电路的数据输出方式，并按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式将当前 4-4 数据重排网络的输入数据输出；其中，N 为 2 的 n 次幂，n 为大于 1 的正整数。如此，通过输入数据对应的序号确定开关电路的数据输出方式，并按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式将当前 4-4 数据重排网络的输入数据输出，能够减少 4-4 数据重排网络的电路资源，进而减少整个

25

N-N Benes 网络的电路资源,降低实现成本,且实现简单、可靠性高。

附图说明

图 1 为现有 8-8Benes 网络示意图;

图 2 为现有 8-8Benes 网络中开关电路内部电路示意图;

5 图 3 为本发明实施例一数据重排方法流程示意图;

图 4 为本发明实施例 8-8Benes 网络示意图;

图 5 为本发明实施例二数据重排方法流程示意图;

图 6 为本发明实施例数据重排装置组成结构示意图。

具体实施方式

10 在本发明实施例中,确定当前 N-N Benes 网络中的 $N/4$ 个 4-4 数据重排网络;依据预设的数据重排规则确定每个 4-4 数据重排网络的输入数据的序号;依据 4-4 数据重排网络中开关电路的输入数据对应的序号确定所述开关电路的数据输出方式,并按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式将当前 4-4 数据重排网络的输入数据输出;其中, N 为 2 的 n
15 次幂, n 为大于 1 的正整数。

实施例一

图 3 所示为本发明实施例一数据重排方法流程示意图;如图 3 所示,本发明实施例数据重排方法包括:

步骤 301: 确定当前 N-N Benes 网络中的 $N/4$ 个 4-4 数据重排网络;

20 本步骤包括: 确定当前 N-N Benes 网络的第 $(m-1)/2$ 级、第 $(m+1)/2$ 级及第 $(m+3)/2$ 级分别作为 4-4 数据重排网络的第 1 级、第 2 级及第 3 级的 $N/4$ 个 4-4 数据重排网络;其中,所述 m 为当前 N-N Benes 网络的级数, $m=2\log_2 N - 1$;例如: 当前为 8-8Benes 网络,共有 $m=2\log_2 N - 1=5$ 级,则以所述 8-8Benes 网络的第 2 级、第 3 级及第 4 级作为 4-4 数据重排网络

的第1级、第2级及第3级的2个4-4数据重排网络,为确定的当前N-N Benes网络中的 $N/4$ 个4-4数据重排网络,如图4所示为本发明实施例8-8Benes网络示意图,图中的两个虚线框中的部分为确定的两个4-4数据重排网络。

步骤302: 依据预设的数据重排规则确定每个4-4数据重排网络的输入数据的序号;

本步骤包括: 依据降序或升序对每个4-4数据重排网络的输出数据进行排序,并依据每个4-4数据重排网络的输出数据的序号确定对应的4-4数据重排网络的输入数据的序号;

例如: 当前4-4数据重排网络的输出数据为8、1、4、6,这里所述8、1、4、6可为实际输出数据的序号,依据降序对所述输出数据进行排序为8(4)、1(3)、4(2)、6(1),若所述4-4数据重排网络的输入数据为1、4、6、8,这里所述1、4、6、8可为实际输入数据的序号,则依据每个4-4数据重排网络的输出数据的序号确定对应的4-4数据重排网络的输入数据的序号为: 1(3)、4(2)、6(1)、8(4); 其中,括号内的数字为相应数据的序号。

在一实施例中,本步骤之前,所述方法还包括: 获取每个4-4数据重排网络的输入数据及输出数据;

这里,获取所述每个4-4数据重排网络的输入数据及输出数据可以采用现有技术中多种方法,在本发明实施例中,采用寻找互斥对的方法获取所述每个4-4数据重排网络的输入数据及输出数据;

例如: 当前8-8Benes网络的输入数据为1、2、3、4、5、6、7、8,配置的经第5级最终的输出数据为8、3、1、5、4、2、7、6,则输入互斥对为: $O1=\{1, 2\}$, $O2=\{3, 4\}$, $O3=\{5, 6\}$, $O4=\{7, 8\}$; 输出互斥对为: $P1=\{8, 3\}$, $P2=\{1, 5\}$, $P3=\{4, 2\}$, $P4=\{7, 6\}$; 则第一级输出时走上半路径的数据选取过程包括: 先从输入组1任意选择1,在输出组找到1走上

半路径, 则 5 必走下半路径, 不能选; 在输入组找到 5, 则 6 必走上半路径, 选取 6; 在输出组找到 6, 则 7 必走下半路径, 不能选; 在输入组找到 7, 则 8 必走上半路径, 选取 8; 在输出组找到 8, 则 3 必走下半路径, 不能选; 在输入组找到 3, 则 4 必走上半路径, 选取 4; 如此, 从输入组-输出组-输入组-输出组反复选取得到上半路径选择的数据为 1、4、6、8, 剩下的 4 个数据走下半路径, 然后可确定第一级及第五级的开关电路的数据输出方式, 进而可确定第二级的输入数据及第四级的输出数据, 即可确定当前 8-8 Benes 网络中两个数据重排网络的输入数据及输出数据; 其中, 所述数据输出方式包括: 交叉输出及直通输出; 如图 2 中, 当 $out1=int1$ 、 $out2=int2$ 时, 为直通输出; 当 $out1=int2$ 、 $out2=int1$ 时, 为交叉输出;

在一实施例中, 对于 N-N Benes 网络, 采用互斥对的方法获取每个 4-4 数据重排网络的输入数据及输出数据的过程, 可确定第一级至第 $(m-3)/2$ 级及第 $(m+5)/2$ 级至第 m 级的数据输出方式, 以及第二级至第 $(m-1)/2$ 级的输入数据、第 $(m+3)/2$ 级至第 m-1 级的输出数据。

步骤 303: 依据 4-4 数据重排网络中开关电路的输入数据对应的序号确定所述开关电路的数据输出方式, 并按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式将当前 4-4 数据重排网络的输入数据输出;

这里, 所述依据 4-4 数据重排网络中开关电路的输入数据对应的序号确定所述开关电路的数据输出方式包括:

比较当前开关电路中第二输入数据对应的序号与第一输入数据对应的序号的大小, 依据比较结果确定所述开关电路的数据输出方式为交叉输出或直通输出;

其中, 依据比较结果确定所述开关电路的数据输出方式为交叉输出或直通输出包括:

若第二输入数据对应的序号大于第一输入数据对应的序号, 即 $in2 > in1$,

则确定所述开关电路的数据输出方式为交叉输出；否则，确定所述开关电路的数据输出方式为直通输出；例如：当前开关电路中第二输入数据对应的序号为 2，第一输入数据对应的序号为 3，则确定所述开关电路的数据输出方式为直通输出。

5 在一实施例中，所述按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式将当前 4-4 数据重排网络的输入数据输出包括：

按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式，将当前 4-4 数据重排网络中第一开关电路的第一输出数据及第二开关电路的第一输出数据分别作为第三开关电路的第一输入数据及第二输入数据，将第一开关电路的第二输出数据及第二开关电路的第二输出数据分别作为第四开关电路的第一输入数据及第二输入数据，输出第三开关电路的第一输出数据及第四开关电路的第二数据，并将第三开关电路的第二输出数据及第四开关电路的第一输出数据分别作为第五开关电路的第一输入数据及第二输入数据，输出第五开关电路的第一输出数据及第二输出数据；如此，通过输入数据对应的序号确定开关电路的数据输出方式，并按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式将当前 4-4 数据重排网络的输入数据输出，可使每个 4-4 数据重排网络相较现有的 Benes 网络节省一个开关电路资源，通过对比图 4 及图 2 可明显看出，对于 8-8 Benes 网络，采用本发明实施例所述数据重排方法可比现有 8-8 Benes 网络节省两个开关电路资源，即节省四个选择器资源；进而可得，对于 N-N Benes 网络，采用本发明实施例所述数据重排方法可比现有 N-N Benes 网络节省 N/4 个开关电路资源，即节省 N/2 个选择器资源。

在本发明实施例中，当实现将当前 4-4 数据重排网络的输入数据输出后，再通过采用互斥对确定的第一级至第 $(m-3)/2$ 级及第 $(m+5)/2$ 级至第 m 级的数据输出方式，实现当前 N-N Benes 网络预设的输出数据的输出。

实施例二

图 5 为本发明实施例二数据重排方法流程示意图；如图 5 所示，本发明实施例数据重排方法包括：

步骤 501：确定当前 N-N Benes 网络中的 $N/4$ 个 4-4 数据重排网络；

5 本步骤包括：确定当前 N-N Benes 网络的第 $(m-1)/2$ 级、第 $(m+1)/2$ 级及第 $(m+3)/2$ 级分别作为 4-4 数据重排网络的第 1 级、第 2 级及第 3 级的 $N/4$ 个 4-4 数据重排网络；其中，所述 m 为当前 N-N Benes 网络的级数， $m=2\log_2 N - 1$ ；

在本实施例中，所述 N-N Benes 网络为 16-16 Benes 网络，共有 $m=2\log_2 N - 1 = 7$ 级，则以所述 16-16 Benes 网络的第 3 级、第 4 级及第 5 级作为 4-4 数据重排网络的第 1 级、第 2 级及第 3 级的 4 个 4-4 数据重排网络，为确定的当前 16-16 Benes 网络中的 4 个 4-4 数据重排网络。

步骤 502：获取每个 4-4 数据重排网络的输入数据及输出数据；

15 这里，获取所述每个 4-4 数据重排网络的输入数据及输出数据可以采用现有技术中多种方法，在本发明实施例中，采用寻找互斥对的方法获取所述每个 4-4 数据重排网络的输入数据及输出数据；

采用互斥对的方法从输入组-输出组-输入组-输出组反复选取得到上半路径选择的数据，剩下的数据则走下半路径，然后可确定第一级及第七级、第二级及第六级的开关电路的数据输出方式，进而可确定第三级的输入数据及第五级的输出数据，即可确定当前 16-16 Benes 网络中四个数据重排网络的输入数据及输出数据；其中，所述数据输出方式包括：交叉输出及直通输出；如图 2 中，当 $out1=int1$ 、 $out2=int2$ 时，为直通输出；当 $out1=int2$ 、 $out2=int1$ 时，为交叉输出。

25 步骤 503：依据预设的数据重排规则确定每个 4-4 数据重排网络的输入数据的序号；

本步骤包括:依据降序或升序对每个 4-4 数据重排网络的输出数据进行排序,并依据每个 4-4 数据重排网络的输出数据的序号确定对应的 4-4 数据重排网络的输入数据的序号;

例如:获得的当前 4-4 数据重排网络的输出数据为 8、1、4、6,这里
5 所述 8、1、4、6 可为实际输出数据的序号,依据升序对所述输出数据进行排序为 8(1)、1(2)、4(3)、6(4),若获得的所述 4-4 数据重排网络的输入数据为 1、4、6、8,这里所述 1、4、6、8 可为实际输入数据的序号,则依据每个 4-4 数据重排网络的输出数据的序号确定对应的 4-4 数据重排网络的输入数据的序号为:1(2)、4(3)、6(4)、8(1);其中,
10 括号内的数字为相应数据的序号。

步骤 504:依据 4-4 数据重排网络中开关电路的输入数据对应的序号确定所述开关电路的数据输出方式,并按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式将当前 4-4 数据重排网络的输入数据输出;

这里,所述依据 4-4 数据重排网络中开关电路的输入数据对应的序号确定所述开关电路的数据输出方式包括:
15

比较当前开关电路中第二输入数据对应的序号与第一输入数据对应的序号的大小,依据比较结果确定所述开关电路的数据输出方式为交叉输出或直通输出;

其中,依据比较结果确定所述开关电路的数据输出方式为交叉输出或直通输出包括:
20

若第二输入数据对应的序号大于第一输入数据对应的序号,即 $in2 > in1$,则确定所述开关电路的数据输出方式为交叉输出;否则,确定所述开关电路的数据输出方式为直通输出;例如:当前开关电路中第二输入数据对应的序号为 3,第一输入数据对应的序号为 2,则确定所述开关电路的数据输出方式为交叉输出。
25

在一实施例中,所述按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式将当前 4-4 数据重排网络的输入数据输出包括:

按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式,将当前 4-4 数据重排网络中第一开关电路的第一输出数据及第二开关电路的第一输出数据分别作为第三开关电路的第一输入数据及第二输入数据,将第一开关电路的第二输出数据及第二开关电路的第二输出数据分别作为第四开关电路的第一输入数据及第二输入数据,输出第三开关电路的第一输出数据及第四开关电路的第二数据,并将第三开关电路的第二输出数据及第四开关电路的第一输出数据分别作为第五开关电路的第一输入数据及第二输入数据,输出第五开关电路的第一输出数据及第二输出数据;进而,在本实施例中,通过采用寻找互斥对的方法确定的第六级及第七级的数据输出方式可实现当前的 16-16Benes 网络预设的输出数据的输出。

实施例三

图 6 为本发明实施例数据重排装置组成结构示意图;如图 6 所示,本发明实施例数据重排装置包括:确定模块 61、排序模块 62 及处理模块 63;其中,

所述确定模块 61,配置为确定当前 N-N Benes 网络中的 N/4 个 4-4 数据重排网络;

所述排序模块 62,配置为依据预设的数据重排规则确定每个 4-4 数据重排网络的输入数据的序号;

所述处理模块 63,配置为依据 4-4 数据重排网络中开关电路的输入数据对应的序号确定所述开关电路的数据输出方式,并按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式将当前 4-4 数据重排网络的输入数据输出;其中,N 为 2 的 n 次幂,n 为大于 1 的正整数。

在一实施例中,所述确定模块 61,配置为确定当前 N-N Benes 网络的

第 $(m-1)/2$ 级、第 $(m+1)/2$ 级及第 $(m+3)/2$ 级分别作为 4-4 数据重排网络的第 1 级、第 2 级及第 3 级的 $N/4$ 个 4-4 数据重排网络；其中，所述 m 为当前 N - N Benes 网络的级数， $m=2\log_2 N - 1$ 。例如：当前为 8-8 Benes 网络，共有 $m=2\log_2 N - 1=5$ 级，则以所述 8-8 Benes 网络的第 2 级、第 3 级及第 4 级作为 4-4 数据重排网络的第 1 级、第 2 级及第 3 级的 2 个 4-4 数据重排网络，为确定的当前 N - N Benes 网络中的 $N/4$ 个 4-4 数据重排网络，如图 4 所示为本发明实施例 8-8 Benes 网络示意图，图中的两个虚线框中的部分为确定的两个 4-4 数据重排网络。

在一实施例中，所述装置还包括获取模块 64，配置为获取每个 4-4 数据重排网络的输入数据及输出数据；

所述获取模块 64，配置为采用寻找互斥对的方法获取每个 4-4 数据重排网络的输入数据及输出数据；相应的，所述获取模块 74，还配置为确定当前 N - N Benes 网络的第一级至第 $(m-3)/2$ 级及第 $(m+5)/2$ 级至第 m 级的数据输出方式，以及第二级至第 $(m-1)/2$ 级的输入数据、第 $(m+3)/2$ 级至第 $m-1$ 级的输出数据。

在一实施例中，所述排序模块 62，配置为依据降序或升序对每个 4-4 数据重排网络的输出数据进行排序，并依据每个 4-4 数据重排网络的输出数据的序号确定对应的 4-4 数据重排网络的输入数据的序号；

例如：当前 4-4 数据重排网络的输出数据为 8、1、4、6，这里所述 8、1、4、6 可为实际输出数据的序号，依据降序对所述输出数据进行排序为 8 (4)、1 (3)、4 (2)、6 (1)，若所述 4-4 数据重排网络的输入数据为 1、4、6、8，这里所述 1、4、6、8 可为实际输入数据的序号，则依据每个 4-4 数据重排网络的输出数据的序号确定对应的 4-4 数据重排网络的输入数据的序号为：1 (3)、4 (2)、6 (1)、8 (4)；其中，括号内的数字为相应数据的序号。

在一实施例中，所述处理模块 63，配置为比较当前开关电路中第二输入数据对应的序号与第一输入数据对应的序号的大小，依据比较结果确定所述开关电路的数据输出方式为交叉输出或直通输出；

其中，所述处理模块 63 依据比较结果确定所述开关电路的数据输出方式 5 为交叉输出或直通输出，包括：

所述处理模块 63 判断若第二输入数据对应的序号大于第一输入数据对应的序号，即 $in2 > in1$ ，则确定所述开关电路的数据输出方式为交叉输出；否则，确定所述开关电路的数据输出方式为直通输出。

在一实施例中，所述处理模块 63，配置为按照当前 4-4 数据重排网络 10 中每个开关电路对应的数据输出方式，将当前 4-4 数据重排网络中第一开关电路的第一输出数据及第二开关电路的第一输出数据分别作为第三开关电路的第一输入数据及第二输入数据，将第一开关电路的第二输出数据及第二开关电路的第二输出数据分别作为第四开关电路的第一输入数据及第二输入数据，输出第三开关电路的第一输出数据及第四开关电路的第二数据， 15 并将第三开关电路的第二输出数据及第四开关电路的第一输出数据分别作为第五开关电路的第一输入数据及第二输入数据，输出第五开关电路的第一输出数据及第二输出数据。

在一实施例中，所述处理模块 63，还配置为通过确定的第一级至第 $(m-3)/2$ 级及第 $(m+5)/2$ 级至第 m 级的数据输出方式，实现控制当前 20 N-N Benes 网络预设的输出数据的输出。

本发明实施例中提出的确定模块、排序模块、处理模块及获取模块都可以通过处理器来实现，当然也可通过具体的逻辑电路实现；其中所述处理器可以是移动终端或服务器上的处理器，在实际应用中，处理器可以为中央处理器（CPU）、微处理器（MPU）、数字信号处理器（DSP）或现场 25 可编程门阵列（FPGA）等。

本发明实施例中，如果以软件功能模块的形式实现上述数据重排方法，并作为独立的产品销售或使用，也可以存储在一个计算机可读取存储介质中。基于这样的理解，本发明实施例的技术方案本质上或者说对现有技术做出贡献的部分可以以软件产品的形式体现出来，该计算机软件产品存储在一个存储介质中，包括若干指令用以使得一台计算机设备（可以是个人计算机、服务器、或者网络设备等）执行本发明各个实施例所述方法的全部或部分。而前述的存储介质包括：U 盘、移动硬盘、只读存储器（Read Only Memory, ROM）、磁碟或者光盘等各种可以存储程序代码的介质。这样，本发明实施例不限制于任何特定的硬件和软件结合。

相应地，本发明实施例还提供一种计算机存储介质，该计算机存储介质中存储有计算机程序，该计算机程序用于执行本发明实施例的上述数据重排方法。

以上所述仅为本发明的较佳实施例而已，并非用于限定本发明的保护范围。

权利要求书

1、一种数据重排方法，所述方法包括：

确定当前 N-N Benes 网络中的 N/4 个 4-4 数据重排网络；

依据预设的数据重排规则确定每个 4-4 数据重排网络的输入数据的序
5 号；

依据 4-4 数据重排网络中开关电路的输入数据对应的序号确定所述开关电路的数据输出方式，并按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式将当前 4-4 数据重排网络的输入数据输出；其中，N 为 2 的 n 次幂，n 为大于 1 的正整数。

10 2、根据权利要求 1 所述方法，其中，所述确定当前 N-N Benes 网络中的 N/4 个 4-4 数据重排网络包括：

确定当前 N-N Benes 网络的第 $(m-1)/2$ 级、第 $(m+1)/2$ 级及第 $(m+3)/2$ 级分别作为 4-4 数据重排网络的第 1 级、第 2 级及第 3 级的 N/4 个 4-4 数据重排网络；其中，所述 m 为当前 N-N Benes 网络的级数， $m=2\log_2 N - 1$ 。

15 3、根据权利要求 1 或 2 所述方法，其中，确定当前 N-N Benes 网络中的 N/4 个 4-4 数据重排网络之后，所述方法还包括：

获取每个 4-4 数据重排网络的输入数据及输出数据。

4、根据权利要求 1 或 2 所述方法，其中，所述依据预设的数据重排规则确定每个 4-4 数据重排网络的输入数据的序号，包括：

20 依据降序或升序对每个 4-4 数据重排网络的输出数据进行排序，并依据每个 4-4 数据重排网络的输出数据的序号确定对应的 4-4 数据重排网络的输入数据的序号。

5、根据权利要求 1 或 2 所述方法，其中，所述依据 4-4 数据重排网络中开关电路的输入数据对应的序号确定所述开关电路的数据输出方式，包
25 括：

比较当前开关电路中第二输入数据对应的序号与第一输入数据对应的序号的大小，依据比较结果确定所述开关电路的数据输出方式为交叉输出或直通输出。

6、根据权利要求 1 或 2 所述方法，其中，所述按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式将当前 4-4 数据重排网络的输入数据输出，包括：

按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式，将当前 4-4 数据重排网络中第一开关电路的第一输出数据及第二开关电路的第一输出数据分别作为第三开关电路的第一输入数据及第二输入数据，将第一开关电路的第二输出数据及第二开关电路的第二输出数据分别作为第四开关电路的第一输入数据及第二输入数据，输出第三开关电路的第一输出数据及第四开关电路的第二数据，并将第三开关电路的第二输出数据及第四开关电路的第一输出数据分别作为第五开关电路的第一输入数据及第二输入数据，输出第五开关电路的第一输出数据及第二输出数据。

7、一种数据重排装置，所述装置包括：确定模块、排序模块及处理模块；其中，

所述确定模块，配置为确定当前 N-N Benes 网络中的 N/4 个 4-4 数据重排网络；

所述排序模块，配置为依据预设的数据重排规则确定每个 4-4 数据重排网络的输入数据的序号；

所述处理模块，配置为依据 4-4 数据重排网络中开关电路的输入数据对应的序号确定所述开关电路的数据输出方式，并按照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式将当前 4-4 数据重排网络的输入数据输出；其中，N 为 2 的 n 次幂，n 为大于 1 的正整数。

8、根据权利要求 7 所述装置，其中，所述确定模块，配置为确定当前

N-N Benes 网络的第 $(m-1)/2$ 级、第 $(m+1)/2$ 级及第 $(m+3)/2$ 级分别作为 4-4 数据重排网络的第 1 级、第 2 级及第 3 级的 $N/4$ 个 4-4 数据重排网络；其中，所述 m 为当前 N-N Benes 网络的级数， $m=2\log_2 N - 1$ 。

9、根据权利要求 7 或 8 所述装置，其中，所述装置还包括获取模块，
5 配置为获取每个 4-4 数据重排网络的输入数据及输出数据。

10、根据权利要求 7 或 8 所述装置，其中，所述排序模块，配置为依据降序或升序对每个 4-4 数据重排网络的输出数据进行排序，并依据每个 4-4 数据重排网络的输出数据的序号确定对应的 4-4 数据重排网络的输入数据的序号。

10 11、根据权利要求 7 或 8 所述装置，其中，所述处理模块，配置为比较当前开关电路中第二输入数据对应的序号与第一输入数据对应的序号的大小，依据比较结果确定所述开关电路的数据输出方式为交叉输出或直通输出。

12、根据权利要求 7 或 8 所述装置，其中，所述处理模块，配置为按
15 照当前 4-4 数据重排网络中每个开关电路对应的数据输出方式，将当前 4-4 数据重排网络中第一开关电路的第一输出数据及第二开关电路的第一输出数据分别作为第三开关电路的第一输入数据及第二输入数据，将第一开关电路的第二输出数据及第二开关电路的第二输出数据分别作为第四开关电路的第一输入数据及第二输入数据，输出第三开关电路的第一输出数据及
20 第四开关电路的第二数据，并将第三开关电路的第二输出数据及第四开关电路的第一输出数据分别作为第五开关电路的第一输入数据及第二输入数据，输出第五开关电路的第一输出数据及第二输出数据。

13、一种计算机存储介质，所述计算机存储介质中存储有计算机可执行指令，该计算机可执行指令用于执行权利要求 1 至 6 任一项所述的数据
25 重排方法。

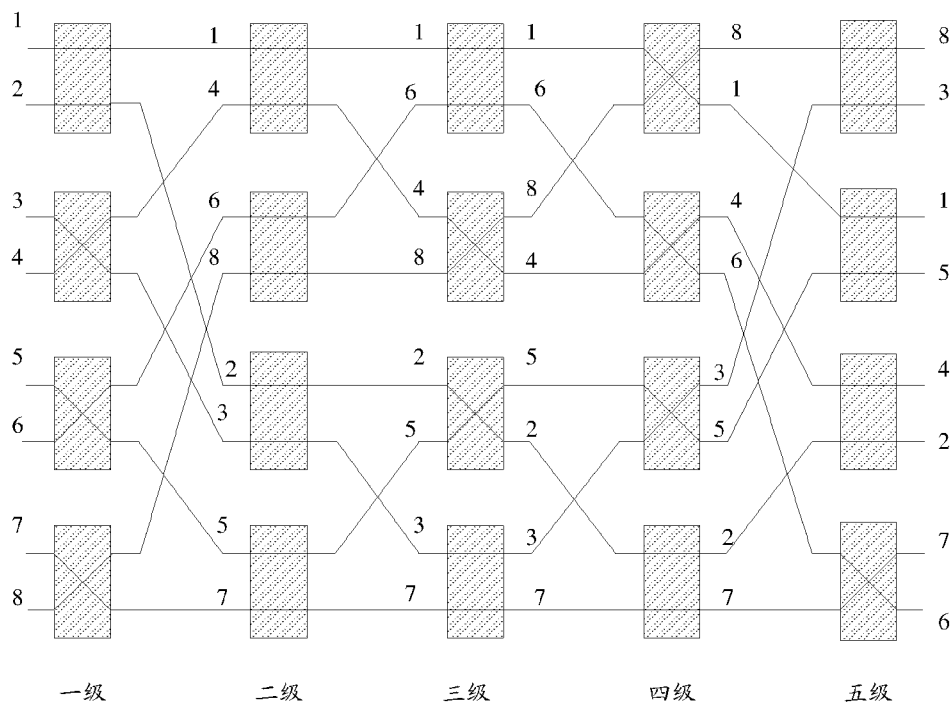


图 1

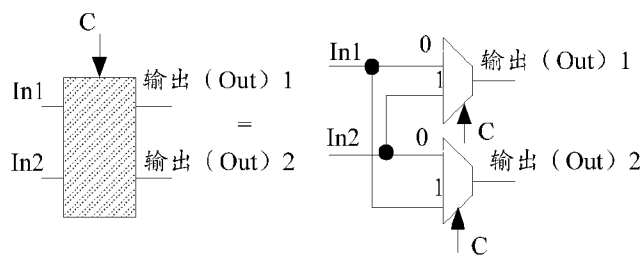


图 2

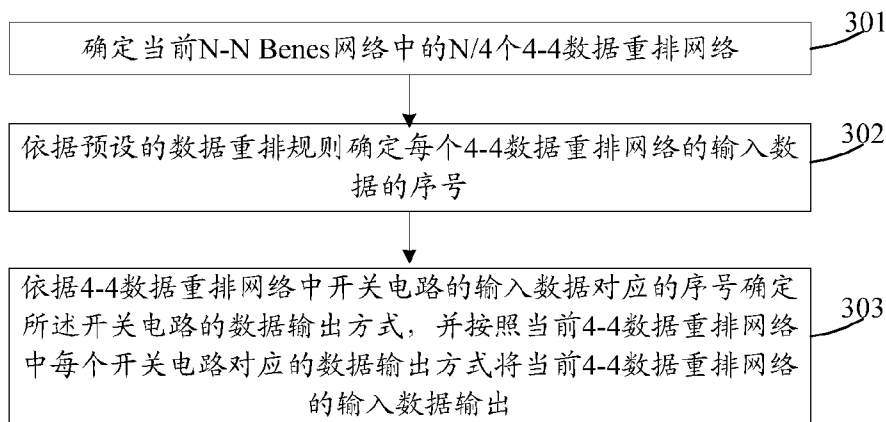


图 3

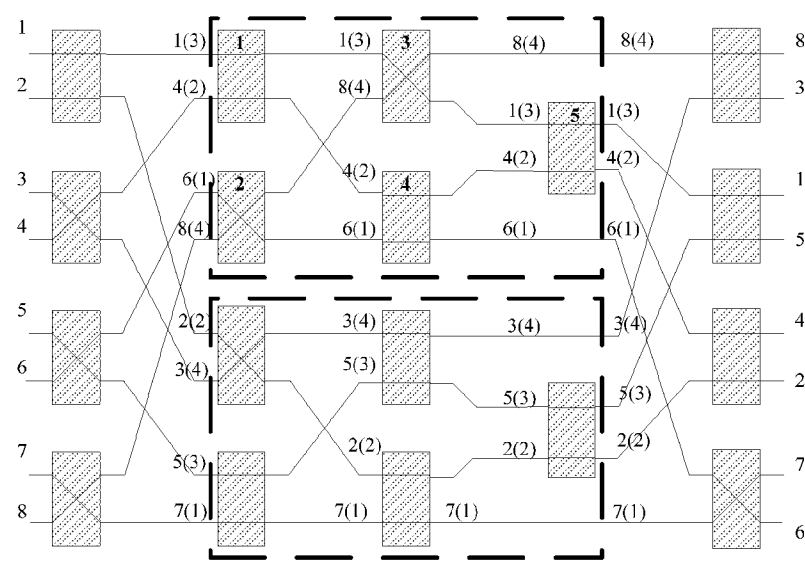


图 4

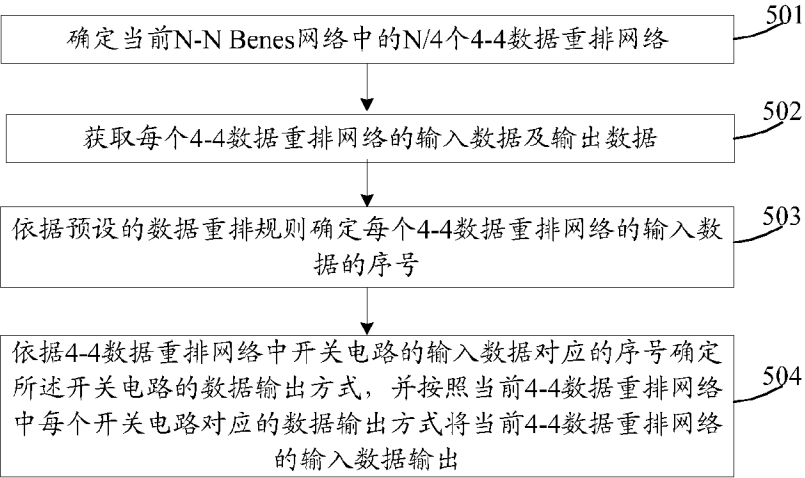


图 5

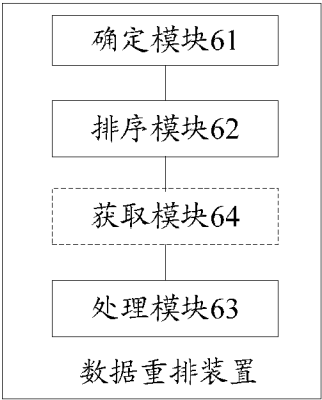


图 6

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/090997**A. CLASSIFICATION OF SUBJECT MATTER**

H04Q 11/00 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04Q

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CPRSABS, CNKI, CNTXT, DWPI, VEN, USTXT: straightthrough serial number; Benes w network, switch, circuit, input, output, 4?4, N?4, bar, cross, number, rule

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2015055951 A1 (FUTUREWEI TECHNOLOGIES, INC.), 26 February 2015 (26.02.2015), claim 1, and description, paragraphs [0005], [0043], [0053], [0071]-[0077] and [0084]	1-3, 7-9, 13
A	US 2015055951 A1 (FUTUREWEI TECHNOLOGIES, INC.), 26 February 2015 (26.02.2015), claim 1, and description, paragraphs [0005], [0043], [0053], [0071]-[0077] and [0084]	4-6, 10-12
A	EP 1549102 A2 (ALCATEL), 29 June 2005 (29.06.2005), the whole document	1-13
A	CN 1595221 A (BEIJING UNIVERSITY OF POSTS AND TELECOMMUNICATIONS), 16 March 2005 (16.03.2005), the whole document	1-13

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	
"E" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	"&" document member of the same patent family

Date of the actual completion of the international search

23 February 2016 (23.02.2016)

Date of mailing of the international search report

23 March 2016 (23.03.2016)Name and mailing address of the ISA/CN:
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No.: (86-10) 62019451

Authorized officer

LI, XiaoqianTelephone No.: (86-10) **62089456**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2015/090997

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US 2015055951 A1	26 February 2015	None	
EP 1549102 A2	29 June 2005	EP 1549102 A3	10 May 2006
		US 2005141804 A1	30 June 2005
		CN 1638316 A	13 July 2005
CN 1595221 A	16 March 2005	CN 100350292 C	21 November 2007

国际检索报告

国际申请号

PCT/CN2015/090997

A. 主题的分类

H04Q 11/00(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H04Q

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CPRSABS, CNKI, CNTXT, DWPI, VEN, USTXT: Benes 网络 开关 电路 输入 输出 4? 4 N? 4 直通 交叉 序号 规则;
Benes w network, switch, circuit, input, output, 4?4, N?4, bar, cross, number, rule

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	US 2015055951 A1 (FUTUREWEI TECHNOLOGIES, INC.) 2015年 2月 26日 (2015 - 02 - 26) 权利要求1, 说明书第[0005]段, 第[0043]段, 第[0053]段, 第[0071]-[0077]段, 第[0084]段	1-3, 7-9, 13
A	US 2015055951 A1 (FUTUREWEI TECHNOLOGIES, INC.) 2015年 2月 26日 (2015 - 02 - 26) 权利要求1, 说明书第[0005]段, 第[0043]段, 第[0053]段, 第[0071]-[0077]段, 第[0084]段	4-6, 10-12
A	EP 1549102 A2 (阿尔卡特公司) 2005年 6月 29日 (2005 - 06 - 29) 全文	1-13
A	CN 1595221 A (北京邮电大学) 2005年 3月 16日 (2005 - 03 - 16) 全文	1-13

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2016年 2月 23日

国际检索报告邮寄日期

2016年 3月 23日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

授权官员

李晓茜

电话号码 (86-10)62089456

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/090997

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
US	2015055951	A1	2015年 2月 26日	无			
EP	1549102	A2	2005年 6月 29日	EP	1549102	A3	2006年 5月 10日
				US	2005141804	A1	2005年 6月 30日
				CN	1638316	A	2005年 7月 13日
CN	1595221	A	2005年 3月 16日	CN	100350292	C	2007年 11月 21日

表 PCT/ISA/210 (同族专利附件) (2009年7月)