

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2010年12月23日(23.12.2010)

PCT

(10) 国際公開番号  
WO 2010/146692 A1

- (51) 国際特許分類:  
H01L 21/336 (2006.01) H01L 29/786 (2006.01)  
H01L 21/28 (2006.01) H01L 51/05 (2006.01)  
H01L 29/417 (2006.01) H01L 51/40 (2006.01)

(21) 国際出願番号: PCT/JP2009/061118

(22) 国際出願日: 2009年6月18日(18.06.2009)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人 (米国を除く全ての指定国について): パイオニア株式会社(Pioneer Corporation) [JP/JP]; 〒1538654 東京都目黒区目黒1丁目4番1号 Tokyo (JP).

(72) 発明者: および

(75) 発明者/出願人 (米国についてのみ): 中馬 隆 (CHUMAN, Takashi) [JP/JP]; 〒3502288 埼玉県鶴ヶ島市富士見6丁目1番2号 パイオニア株式会社 総合研究所内 Saitama (JP). 吉澤 淳志(YOSHIZAWA, Atsushi) [JP/JP]; 〒3502288 埼玉県鶴ヶ島市富士見6丁目1番2号 パイオニア株式会社 総合研究所内 Saitama (JP).

(74) 代理人: 特許業務法人藤村合同特許事務所(FUJIMURA PATENT BUREAU, P.C.); 〒1040045 東

京都中央区築地4丁目1番1号 東劇ビル Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

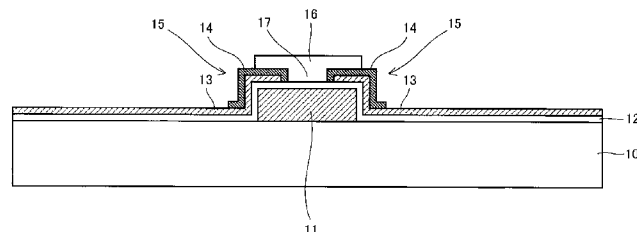
添付公開書類:

— 国際調査報告 (条約第21条(3))

(54) Title: SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置および半導体装置の製造方法

【図1】



(57) Abstract: Disclosed is a semiconductor device comprising a gate electrode formed on a substrate; a gate insulating film so formed as to cover the gate electrode; a pair of source/drain electrodes extending, through the gate insulating film, from the position above the gate electrode to the position above the substrate, while being separated at the position above the gate electrode; and an organic semiconductor layer so formed as to be in contact with the pair of source/drain electrodes and the gate insulating film exposed from the space between the pair of source/drain electrodes. The source/drain electrodes contains a first electrode layer extending from the position above the gate electrode to the position above the substrate, and a second electrode layer so formed as to cover a part of the first electrode layer and corresponding to a plated portion.

(57) 要約: 基板上に形成されたゲート電極と、ゲート電極を覆うように形成されたゲート絶縁膜と、ゲート絶縁膜を介してゲート電極の上部から基板上まで延在し、ゲート電極の上部において離間している一対のソース/ドレイン電極と、一対のソース/ドレイン電極の離間部において露出しているゲート絶縁膜および一対のソース/ドレイン電極と接するように設けられた有機半導体層と、を含み、ソース/ドレイン電極は、ゲート電極上部から基板上部まで延在している第1の電極層と、第1の電極層上の一部を覆うように設けられためっき処理部に相当する第2の電極層と、を含む。



WO 2010/146692 A1

## 明 細 書

**発明の名称：**半導体装置および半導体装置の製造方法

### 技術分野

[0001] 本発明は半導体装置に関し、特に無電解めっき法を使用した有機薄膜トランジスタの電極形成方法に関する。

### 背景技術

[0002] 現在、有機半導体を使った有機薄膜トランジスタ（以下、有機ＴＦＴ（Thin Film Transistor）と称する）の開発が活発化している。有機ＴＦＴは、デバイス特性においてはシリコン等の無機材料と比べて劣るものの、軽量、フレキシブル、低温プロセスが可能である、印刷による形成が可能であるといった特徴を有していることから電子ペーパーやフレキシブルディスプレイ等のユニークな用途が拓けるものと期待されている。

[0003] 有機ＴＦＴは電界効果トランジスタ（ＦＥＴ）の一種であり、基本的にはドレイン、ソース、ゲートからなる三端子素子である。有機ＴＦＴのドレイン、ソース、ゲート端子として機能する金属配線の形成にはめっき法が用いられる場合がある。めっき法を用いて金属配線を形成する場合のパターニング方法としては、以下のようなものがある。

[0004] 特許文献１には、透光性基板上にゲート電極、ゲート絶縁層および光触媒物質を順次形成した後、この基板をめっき触媒物質を含む溶液中に浸漬した状態で選択的に基板を露光することにより露光部分の光触媒物質上にめっき触媒物質を析出させ、さらにこの基板をめっきしようとする金属材料を含むめっき液に浸漬することによりめっき触媒物質上に金属膜を形成してドレイン電極およびソース電極を形成することが記載されている。

[0005] 特許文献２には、基板のソース電極およびドレイン電極を形成すべき領域において開口部を有するレジスト膜を形成し、このレジスト膜の開口部において露出した基板の前処理を行った後、この部位に触媒を吸着させ、これらの処理を経た基板をめっき浴中に浸漬することによりレジスト膜の開口部

において露出した基板上に金属膜を析出させてソース電極およびドレイン電極を形成することが記載されている。

## 先行技術文献

## 特許文献

[0006] 特許文献1：特開2007-59893号公報

特許文献2：特開2005-150640号公報

## 発明の概要

## 発明が解決しようとする課題

[0007] 半導体素子の金属配線を形成する手法としては、従来からスパッタ法や蒸着法等がある。しかしながら、これらの手法は高真空下での処理を要するため装置規模が大きくなり、コストがかかる。一方、めっき法によれば、真空プロセスを要しないため装置規模を比較的小さくできる。半導体素子の金属配線を形成するためのめっき法としては、電気めっき法および無電解めっき法が知られている。電気めっきは、めっきしようとする金属イオンを含む電解溶液中で、被めっき材を陰極として通電することにより、金属イオンが陰極（被めっき材）の表面で放電して析出する電気化学反応を利用したものである。このように、電気めっき法においては、めっきしようとする部分を通電する必要があることから、電氣的に独立した部分が生じる配線パターンの場合、当該配線にめっき処理を施すことが困難となる場合がある。例えば有機ELの駆動回路の配線は、電氣的に独立した部分が生じるため、電気めっき法で形成することは困難となることが多い。

[0008] 一方、無電解めっき法は、電気めっき法と異なり、通電する必要はなく、有機材料を含む被めっき材に触媒を吸着させた後、これをめっき液に浸漬すれば均一な皮膜を得ることができる。このため、無電解めっき法は、有機EL等の駆動回路の配線の形成に適したプロセスであるといえる。

[0009] 有機TFTを構成する有機半導体層の材料としては、一般的にペンタセンやP3HT（ポリ（3-ヘキシルチオフェン））等のp型半導体材料が用い

られる。これらの材料はイオン化ポテンシャルが比較的大きいため、ソース／ドレイン電極配線としては、有機半導体材料のイオン化ポテンシャルに応じて比較的工作関数の高い材料を選択することが好ましい。これは、有機半導体材料のイオン化ポテンシャルと電極材料の工作関数のギャップが大きくなると、これらの界面においてショットキー障壁が形成されてしまうからである。有機TFTの構成材料となり得る既存の有機半導体材料のイオン化ポテンシャルを考慮すると、ソース／ドレイン電極配線の材料としては、化学特性および電気特性にも優れるAu（仕事関数4.7 eV）が候補の1つとして挙げられる。

[0010] しかしながら、Auは非常に高価であり、配線材料に多量のAuを使用すると製造コストの著しい上昇を招く。回路構成にもよるが、例えば、有機EL表示パネルの駆動回路の場合、通常、配線部分の面積は基板面積の10%以上にも及ぶため、従来の製造プロセスによれば、相当量のAuが使用されることとなり、製造コストの著しい上昇を招く。また、Auの使用量が多くなると、めっき液の補充／交換サイクルが短くなりランニングコストも高くなる。

[0011] 本発明は上記した点に鑑みてなされたものであり、ソース／ドレイン電極と有機半導体材料との電氣的接触性をコントロールするためにソース／ドレイン電極に導入される特定の金属（主に貴金属）を無電解めっき法により形成する場合において、当該特定の金属の使用量を抑制することが可能な半導体装置およびその製造方法を提供することを目的とする。

### 課題を解決するための手段

[0012] 本発明に係る半導体装置は、ゲート絶縁膜を介してゲート電極と対向する位置に配された一対のソース／ドレイン電極と、前記一対のソース／ドレイン電極と接する有機半導体層を有する有機薄膜トランジスタを含む半導体装置であって、前記ソース／ドレイン電極は、前記有機半導体層と接する部分を含む一部にのみ無電解めっきにより形成されためっき処理部を有することを特徴としている。

- [0013] 本発明に係る半導体装置は、基板上に形成されたゲート電極と、前記ゲート電極を覆うように形成されたゲート絶縁膜と、前記ゲート絶縁膜を介して前記ゲート電極の上部から前記基板上まで延在し、前記ゲート電極の上部において離間部を有する一対のソース／ドレイン電極と、前記離間部において露出している前記ゲート絶縁膜および前記一対のソース／ドレイン電極と接するように設けられた有機半導体層と、を含み、前記ソース／ドレイン電極が、前記ゲート電極上部から前記基板上部まで延在している第１の電極層と、前記第１の端部に設けられた前記めっき処理部に相当する第２の電極層と、を含むように構成することができる。
- [0014] また、本発明に係る半導体装置は、基板上に互いに離間して設けられた一対のソース／ドレイン電極と、前記基板上に前記一対のソース／ドレイン電極を覆うように設けられた有機半導体層と、前記有機半導体層の上に設けられたゲート絶縁膜と、前記ゲート絶縁膜の上に設けられたゲート電極と、を含み、前記ソース／ドレイン電極が、前記基板上に延在する第１の電極層と、前記第１の電極層の端部に設けられた前記めっき処理部に相当する第２の電極層と、を含むように構成することができる。
- [0015] 上記各構成の半導体装置において、前記第２の電極層は、前記有機半導体層のチャネル領域と接する部分を含んでいることが好ましい。また、前記第２の電極層と前記有機半導体層との接触は、オーミック性接触であることが好ましい。また、前記第２の電極層は、置換めっきおよび還元めっきを併用して形成することができる。また、前記第２の電極層は、前記第１の電極層の構成材料よりもイオン化傾向の小さい材料からなることが好ましい。前記第２の電極層は、貴金属または貴金属を含む合金によって形成することができる。例えば、金または金を含む合金によって形成することができる。
- [0016] また、本発明に係る半導体装置の製造方法は、有機薄膜トランジスタを含む半導体装置の製造方法であって、基板上にゲート電極を形成する工程と、前記ゲート電極を覆うようにゲート絶縁膜を形成する工程と、前記ゲート電極の上部において離間部を有する一対のソース／ドレイン電極を前記ゲート

絶縁膜上に形成する工程と、前記離間部において露出している前記ゲート絶縁膜および前記一対のソース／ドレイン電極と接するように有機半導体層を形成する工程と、を含み、前記一対のソース／ドレイン電極を形成する工程は、前記ゲート絶縁膜上に前記ゲート電極上部から前記基板上部まで延在している第１の電極層を形成する工程と、前記一対のソース／ドレイン電極が前記有機半導体層と接する部分を含む領域に開口部を有するレジストマスクを前記第１の電極層の上に形成する工程と、前記レジストマスクの開口部において露出した前記第１の電極層の一部に無電解めっき法により第２の電極層を形成する工程と、を含むことを特徴としている。

### 発明の効果

- [0017] 本発明の半導体装置および半導体装置の製造方法によれば、有機半導体層とソース／ドレイン電極との電氣的接触性をコントロールするためにソース／ドレイン電極に導入される主に貴金属からなるめっき処理部を、ソース／ドレイン電極が有機半導体層と接触する部分を含む一部にのみ形成することとしたので、当該貴金属の使用量を抑制することが可能となり製造コストおよびランニングコストを抑えることが可能となる。

### 図面の簡単な説明

- [0018] [図1]本発明の実施例である有機ＴＦＴの構造を示す断面図である。
- [図2]図２（a）～（f）は、本発明の実施例である有機ＴＦＴの製造方法を示す断面図である。
- [図3]本発明の他の実施例である有機ＴＦＴの構造を示す断面図である。
- [図4]本発明の他の実施例である有機ＴＦＴの構造を示す断面図である。

### 発明を実施するための形態

- [0019] 以下、本発明の実施例について図面を参照しつつ説明する。尚、以下に示す図において、実質的に同一又は等価な構成要素、部分には同一の参照符を付している。
- [0020] 図１は、本発明の実施例である有機ＴＦＴ１の構造を示す断面図である。有機ＴＦＴ１は、基板１０上に形成され、所謂ボトムコンタクト構造を有し

ている。有機TFT1を有機ELディスプレイ等の表示パネルの駆動回路に用いる場合には、基板10は、例えばガラス基板や可撓性プラスチックフィルム等の光透過性材料が用いられる。基板10上には例えばニッケルリン（Ni-P）からなるゲート電極11が設けられる。ゲート電極11上には、これを覆うように例えばPVP（Poly（4-vinylphenol））とメラミンとを混合したポリマー材料からなるゲート絶縁膜12が設けられる。

[0021] 一対のソース／ドレイン電極15は、ゲート絶縁膜12を介してゲート電極11上から基板10上に延在している例えばニッケルリン（Ni-P）からなる第1の電極層13と、第1の電極層13上の一部に無電解めっき法を用いて形成された例えばAuからなる本発明のめっき処理部に相当する第2の電極層14とによって構成される。一対のソース／ドレイン電極15は、ゲート電極11の上部において互いに離間しており、一方がソース電極、他方がドレイン電極として機能する。

[0022] 有機半導体層16は、例えばテトラベンゾポルフィリン等の有機半導体材料からなり、一対のソース／ドレイン電極15のゲート電極11上の離間部において露出しているゲート絶縁膜12と、ソース／ドレイン電極15との双方に接するように設けられる。有機半導体層16内の一対のソース／ドレイン電極15の間に挟まれた領域がチャネル領域17となる。

[0023] 本実施例に係る有機TFT1においては、Auからなる第2の電極層14は、第1の電極層13の全面に亘って形成されるのではなく、ソース／ドレイン電極15が有機半導体層16と接する部分を含む第1の電極層13上の一部にのみ無電解めっき法により形成される。

[0024] 有機半導体16のイオン化ポテンシャルの値と近似した仕事関数を持つAuを第2の電極層14の材料として使用することにより、有機半導体層16とソース／ドレイン電極15との間でオーミック性接触を形成することが可能となり、良好な電気特性を得ることが可能となる。このように第2の電極層14は、有機半導体16とソース／ドレイン電極15との間の接触性をコントロールするために導入されるものであり、ソース／ドレイン電極15が

有機半導体層 16 と接する部分にのみ形成されていればその機能は十分に発揮される。そこで、本実施例に係る有機 T F T 1 においては、有機半導体層 16 と接する部分を含む第 1 の電極層 13 上の一部にのみ第 2 電極層 14 を設けることにより、Au の使用量を抑制することとした。

[0025] 次に、上記した構造を有する有機 T F T 1 の製造方法について図面を参照しつつ説明する。図 2 (a) ~ (f) は、本発明の実施例である有機 T F T 1 の製造工程を示す各プロセスステップ毎の断面図である。

[0026] はじめに、ガラス基板や可撓性プラスチックフィルム等からなる基板 10 を用意する。基板 10 上に有機 T F T 1 を形成する前に純水や界面活性剤等を含む洗浄液で洗浄し、基板 10 の表面に付着した油脂等を除去することとしてもよい。

[0027] 次に、アンカー効果によって、基板 10 とゲート電極 11 との密着性を向上させるため、基板 10 表面の粗面化処理を行う。具体的には基板 10 をクロム酸／硫酸混合液等のエッチング液を用いてエッチングすることにより、基板 10 の表面に微細な凹凸を形成する。その後、基板 10 の表面に残ったクロム化合物を塩酸等を用いて除去する。次に、ゲート電極 11 を形成するための無電解めっきの核となる触媒を基板 10 上に吸着させる。触媒としては、例えば Pd-Sn 錯体を用いることができる。次に、基板 10 を酸溶液に浸漬し、スズ塩を溶解させ、酸化還元反応により基板 10 上に金属パラジウムを生成する。次に、基板 10 を硫酸ニッケルおよび次亜リン酸ナトリウムを含むめっき浴に浸漬し、基板 10 表面にニッケルリン (Ni-P) からなるめっき膜を形成する。次に、基板 10 上に形成されためっき膜に公知のフォトリソ技術を用いてパターニングを行って、ゲート電極 11 を形成する (図 2 (a))。

[0028] 尚、ゲート電極 11 のパターニングを行う方法としては、上記した方法以外に、例えば、ゲート電極 11 のパターンに対応したマスクを用いて基板 10 の粗面化処理を行って、粗面化処理が行われた部分にのみ触媒を吸着させ、この部分に選択的にめっき膜を形成することによりゲート電極 11 のパタ



ーニングを行うこととしてもよい。また、触媒機能を持つシランカップリング剤を基板 10 の成膜面に全面塗布し、ゲート電極 11 のパターンに対応したマスクを介して基板 10 の表面に紫外線照射を行うことにより、触媒に対する吸着力を低下させるような表面改質処理を行って、紫外線が照射されない部分にのみ触媒を吸着させ、この部分に選択的にめっき膜を形成することによりゲート電極 11 のパターニングを行うこととしてもよい。また、触媒機能を持つシランカップリング剤をフレキソ印刷やインクジェット法などの印刷法により描画し、シランカップリング剤が存在する部分にのみ選択的にめっき膜を形成することによりゲート電極 11 のパターニングを行うこととしてもよい。

[0029] 次に、ゲート電極 11 を覆うようにゲート絶縁膜 12 を形成する。例えば、PVP (Poly (4-vinylphenol)) にメラミンを混合したポリマー材料をゲート電極上に適量滴下してスピコート法により成膜し、これに熱処理を施して硬化させることによりゲート絶縁膜 12 を形成する (図 2 (b))。

[0030] 次に、ゲート絶縁膜 12 上にソース／ドレイン電極 15 を構成するニッケルリン (Ni-P) からなる第 1 の電極層 13 を無電解めっき法により形成する。無電解めっき法によりニッケルリン (Ni-P) めっき膜を形成するプロセスは、上記したゲート電極 11 を形成するプロセスと同様である。すなわち、必要に応じてゲート絶縁膜 12 の粗面化処理を行い、Pd-Sn 錯体からなる触媒をゲート絶縁膜 12 上に吸着させ、酸溶液によるアクセレータ処理を行った後、基板 10 を硫酸ニッケルおよび次亜リン酸ナトリウムを含むめっき浴に浸漬する。これにより、基板 10 およびゲート電極 11 上にゲート絶縁膜 12 を介してニッケルリン (Ni-P) からなるめっき膜が形成される。その後、公知のフォトリソ技術によって第 1 の電極層 13 のパターニングを行う。かかるパターニング工程において、ゲート電極 11 上に形成されたニッケルリン (Ni-P) めっき膜に有機 TFT のチャネル領域 17 を形成するための開口部 (離間部) 13a が設けられ、ソース／ドレイン電極 15 の配線パターンが形成される。

[0031] 尚、第1の電極層13のパターニングを行う方法としては、上記した方法以外に、例えば、第1の電極層13のパターンに対応したマスクを用いてゲート絶縁膜12の粗面化処理を行って、粗面化処理が行われた部分にのみ触媒を吸着させ、この部分に選択的にめっき膜を形成することにより第1の電極層13のパターニングを行うこととしてもよい。また、触媒機能を持つシランカップリング剤をゲート絶縁膜12の成膜面に全面塗布し、第1の電極層13のパターンに対応したマスクを介してゲート絶縁膜12の表面に紫外線照射を行うことにより、触媒に対する吸着力を低下させるような表面改質処理を行って、紫外線が照射されない部分にのみ触媒を吸着させ、この部分に選択的にめっき膜を形成することにより第1の電極層13のパターニングを行うこととしてもよい。また、触媒機能を持つシランカップリング剤をフレキソ印刷やインクジェット法などの印刷法により描画し、シランカップリング剤が存在する部分にのみ選択的にめっき膜を形成することにより第1の電極層13のパターニングを行うこととしてもよい。

[0032] 次に、第1の電極層13上のゲート電極11を挟む位置にレジストマスク20を形成する。すなわち、レジストマスク20は、ゲート電極11の形成位置に開口部20aを有する。第1の電極層13は、この開口部20aにおいて露出している（図2（d））。

[0033] 次に、無電解めっき法により、レジストマスク20の開口部20aにおいて露出している第1の電極層13の一部にのみ選択的にAuからなる第2の電極層14を形成する。第2の電極層は、例えば、置換Auめっき法および還元Auめっき法を併用して形成される。

[0034] 置換Auめっき法は、めっき処理される下地金属のイオン化傾向とめっき材料であるAuのイオン化傾向の差を利用するものであり、ニッケルリン（Ni-P）からなる第1の電極層13が形成された基板10をシアン系又は非シアン系の置換金めっき浴に浸漬することにより、第1の電極層13上にAuめっき膜を形成する。めっき浴中では、比較的イオン化傾向の大きい下地のニッケルリン（Ni-P）が溶解し、ニッケルリン（Ni-P）上にA

uが析出する反応が起る。置換Auめっき法においては、下地のニッケルリン（Ni-P）がAuで被覆された時点で反応が停止するため、析出するAuの膜厚は薄くなってしまう。そこで、本実施例においては、置換Auめっき処理に引き続き還元Auめっき処理を行い、Auめっき膜の膜厚を確保することとした。

[0035] 還元Auめっき法は、めっき浴中に含まれる還元剤の酸化によって放出される電子がAuイオンに転位して被めっき材にAu皮膜を形成するめっき法である。例えばテトラヒドロほう酸カリウム（ $\text{KBH}_4$ ）等を還元剤とし、 $\text{KAu}(\text{CN})_2$ を金塩として用いためっき浴中に基板10を浸漬することにより、置換Auめっき膜が形成された第1の電極層13上に更に還元Auめっき膜が形成される。

[0036] 第1の電極層13は、先の工程で形成したレジストマスク20の開口部20aにおいてのみ露出している。このため、第1の電極層13は、置換Auめっき工程および還元Auめっき工程において、この露出部分のみがめっき液に曝されて、この露出部分にのみ第2の電極層14が形成される。このようにして、第1の電極層13上に第2の電極層14が形成され、ソース／ドレイン電極15が完成する（図2（e））。

[0037] 次に、レジストマスク20を除去した後、例えばインクジェット法等により、ゲート電極11上に形成されたソース／ドレイン電極15およびソース／ドレイン電極15を分断する開口部13aにおいて露出したゲート絶縁膜12と接するように、例えばテトラベンゾポルフィリン等からなる有機半導体層16を形成する。インクジェット法は、有機半導体材料含む溶液をノズルより吐出してパターンを形成する印刷法であり、基板10に対して非接触で成膜することができる、広面積に印刷することができる、使用する材料の量を最小限に抑えることができる、高い吐出位置精度を確保することができるといった利点を有することから、有機半導体の成膜に好適な手法である。その後、有機半導体材料の塗膜に対し、必要に応じて加熱処理等の後処理を行う（図2（f））。

[0038] 以上の各工程を経ることにより有機TFT1が完成する。このように、本発明の半導体装置の製造方法によれば、第1の電極層13の上に無電解めっき法により第2の電極層14を形成する場合において、レジストマスク20を用いて第1の電極層13を部分的に露出させるようにし、レジスト開口部における露出部分にのみ選択的に第2の電極層14を形成することとしたので、第2の電極層14を構成する金属（主に貴金属）の使用量を抑制することができ製造コストを抑えることが可能となる。例えば、基板上に本実施例に係る有機TFTをアレイ状に形成して、有機ELディスプレイ等の表示パネルの駆動回路を形成する場合、Auの使用量を従来の数%程度にまで抑えることが可能となり、大幅なコスト削減効果をもたらすことが可能となる。また、これにより、めっき浴の交換サイクルを長くすることができるので、ランニングコストも抑えることが可能となる。

[0039] ここで、第2の電極層14は、ソース／ドレイン電極と有機半導体層との電気的接触性をコントロールすることを目的として導入されるところ、少なくとも有機半導体層のチャネル領域と接する部分に形成されていればその機能は発揮されるので、第2の電極層14の形成領域を制限したことによる電気的特性への悪影響はない。

[0040] 本実施例に示す方法により作製した有機TFTの特性を確認したところ、移動度： $0.4 \text{ cm}^2/\text{Vs}$ 、ON/OFF比： $10^6$ 、閾値電圧 $V_{th}$ ： $-8 \text{ V}$ が得られた。比較例として、第2の電極層14を設けず、他の構造は上記した本実施例のものと同一である有機TFTを作製し、特性確認を行ったところ、移動度： $0.1 \text{ cm}^2/\text{Vs}$ 、ON/OFF比： $10^6$ 、閾値電圧 $V_{th}$ ： $-10 \text{ V}$ であった。以上の結果より、ソース／ドレイン電極に部分的なAuめっきを施した場合であっても、第2の電極層14は有機半導体層16との接触性を改善させる機能を十分に発揮し、良好な動作特性を示すことが確認された。

[0041] 図3は、第2の電極層14の形成領域を更に制限した場合の有機TFTの構造を示す断面図である。第2の電極層14の仕事関数は有機半導体のイオ

ン化ポテンシャルに近いものであるのに対し、第1の電極層13の仕事関数は離れた値を持っている。そのため、有機半導体層16の一部が第1の電極層13と接触する部分が存在していても構わない。また、有機半導体層16への電荷注入は、ソース/ドレイン電極の端部から行われるため、図3に示すように、第2の電極層14の形成領域は、有機半導体層16から電荷注入が行われる第1の電極層13の端部であることが望ましい。すなわち、第2の電極層14は、チャネル領域17を挟むソース/ドレイン電極の先端部分に設けられることが望ましい。かかる構造は、第2電極を選択的に形成するためのレジストマスク20の開口幅を図2(d)に示す場合よりも狭くすることにより実現することができる。かかる構造とすることにより、Auの使用量を更に抑制することが可能となる。また、他の具体的な形成方法としては、第1の電極層13をスパッタ法で成膜した後にフォトリソで所望のラインにパターニングし、フォトリソを残したまま置換/還元めっきを行うことが挙げられる。

[0042] 上記した本発明に係る有機TFTの構造および製法は例示にすぎず、種々の改変を行うことが可能である。上記の実施例では、第2の電極層14としてAuを使用することとしたが、これに限定されず、例えばパラジウム(Pd)、ロジウム(Rh)、イリジウム(Ir)、銀(Ag)、銅(Cu)等の貴金属、若しくはこれらの合金を用いることが可能である。この場合、有機半導体層16のイオン化ポテンシャルに近似した仕事関数を持つ材料を選定することが好ましい。また、上記の実施例では、置換めっきおよび還元めっきを併用して第2の電極層14を形成することとしたが、第2の電極層14の膜厚を薄くできる場合等においては、置換めっきのみで第2の電極層14を形成することとしてもよい。また、上記の実施例では、置換めっきおよび還元めっきをそれぞれ1回ずつ行うこととしたが、置換めっきおよび還元めっきを繰り返して複数の層を形成するようにしてもよい。

[0043] また、上記の実施例では、第1の電極層13としてニッケルリン(Ni-P)を用いることとしたが、これに限定されず、第2電極層14よりもイオ

ン化傾向が大きいめっき材料であれば、単体、合金いずれの材料も用いることが可能である。また、第1の電極層13は、無電解めっき法に限らず、スパッタ法、CVD法、真空蒸着法等により電極材料を成膜した後、例えばフォトリソ技術等によって所望のパターニングを行うことにより形成してもよい。また、インクジェット法により金属のナノインクをライン状に吐出することにより第1電極層13を形成することとしてもよい。また、ゲート電極11の材料および形成方法についてもこれと同様の改変を行うことが可能である。

[0044] また、上記の実施例では、有機半導体層16の材料としてテトラベンゾポルフィリンを用いることとしたが、これに限定されず、他の有機半導体材料を使用することも可能である。例えば、低分子系材料ではフタロシアニン系誘導体、ナフタロシアニン系誘導体、アゾ化合物系誘導体、ペリレン系誘導体、インジゴ系誘導体、キナクリドン系誘導体、アントラキノン類などの多環キノン系誘導体、シアニン系誘導体、フラーレン類誘導体、あるいはインドール、カルバゾール、オキサゾール、インオキサゾール、チアゾール、イミダゾール、ピラゾール、オキサアジアゾール、ピラゾリン、チアチアゾール、トリアゾールなどの含窒素環式化合物誘導体、ヒドラジン誘導体、トリフェニルアミン誘導体、トリフェニルメタン誘導体、スチルベン類、アントラキノンジフェノキノン等のキノン化合物誘導体、ペンタセン、アントラセン、ビレン、フェナントレン、コロネンなどの多環芳香族化合物誘導体などである。高分子材料では、上述した低分子化合物の構造がポリエチレン鎖、ポリシロキサン鎖、ポリエーテル鎖、ポリエステル鎖、ポリアミド鎖、ポリイミド鎖等の高分子の主鎖中に用いられた物あるいは側鎖としてペンダント状に結合したもの、もしくはポリパラフェニレン等の芳香族系共役性高分子、ポリアセチレン等の脂肪族系共役性高分子、ポリピノールやポリチオフェン率の複素環式共役性高分子、ポリアニリン類やポリフェニレンサルファイド等の含ヘテロ原子共役性高分子、ポリ（フェニレンビニレン）やポリ（アニーレンビニレン）やポリ（チエニレンビニレン）等の共役性高分子の構成

単位が交互に結合した構造を有する複合型共役系高分子等の炭素系共役高分子を用いることができる。また、ポリシラン類やジシラニレンアリレンポリマー類、（ジシラニレン）エチニレンポリマー類のようなジシラニレン炭素系共役性ポリマー構造などのオリゴシラン類と炭素系共役性構造が交互に連鎖した高分子類などを用いることができる。他にもリン系、窒素系等の無機元素からなる高分子鎖でも良く、さらにフタロシアナートポリシロキサンのような高分子鎖の芳香族系配位子が配位した高分子類、ペリレンテトラカルボン酸のようなペリレン類を熱処理して縮環させた高分子類、ポリアクリロニトリルなどのシアノ基を有するポリエチレン誘導体を熱処理して得られるラダー型高分子類、さらにペロブスカイト類に有機化合物がインターカレートした複合材料を用いてもよい。

[0045] また、上記の実施例ではゲート絶縁膜 1 2 の材料として PVP とメラミンとを混合したポリマー材料を用いることとしたが、これに限定されず、無機材料、有機材料のいずれの絶縁膜もゲート絶縁膜として使用することができる。例えば、 $\text{LiOx}$ 、 $\text{LiNx}$ 、 $\text{NaOx}$ 、 $\text{KOx}$ 、 $\text{RbOx}$ 、 $\text{CsOx}$ 、 $\text{BeOx}$ 、 $\text{MgOx}$ 、 $\text{MgNx}$ 、 $\text{CaOx}$ 、 $\text{CaNx}$ 、 $\text{SrOx}$ 、 $\text{BaOx}$ 、 $\text{ScOx}$ 、 $\text{YOx}$ 、 $\text{YNx}$ 、 $\text{LaOx}$ 、 $\text{LaNx}$ 、 $\text{CeOx}$ 、 $\text{PrOx}$ 、 $\text{NdOx}$ 、 $\text{SmOx}$ 、 $\text{EuOx}$ 、 $\text{GdOx}$ 、 $\text{TbOx}$ 、 $\text{DyOx}$ 、 $\text{HoOx}$ 、 $\text{ErOx}$ 、 $\text{TmOx}$ 、 $\text{YbOx}$ 、 $\text{LuOx}$ 、 $\text{TiOx}$ 、 $\text{TiNx}$ 、 $\text{ZrOx}$ 、 $\text{ZrNx}$ 、 $\text{HfOx}$ 、 $\text{HfNx}$ 、 $\text{ThOx}$ 、 $\text{VOx}$ 、 $\text{VNx}$ 、 $\text{NbOx}$ 、 $\text{TaOx}$ 、 $\text{TaNx}$ 、 $\text{CrOx}$ 、 $\text{CrNx}$ 、 $\text{MoOx}$ 、 $\text{MoNx}$ 、 $\text{WOx}$ 、 $\text{WNx}$ 、 $\text{MnOx}$ 、 $\text{ReOx}$ 、 $\text{FeOx}$ 、 $\text{FeNx}$ 、 $\text{RuOx}$ 、 $\text{OsOx}$ 、 $\text{CoOx}$ 、 $\text{RhOx}$ 、 $\text{IrOx}$ 、 $\text{NiOx}$ 、 $\text{PdOx}$ 、 $\text{PtOx}$ 、 $\text{CuOx}$ 、 $\text{CuNx}$ 、 $\text{AgOx}$ 、 $\text{AuOx}$ 、 $\text{ZnOx}$ 、 $\text{CdOx}$ 、 $\text{HgOx}$ 、 $\text{BOx}$ 、 $\text{BNx}$ 、 $\text{AlOx}$ 、 $\text{AlNx}$ 、 $\text{GaOx}$ 、 $\text{GaNx}$ 、 $\text{InOx}$ 、 $\text{TiOx}$ 、 $\text{TiNx}$ 、 $\text{SiOx}$ 、 $\text{SiNx}$ 、 $\text{GeOx}$ 、 $\text{SnOx}$ 、 $\text{PbOx}$ 、 $\text{POx}$ 、 $\text{PNx}$ 、 $\text{AsOx}$ 、 $\text{SbOx}$ 、 $\text{SeOx}$ 、 $\text{TeOx}$ などの金属酸化物、 $\text{LiAlO}_2$ 、 $\text{Li}_2\text{SiO}_3$ 、 $\text{Li}_2\text{TiO}_3$ 、 $\text{Na}_2\text{Al}_{22}\text{O}_{34}$ 、 $\text{NaFeO}_2$ 、 $\text{Na}_4\text{SiO}_4$ 、 $\text{K}_2\text{SiO}_3$ 、 $\text{K}_2\text{TiO}_3$ 、 $\text{K}_2\text{WO}_4$ 、 $\text{Rb}_2\text{CrO}_4$ 、 $\text{Cs}_2\text{CrO}_4$ 、 $\text{MgAl}_2\text{O}_4$ 、 $\text{MgFe}_2\text{O}_4$ 、 $\text{MgTiO}_3$ 、 $\text{CaTiO}_3$ 、 $\text{CaWO}_4$ 、 $\text{CaZrO}_3$ 、 $\text{SrFe}_{12}\text{O}_{19}$ 、 $\text{SrTiO}_3$ 、 $\text{SrZrO}_3$ 、 $\text{BaAl}_2\text{O}_4$ 、 $\text{BaFe}_{12}\text{O}_{19}$ 、 $\text{BaTiO}_3$ 、 $\text{Y}_3\text{Al}_5\text{O}_{12}$ 、 $\text{Y}_3\text{Fe}_5\text{O}_{12}$ 、 $\text{LaFeO}_3$ 、 $\text{La}_3\text{Fe}_5\text{O}_{12}$ 、 $\text{La}_2\text{Ti}_2\text{O}_7$ 、 $\text{CeSnO}_4$ 、 $\text{CeTiO}_4$ 、 $\text{Sm}_3\text{Fe}_5\text{O}_{12}$ 、 $\text{EuFeO}_3$ 、 $\text{Eu}_3\text{Fe}_5\text{O}_{12}$ 、 $\text{GdFeO}_3$ 、 $\text{Gd}_3\text{Fe}_5\text{O}_{12}$ 、 $\text{DyFeO}_3$ 、 $\text{Dy}_3\text{Fe}_5\text{O}_{12}$ 、 $\text{HoFeO}_3$ 、 $\text{Ho}_3\text{Fe}_5\text{O}_{12}$ 、 $\text{ErFeO}_3$ 、 $\text{Er}_3\text{Fe}_5\text{O}_{12}$ 、 $\text{Tm}_3\text{Fe}_5\text{O}_{12}$ 、 $\text{LuFeO}_3$ 、 $\text{Lu}_3\text{Fe}_5\text{O}_{12}$ 、 $\text{NiTiO}_3$ 、 $\text{Al}_2\text{TiO}_3$ 、 $\text{FeTiO}_3$ 、 $\text{BaZrO}_3$ 、 $\text{LiZrO}_3$ 、 $\text{MgZrO}_3$ 、 $\text{HfTiO}_4$ 、 $\text{NH}_4\text{VO}_3$ 、A

$\text{gVO}_3$ 、 $\text{LiVO}_3$ 、 $\text{BaNb}_2\text{O}_6$ 、 $\text{NaNbO}_3$ 、 $\text{SrNb}_2\text{O}_6$ 、 $\text{KTaO}_3$ 、 $\text{NaTaO}_3$ 、 $\text{SrTa}_2\text{O}_6$ 、 $\text{CuCr}_2\text{O}_4$ 、 $\text{Ag}_2\text{CrO}_4$ 、 $\text{BaCrO}_4$ 、 $\text{K}_2\text{MoO}_4$ 、 $\text{Na}_2\text{MoO}_4$ 、 $\text{NiMoO}_4$ 、 $\text{BaWO}_4$ 、 $\text{Na}_2\text{WO}_4$ 、 $\text{SrWO}_4$ 、 $\text{MnCr}_2\text{O}_4$ 、 $\text{MnFe}_2\text{O}_4$ 、 $\text{MnTiO}_3$ 、 $\text{MnWO}_4$ 、 $\text{CoFe}_2\text{O}_4$ 、 $\text{ZnFe}_2\text{O}_4$ 、 $\text{FeWO}_4$ 、 $\text{CoMoO}_4$ 、 $\text{CuTiO}_3$ 、 $\text{CuWO}_4$ 、 $\text{Ag}_2\text{MoO}_4$ 、 $\text{Ag}_2\text{WO}_4$ 、 $\text{ZnAl}_2\text{O}_4$ 、 $\text{ZnMoO}_4$ 、 $\text{ZnWO}_4$ 、 $\text{CdSnO}_3$ 、 $\text{CdTiO}_3$ 、 $\text{CdMoO}_4$ 、 $\text{CdWO}_4$ 、 $\text{NaAlO}_2$ 、 $\text{MgAl}_2\text{O}_4$ 、 $\text{SrAl}_2\text{O}_4$ 、 $\text{Gd}_3\text{Ga}_5\text{O}_{12}$ 、 $\text{InFeO}_3$ 、 $\text{MgIn}_2\text{O}_4$ 、 $\text{Al}_2\text{TiO}_5$ 、 $\text{FeTiO}_3$ 、 $\text{MgTiO}_3$ 、 $\text{Na}_2\text{SiO}_3$ 、 $\text{CaSiO}_3$ 、 $\text{ZrSiO}_4$ 、 $\text{K}_2\text{GeO}_3$ 、 $\text{Li}_2\text{GeO}_3$ 、 $\text{Na}_2\text{GeO}_3$ 、 $\text{Bi}_2\text{Sn}_3\text{O}_9$ 、 $\text{MgSnO}_3$ 、 $\text{SrSnO}_3$ 、 $\text{PbSiO}_3$ 、 $\text{PbMoO}_4$ 、 $\text{PbTiO}_3$ 、 $\text{SnO}_2\text{-Sb}_2\text{O}_3$ 、 $\text{CuSeO}_4$ 、 $\text{Na}_2\text{SeO}_3$ 、 $\text{ZnSeO}_3$ 、 $\text{K}_2\text{TeO}_3$ 、 $\text{K}_2\text{TeO}_4$ 、 $\text{Na}_2\text{TeO}_3$ 、 $\text{Na}_2\text{TeO}_4$ などの金属複合酸化物、 $\text{FeS}$ 、 $\text{Al}_2\text{S}_3$ 、 $\text{MgS}$ 、 $\text{ZnS}$ などの硫化物、 $\text{LiF}$ 、 $\text{MgF}_2$ 、 $\text{SmF}_3$ などのフッ化物、 $\text{HgCl}$ 、 $\text{FeCl}_2$ 、 $\text{CrCl}_3$ などの塩化物、 $\text{AgBr}$ 、 $\text{CuBr}$ 、 $\text{MnBr}_2$ などの臭化物、 $\text{PbI}_2$ 、 $\text{CuI}$ 、 $\text{FeI}_2$ などのヨウ化物、または $\text{SiAlON}$ などの金属酸化窒化物でも有効である。またボトムコンタクト構造ではゲート電極を陽極酸化することによりゲート絶縁膜を形成してもよい。例えば $\text{Ta}$ 、 $\text{Al}$ 、 $\text{Mg}$ 、 $\text{Ti}$ 、 $\text{Nb}$ 、 $\text{Zr}$ 等の単体もしくはそれらの合金などが有効である。また、ポリイミド、ポリアミド、ポリエステル、ポリアクリレート、エポキシ樹脂、フェノール樹脂、ポリビニルアルコール、などポリマー系材料でも有効である。また、ゲート絶縁膜表面を $\text{OTS}$ 、 $\text{HMDS}$ などで撥水処理を行っても良い。

[0046] また、上記の実施例では、ボトムコンタクト構造を有する有機 $\text{TFT}$ に本発明を適用した場合について説明したが、図4に示すトップゲート構造を有する有機 $\text{TFT}$ に本発明を適用することも可能である。

[0047] トップゲート構造とは、図4に示すように、基板10上にソース／ドレイン電極15が形成され、有機半導体層16、ゲート絶縁膜12を介して最表面にゲート電極11が形成された構造をいう。すなわち、トップゲート構造の有機 $\text{TFT}$ 3は、基板10上に互いに離間して設けられた一対のソース／ドレイン電極15と、基板10上にソース／ドレイン電極15を覆うように設けられた有機半導体層16と、有機半導体層16の上に設けられたゲート絶縁膜12と、ゲート絶縁膜12の上に設けられたゲート電極11と、を含む。ソース／ドレイン電極15は、基板10上に延在する例えばニッケルリン( $\text{Ni-P}$ )からなる第1の電極層13と、第1の電極層13上の一部を



覆うように設けられた例えばAuからなる第2の電極層14とにより構成される。第2の電極層14は、例えば有機半導体層16からの電荷注入が行われる第1の電極層13の端部に設けられる。

### 符号の説明

- [0048]
- 10 基板
  - 11 ゲート電極
  - 12 ゲート絶縁膜
  - 13 第1の電極層
  - 14 第2の電極層
  - 15 ソース／ドレイン電極
  - 16 有機半導体層
  - 17 チャネル領域

## 請求の範囲

[請求項1] ゲート絶縁膜を介してゲート電極と対向する位置に配された一対のソース／ドレイン電極と、前記一対のソース／ドレイン電極と接する有機半導体層と、を有する有機薄膜トランジスタを含む半導体装置であって、

前記ソース／ドレイン電極は、前記有機半導体層と接する部分を含む一部にのみ無電解めっきにより形成されためっき処理部を有することを特徴とする半導体装置。

[請求項2] 基板上に形成された前記ゲート電極と、  
前記ゲート電極を覆うように形成された前記ゲート絶縁膜と、  
前記ゲート絶縁膜を介して前記ゲート電極の上部から前記基板上まで延在し、且つ前記ゲート電極の上部において離間部を有する前記一対のソース／ドレイン電極と、

前記離間部において露出している前記ゲート絶縁膜および前記一対のソース／ドレイン電極と接するように設けられた前記有機半導体層と、を含み、

前記ソース／ドレイン電極は、前記ゲート電極上部から前記基板上部まで延在している第1の電極層と、前記第1の電極層の端部に設けられた前記めっき処理部に相当する第2の電極層と、を含むことを特徴とする請求項1に記載の半導体装置。

[請求項3] 基板上に互いに離間して設けられた前記一対のソース／ドレイン電極と、

前記基板上に前記一対のソース／ドレイン電極を覆うように設けられた前記有機半導体層と、

前記有機半導体層の上に設けられた前記ゲート絶縁膜と、

前記ゲート絶縁膜の上に設けられた前記ゲート電極と、を含み、

前記ソース／ドレイン電極は、前記基板上に延在する第1の電極層と、前記第1の電極層上の端部に設けられた前記めっき処理部に相当

する第2の電極層と、を含むことを特徴とする請求項1に記載の半導体装置。

[請求項4] 前記第2の電極層は、前記有機半導体層のチャネル領域と接する部分を含んでいることを特徴とする請求項2又は3に記載の半導体装置。

[請求項5] 前記第2の電極層と前記有機半導体層との接触は、オーミック性接触であることを特徴とする請求項2乃至4のいずれか1つに記載の半導体装置。

[請求項6] 前記第2の電極層は、置換めっき法によって形成されることを特徴とする請求項2乃至5のいずれか1つに記載の半導体装置。

[請求項7] 前記第2の電極層は、置換めっき法および還元めっき法を併用して形成されることを特徴とする請求項2乃至5のいずれか1つに記載の半導体装置。

[請求項8] 前記第2の電極層は、前記第1の電極層の構成材料よりもイオン化傾向の小さい材料からなることを特徴とする請求項2乃至7のいずれか1つに記載の半導体装置。

[請求項9] 前記第2の電極層は、貴金属または貴金属を含む合金からなることを特徴とする請求項8に記載の半導体装置。

[請求項10] 前記第2の電極層は、金または金を含む合金からなることを特徴とする請求項9に記載の半導体装置。

[請求項11] 有機薄膜トランジスタを含む半導体装置の製造方法であって、  
基板上にゲート電極を形成する工程と、  
前記ゲート電極を覆うようにゲート絶縁膜を形成する工程と、  
前記ゲート電極の上部において離間部を有する一対のソース／ドレイン電極を前記ゲート絶縁膜上に形成する工程と、  
前記離間部において露出している前記ゲート絶縁膜および前記一対のソース／ドレイン電極と接するように有機半導体層を形成する工程と、を含み、

前記一対のソース／ドレイン電極を形成する工程は、前記ゲート絶縁膜上に前記ゲート電極上部から前記基板上部まで延在している第１の電極層を形成する工程と、前記一対のソース／ドレイン電極が前記有機半導体層と接する部分を含む領域に開口部を有するレジストマスクを前記第１の電極層の上に形成する工程と、前記レジストマスクの開口部において露出した前記第１の電極層の一部に無電解めっき法により第２の電極層を形成する工程と、を含むことを特徴とする半導体装置の製造方法。

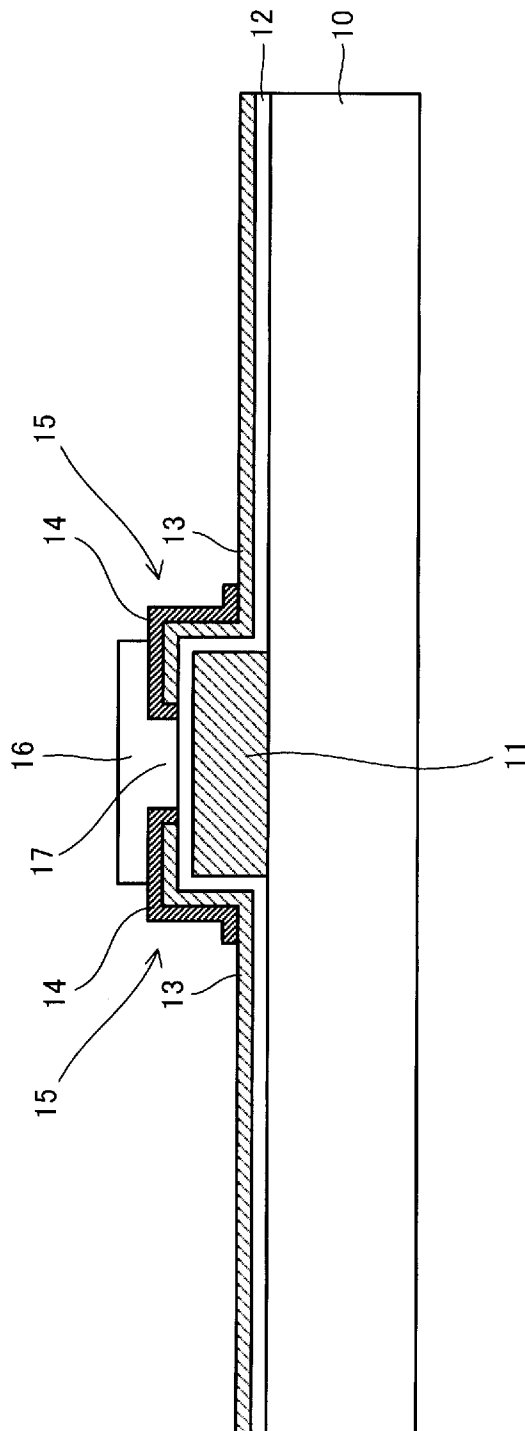
[請求項12] 前記第２電極層を形成する工程は、置換めっき工程を含むことを特徴とする請求項１１に記載の半導体装置の製造方法。

[請求項13] 前記第２電極層を形成する工程は、置換めっき工程および還元めっき工程を含むことを特徴とする請求項１１に記載の半導体装置の製造方法。

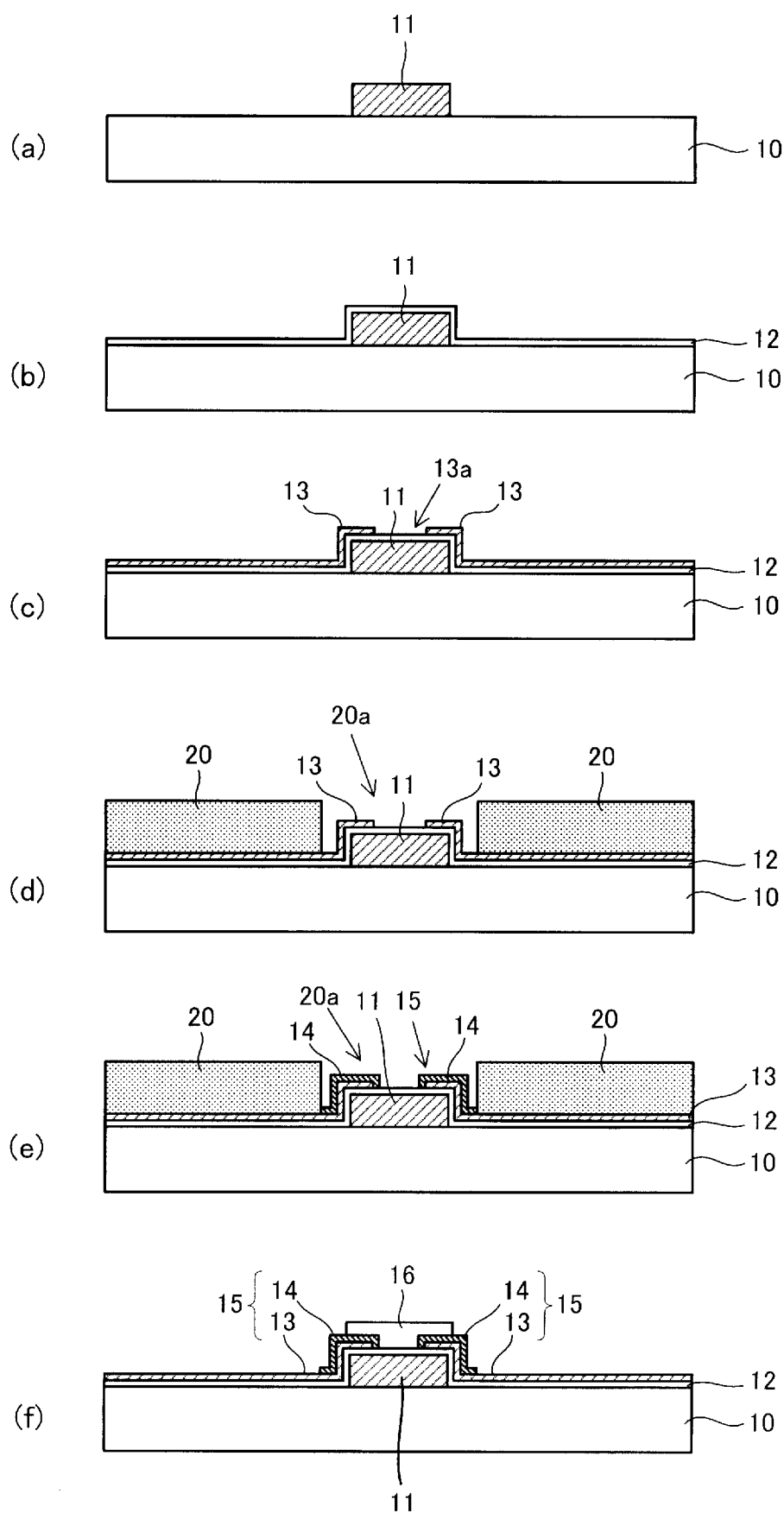
[請求項14] 前記第２の電極層は、前記第１の電極層の構成材料よりもイオン化傾向の小さい材料からなることを特徴とする請求項１２又は１３に記載の半導体装置の製造方法。

[請求項15] 前記第２の電極層は、貴金属または貴金属を含む合金からなることを特徴とする請求項１４に記載の半導体装置の製造方法。

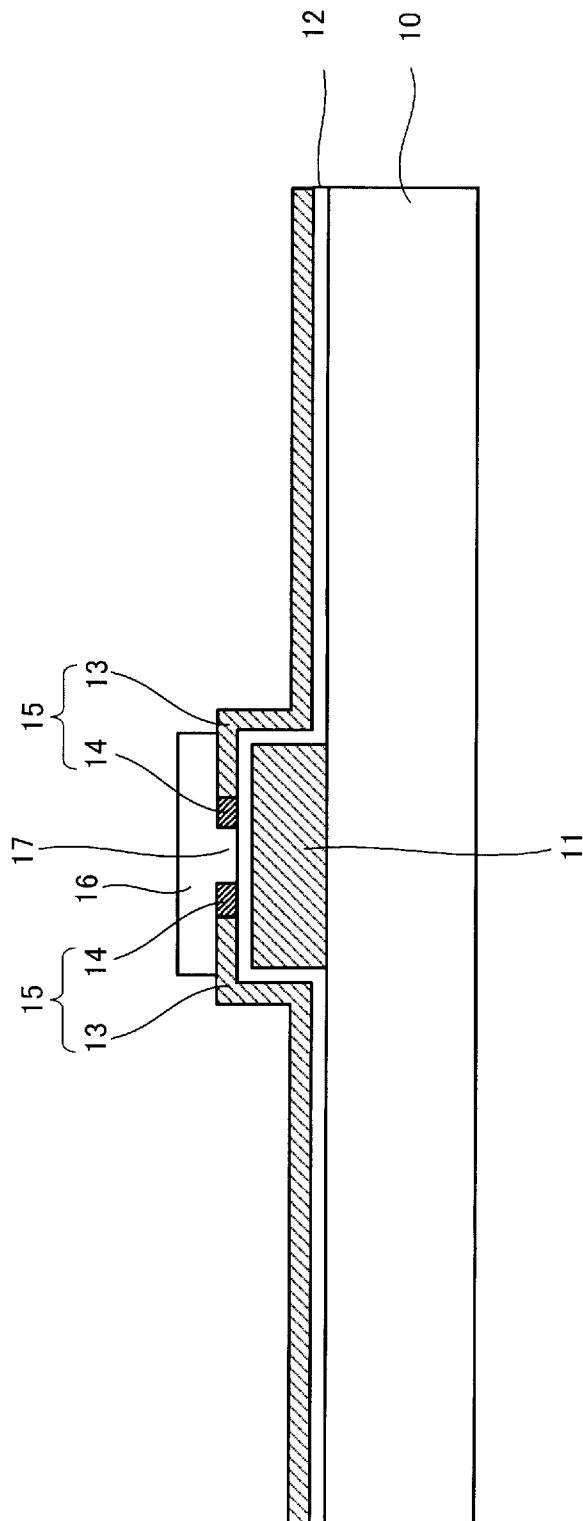
[図1]



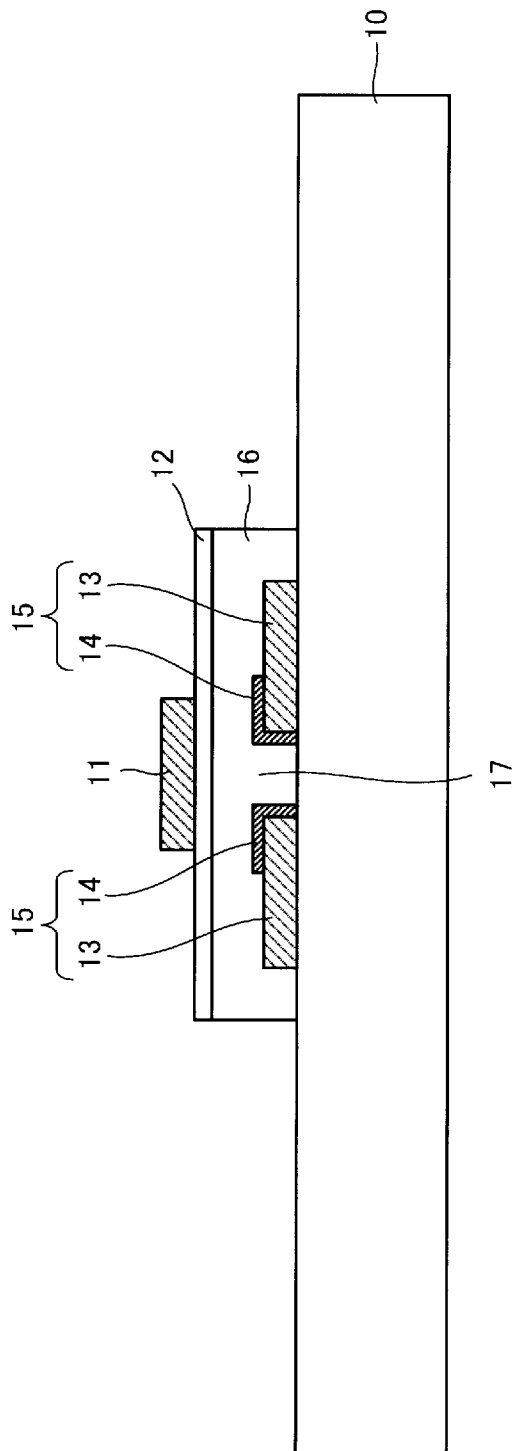
[図2]



[図3]



[図4]





## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/061118

## A. CLASSIFICATION OF SUBJECT MATTER

H01L21/336(2006.01)i, H01L21/28(2006.01)i, H01L29/417(2006.01)i,  
H01L29/786(2006.01)i, H01L51/05(2006.01)i, H01L51/40(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/336, H01L21/28, H01L29/417, H01L29/786, H01L51/05, H01L51/40

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

|                           |           |                            |           |
|---------------------------|-----------|----------------------------|-----------|
| Jitsuyo Shinan Koho       | 1922-1996 | Jitsuyo Shinan Toroku Koho | 1996-2009 |
| Kokai Jitsuyo Shinan Koho | 1971-2009 | Toroku Jitsuyo Shinan Koho | 1994-2009 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                 | Relevant to claim No. |
|-----------|--------------------------------------------------------------------------------------------------------------------|-----------------------|
| X         | JP 2007-173812 A (Palo Alto Research Center Inc.),                                                                 | 1-5, 8-11, 14, 15     |
| Y         | 05 July, 2007 (05.07.07),<br>Par. No. [0020]; Fig. 3<br>& US 2007/0158644 A1                                       | 6, 7, 12, 13          |
| Y         | JP 2003-51463 A (Sharp Corp.),<br>21 February, 2003 (21.02.03),<br>Par. Nos. [0068] to [0069]<br>(Family: none)    | 6, 7, 12, 13          |
| Y         | JP 2006-186154 A (Seiko Epson Corp.),<br>13 July, 2006 (13.07.06),<br>Par. Nos. [0023] to [0026]<br>(Family: none) | 6, 7, 12, 13          |

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
01 July, 2009 (01.07.09)

Date of mailing of the international search report  
14 July, 2009 (14.07.09)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2009/061118

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                       | Relevant to claim No. |
|-----------|----------------------------------------------------------------------------------------------------------|-----------------------|
| A         | JP 2006-59896 A (Sony Corp.),<br>02 March, 2006 (02.03.06),<br>Full text; all drawings<br>(Family: none) | 1-15                  |
| A         | JP 2006-147613 A (Sony Corp.),<br>08 June, 2006 (08.06.06),<br>Full text; all drawings<br>(Family: none) | 1-15                  |

## A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L21/336(2006.01)i, H01L21/28(2006.01)i, H01L29/417(2006.01)i, H01L29/786(2006.01)i,  
H01L51/05(2006.01)i, H01L51/40(2006.01)i

## B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L21/336, H01L21/28, H01L29/417, H01L29/786, H01L51/05, H01L51/40

最小限資料以外の資料で調査を行った分野に含まれるもの

|             |                     |
|-------------|---------------------|
| 日本国実用新案公報   | 1 9 2 2 - 1 9 9 6 年 |
| 日本国公開実用新案公報 | 1 9 7 1 - 2 0 0 9 年 |
| 日本国実用新案登録公報 | 1 9 9 6 - 2 0 0 9 年 |
| 日本国登録実用新案公報 | 1 9 9 4 - 2 0 0 9 年 |

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

## C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                                 | 関連する<br>請求項の番号       |
|-----------------|---------------------------------------------------------------------------------------------------|----------------------|
| X               | JP 2007-173812 A（パロ・アルト・リサーチ・センター・インコー<br>ポレーテッド）2007.07.05, 段落【0020】、図3 & US 2007/<br>0158644 A1 | 1-5, 8-11, 14,<br>15 |
| Y               |                                                                                                   | 6, 7, 12, 13         |
| Y               | JP 2003-51463 A（シャープ株式会社）2003.02.21, 段落【0068】<br>－【0069】（ファミリーなし）                                 | 6, 7, 12, 13         |

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）  
「O」口頭による開示、使用、展示等に言及する文献  
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」同一パテントファミリー文献

国際調査を完了した日

0 1 . 0 7 . 2 0 0 9

国際調査報告の発送日

1 4 . 0 7 . 2 0 0 9

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）  
郵便番号100-8915  
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

河本 充雄

4M

9056

電話番号 03-3581-1101 内線 3462

| C (続き) . 関連すると認められる文献 |                                                                       |                |
|-----------------------|-----------------------------------------------------------------------|----------------|
| 引用文献の<br>カテゴリー*       | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                     | 関連する<br>請求項の番号 |
| Y                     | JP 2006-186154 A (セイコーエプソン株式会社) 2006.07.13, 段落【0023】－【0026】 (ファミリーなし) | 6, 7, 12, 13   |
| A                     | JP 2006-59896 A (ソニー株式会社) 2006.03.02, 全文、全図 (ファミリーなし)                 | 1-15           |
| A                     | JP 2006-147613 A (ソニー株式会社) 2006.06.08, 全文、全図 (ファミリーなし)                | 1-15           |