

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-9686

(P2011-9686A)

(43) 公開日 平成23年1月13日(2011.1.13)

(51) Int.Cl.	F I	テーマコード (参考)
H05K 3/46 (2006.01)	H05K 3/46 B	5E346
H05K 3/00 (2006.01)	H05K 3/00 X	

審査請求 未請求 請求項の数 26 O L (全 24 頁)

(21) 出願番号 特願2009-263132 (P2009-263132) (22) 出願日 平成21年11月18日 (2009.11.18) (31) 優先権主張番号 098120959 (32) 優先日 平成21年6月23日 (2009.6.23) (33) 優先権主張国 台湾 (TW)	(71) 出願人 509319292 欣興電子股▲フン▼有限公司 台湾桃園縣桃園市▲亀▼山工業區興邦路3 8號 (74) 代理人 100108453 弁理士 村山 靖彦 (74) 代理人 100064908 弁理士 志賀 正武 (74) 代理人 100089037 弁理士 渡邊 隆 (74) 代理人 100110364 弁理士 実広 信哉 (72) 発明者 劉 ▲謹▼銘 台湾桃園縣桃園市▲亀▼山工業區興邦路3 8號 最終頁に続く
---	---

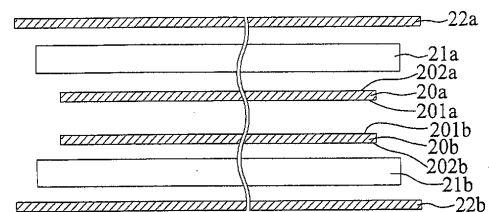
(54) 【発明の名称】 パッケージ基板及びその製造方法、並びにその基材

## (57) 【要約】

【課題】資源の無駄を省き、プロセスを簡略化できるパッケージ基板及びその製造方法、並びにその基材を提供する。

【解決手段】本発明に係るパッケージ基板の製造方法は、まず、二つの金属層を相互にラミネートし、誘電体層で二つの金属層を覆い、次に、誘電体層の両側にビルドアップ構造をそれぞれ形成し、最後に二つの金属層の界面に沿って両側のビルドアップ構造を分離させることにより、二つのパッケージ基板を形成する。本発明は最初に誘電体層の粘着特性によって中間層である二つの金属層をビルドアップ構造の形成過程にて分離させず、最後に二つの金属層の周囲の誘電体層部分を切断することにより、二つの金属層を円滑に分離させることで、プロセスを簡略化することができる。又、中間層である二つの金属層をパターニングすることにより、回路層、金属バンプ、又は支持構造を形成することができるため、資源の無駄が生じない。

【選択図】図2A



**【特許請求の範囲】****【請求項 1】**

一方の表面に内層回路層が設けられ、前記内層回路層に電氣的に接続される複数の内層導電ビアが設けられる第 1 の補助誘電体層と、

前記第 1 の補助誘電体層の他方の表面の上に設けられ、前記内層導電ビアの各々に接続された金属バンプであって、前記内層導電ビアの、前記内層回路層に電氣的に接続された一端の孔径が、前記内層導電ビアの、金属バンプに電氣的に接続された一端の孔径より大きい複数の金属バンプと、

前記第 1 の補助誘電体層と前記内層回路層の上に設けられ、少なくとも一つの第 1 の誘電体層と、前記第 1 の誘電体層の上に設けられる第 1 の回路層と、前記第 1 の誘電体層に設けられ前記第 1 の回路層と前記内層回路層に電氣的に接続される複数の第 1 の導電ビアと、を含むビルドアップ構造であって、前記ビルドアップ構造の最外層の前記第 1 の回路層が複数の第 1 の電気接触パッドを有するビルドアップ構造と、

前記ビルドアップ構造の上に設けられ、前記第 1 の電気接触パッドの各々を露出させるための複数の第 1 の絶縁保護層開孔を有する第 1 の絶縁保護層と、

を含むことを特徴とするパッケージ基板。

**【請求項 2】**

前記金属バンプは溶ダーバンプパッドであり、フリップチップパッケージの電氣的接続に用いられることを特徴とする請求項 1 に記載のパッケージ基板。

**【請求項 3】**

前記金属バンプはヒートシンク及びその周囲に設けられる複数のボンディングパッドであり、前記ボンディングパッドはボンディングパッケージの電氣的接続に用いられることを特徴とする請求項 1 に記載のパッケージ基板。

**【請求項 4】**

前記第 1 の補助誘電体層の上に設けられる金属支持フレームをさらに含むことを特徴とする請求項 1 に記載のパッケージ基板。

**【請求項 5】**

対向してラミネートされ、それぞれ対向する第 1 の表面と第 2 の表面を有し、前記第 1 の表面で相互に結合される二つの第 1 の金属層と、

前記第 1 の金属層の前記第 2 の表面の上にそれぞれ設けられ、二つの前記第 1 の金属層を覆う二つの第 1 の補助誘電体層と、

前記第 1 の補助誘電体層が露出した表面の上にそれぞれ設けられる二つの第 2 の金属層と、

を含むことを特徴とする基材。

**【請求項 6】**

前記第 1 の金属層の前記第 1 の表面は平滑面であり、前記第 2 の表面は粗面であることを特徴とする請求項 5 に記載の基材。

**【請求項 7】**

対向してラミネートされ、対向する第 1 の表面と第 2 の表面を有し、前記第 1 の表面で相互に結合される二つの第 1 の金属層と、

前記第 1 の金属層の前記第 2 の表面の上にそれぞれ設けられ、二つの前記第 1 の金属層を覆う二つの第 1 の補助誘電体層と、

前記第 1 の補助誘電体層が露出した表面の上にそれぞれ設けられる二つのコア層と、

前記コア層が露出した表面の上にそれぞれ設けられる二つの第 2 の補助誘電体層と、

前記第 2 の補助誘電体層が露出した表面の上にそれぞれ設けられる二つの第 2 の金属層と、

を含むことを特徴とする基材。

**【請求項 8】**

前記第 1 の金属層の前記第 1 の表面は平滑面であり、前記第 2 の表面は粗面であることを特徴とする請求項 7 に記載の基材。

## 【請求項 9】

それぞれ対向する第 1 の表面と第 2 の表面を有し、前記第 1 の表面で対向してラミネートされる二つの第 1 の金属層と、前記第 1 の金属層の前記第 2 の表面の上にそれぞれ設けられる二つの第 1 の補助誘電体層と、前記第 1 の補助誘電体層が露出した表面の上にそれぞれ設けられる二つの第 2 の金属層と、からなるラミネート体であって、二つの前記第 1 の補助誘電体層が二つの前記第 1 の金属層を覆う基材を用意する工程と、

前記第 2 の金属層をパターニングすることにより内層回路層を形成する工程と、

前記第 1 の補助誘電体層と前記内層回路層の上にビルドアップ構造を形成することにより全体構造を形成する工程であって、前記ビルドアップ構造は、少なくとも一つの第 1 の誘電体層と、前記第 1 の誘電体層の上に形成される第 1 の回路層と、前記第 1 の誘電体層に形成され前記第 1 の回路層と前記内層回路層に電氣的に接続される複数の第 1 の導電ビアと、を含む工程と、

10

を含むことを特徴とするパッケージ基板の製造方法。

## 【請求項 10】

前記第 1 の金属層の前記第 1 の表面は平滑面であり、前記第 2 の表面は粗面であることを特徴とする請求項 9 に記載のパッケージ基板の製造方法。

## 【請求項 11】

前記基材の製造方法は、

それぞれ対向する第 1 の表面と第 2 の表面を有し、前記第 1 の表面で対向してラミネートされる二つの第 1 の金属層を提供する工程と、

20

前記第 1 の金属層の前記第 2 の表面の上に前記第 1 の補助誘電体層をラミネートする工程と、

前記第 1 の補助誘電体層が露出した表面の上に前記第 2 の金属層をラミネートし、これらの前記第 1 の金属層、前記第 1 の補助誘電体層、及び前記第 2 の金属層を圧着させることにより、二つの前記第 1 の補助誘電体層を一体に結合させ、二つの前記第 1 の金属層を覆う工程と、

を含むことを特徴とする請求項 9 に記載のパッケージ基板の製造方法。

## 【請求項 12】

切断ラインが前記第 1 の金属層を通るように前記全体構造のエッジを切断し、前記第 1 の金属層の各々を分離させることにより、二つの基礎基板を形成する工程をさらに含むことを特徴とする請求項 9 に記載のパッケージ基板の製造方法。

30

## 【請求項 13】

前記ビルドアップ構造の最外層の前記第 1 の回路層はさらに複数の第 1 の電気接触パッドを有し、前記ビルドアップ構造の上に第 1 の絶縁保護層が形成され、前記第 1 の絶縁保護層には前記第 1 の電気接触パッドの各々を露出させるための複数の第 1 の絶縁保護層開孔が形成されることを特徴とする請求項 12 に記載のパッケージ基板の製造方法。

## 【請求項 14】

前記第 1 の金属層をパターニングすることにより第 2 の回路層を形成し、前記第 1 の補助誘電体層には前記内層回路層と前記第 2 の回路層に電氣的に接続される複数の第 2 の導電ビアを形成する工程をさらに含み、

40

前記第 2 の回路層はさらに複数の第 2 の電気接触パッドを有し、前記第 1 の補助誘電体層の上には第 2 の絶縁保護層を形成し、前記第 2 の絶縁保護層には前記第 2 の電気接触パッドの各々を露出させるための複数の第 2 の絶縁保護層開孔が形成されることを特徴とする請求項 12 に記載のパッケージ基板の製造方法。

## 【請求項 15】

前記ビルドアップ構造の最外層の前記第 1 の回路層はさらに複数の第 1 の電気接触パッドを有し、

前記ビルドアップ構造の上に第 1 の絶縁保護層を形成し、前記第 1 の絶縁保護層には前記第 1 の電気接触パッドの各々を露出させるための複数の第 1 の絶縁保護層開孔を形成する工程と、

50

切断ラインが前記第 1 の金属層を通るように前記全体構造のエッジを切断する工程と、前記第 1 の金属層の各々を分離させることにより、二つの基礎基板を形成する工程と、をさらに含むことを特徴とする請求項 9 に記載のパッケージ基板の製造方法。

【請求項 16】

前記第 1 の金属層を除去することにより前記第 1 の補助誘電体層を露出させ、前記第 1 の補助誘電体層には前記内層回路層の一部を露出させる複数の開孔を形成する工程をさらに含むことを特徴とする請求項 15 に記載のパッケージ基板の製造方法。

【請求項 17】

それぞれ対向する第 1 の表面と第 2 の表面を有し、前記第 1 の表面で対向してラミネートされる二つの第 1 の金属層と、前記第 1 の金属層の前記第 2 の表面の上にそれぞれ設けられる二つの第 1 の補助誘電体層と、前記第 1 の補助誘電体層が露出した表面の上にそれぞれ設けられる二つの第 2 の金属層と、からなるラミネート体であって、二つの前記第 1 の補助誘電体層が二つの前記第 1 の金属層を覆う基材を用意する工程と、

10

前記第 2 の金属層をパターンングすることにより内層回路層を形成し、前記第 1 の補助誘電体層には前記内層回路層と前記第 1 の金属層に電氣的に接続される複数の内層導電ビアを形成する工程と、

前記第 1 の補助誘電体層と前記内層回路層の上にビルドアップ構造を形成し、前記ビルドアップ構造が、少なくとも一つの第 1 の誘電体層と、前記第 1 の誘電体層の上に形成される第 1 の回路層と、前記第 1 の誘電体層に形成され前記第 1 の回路層と前記内層回路層に電氣的に接続される複数の第 1 の導電ビアと、を含み、前記ビルドアップ構造の最外層の前記第 1 の回路層が複数の第 1 の電気接触パッドを有する工程と、

20

前記ビルドアップ構造の上に第 1 の絶縁保護層を形成することにより全体構造を形成し、前記第 1 の絶縁保護層には前記第 1 の電気接触パッドの各々を露出させるための複数の第 1 の絶縁保護層開孔を形成する工程と、

切断ラインが前記第 1 の金属層を通るように前記全体構造のエッジを切断する工程と、前記第 1 の金属層の各々を分離させることにより、二つの基礎基板を形成する工程と、を含むことを特徴とするパッケージ基板の製造方法。

【請求項 18】

前記第 1 の金属層の前記第 1 の表面は平滑面であり、前記第 2 の表面は粗面であることを特徴とする請求項 17 に記載のパッケージ基板の製造方法。

30

【請求項 19】

前記基材の製造方法は、

それぞれ対向する第 1 の表面と第 2 の表面を有し、前記第 1 の表面でラミネートされる二つの第 1 の金属層を提供する工程と、

前記第 1 の金属層の前記第 2 の表面の上に前記第 1 の補助誘電体層をラミネートする工程と、

前記第 1 の補助誘電体層が露出した表面の上に前記第 2 の金属層をラミネートし、これらの前記第 1 の金属層、前記第 1 の補助誘電体層、及び前記第 2 の金属層を圧着することにより、二つの前記第 1 の補助誘電体層を一体に結合させ、二つの前記第 1 の金属層を覆う工程と、

40

を含むことを特徴とする請求項 17 に記載のパッケージ基板の製造方法。

【請求項 20】

前記第 1 の金属層の一部を除去することにより、前記導電内層ビアの各々に接続される複数の金属パンプを形成することを特徴とする請求項 17 に記載のパッケージ基板の製造方法。

【請求項 21】

前記第 1 の金属層の一部を除去することにより、前記第 1 の補助誘電体層の上に金属支持フレームを形成することを特徴とする請求項 20 に記載のパッケージ基板の製造方法。

【請求項 22】

それぞれ対向する第 1 の表面と第 2 の表面を有し、前記第 1 の表面で対向してラミネー

50

トされる二つの第 1 の金属層と、前記第 1 の金属層の前記第 2 の表面の上にそれぞれ設けられる二つの第 1 の補助誘電体層と、前記第 1 の補助誘電体層が露出した表面の上にそれぞれ設けられる二つのコア層と、前記コア層が露出した表面の上にそれぞれ設けられる二つの第 2 の補助誘電体層と、前記第 2 の補助誘電体層が露出した表面の上にそれぞれ設けられる二つの第 2 の金属層と、からなるラミネート体であって、二つの前記第 1 の補助誘電体層が二つの前記第 1 の金属層を覆い、前記コア層の両表面にはそれぞれ第 1 の電気接触パッドと第 2 の電気接触パッドを複数有し、前記第 2 の電気接触パッドが前記第 1 の補助誘電体層の上にあるようにする基材を用意する工程と、

前記第 2 の金属層をパターンングすることにより内層回路層を形成し、前記第 2 の補助誘電体層には前記内層回路層と前記第 1 の電気接触パッドに電氣的に接続される複数の内層導電ビアを形成する工程と、

前記第 2 の補助誘電体層と前記内層回路層の上にビルドアップ構造を形成することにより全体構造を形成し、前記ビルドアップ構造が、少なくとも一つの第 1 の誘電体層と、前記第 1 の誘電体層の上に形成される第 1 の回路層と、前記第 1 の誘電体層に形成され前記第 1 の回路層と前記内層回路層に電氣的に接続される複数の第 1 の導電ビアと、を含む工程と、

切断ラインが前記第 1 の金属層を通るように前記全体構造のエッジを切断する工程と、前記第 1 の金属層の各々を分離させることにより、二つの基礎基板を形成する工程と、を含むことを特徴とするパッケージ基板の製造方法。

#### 【請求項 23】

前記第 1 の金属層の前記第 1 の表面は平滑面であり、前記第 2 の表面は粗面であることを特徴とする請求項 22 に記載のパッケージ基板の製造方法。

#### 【請求項 24】

前記基材の製造方法は、

それぞれ対向する第 1 の表面と第 2 の表面を有し、前記第 1 の表面で対向してラミネートされる二つの第 1 の金属層と、前記第 1 の金属層の前記第 2 の表面の上にそれぞれ設けられる二つの第 1 の補助誘電体層と、前記第 1 の補助誘電体層が露出した表面の上にそれぞれ設けられる二つのコア層と、前記コア層が露出した表面の上にそれぞれ設けられる二つの第 2 の補助誘電体層と、前記第 2 の補助誘電体層が露出した表面の上にそれぞれ設けられる二つの第 2 の金属層を提供する工程と、

これらの前記第 1 の金属層、前記第 1 の補助誘電体層、前記コア層、前記第 2 の補助誘電体層、及び前記第 2 の金属層を圧着することにより、二つの前記第 1 の補助誘電体層を一体に結合させ二つの前記第 1 の金属層を被覆させ、前記第 2 の電気接触パッドを前記第 1 の補助誘電体層の表面に嵌め込む工程と、

を含むことを特徴とする請求項 22 に記載のパッケージ基板の製造方法。

#### 【請求項 25】

前記ビルドアップ構造の最外層の前記第 1 の回路層は、さらに複数の第 1 の電気接触パッドを有し、前記ビルドアップ構造の上に第 1 の絶縁保護層を形成し、前記第 1 の絶縁保護層には前記第 1 の電気接触パッドの各々を露出させるための複数の第 1 の絶縁保護層開孔を形成する工程を含むことを特徴とする請求項 22 に記載のパッケージ基板の製造方法。

#### 【請求項 26】

前記第 1 の金属層をパターンングすることにより第 2 の回路層を形成し、前記第 1 の補助誘電体層には前記第 2 の電気接触パッドと前記第 2 の回路層に電氣的に接続される複数の第 2 の導電ビアを形成し、前記第 2 の回路層が複数の第 2 の電気接触パッドを有し、前記第 1 の補助誘電体層の上に第 2 の絶縁保護層を形成し、前記第 2 の絶縁保護層に前記第 2 の電気接触パッドの各々を露出させるための複数の第 2 の絶縁保護層開孔を形成する工程を含むことを特徴とする請求項 22 に記載のパッケージ基板の製造方法。

#### 【発明の詳細な説明】

#### 【技術分野】

## 【 0 0 0 1 】

本発明は、パッケージ基板 ( package substrate ) 及びその製造方法、並びにその基材に関し、特に、低コストのパッケージ基板及びその製造方法、並びにその基材に関するものである。

## 【 背景技術 】

## 【 0 0 0 2 】

電子産業の急速な発展に伴い、電子製品も多機能化、高性能化が進んでいる。より多くの能動素子、受動素子、及び配線を接続することで半導体パッケージの高集積化 ( integration ) 及び小型化 ( miniaturization ) などのパッケージの要求を満たすべく、半導体パッケージ基板は両面回路基板から多層回路基板 ( multi-layer board ) へと革新を遂げている。これにより、限られたスペースにおいて、層間接続 ( Interlayer connection ) 技術により、半導体パッケージ基板において利用可能なレイアウト面積を増加させ、高密度レイアウトの集積回路 ( integrated circuit ) の需要に対応し、且つパッケージ基板の厚さを低減し、パッケージの軽薄短小化、電気性能の向上などの目的を達成している。

10

## 【 0 0 0 3 】

従来の技術において、多層回路基板は、コア板及びそのコア板の両面に対称的に形成されたビルドアップ構造からなる。しかしながら、コア板を使用すると、リード線の長さ及び全体構造の厚さが増加し、電子製品の機能を向上させつつ体積を低減していくという要求を満たし難い。そこで、コアレス ( coreless ) 構造の回路基板が開発されるに至った。これにより、リード線の長さ及び全体構造の厚さを低減することができるため、高周波化と小型化の流れに対応することが可能となっている。

20

## 【 0 0 0 4 】

図 1 A 乃至図 1 F は従来のパッケージ基板及びその製造方法を示す断面図である。

## 【 0 0 0 5 】

図 1 A に示すように、先ず、載置基板 10 を用意する。この載置基板 10 の両面には薄膜金属層 11、離型層 12、及びキャリア金属層 13 が順に設けられる。

## 【 0 0 0 6 】

図 1 B に示すように、キャリア金属層 13 の上に第 1 の誘電体層 14 が形成される。

## 【 0 0 0 7 】

図 1 C に示すように、第 1 の誘電体層 14 にはフォトリソグラフィー ( photolithography ) あるいはレーザアブレーション ( laser ablation ) のプロセスで複数のビア 140 が形成された後、これらのビア 140 に露出されたキャリア金属層 13 の一部の表面に、エッチングによって複数の凹部 ( concave ) 130 が形成される。

30

## 【 0 0 0 8 】

図 1 D に示すように、各凹部 130 及び各凹部 130 に対応するビア 140 の中に半田バンプ ( solder bump ) 141a と第 1 の導電コンタクト 141b が順に形成される。第 1 の誘電体層 14 の上には第 1 の導電コンタクト 141b に電氣的に接続される第 1 の回路層 142 が形成される。そして、第 1 の誘電体層 14 の上にビルドアップ構造 15 が形成される。ビルドアップ構造 15 は、少なくとも一つの第 2 の誘電体層 151、第 2 の誘電体層 151 の上に設けられた第 2 の回路層 152、及び第 2 の誘電体層 151 に設けられ第 1 の回路層 142 と第 2 の回路層 152 に電氣的に接続された複数の第 2 の導電ビア 153 を含む。ビルドアップ構造 15 の最外層にある第 2 の回路層 152 は複数の電気接触パッド 154 を有する。そして、ビルドアップ構造 15 の最外層には絶縁保護層 16 が形成される。絶縁保護層 16 には各電気接触パッド 154 を露出させるための複数の絶縁保護層開孔 160 が形成される。

40

## 【 0 0 0 9 】

図 1 E に示すように、離型層 12 により、キャリア金属層 13 から分離させることで、以降の工程で製作したパッケージ基板を載置基板 10 から分離させる。

50

## 【 0 0 1 0 】

図 1 F に示すように、以降の工程で半導体チップ（図示せず）を接続するために、キャリア金属層 1 3 を除去することで第 1 の誘電体層 1 4 の表面に突出する複数の半田バンプ 1 4 1 a が形成される。

## 【 0 0 1 1 】

上述のように、従来のパッケージ基板の製造方法は、先ず、載置基板 1 0 の両側に両面の表面とも金属層が設けられる離型層 1 2 がそれぞれ形成され、次に、この構造の両側の金属層の上にビルドアップ構造 1 5 がそれぞれ形成され、最後に、離型層 1 2 とキャリア金属層 1 3 の界面に沿って両側のビルドアップ構造を分離させることで二つのパッケージ基板を形成する。

10

## 【 0 0 1 2 】

しかしながら、従来の製造方法は両側の構造を一時的に支持するように載置基板 1 0 と薄膜金属層 1 1 を形成することが必要であるため、プロセスが複雑になり、さらに、最後には中間層である一時キャリア（載置基板 1 0、両層の薄膜金属層 1 1、及び両層の離型層 1 2 を含む）を除去して捨てなければならないため、材料の無駄が甚だしくなり、製造コストが増加する等の問題があった。

## 【 0 0 1 3 】

従って、こうした状況に鑑み、従来技術のパッケージ基板の製造方法において、中間層である一時キャリアに離型層又は接着層を形成しながら最後に中間層である一時キャリアを捨てなければいけないことによるコストの無駄及びプロセスの複雑化などの問題を如何

20

## 【 発明の概要 】

## 【 発明が解決しようとする課題 】

## 【 0 0 1 4 】

本発明はこうした状況に鑑みてなされたものであり、その目的は、従来技術のパッケージ基板の製造方法における、中間層である一時キャリアに離型層又は接着層を形成しながら最後に中間層である一時キャリアを捨てなければいけないことによるコストの無駄及びプロセスの複雑化などの問題を解決することができるパッケージ基板及びその製造方法、並びにその基材を提供することにある。

## 【 課題を解決するための手段 】

30

## 【 0 0 1 5 】

上記の目的及び他の目的を達成するために、本発明は、

一方の表面に内層回路層が設けられ、前記内層回路層に電氣的に接続される複数の内層導電ビアが設けられた第 1 の補助誘電体層と、

前記第 1 の補助誘電体層の他方の表面の上に設けられ、前記内層導電ビアの各々に接続された金属バンプであって、前記内層導電ビアの電氣的に接続された一端の孔径が、前記内層導電ビアの前記金属バンプが電氣的に接続された一端の孔径より大きいようにする複数の金属バンプと、

前記第 1 の補助誘電体層と前記内層回路層の上に設けられ、少なくとも一つの第 1 の誘電体層、前記第 1 の誘電体層の上に設けられた第 1 の回路層と、前記第 1 の誘電体層に設けられ前記第 1 の回路層と前記内層回路層に電氣的に接続される複数の第 1 の導電ビアと、を含むビルドアップ構造であって、このビルドアップ構造の最外層の第 1 の回路層が複数の第 1 の電気接触パッドを有するビルドアップ構造と、

40

前記ビルドアップ構造の上に設けられ、前記第 1 の電気接触パッドの各々を露出させるための複数の第 1 の絶縁保護層開孔を有する第 1 の絶縁保護層と、

を備えるパッケージ基板を提供する。

## 【 0 0 1 6 】

前記パッケージ基板において、前記金属バンプは溶ダーバンプパッドであり、フリップチップパッケージ（flip chip package）の電氣的接続に用いられる。あるいは、前記パッケージ基板において、前記金属バンプはヒートシンク及びその周囲に

50

設けられる複数のボンディングパッド (bonding pad) であり、前記ボンディングパッドはボンディングパッケージの電氣的接続に用いられる。さらに金属支持フレームを含むことが好ましい。

【0017】

本発明は、

対向してラミネートされ、対向する第1の表面と第2の表面を有し、前記第1の表面で相互に結合する二つの第1の金属層と、

前記第1の金属層の第2の表面の上にそれぞれ設けられ、二つの前記第1の金属層を覆う二つの第1の補助誘電体層と、

前記第1の補助誘電体層が露出した表面の上にそれぞれ設けられる二つの第2の金属層と、

を含む基材を提供する。

10

【0018】

前記基材において、前記第1の金属層の前記第1の表面は平滑面であり、前記第2の表面は粗面である。

【0019】

又、本発明は、

対向してラミネートされ、対向する第1の表面と第2の表面を有し、前記第1の表面で相互的に結合する二つの第1の金属層と、

前記第1の金属層の前記第2の表面の上にそれぞれ設けられ、二つの前記第1の金属層を覆う二つの第1の補助誘電体層と、

20

前記第1の補助誘電体層が露出した表面の上にそれぞれ設けられる二つのコア層と、

前記コア層が露出した表面の上にそれぞれ設けられる二つの第2の補助誘電体層と、

前記第2の補助誘電体層が露出した表面の上にそれぞれ設けられる二つの第2の金属層と、を含む基材を提供する。

【0020】

前記基材において、前記第1の金属層の前記第1の表面は平滑面であり、前記第2の表面は粗面である。

【0021】

本発明は、

30

対向する第1の表面と第2の表面を有し、前記第1の表面で対向してラミネートされる二つの第1の金属層と、前記第1の金属層の前記第2の表面の上にそれぞれ設けられる二つの第1の補助誘電体層と、前記第1の補助誘電体層が露出した表面の上にそれぞれ設けられる二つの第2の金属層と、からなるラミネート体であって、二つの前記第1の補助誘電体層が二つの前記第1の金属層を覆う基材を用意する工程と、

前記第2の金属層をパターンングすることにより内層回路層を形成する工程と、

前記第1の補助誘電体層と前記内層回路層の上にビルドアップ構造を形成することにより全体構造を形成する工程であって、前記ビルドアップ構造は、少なくとも一つの第1の誘電体層と、前記第1の誘電体層の上に形成される第1の回路層と、前記第1の誘電体層に形成され前記第1の回路層と前記内層回路層に電氣的に接続される複数の第1の導電ビアと、を少なくとも含む工程と、

40

を含むパッケージ基板の製造方法を提供する。

【0022】

前記パッケージ基板の製造方法において、前記基材の製造方法は、

対向する第1の表面と第2の表面を有し、前記第1の表面で対向してラミネートされる二つの第1の金属層を提供する工程と、

前記第1の金属層の前記第2の表面の上に前記第1の補助誘電体層をラミネートする工程と、

前記第1の補助誘電体層が露出した表面の上に前記第2の金属層をラミネートし、これらの前記第1の金属層、前記第1の補助誘電体層、及び前記第2の金属層を圧着すること

50



により、二つの前記第 1 の補助誘電体層を一体に結合させ、二つの前記第 1 の金属層を覆う工程と、  
を含む。

【 0 0 2 3 】

前記パッケージ基板の製造方法は、切断ラインが前記第 1 の金属層を通すように前記全体構造のエッジを切断し、前記第 1 の金属層の各々を分離することにより、二つの基礎基板を形成する工程をさらに含む。前記パッケージ基板の製造方法において、前記ビルドアップ構造の最外層の第 1 の回路層はさらに複数の第 1 の電気接触パッドを有し、前記ビルドアップ構造の上に第 1 の絶縁保護層が形成され、前記第 1 の絶縁保護層には前記第 1 の電気接触パッドの各々を露出させるための複数の第 1 の絶縁保護層開孔が形成される。前記パッケージ基板の製造方法において、前記第 1 の金属層をパターニングすることにより第 2 の回路層を形成し、前記第 1 の補助誘電体層には前記内層回路層と前記第 2 の回路層に電氣的に接続される複数の第 2 の導電ビアを形成する工程をさらに含み、前記第 2 の回路層はさらに複数の第 2 の電気接触パッドを有し、前記第 1 の補助誘電体層の上には第 2 の絶縁保護層を形成し、前記第 2 の絶縁保護層には前記第 2 の電気接触パッドの各々を露出させるための複数の第 2 の絶縁保護層開孔が形成される。

10

【 0 0 2 4 】

前記パッケージ基板の製造方法の他の実施の態様において、前記ビルドアップ構造の最外層の第 1 の回路層はさらに複数の第 1 の電気接触パッドを有し、前記ビルドアップ構造の上に第 1 の絶縁保護層を形成し、前記第 1 の絶縁保護層には前記第 1 の電気接触パッドの各々を露出させるための複数の第 1 の絶縁保護層開孔を形成する工程と、切断ラインが前記第 1 の金属層を通すように前記全体構造のエッジを切断する工程と、前記第 1 の金属層の各々を分離することにより、二つの基礎基板を形成する工程をさらに含む。前記パッケージ基板の製造方法において、前記第 1 の金属層を除去することにより前記第 1 の補助誘電体層を露出させ、前記第 1 の補助誘電体層に内層回路層の一部を露出させる複数の開孔を形成する工程をさらに含む。

20

【 0 0 2 5 】

又、本発明は、

対向する第 1 の表面と第 2 の表面を有し、前記第 1 の表面で対向してラミネートされる二つの第 1 の金属層と、前記第 1 の金属層の前記第 2 の表面の上にそれぞれ設けられる二つの第 1 の補助誘電体層と、前記第 1 の補助誘電体層が露出した表面の上にそれぞれ設けられる二つの第 2 の金属層と、からなるラミネート体であって、二つの前記第 1 の補助誘電体層が二つの前記第 1 の金属層を覆う基材を用意する工程と、

30

前記第 2 の金属層をパターニングすることにより内層回路層を形成し、前記第 1 の補助誘電体層に前記内層回路層と前記第 1 の金属層に電氣的に接続される複数の内層導電ビアを形成する工程と、

前記第 1 の補助誘電体層と前記内層回路層の上にビルドアップ構造を形成し、前記ビルドアップ構造が、少なくとも一つの第 1 の誘電体層と、前記第 1 の誘電体層の上に形成される第 1 の回路層と、前記第 1 の誘電体層に形成され前記第 1 の回路層と前記内層回路層に電氣的に接続される複数の第 1 の導電ビアとを含み、前記ビルドアップ構造の最外層の前記第 1 の回路層が複数の第 1 の電気接触パッドを有する工程と、

40

前記ビルドアップ構造の上に第 1 の絶縁保護層を形成することにより全体構造を形成し、前記第 1 の絶縁保護層に前記第 1 の電気接触パッドの各々を露出させるための複数の第 1 の絶縁保護層開孔を形成する工程と、

切断ラインが前記第 1 の金属層を通すように前記全体構造のエッジを切断する工程と、  
前記第 1 の金属層の各々を分離することにより、二つの基礎基板を形成する工程と、  
を含むパッケージ基板の製造方法を提供する。

【 0 0 2 6 】

前記パッケージ基板の製造方法において、前記基材の製造方法は、

対向する第 1 の表面と第 2 の表面を有し、前記第 1 の表面で対向してラミネートされる

50

二つの第 1 の金属層を提供する工程と、

前記第 1 の金属層の前記第 2 の表面の上に前記第 1 の補助誘電体層をラミネートする工程と、

前記第 1 の補助誘電体層が露出した表面の上に前記第 2 の金属層をラミネートし、これらの前記第 1 の金属層、前記第 1 の補助誘電体層、及び前記第 2 の金属層を圧着することにより、二つの前記第 1 の補助誘電体層を一体に結合させ、二つの前記第 1 の金属層を覆う工程と、を含む。

【 0 0 2 7 】

前記パッケージ基板の製造方法において、前記第 1 の金属層の一部を除去することにより、前記内層ビアの各々に接続される複数の金属パンプ及び / 又は金属支持フレームを形成する工程を含む。

【 0 0 2 8 】

又、本発明は、

対向する第 1 の表面と第 2 の表面を有し前記第 1 の表面で対向してラミネートされる二つの第 1 の金属層と、前記第 1 の金属層の前記第 2 の表面の上にそれぞれ設けられる二つの第 1 の補助誘電体層と、前記第 1 の補助誘電体層が露出した表面の上にそれぞれ設けられる二つのコア層と、前記コア層が露出した表面の上にそれぞれ設けられる二つの第 2 の補助誘電体層と、前記第 2 の補助誘電体層が露出した表面の上にそれぞれ設けられる二つの第 2 の金属層と、からなるラミネート体であって、二つの前記第 1 の補助誘電体層が二つの前記第 1 の金属層を覆い、前記コア層の両表面には第 1 の電気接触パッドと第 2 の電気接触パッドを複数有し、前記第 2 の電気接触パッドが前記第 1 の補助誘電体層の上にあるようにする基材を用意する工程と、

前記第 2 の金属層をパターンングすることにより内層回路層を形成し、前記第 2 の補助誘電体層には前記内層回路層と前記第 1 の電気接触パッドに電氣的に接続される複数の内層導電ビアを形成する工程と、

前記第 2 の補助誘電体層と前記内層回路層の上にビルドアップ構造を形成することにより全体構造を形成し、前記ビルドアップ構造が、少なくとも一つの第 1 の誘電体層と、前記第 1 の誘電体層の上に形成される第 1 の回路層と、前記第 1 の誘電体層に形成され前記第 1 の回路層と前記内層回路層に電氣的に接続される複数の第 1 の導電ビアを含む工程と、

切断ラインが前記第 1 の金属層を通るように前記全体構造のエッジを切断する工程と、

前記第 1 の金属層の各々を分離することにより、二つの基礎基板を形成する工程と、

を含むパッケージ基板の製造方法を提供する。

【 0 0 2 9 】

前記パッケージ基板の製造方法において、前記基材の製造方法は、

対向する第 1 の表面と第 2 の表面を有し、前記第 1 の表面で対向してラミネートする二つの第 1 の金属層、前記第 1 の金属層の前記第 2 の表面の上にそれぞれ設けられる二つの前記第 1 の補助誘電体層と、前記第 1 の補助誘電体層が露出した表面の上にそれぞれ設けられる二つのコア層、前記コア層が露出した表面の上にそれぞれ設けられる二つの第 2 の補助誘電体層、及び前記第 2 の補助誘電体層が露出した表面の上にそれぞれ設けられる二つの第 2 の金属層を提供する工程と、

これらの前記第 1 の金属層、前記第 1 の補助誘電体層、前記コア層、前記第 2 の補助誘電体層、及び前記第 2 の金属層を圧着することにより、二つの前記第 1 の補助誘電体層を一体に結合させ二つの前記第 1 の金属層を覆い、前記第 2 の電気接触パッドを前記第 1 の補助誘電体層の表面に嵌め込む工程と、

を含む。

【 0 0 3 0 】

前記パッケージ基板の製造方法において、前記ビルドアップ構造の最外層の第 1 の回路層はさらに複数の第 1 の電気接触パッドを有し、前記ビルドアップ構造の上に第 1 の絶縁保護層を形成し、前記第 1 の絶縁保護層に前記第 1 の電気接触パッドの各々を露出させる

ための複数の第 1 の絶縁保護層開孔を形成する工程を含む。

【0031】

前記パッケージ基板の製造方法は、前記第 1 の金属層をパターンニングすることにより第 2 の回路層を形成し、前記第 1 の補助誘電体層に前記第 2 の電気接触パッドと前記第 2 の回路層に電氣的に接続される複数の第 2 の導電ビアを形成し、前記第 2 の回路層が複数の第 2 の電気接触パッドを有し、前記第 1 の補助誘電体層の上に第 2 の絶縁保護層を形成し、前記第 2 の絶縁保護層に前記第 2 の電気接触パッドの各々を露出させるための複数の第 2 の絶縁保護層開孔を形成する工程を含む。

【0032】

上記三つのパッケージ基板の製造方法において、前記第 1 の金属層の第 1 の表面は平滑面であり、第 2 の表面は粗面である。

【発明の効果】

【0033】

上述のように、本発明に係るパッケージ基板は、先ず、二層の金属層をラミネートし、補助誘電体層で両層の金属層を覆い、次に、補助誘電体層の両側にビルドアップ構造をそれぞれ形成し、最後に二層の金属層の界面に沿って両側のビルドアップ構造を分離することにより二つのパッケージ基板を形成するものである。本発明は、最初に補助誘電体層の粘着特性によって中間層である二層の金属層をビルドアップ構造の形成過程にて分離させず、最後に二層の金属層の周囲の補助誘電体層の一部を切断することにより、二層の金属層を円滑に分離させ、プロセスを簡略化することができる。又、中間層である二層の金属層をパターンニングすることにより、回路層、金属バンプ又は支持構造を形成することができるため、従来技術のパッケージ基板の製造方法が中間層である一時キャリアに離型層又は接着層を形成しながら最後に中間層である一時キャリアを捨てなければいけないことによるコストの無駄及びプロセスの複雑化などの問題を回避することができる。従って、本発明は無駄を省き、プロセスとコストを低減することができる。

【0034】

又、本発明に係るパッケージ基板は、従来技術におけるソルダーレジスト層開孔に露出される電気接触パッドの代わりに、金属バンプがパッケージ基板のチップ実装側の表面の上に突出するため、ソルダーレジスト層に関するプロセスを省略できるだけでなく、ソルダーレジスト層開孔の電気接触パッドの上に半田バンプを形成することも回避できるため、さらにコストダウンと歩留まりの向上を図ることができる。

【図面の簡単な説明】

【0035】

【図 1 A】従来のパッケージ基板及びその製造方法を模式的に示す断面図である。

【図 1 B】従来のパッケージ基板及びその製造方法を模式的に示す断面図である。

【図 1 C】従来のパッケージ基板及びその製造方法を模式的に示す断面図である。

【図 1 D】従来のパッケージ基板及びその製造方法を模式的に示す断面図である。

【図 1 E】従来のパッケージ基板及びその製造方法を模式的に示す断面図である。

【図 1 F】従来のパッケージ基板及びその製造方法を模式的に示す断面図である。

【図 2 A】本発明に係るパッケージ基板及びその製造方法の第 1 の実施例を模式的に示す断面図である。

【図 2 B】本発明に係るパッケージ基板及びその製造方法の第 1 の実施例を模式的に示す断面図である。

【図 2 C】本発明に係るパッケージ基板及びその製造方法の第 1 の実施例を模式的に示す断面図である。

【図 2 D】本発明に係るパッケージ基板及びその製造方法の第 1 の実施例を模式的に示す断面図である。

【図 2 E】本発明に係るパッケージ基板及びその製造方法の第 1 の実施例を模式的に示す断面図である。

【図 2 F】本発明に係るパッケージ基板及びその製造方法の第 1 の実施例を模式的に示す

断面図である。

【図 3 A】本発明に係るパッケージ基板及びその製造方法の第 2 の実施例を模式的に示す断面図である。

【図 3 B】本発明に係るパッケージ基板及びその製造方法の第 2 の実施例を模式的に示す断面図である。

【図 3 C】本発明に係るパッケージ基板及びその製造方法の第 2 の実施例を模式的に示す断面図である。

【図 3 D】本発明に係るパッケージ基板及びその製造方法の第 2 の実施例を模式的に示す断面図である。

【図 4 A】本発明に係るパッケージ基板及びその製造方法の第 3 の実施例を模式的に示す断面図である。

10

【図 4 B】本発明に係るパッケージ基板及びその製造方法の第 3 の実施例を模式的に示す断面図である。

【図 4 C】本発明に係るパッケージ基板及びその製造方法の第 3 の実施例を模式的に示す断面図である。

【図 4 D】本発明に係るパッケージ基板及びその製造方法の第 3 の実施例を模式的に示す断面図である。

【図 4 E】本発明に係るパッケージ基板及びその製造方法の第 3 の実施例を模式的に示す断面図である。

【図 4 F】本発明に係るパッケージ基板及びその製造方法の第 3 の実施例を模式的に示す断面図である。

20

【図 4 G】本発明に係るパッケージ基板及びその製造方法の第 3 の実施例を模式的に示す断面図である図 4 E の他の実施態様である。

【図 4 H】本発明に係るパッケージ基板及びその製造方法の第 3 の実施例を模式的に示す断面図である図 4 F の他の実施態様である。

【図 5 A】本発明に係るパッケージ基板及びその製造方法の第 4 の実施例を模式的に示す断面図である。

【図 5 B】本発明に係るパッケージ基板及びその製造方法の第 4 の実施例を模式的に示す断面図である。

【図 5 C】本発明に係るパッケージ基板及びその製造方法の第 4 の実施例を模式的に示す断面図である。

30

【図 5 D】本発明に係るパッケージ基板及びその製造方法の第 4 の実施例を模式的に示す断面図である。

【図 5 E】本発明に係るパッケージ基板及びその製造方法の第 4 の実施例を模式的に示す断面図である。

【図 5 F】本発明に係るパッケージ基板及びその製造方法の第 4 の実施例を模式的に示す断面図である。

【図 5 G】本発明に係るパッケージ基板及びその製造方法の第 4 の実施例を模式的に示す断面図である。

【発明を実施するための形態】

40

【0036】

以下、具体的な実施例によって本発明の実施形態を説明する。当業者は本明細書に記載の内容から本発明のその他の利点や効果を容易に理解することができる。

【0037】

又、本発明の全ての実施例において、各回路層の製造方法は煩雑で、その具体的な実施方法も従来の技術であるため、ここではその説明を省略する。

【0038】

[第 1 の実施例]

図 2 A 乃至図 2 F は、本発明に係るパッケージ基板及びその製造方法の第 1 の実施例を模式的に示す断面図である。

50

## 【 0 0 3 9 】

図 2 A に示すように、それぞれ対向する第 1 の表面 2 0 1 a、2 0 1 b と第 2 の表面 2 0 2 a、2 0 2 b を有し第 1 の表面 2 0 1 a、2 0 1 b で相互にラミネートされる二つの第 1 の金属層 2 0 a、2 0 b と、この第 1 の金属層 2 0 a、2 0 b の第 2 の表面 2 0 2 a、2 0 2 b の上にそれぞれ設けられる二つの第 1 の補助誘電体層 2 1 a、2 1 b と、この第 1 の補助誘電体層 2 1 a、2 1 b が露出した表面の上にそれぞれ設けられる二つの第 2 の金属層 2 2 a、2 2 b とを用意する。十分な剛性を提供するために、第 2 の金属層 2 2 a、2 2 b の厚さを第 1 の金属層 2 0 a、2 0 b より厚くする。

## 【 0 0 4 0 】

本実施例において、第 1 の表面 2 0 1 a、2 0 1 b は平滑面であり、第 2 の表面 2 0 2 a、2 0 2 b は粗面である。

10

## 【 0 0 4 1 】

図 2 B に示すように、これらの第 1 の金属層 2 0 a、2 0 b、第 1 の補助誘電体層 2 1 a、2 1 b、及び第 2 の金属層 2 2 a、2 2 b を圧着することで、二つの第 1 の補助誘電体層 2 1 a、2 1 b を一体に結合し最内部にある二つの第 1 の金属層 2 0 a、2 0 b を覆うようにし、それにより、一つの基材を形成する。二つの第 1 の金属層 2 0 a、2 0 b は第 1 の表面 2 0 1 a、2 0 1 b で互いに接触する。

## 【 0 0 4 2 】

図 2 C に示すように、第 2 の金属層 2 2 a、2 2 b をパターニングすることにより内層回路層 2 2 1 a、2 2 1 b を形成し、第 1 の補助誘電体層 2 1 a、2 1 b と内層回路層 2 2 1 a、2 2 1 b の上にビルドアップ構造 2 3 a、2 3 b を形成する。ビルドアップ構造 2 3 a、2 3 b は、少なくとも一つの第 1 の誘電体層 2 3 1 a、2 3 1 b と、この第 1 の誘電体層 2 3 1 a、2 3 1 b の上に形成される第 1 の回路層 2 3 2 a、2 3 2 b と、第 1 の誘電体層 2 3 1 a、2 3 2 b に形成され内層回路層 2 2 1 a、2 2 1 b と第 1 の回路層 2 3 2 a、2 3 2 b に電氣的に接続される複数の導電ビア 2 3 3 a、2 3 3 b とを含む。

20

## 【 0 0 4 3 】

図 2 D に示すように、上述の全体構造のエッジに沿って切断し、且つ切断ライン 2 4 は第 1 の金属層 2 0 a、2 0 b を通る。

## 【 0 0 4 4 】

図 2 E に示すように、二つの第 1 の金属層 2 0 a、2 0 b は二つの第 1 の補助誘電体層 2 1 a、2 1 b によって覆われて結合されるため、切断ライン 2 4 で切断した後、二つの第 1 の金属層 2 0 a、2 0 b を互いに分離させることにより二つの基礎基板が得られる。以降の工程については基礎基板を用いて説明する。

30

## 【 0 0 4 5 】

図 2 F に示すように、ビルドアップ構造 2 3 a の最外層の第 1 の回路層 2 3 2 a は複数の第 1 の電気接触パッド 2 3 4 a を有する。又、ビルドアップ構造 2 3 a の最外層の上には例えばソルダーレジスト層である第 1 の絶縁保護層 2 5 a を形成し、第 1 の絶縁保護層 2 5 a には各第 1 の電気接触パッド 2 3 4 a を露出させるための複数の第 1 の絶縁保護層開孔 2 5 0 a が形成される。又、第 1 の金属層 2 0 a をパターニングすることにより第 1 の補助誘電体層 2 1 a の上に第 2 の回路層 2 6 1 a を形成し、第 1 の補助誘電体層 2 1 a には内層回路層 2 2 1 a と第 2 の回路層 2 6 1 a に電氣的に接続される複数の第 2 の導電ビア 2 6 2 a を形成する。第 2 の回路層 2 6 1 a はさらに複数の第 2 の電気接触パッド 2 6 3 a を有する。又、第 1 の補助誘電体層 2 1 a と第 2 の回路層 2 6 1 a の上に例えばソルダーレジスト層である第 2 の絶縁保護層 2 7 a を形成し、この第 2 の絶縁保護層 2 7 a には各第 2 の電気接触パッド 2 6 3 a を露出させるための複数の第 2 の絶縁保護層開孔 2 7 0 a を形成する。

40

## 【 0 0 4 6 】

又、第 1 の電気接触パッド 2 3 4 a と第 2 の電気接触パッド 2 6 3 a の上に表面処理層 3 5 を形成し、本発明に係るパッケージ基板を製作した。表面処理層 3 5 は、例えば、プリフラックス (OSP ; organic solderability preserva

50

tives)、無電解ニッケル/無電解パラジウム/置換金(ENEPIG; Electroless Nickel Electroless Palladium Immersion Gold)、置換スズ(IT、Immersion Tin)などであってよい。又、各第1の電気接触パッド234aは半導体チップ(図示せず)を接続するためのものであり、各第2の電気接触パッド263aはプリント配線基板(図示なし)を接続するためのものである。

【0047】

又、本発明の実施例はコアレスのパッケージ基板の製作に用いられる基材を提供する。図2Bに示すように、基材は、対向する第1の表面201a、201bと第2の表面202a、202bをそれぞれ有し、第1の表面201a、201bで対向してラミネートされる二つの第1の金属層20a、20bと、この第1の金属層20a、20bの第2の表面202a、202bの上にそれぞれ設けられる二つの第1の誘電体層21a、21bと、この第1の補助誘電体層21a、21bが露出した表面の上にそれぞれ設けられる二つの第2の金属層22a、22bと、からなるラミネート体であり、二つの第1の補助誘電体層21a、21bは一体に結合され、二つの第1の金属層20a、20bを覆う。

【0048】

上述の基材において、第1の表面201a、201bは平滑面であり、第2の表面202a、202bは粗面である。

【0049】

[第2の実施例]

図3A乃至図3Dは、本発明に係るパッケージ基板及びその製造方法の第2の実施例を模式的に示す断面図である。

【0050】

図3Aに示すように、図2Cの製造方法に続けて、ビルドアップ構造23a、23bの最外層の第1の回路層232a、232bは、さらに複数の第1の電気接触パッド234a、234bを有する。又、ビルドアップ構造23a、23bの最外層の上に例えばソルダーレジスト層である第1の絶縁保護層25a、25bを形成し、第1の絶縁保護層25a、25bには各第1の電気接触パッド234a、234bを露出させるための複数の第1の絶縁保護層開孔250a、250bを形成する。

【0051】

図3Bに示すように、上述の全体構造のエッジに沿って切断し、且つ切断ライン24は第1の金属層20a、20bを通す。

【0052】

図3Cに示すように、二つの第1の金属層20a、20bは二つの第1の補助誘電体層21a、21bによって覆われて結合されるため、切断ライン24で切断した後、二つの第1の金属層20a、20bを互いに分離させることにより、二つの基礎基板が得られる。以降の工程についてはその中の一つの基礎基板を用いて説明する。

【0053】

図3Dに示すように、第1の金属層20aを除去することにより、第1の補助誘電体層21aを露出させる。第1の補助誘電体層21aには内層回路層221aの一部を露出させるための開孔210aを形成する。露出させた内層回路層221aは第3の電気接触パッド2210として機能する。第1の電気接触パッド234aと第3の電気接触パッド2210の上に表面処理層35を形成する。これにより、本発明に係るパッケージ基板を製作した。又、各第1の電氣的コンタクト234aは半導体チップ(図示せず)を接続するためのものであり、各第3の電気接触パッド2210はプリント配線基板(図示せず)を接続するためのものである。

【0054】

[第3の実施例]

図4A乃至図4Fは、本発明に係るパッケージ基板及びその製造方法の第3の実施例を模式的に示す断面図である。図4Gと図4Hは本実施例の他の実施態様を示す。

## 【 0 0 5 5 】

図 4 A に示すように、図 2 B の製造方法に続けて、第 2 の金属層 2 2 a、2 2 b をパターンニングすることにより、内層回路層 3 0 1 a、3 0 1 b を形成する。第 1 の補助誘電体層 2 1 a、2 1 b には内層回路層 3 0 1 a、3 0 1 b と第 1 の金属層 2 0 a、2 0 b に電氣的に接続される複数の内層導電ビア 3 0 2 a、3 0 2 b を形成する。第 1 の補助誘電体層 2 1 a、2 1 b と内層回路層 3 0 1 a、3 0 1 b の上にビルドアップ構造 2 3 a、2 3 b を形成する。ビルドアップ構造 2 3 a、2 3 b は、少なくとも一つの第 1 の誘電体層 2 3 1 a、2 3 1 b と、この第 1 の誘電体層 2 3 1 a、2 3 1 b の上に形成される第 1 の回路層 2 3 2 a、2 3 2 b と、この第 1 の誘電体層 2 3 1 a、2 3 1 b に形成され内装回路層 3 0 1 a、3 0 1 b と第 1 の回路層 2 3 2 a、2 3 2 b に電氣的に接続される複数の第 1 の導電ビア 2 3 3 a、2 3 3 b と、を含む。

10

## 【 0 0 5 6 】

図 4 B に示すように、ビルドアップ構造 2 3 a、2 3 b の最外層の第 1 の回路層 2 3 2 a、2 3 2 b は、さらに複数の第 1 の電気接触パッド 2 3 4 a、2 3 4 b を有する。ビルドアップ構造 2 3 a、2 3 b の最外層の上に例えばソルダーレジスト層である第 1 の絶縁保護層 2 5 a、2 5 b を形成する。第 1 の絶縁保護層 2 5 a、2 5 b には各第 1 の電気接触パッド 2 3 4 a、2 3 4 b を露出させるための複数の第 1 の絶縁保護層開孔 2 5 0 a、2 5 0 b をそれぞれ形成する。

## 【 0 0 5 7 】

図 4 C に示すように、上述の全体構造のエッジに沿って切断し、且つ切断ライン 2 4 は第 1 の金属層 2 0 a、2 0 b を通す。

20

## 【 0 0 5 8 】

図 4 D に示すように、二つの第 1 の金属層 2 0 a、2 0 b は二つの第 1 の補助誘電体層 2 1 a、2 1 b によって覆われて結合するため、切断ライン 2 4 で切断した後、二つの第 1 の金属層 2 0 a、2 0 b を互いに分離させることにより、二つの基礎基板が得られる。以降の工程についてはその中の一つの基礎基板を用いて説明する。

## 【 0 0 5 9 】

図 4 E に示すように、パターンニングによって第 1 の金属層 2 0 b の一部を除去することにより、基礎基板の外周に金属支持フレーム 2 0 3 b を形成する。内層導電ビア 3 0 2 b の上には電氣的に接続するための金属バンプ 2 0 0 b を形成する。金属支持フレーム 2 0 3 b、金属バンプ 2 0 0 b、及び第 1 の電気接触パッド 2 3 4 b の上に表面処理層 3 5 を形成する。これにより、本発明に係るパッケージ基板を製作した。

30

## 【 0 0 6 0 】

図 4 F に示すように、パッケージ基板の上に半導体チップ 3 1 を接着する。半導体チップ 3 1 の作用面には複数の電極パッド 3 1 1 を有する。これらの電極パッド 3 1 1 は半田バンプ 3 2 により各金属バンプ 2 0 0 b に電氣的に接続される。半導体チップ 3 1 とパッケージ基板の間に充填材料 3 4 を形成する。各第 1 の電気接触パッド 2 3 4 a の上の表面処理層 3 5 の上に半田ボール ( s o l d e r b a l l ) 3 3 を形成する。

## 【 0 0 6 1 】

図 4 G と図 4 H は本実施例の他の態様を示す図である。金属バンプ 2 0 0 b はボンディングパッケージに用いられるボンディングパッドである。パターンニングにより第 1 の金属層 2 0 b の一部を除去することにより、各内層導電ビア 3 0 2 b に接続される大面積のヒートシンク 2 0 0 b ' を形成する。各ボンディングパッドはヒートシンク 2 0 0 b ' の周囲にある。ヒートシンク 2 0 0 b ' は半導体チップ 3 1 の非作用面 3 1 b に接着される。図 4 H に示すように、ヒートシンク 2 0 0 b ' は半導体チップ 3 1 の熱量を迅速に外部に伝えることで、半導体チップ 3 1 の温度の過剰な上昇を防ぐために用いられる。半導体チップ 3 1 の作用面 3 1 a は複数の電極パッド 3 1 1 を有する。これらの電極パッド 3 1 1 はボンディングワイヤ 3 6 を介してボンディングパッドとしての各金属バンプ 2 0 0 b に電氣的に接続される。半導体チップ 3 1 とパッケージ基板の上には半導体チップ 3 1、ボンディングワイヤ 3 6、及び金属バンプ 2 0 0 b を覆うモールド化合物 ( m o l d i n g

40

50

compound) 37を形成する。各第1の電気接触パッド234aの上の表面処理層35の上に半田ボール33を形成する。

【0062】

又、本発明の実施例はパッケージ基板を提供する。図4Eと図4Gに示すように、パッケージ基板は、第1の補助誘電体層21bと、金属バンプ200bと、ビルドアップ構造23と、例えばソルダーレジスト層である第1の絶縁保護層25bと、を含む。第1の補助誘電体層21bは、一方の表面に内層回路層301bが設けられる。第1の補助誘電体層21bには内層回路層301bに電氣的に接続される複数の内層導電ビア302が設けられる。金属バンプ200bは第1の補助誘電体層21bの他方の表面に設けられ、各内層導電ビア302bに接続される。ビルドアップ構造23は第1の補助誘電体層21bと内層回路層301bの上に形成される。ビルドアップ構造23bは、少なくとも一つの第1の誘電体層231bと、この第1の誘電体層231bの上に設けられる第1の回路層232bと、第1の誘電体層231bに設けられ内層回路層301bと第1の回路層232bに電氣的に接続される複数の第1の導電ビア233bと、を含む。ビルドアップ構造23bの最外層の第1の回路層232bはさらに複数の第1の電気接触パッド234bを有する。第1の絶縁保護層25bはビルドアップ構造23bの最外層に設けられる。第1の絶縁保護層25bには各第1の電気接触パッド234bを露出させるための複数の第1の絶縁保護層開孔250bが設けられる。内層導電ビア302bの内層回路層301bに電氣的に接続した一端の孔径は内層導電ビア302bの金属バンプ200bに電氣的に接続した他端の孔径より大きい。

10

20

【0063】

図4Eに示すように、これらの金属バンプ200bはフリップチップパッケージに用いられるソルダバンプパッドである。又は、図4Gに示すように、これらの金属バンプ200bはボンディングパッケージに用いられる。金属バンプ200bは大面積のヒートシンク200b'及びこのヒートシンク200b'の周囲にある複数のボンディングパッドを含む。

【0064】

上述のパッケージ基板は、第1の補助誘電体層21bの上に設けられる金属支持フレーム203bをさらに含む。

【0065】

図4Fは、図4Eに続けて、本発明を応用したパッケージ構造を示す。ここで、上述のパッケージ基板の上に半導体チップ31を接着する。半導体チップ31の作用面は複数の電極パッド311を有する。これらの電極パッド311は半田バンプ32により各金属バンプ200bに電氣的に接続される。半導体チップ31とパッケージ基板の間に充填材料34を形成する。各第1の電気接触パッド234bの上の表面処理層35の上に半田ボール35を形成する。

30

【0066】

図4Hは、図4Gに続けて、本発明を応用した他のパッケージ構造を示す。ここで、ヒートシンク200b'の上には作用面31aと非作用面31bを有する半導体チップ31を接着する。半導体チップ31の非作用面31bをヒートシンク200b'の上を接着する。半導体チップ31の作用面31aは複数の電極パッド311を有する。これらの電極パッド311はボンディングワイヤ36を介してボンディングパッドとしての各金属バンプ200bに電氣的に接続される。半導体チップ31とパッケージ基板の上に半導体チップ31、ボンディングワイヤ36、及び金属バンプ200bを覆うためのモールド化合物37を形成する。各第1の電気接触パッド234bの上の表面処理層35の上に半田ボール33を形成する。

40

【0067】

[第4の実施例]

図5A乃至図5Gは、本発明に係るパッケージ基板及びその製造方法の第4の実施例を模式的に示す断面図である。

50



## 【0068】

図5Aに示すように、それぞれ対向する第1の表面201a、201bと第2の表面202a、202bを有し、第1の表面201a、201bで相互にラミネートされる二つの第1の金属層20a、20bと、第1の金属層20a、20bの第2の表面202a、202bの上にそれぞれ設けられる二つの第1の補助誘電体層21a、21bと、第1の補助誘電体層21a、21bが露出した表面の上にそれぞれ設けられる二つのコア層28a、28bと、コア層28a、28bが露出した表面の上にそれぞれ設けられる二つの第2の補助誘電体層29a、29bと、第2の補助誘電体層29a、29bが露出した表面の上にそれぞれ設けられる二つの第2の金属層22a、22bと、を用意する。コア層28a、28bの対向する表面には複数の第1の電気接触パッド281a、281bと第2の電気接触パッド282a、282bをそれぞれ有する。又、コア層28a、28bには第1の電気接触パッド281a、281bと第2の電気接触パッド282a、282bに電氣的に接続される導電ビア283a、283bを有する。

10

## 【0069】

本実施例において、第1の表面201a、201bは平滑面であり、第2の表面202a、202bは粗面である。

## 【0070】

図5Bに示すように、これらの第1の金属層20a、20b、第1の補助誘電体層21a、21b、コア層28a、28b、第2の補助誘電体層29a、29b、及び第2の金属層22a、22bを圧着することにより、二つの第1の補助誘電体層21a、21bを一体に結合し、最内部にある第1の金属層20a、20bを覆い、且つ二つの第1の金属層20a、20bが第1の表面で互いに接触し、第1の電気接触パッド281a、281bが第2の補助誘電体層29a、29bに嵌め込まれ、第2の電気接触パッド282a、282bが第1の補助誘電体層21a、21bに嵌め込まれる。これにより、一つの基材として形成される。

20

## 【0071】

図5Cに示すように、第2の金属層22a、22bをパターニングすることにより、内層回路層301a、301bを形成し、第2の補助誘電体層29a、29bには内層回路層301a、301bと第1の電気接触パッド281a、281bに電氣的に接続される複数の内層導電ビア302a、302bを形成する。

30

## 【0072】

図5Dに示すように、第2の補助誘電体層29a、29bと内層回路層301a、301bの上にビルドアップ構造23a、23bを形成する。ビルドアップ構造23a、23bは、少なくとも一つの第1の誘電体層231a、231bと、この第1の誘電体層231a、231bの上に形成される第1の回路層232a、232bと、この第1の誘電体層231a、231bに形成され内層回路層301a、301bと第1の回路層232a、232bに電氣的に接続される複数の第1の導電ビア233a、233bを含む。

## 【0073】

図5Eに示すように、上述の全体構造のエッジに沿って切断し、且つ切断ライン24は第1の金属層20a、20bを通る。

40

## 【0074】

図5Fに示すように、上述のように、二つの第1の金属層20a、20bは二つの第1の補助誘電体層21a、21bによって覆われて結合されるため、切断ライン24で切断した後、二つの第1の金属層20a、20bを相互に分離させることにより、二つの基礎基板が得られる。以降の工程についてはその中の一つの基礎基板を用いて説明する。

## 【0075】

図5Gに示すように、ビルドアップ構造23aの最外層の第1の回路層232aはさらに複数の第1の電気接触パッド234aを有する。ビルドアップ構造23aの最外層の上には例えばソルダーレジスト層である第1の絶縁保護層25aを形成する。第1の絶縁保護層25aには各第1の電気接触パッド234aを露出させるための複数の第1の絶縁保

50

護層開孔 250a を形成する。

【0076】

第1の金属層 20a をさらにパターニングすることにより、第1の補助誘電体層 21a の上に第2の回路層 261a を形成し、第1の補助誘電体層 21a には第2の電気接触パッド 282a と第2の回路層 261a に電氣的に接続される複数の第2の導電ビア 262a を形成する。第2の回路層 261a はさらに複数の第2の電気接触パッド 263a を有する。第1の補助誘電体層 21a の上には例えばソルダーレジスト層である第2の絶縁保護層 27a を形成する。第2の絶縁保護層 27a には各第2の電気接触パッド 263a を露出させるための複数の第2の絶縁保護層開孔 270a を形成する。

【0077】

又、第1の電気接触パッド 234a と第2の電気接触パッド 263a の上に表面処理層 35 を形成しても良い。これにより、本発明に係るパッケージ基板を製作した。又、第1の電気接触パッド 234a は半導体チップ（図示せず）を接着するためのものであり、第2の電気接触パッド 263a はプリント配線基板（図示せず）を接着するためのものである。

【0078】

又、本発明の実施例は薄コア層のパッケージ基板の製作に用いられる基材を提供する。図5Bに示すように、基材は、それぞれ対向する第1の表面 201a、201b と第2の表面 202a、202b を有し、第1の表面 201a、201b で相互にラミネートされる二つの第1の金属層 20a、20b と、この第1の金属層 20a、20b の第2の表面 202a、202b の上にそれぞれ設けられる二つの第1の誘電体層 21a、21b と、この第1の補助誘電体層 21a、21b が露出した表面の上にそれぞれ設けられる二つのコア層 28a、28b と、このコア層 28a、28b が露出した表面の上にそれぞれ設けられる二つの第2の補助誘電体層 29a、29b と、第2の補助誘電体層 29a、29b が露出した表面の上にそれぞれ設けられる第2の金属層 22a、22b と、からなるラミネート体である。又、二つの第1の金属層 20a、20b は、共に、対向する第1の表面 201a、201b と第2の表面 202a、202b を有する。第1の金属層 20a、20b は第1の表面 201a、201b で互いに接触する。二つの第1の補助誘電体層 21a、21b は一体に結合し、二つの第1の金属層 20a、20b を覆う。第1の補助誘電体層 21a、21b の表面の上にはコア層 28a、28b、第2の補助誘電体層 29a、29b、及び第2の金属層 22a、22b を順に圧着する。

【0079】

上述の基材において、第1の表面 201a、201b は平滑面であり、第2の表面 202a、202b は粗面である。

【0080】

本実施例は、薄コア層を有するパッケージ基板に適用される。薄コア層の厚さは例えば 0.2mm 以下であり、薄コア層の厚さが薄すぎたり、柔らかすぎたりすることによって、プロセスでの薬液、エアナイフの噴射圧、又は重力により基板が曲がり易く、輸送過程において基板全体が壊れたり引っかかりたりし易くなり、ひいては生産ラインが止まるなどの問題が生じる恐れがあった。そのため、本発明の技術によれば、高剛性がある薄コア層を有するパッケージ基板を製作できる。

【0081】

上述のように、本発明に係るパッケージ基板は、先ず、二層の金属層をラミネートし、補助誘電体層で二層の金属層を覆い、次に、補助誘電体層の両側にビルドアップ構造をそれぞれ形成し、最後に二層の金属層の界面に沿って両側のビルドアップ構造を分離させることにより二つのパッケージ基板を形成するものである。本発明は最初に補助誘電体層によって中間層である二層の金属層を覆うため、ビルドアップ構造を形成する過程では分離させず、最後に二層の金属層の周囲を含む補助誘電体層部分を切断することにより、二層の金属層を円滑に分離させ、プロセスを簡略化することができる。又、中間層である二層の金属層をパターニングすることにより、回路層、金属バンプ、又は支持構造を形成する

ことができるため、従来技術のパッケージ基板の製造方法において、中間層である一時キャリアに離型層又は接着層を形成しながら最後に中間層である一時キャリアを捨てなければならないために生じていたコストの無駄及びプロセスの複雑化の問題を回避することができる。従って、本発明は無駄を省き、プロセスとコストを低減することができる。

#### 【0082】

又、本発明の第3の実施例におけるパッケージ基板は、金属バンプがパッケージ基板のチップセット側の表面の上に突出するため、従来技術におけるソルダーレジスト層開孔に露出される電気接触パッドに取って代わり、ソルダーレジスト層に関するプロセスを省略するだけでなく、ソルダーレジスト層開孔の電気接触パッドの上に半田バンプを形成することも回避できるため、さらにコストダウンと歩留まりの向上を達成することができる。

10

#### 【0083】

上述した実施形態は本発明の原理や効果を説明するための例示に過ぎず、本発明の実施形態を限定するものではない。本発明の主旨を逸脱しない範囲において、当業者が本明細書に記載の実施形態に種々の修飾と変更が可能であることは言うまでもない。またそうした修飾や変更も本発明の特許請求の範囲に含まれる。そして、本発明の保護範囲は特許請求の範囲に記載される。

#### 【符号の説明】

#### 【0084】

- 10 載置基板
- 11 薄膜金属層
- 12 離型層
- 13 キャリア金属層
- 14、231a、231b 第1の誘電体層
- 15、23a、23b ビルドアップ構造
- 16 絶縁保護層
- 20a、20b 第1の金属層
- 21a、21b 第1の補助誘電体層
- 22a、22b 第2の金属層
- 24 切断ライン
- 25a、25b 第1の絶縁保護層
- 27a 第2の絶縁保護層
- 28a、28b コア層
- 29a、29b 第2の補助誘電体層
- 31 半導体チップ
- 31a 作用面
- 31b 非作用面
- 32、141a 半田バンプ
- 33 半田ボール
- 34 充填材料
- 35 表面処理層
- 36 ボンディングワイヤ
- 37 モールド化合物
- 130 凹部
- 140 ビア
- 141b、233a、233b 第1の導電ビア
- 142、232a、232b 第1の回路層
- 151 第2の誘電体層
- 152、261a 第2の回路層
- 153、262a 第2の導電ビア
- 154 電気接触パッド

20

30

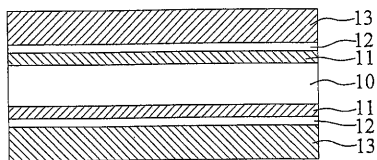
40

50

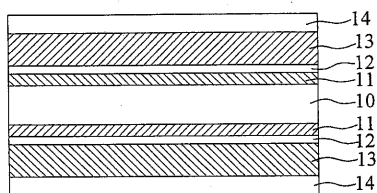
- 160 絶縁保護層開孔
- 200b 金属バンプ
- 200b ヒートシンク
- 201a、201b 第1の表面
- 202a、202b 第2の表面
- 203b 金属支持フレーム
- 210a 開孔
- 221a、221b、301a、301b 内層回路層
- 234a、234b 第1の電気接触パッド
- 250a、250b 第1の絶縁保護層開孔
- 263a 第2の電気接触パッド
- 270a 第2の絶縁保護層開孔
- 281a、281b 第1の電気接触パッド
- 282a、282b 第2の電気接触パッド
- 283a、283b 導電ビア
- 302a、302b 内層導電ビア
- 311 電極パッド
- 2210 第3の電気接触パッド

10

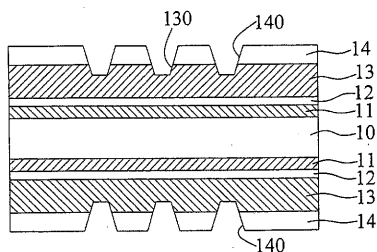
【図1A】



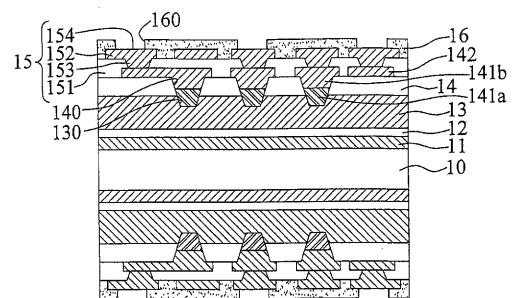
【図1B】



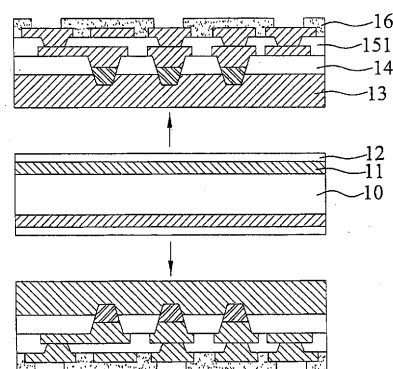
【図1C】



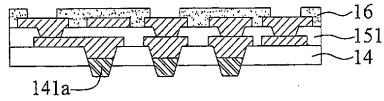
【図1D】



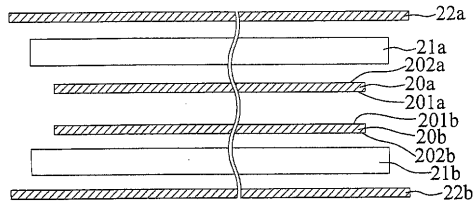
【図1E】



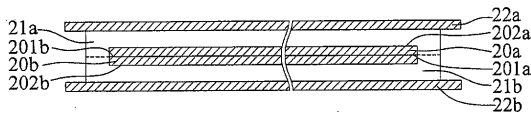
【図 1 F】



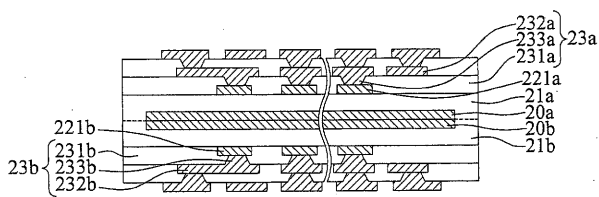
【図 2 A】



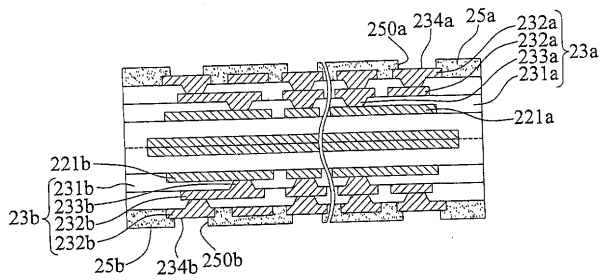
【図 2 B】



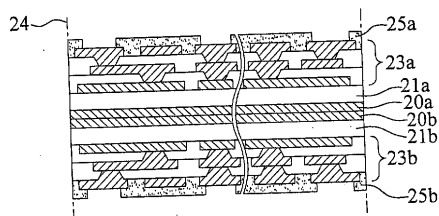
【図 2 C】



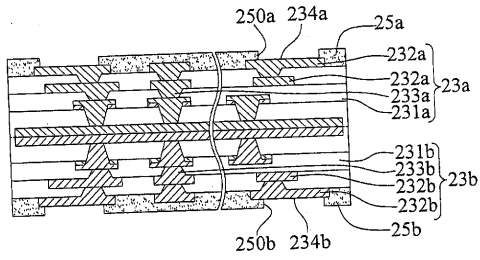
【図 3 A】



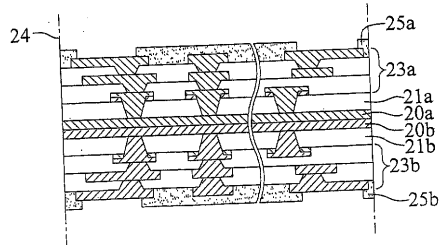
【図 3 B】



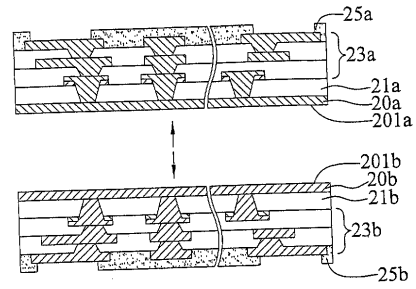
【図 4 B】



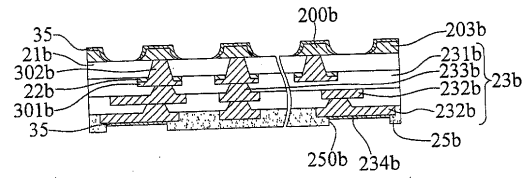
【図 4 C】



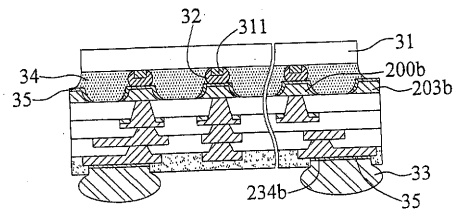
【図 4 D】



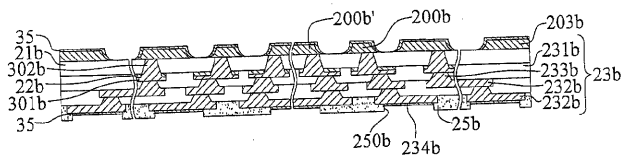
【図 4 E】



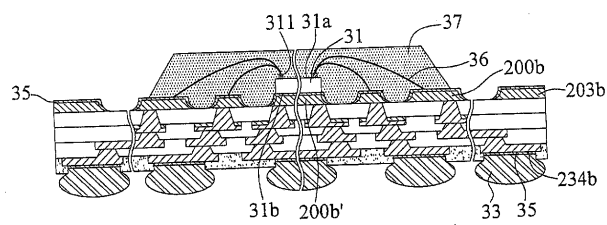
【図 4 F】



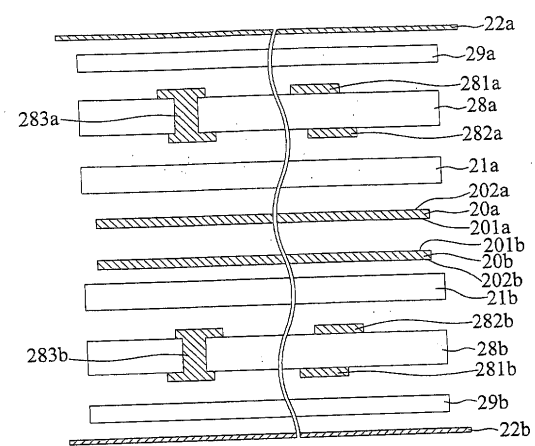
【図 4 G】



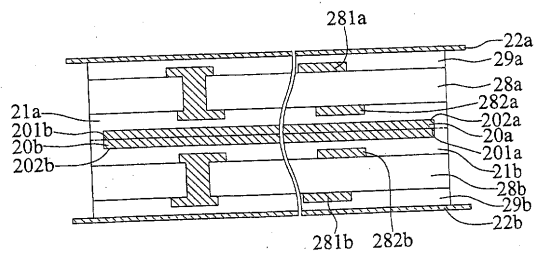
【図 4 H】



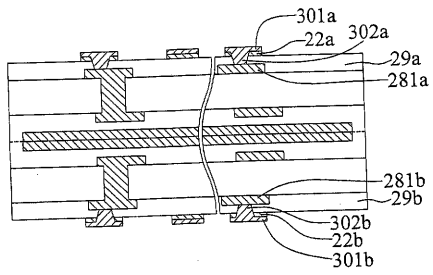
【図 5 A】



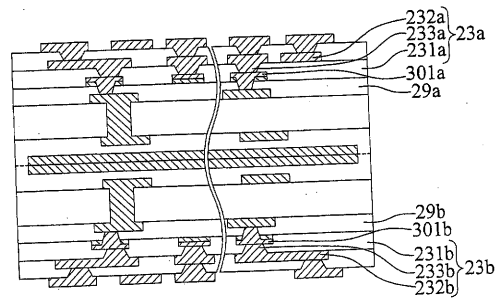
【図 5 B】



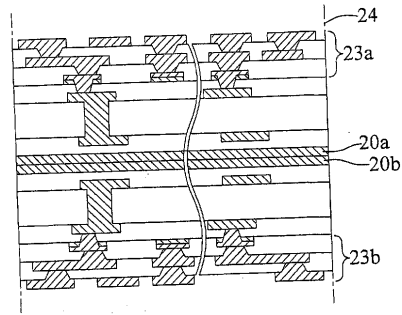
【図 5 C】



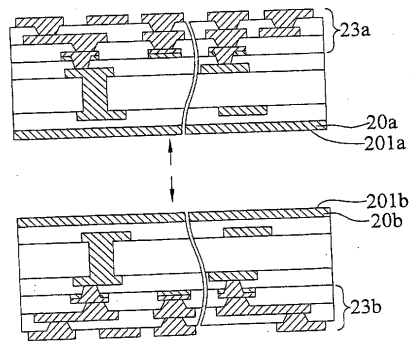
【図 5 D】



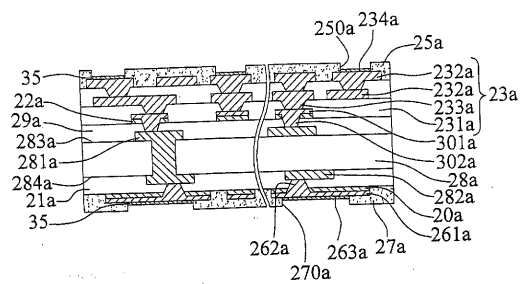
【図 5 E】



【図 5 F】



【図 5 G】



---

フロントページの続き

F ターム(参考) 5E346 AA12 AA13 AA15 AA22 AA32 AA35 AA38 AA43 CC08 CC31  
DD02 DD11 DD31 EE31 FF01 GG26 HH31 HH32 HH40