

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6223012号
(P6223012)

(45) 発行日 平成29年11月1日(2017.11.1)

(24) 登録日 平成29年10月13日(2017.10.13)

(51) Int.Cl.

H04N 19/91 (2014.01)

F 1

H04N 19/91

請求項の数 8 (全 9 頁)

(21) 出願番号 特願2013-129882 (P2013-129882)
 (22) 出願日 平成25年6月20日 (2013.6.20)
 (65) 公開番号 特開2015-5873 (P2015-5873A)
 (43) 公開日 平成27年1月8日 (2015.1.8)
 審査請求日 平成28年6月14日 (2016.6.14)

(73) 特許権者 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100090273
 弁理士 國分 孝悦
 (72) 発明者 金子 唯史
 東京都大田区下丸子3丁目30番2号 キ
 ャノン株式会社内

審査官 松永 隆志

最終頁に続く

(54) 【発明の名称】 画像符号化装置及び画像符号化方法

(57) 【特許請求の範囲】

【請求項 1】

画像データを符号化対象のブロック毎に直交変換して量子化し、エントロピー符号化を行う画像符号化装置であって、

前記量子化された信号から二値データを生成する二値化手段と、

前記二値化手段により生成された二値データを格納する二値データバッファと、

前記二値データバッファに格納された前記二値データを算術符号化する複数の算術符号化手段と、

前記複数の算術符号化手段により符号化されたスライス毎の複数の算術符号化データを格納する算術符号化データバッファとを備え、

前記複数の算術符号化手段は、並列動作で算術符号化を行うように制御し、

前記算術符号化データバッファに現在のスライスの算術符号化データを格納する先頭ア
ドレスは、直前のスライスの算術符号化データの先頭アドレスと直前のスライスの二値デ
ータ量から導かれるアドレスとすることを特徴とする画像符号化装置。

【請求項 2】

画像データを符号化対象のブロック毎に直交変換して量子化し、エントロピー符号化を行う画像符号化装置であって、

前記量子化された信号から二値データを生成する二値化手段と、

前記二値化手段により生成された二値データを格納する二値データバッファと、

前記二値データバッファに格納された前記二値データを算術符号化する複数の算術符号

10

20

化手段と、

前記複数の算術符号化手段により符号化されたスライス毎の複数の算術符号化データを格納する算術符号化データバッファとを備え、

前記複数の算術符号化手段は、並列動作で算術符号化を行うように制御し、

前記算術符号化データバッファに現在のスライスの算術符号化データを格納する先頭アドレスは、直前のスライスの算術符号化データの先頭アドレスと直前のスライスの二値データ量を加算した値以上のアドレスとすることを特徴とする画像符号化装置。

【請求項 3】

前記算術符号化手段は、スライス毎の算術符号化データを前記算術符号化データバッファに格納することを特徴とする請求項 1 又は 2 に記載の画像符号化装置。 10

【請求項 4】

前記算術符号化データバッファは、1つの連続したメモリ空間からなることを特徴とする請求項 1 ~ 3 の何れか 1 項に記載の画像符号化装置。

【請求項 5】

画像データを符号化対象のブロック毎に直交変換して量子化し、エントロピー符号化を行う画像符号化装置の画像符号化方法であって、

前記量子化された信号から二値データを生成する二値化工程と、

前記二値化工程により生成された二値データを二値データバッファに格納する格納工程と、

前記二値データバッファに格納された前記二値データを算術符号化する複数の算術符号化工程と、 20

前記複数の算術符号化工程により符号化されたスライス毎の複数の算術符号化データを算術符号化データバッファに格納する格納工程とを備え、

前記複数の算術符号化工程では、並列動作で算術符号化を行うように制御し、

前記格納工程では、前記算術符号化データバッファに現在のスライスの算術符号化データを格納する先頭アドレスを、直前のスライスの算術符号化データの先頭アドレスと直前のスライスの二値データ量から導かれるアドレスとすることを特徴とする画像符号化方法。

【請求項 6】

画像データを符号化対象のブロック毎に直交変換して量子化し、エントロピー符号化を行う画像符号化装置の画像符号化方法であって、 30

前記量子化された信号から二値データを生成する二値化工程と、

前記二値化工程により生成された二値データを二値データバッファに格納する格納工程と、

前記二値データバッファに格納された前記二値データを算術符号化する複数の算術符号化工程と、

前記複数の算術符号化工程により符号化されたスライス毎の複数の算術符号化データを算術符号化データバッファに格納する格納工程とを備え、

前記複数の算術符号化工程では、並列動作で算術符号化を行うように制御し、

前記格納工程では、前記算術符号化データバッファに現在のスライスの算術符号化データを格納する先頭アドレスは、直前のスライスの算術符号化データの先頭アドレスと直前のスライスの二値データ量を加算した値以上のアドレスとすることを特徴とする画像符号化方法。 40

【請求項 7】

請求項 5 又は 6 に記載の画像符号化方法の各工程をコンピュータに実行させるためのプログラム。

【請求項 8】

請求項 7 に記載のプログラムを記憶したことを特徴とするコンピュータ読み取り可能な記憶媒体。

【発明の詳細な説明】

【技術分野】**【0001】**

本発明は画像符号化装置及び画像符号化方法に関し、特に、エントロピー符号化にCABACを用いた画像符号化装置に用いて好適な技術に関するものである。

【背景技術】**【0002】**

従来、画像の圧縮符号化方式として、H.264が知られている。この圧縮符号化方式は、画像をマクロブロックと呼ばれる 16×16 画素のブロックに分割し、動き補償予測、直交変換を行い、さらにその変換係数を量子化し、エントロピー符号化を施し、画像の圧縮符号化を行うものである。この符号化方式は、MPEG-4 Part 10としても知られている。10

【0003】

H.264では、エントロピー符号化方式として、以下の2種類を規定している。1つはCAVLC (Context-Adaptive Variable Length Coding)であり、もう1つはCABAC (Context - Adaptive Binary Arithmetic Coding)である。

【0004】

CABACは、予測画像信号を直交変換して量子化する。そして、二値化手段により二値符号化された二値データに対し、符号化対象のカレントマクロブロックの周辺情報など符号化状態に関わるコンテキストを導出しながら、算術符号化手段により、算術符号化を行うものである。20

【0005】

算術符号化の処理は、二値データを1ビット1サイクルで処理するため、二値データ量に比例して処理サイクルが変化する。また、二値データ量はピクチャタイプや入力される画像によって膨大になる場合がある。よって、算術符号化処理は、発生しうる二値データの最大量にあわせて高速に動作させる必要があるが、消費電力が増大してしまう。

【0006】

そこで、二値化手段と算術符号化手段の間に二値データバッファを備えて、二値データをCABACの符号化単位であるスライス単位にバッファすることで、平均的な速度で算術符号化手段を動作させるようにした符号化装置が考案されている。このような符号化装置は特許文献1に開示されている。30

【0007】

特許文献1の技術を応用すると、より高ビットレートの符号化への対応が可能である。すなわち、複数の算術符号化手段を備えて、複数のスライスの算術符号化を並列に処理するものである。そして、出力された算術符号化データは複数備えた算術符号化データバッファに各々格納しておき、スライス毎に順次読み出すことで1つの符号化データを得ることができる。これにより、算術符号化手段の動作速度を上げることなく、高ビットレート化が実現できる。

【先行技術文献】**【特許文献】****【0008】**

【特許文献1】特開2008-141530号公報40

【発明の概要】**【発明が解決しようとする課題】****【0009】**

しかしながら、前述の高ビットレート対応の方法では、並列動作させる分の複数の算術符号化データバッファが必要であり、装置が大型化するという課題がある。また、複数の算術符号化データバッファの合計サイズを増やさないようにするために、1つあたりのバッファサイズを小さくすると、ピクチャあたりの最大発生符号量を小さく制御しなくてはならなくなり、画質低下の原因となってしまう問題点があった。

本発明は前述の問題点に鑑み、高ビットレートの符号化を行う画像符号化装置において50

、算術符号化データバッファの増大を抑え、かつ画質低下のない符号化装置を提供できるようにすることを目的とする。

【課題を解決するための手段】

【0010】

本発明の画像符号化装置は、画像データを符号化対象のブロック毎に直交変換して量子化し、エントロピー符号化を行う画像符号化装置であって、前記量子化された信号から二値データを生成する二値化手段と、前記二値化手段により生成された二値データを格納する二値データバッファと、前記二値データバッファに格納された前記二値データを算術符号化する複数の算術符号化手段と、前記複数の算術符号化手段により符号化されたスライス毎の複数の算術符号化データを格納する算術符号化データバッファとを備え、前記複数の算術符号化手段は、並列動作で算術符号化を行うように制御し、前記算術符号化データバッファに現在のスライスの算術符号化データを格納する先頭アドレスは、直前のスライスの算術符号化データの先頭アドレスと直前のスライスの二値データ量から導かれるアドレスとすることを特徴とする。10

【発明の効果】

【0011】

本発明によれば、複数の算術符号化手段により高ビットレートに対応した画像符号化装置において、算術符号化データバッファを一つの連続したメモリ空間とすることが可能となる。これにより、バッファサイズの増大を抑えてかつ画質低下のない符号化装置を提供することができる。20

【図面の簡単な説明】

【0012】

【図1】第1の実施形態を示し、画像符号化装置の構成例を示すブロック図である。

【図2】第1の実施形態を示し、画像符号化装置の動作を表すデータフロー図である。

【発明を実施するための形態】

【0013】

以下、本発明に係る画像符号化装置及び画像符号化方法の実施形態について、図面を参照しながら詳細に説明する。

(第1の実施形態)

図1は、本実施形態に係る画像符号化装置100の構成例を示すブロック図である。本実施形態の画像符号化装置は、画像データを符号化対象のブロック毎に直交変換して量子化し、エントロピー符号化を行うために、算術符号化手段を2つ備えた構成例を示している。本実施形態に係る画像符号化装置は、前述したH.264やH.264の後に標準化されたH.265、又はそれらに類似する動画像の符号化方式に対応する。30

以下、本実施形態の画像符号化装置100の構成例において、各ブロックの動作について説明する。

【0014】

図1において、予測処理部101は符号化対象となる画像信号を入力し、16画素×16画素の符号化対象のブロック毎に符号化モードの決定及び動き検出を行う。そして、符号化モードに応じてイントラ予測処理、またはインター予測処理を行って、予測残差信号をDCT変換部102に出力する。40

【0015】

DCT変換部102は、例えば離散コサイン変換(DCT)のような直交変換を行い、予測残差信号をDCT係数に変換し、量子化部103に出力する。

量子化部103は、DCT係数を量子化し、二値化部104に出力する。この時、量子化に用いられる量子化パラメータは後述する符号量制御部109から入力される。

【0016】

メモリインターフェース107は後述する複数のブロック(二値化部104、算術符号化部105、106、フォーマッター110)からの読み書き要求を調停してメモリ108にデータを読み書きするためのインターフェースである。50

【 0 0 1 7 】

二値化部 104 は、量子化された D C T 係数を入力し、C A B A C における所定の二値変換方法により D C T 係数を二値化して二値データを出力する。出力された二値データはメモリインターフェース 107 を介して、二値データを格納する二値データバッファとして設けられているメモリ 108 の二値データ領域に書き込まれる。また、スライス毎の二値データの発生符号量を計測して符号量制御部 109 に出力する。

【 0 0 1 8 】

符号量制御部 109 は、二値データの発生符号量が適切な符号量となるように符号化対象のブロック毎に量子化パラメータを算出し、算出した量子化パラメータを量子化部 103 に出力する。

算術符号化部 105 および 106 はメモリインターフェース 107 を介して、メモリ 108 の二値データ領域から二値データを読み出す。そして、C A B A C における所定の方法により算術符号化を行い、算術符号データを生成して出力する。

【 0 0 1 9 】

出力された算術符号データはメモリインターフェース 107 を介して、算術符号化データを格納する算術符号化データバッファとして設けられているメモリ 108 の算術符号データ領域に書き込まれる。これらの動作は算術符号化部 105 および 106 が並列動作して行われる。

【 0 0 2 0 】

ここで、算術符号化データの書き込み制御について説明する。

本実施形態は、複数の算術符号化手段からの算術符号化データを一つの連続したメモリ空間に格納することを特徴としている。一つの連続したメモリ空間に複数の算術符号化データを同時に書き込むためには、互いにデータを破壊（上書き）しないようにする必要がある。そこで、本実施形態の画像符号化装置 100 では、現在のスライスの算術符号化データを格納する先頭アドレスを、直前のスライスの算術符号化データの先頭アドレスと直前のスライスの二値データ量を加算した値以上のアドレスとしている。

【 0 0 2 1 】

C A B A C の算術符号化においては、ほとんどの場合、二値データが圧縮されて、二値データよりも算術符号化データの方が小さくなる。よって、前述したようなアドレスとすることで、複数の算術符号化部 105、106 がデータをメモリ 108 に同時に書き込んでも、互いにデータを破壊することがなくなる。より詳細な動作説明は後述する。

【 0 0 2 2 】

なお、算術符号化において、二値データよりも算術符号化データの方が大きくなってしまった場合は、いずれかのスライスの算術符号化データは破壊されてしまう。このため、これに備えて、予めコピーピクチャとなる算術符号化データをメモリ内の別領域に用意しておいて、破壊されたスライスの算術符号化データの代わりに使用するようにしてよい。

【 0 0 2 3 】

また、ピクチャタイプによって優先度を決めておいて、優先度の高いスライスを破壊させずに残すようにしてもよい。例えば、画面内予測によって符号化されるピクチャ（I ピクチャ）を 1 番目に高く、一方向の画面間予測をする符号化ピクチャ（P ピクチャ）を 2 番目、両方向の画面間予測が可能な符号化ピクチャ（B ピクチャ）を 3 番目の優先度とする。そして、I ピクチャ、P ピクチャをなるべくコピーピクチャとしないようにすることで、視覚上のコピーピクチャの影響を少なくすることができる。

【 0 0 2 4 】

フォーマッター 110 は、メモリインターフェース 107 を介して、メモリ 108 の算術符号データ領域から順次算術符号データを読み出す。そして、H.264 / A V C 等で規定されるヘッダーデータなどを付与して、符号化データとして外部に出力する。フォーマッター 110 から出力された符号化データは、図示しない伝送媒体や記録媒体に出力される。

10

20

30

40

50

【0025】

制御部111は、メモリ108内の二値データ領域、算術符号化データ領域に格納される各データアドレスを管理し、各ブロックを制御する。具体的には、二値化部104が二値データを書き出すアドレス、算術符号化部105、106が二値データを読み出すアドレス、算術符号化データを書き出すアドレス、フォーマッター110が算術符号化データを読み出すアドレスを全て管理する。さらに制御部111は、各ブロックに指示して、全体の処理を制御する。

【0026】

次に、図2を参照しながら、二値化部104および算術符号化部105、106の動作内容についてより詳細に説明する。

10

図2は、二値化部104、算術符号化部105、106、メモリ内の二値データ領域および算術符号化データ領域のデータの流れを表すデータフローを説明する図である。

図2において、二値化部104、算術符号化部105、106は、図1の二値化部104、算術符号化部105、106にそれぞれ同じなので同じ符号を付す。二値データ領域201、算術符号化データ領域202は、図1のメモリ108内に配置される二値データ領域、算術符号化データ領域を示している。

【0027】

また、図2中の「矢印」は説明を分かりやすくするため、動作中のある瞬間のデータの流れをしたものである。また、下記の説明中のアドレスとは、メモリ108内の各データ格納領域の先頭アドレスからのオフセットアドレスを意味している。

20

【0028】

メモリ108内において、二値データ領域201および算術符号化データ領域202はリングバッファとして動作するものであり、領域の最後まで書き込まれると、先頭に戻って書き込むように制御されている。

【0029】

まず、二値化部104から出力された二値データは、二値データ領域201の先頭アドレスから順次書き込まれて、スライス毎に $b(n)$ 、 $b(n+1)$ 、 $b(n+2)$ …と格納される。また、二値データ $b(n)$ 、 $b(n+1)$ 、 $b(n+2)$ の各々が格納されたアドレスはそれぞれ、 $A_b(n)$ 、 $A_b(n+1)$ 、 $A_b(n+2)$ で示されている。

30

【0030】

次に、算術符号化部105、106の動作について2つのステップに分けて説明する。

[ステップ1]

前述したように、二値データ領域201に数スライス分の二値データが書き込まれると、算術符号化部105は二値データ領域201から、1番目のスライスの二値データ $b(n)$ を読み出して、算術符号化を行い出力する。出力された算術符号化データ $c(n)$ は、算術符号化データ領域202の先頭アドレス $A_c(n)$ に導かれ、格納される。 $c(n)$ は1番目のスライスであるため、アドレス $A_c(n)$ は0となる。

【0031】

これと同時に、

40

算術符号化部106は二値データ領域201から、2番目のスライスの二値データ $b(n+1)$ を読み出して、算術符号化を行い出力する。出力された算術符号化データ $c(n+1)$ は、直前スライスの算術符号化データの先頭アドレス $A_c(n)$ と直前のスライスの二値データ $b(n)$ の符号量を加算したアドレス $A_c(n+1)$ に格納される。

【0032】**[ステップ2]**

算術符号化部105は二値データ領域201から、3番目のスライスの二値データ $b(n+2)$ を読み出して、算術符号化を行い出力する。出力された算術符号化データ $c(n+2)$ は、直前スライスの算術符号化データの先頭アドレス $A_c(n+1)$ と直前のスライスの二値データ $b(n+1)$ の符号量を加算したアドレス $A_c(n+2)$ に格納される

50

。

【0033】

これと同時に、

算術符号化部106は二値データ領域201から、4番目のスライスの二値データb($n+3$)を読み出して、算術符号化を行い出力する。出力された算術符号化データc($n+3$)は直前スライスの算術符号化データの先頭アドレスAc($n+2$)と直前のスライスの二値データb($n+2$)の符号量を加算したアドレスAc($n+3$)に格納される。

これ以降はステップ2を繰り返して、順次算術符号化処理がなされていく。

【0034】

このように、算術符号化部が算術符号化データ領域にデータを書き込む際に、現在のスライスの算術符号化データを格納する先頭アドレスを直前のスライスの算術符号化データの先頭アドレスと直前のスライスの二値データ量を加算した値以上のアドレスとする。これにより、複数の算術符号化部がデータを同時に書き込んでも、互いにデータを破壊することができないため、算術符号化データ領域を一つの連続したメモリ空間とすることができます。

10

【0035】

(その他の実施形態)

また、本発明は、以下の処理を実行することによっても実現される。即ち、前述した実施形態の機能を実現するソフトウェア(コンピュータプログラム)を、ネットワーク又は各種のコンピュータ読み取り可能な記憶媒体を介してシステム或いは装置に供給する。そして、そのシステム或いは装置のコンピュータ(またはCPUやMPU等)がプログラムを読み出して実行する処理である。

20

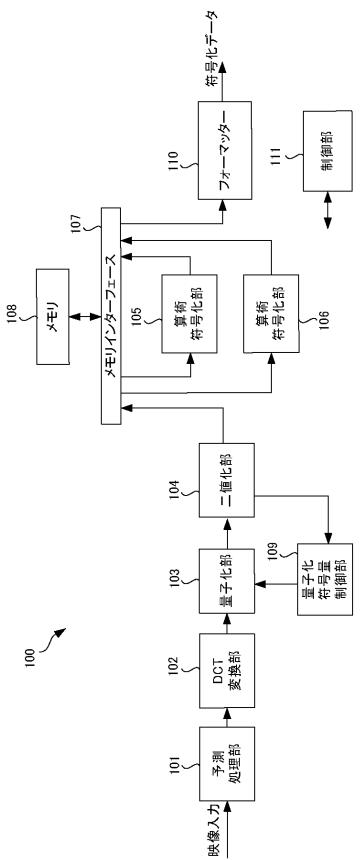
【符号の説明】

【0036】

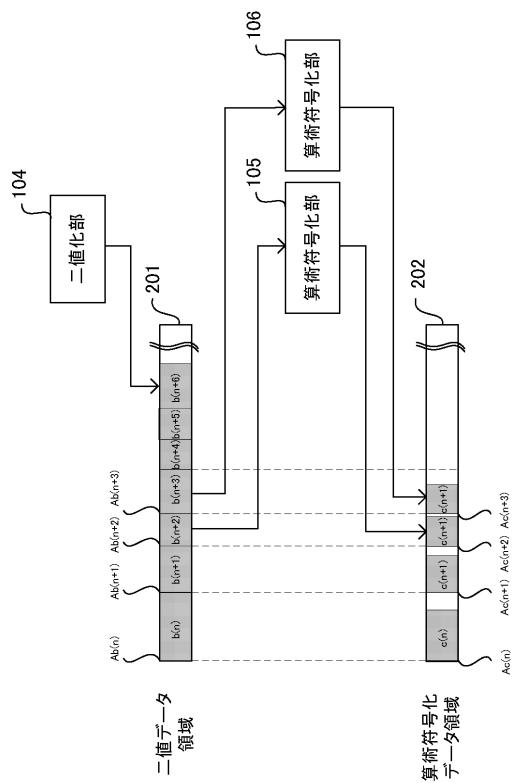
- 101 予測処理部
- 102 DCT変換部
- 103 量子化部
- 104 二値化部
- 105 算術符号化部
- 106 算術符号化部
- 107 メモリインターフェース
- 108 メモリ
- 109 符号量制御部
- 110 フォーマッター
- 111 制御部

30

【図1】



【図2】



フロントページの続き

(56)参考文献 特開2011-223358(JP,A)
特開2008-141531(JP,A)
特開2000-013609(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04N 19/00 - 19/98