



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0100299
(43) 공개일자 2014년08월14일

(51) 국제특허분류(Int. Cl.)
H05K 1/18 (2006.01) H05K 1/02 (2006.01)
H05K 3/32 (2006.01)

(21) 출원번호 10-2013-0013442

(22) 출원일자 2013년02월06일

심사청구일자 없음

(71) 출원인

한국전자통신연구원

대전광역시 유성구 가정로 218 (가정동)

(72) 발명자

박찬우

대전 유성구 은구비남로 34, 814동 1504호 (노은동, 열매마을8단지)

구재본

대전 서구 복수중로 30, 105동 401호 (복수동, 오량마을마루미)

(뒷면에 계속)

(74) 대리인

권혁수, 송윤호, 오세준

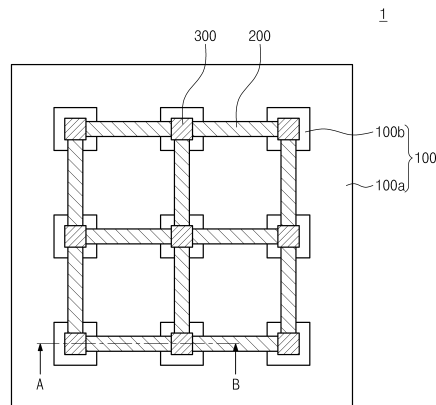
전체 청구항 수 : 총 19 항

(54) 발명의 명칭 전자회로 및 그 제조방법

(57) 요약

본 발명의 일 실시예에 따른 전자회로는 소자영역 및 배선영역을 포함하는 기관, 상기 소자 영역 상에 배치된 전자소자, 및 상기 배선영역 상에 배치되어, 상기 전자소자와 접촉하는 도전배선을 포함할 수 있다. 상기 기관은 상기 전자소자 및 상기 도전배선과 접하는 제1 면 및 상기 제1 면과 대향되는 제2 면을 가질 수 있다. 상기 배선영역에 해당하는 상기 제1 면 및 상기 제2 면은 요철구조를 가질 수 있다. 상기 소자영역에 해당하는 상기 제1 면은 편평할 수 있다. 상기 소자영역은 상기 배선영역보다 두꺼울 수 있다. 본 발명의 전자회로는 신축성 및 높은 신뢰성을 가질 수 있다.

대표도 - 도1



(72) 발명자

정순원

대전 유성구 배울1로 13, 201동 2402호 (관평동,
대우푸르지오)

나복순

대전 중구 태평로 15, 129동 602호 (태평동, 버드
내마을아파트)

임상철

대전 유성구 유성대로 1741, 107동 805호 (전민동,
세종아파트)

오지영

대전 중구 보문로30번길 51, (문창동)

추혜용

대전 유성구 엑스포로 501, 107동 801호 (전민동,
청구나래아파트)

이 발명을 지원한 국가연구개발사업

과제고유번호 10041416

부처명 지식경제부

연구사업명 산업원천기술개발사업(ETRI지원사업)

연구과제명 에너지 절감을 위한 7인치기준 2W급 환경적응 디스플레이 신모드 핵심 원천 기술 개발

기 여 율 1/1

주관기관 한국전자통신연구원

연구기간 2012.03.01 ~ 2017.02.28

특허청구의 범위

청구항 1

소자영역 및 배선영역을 포함하는 기관;
상기 소자 영역 상에 배치된 전자소자; 및
상기 배선영역 상에 배치되어, 상기 전자소자와 연결되는 도전배선을 포함하되,
상기 기관은 상기 전자소자 및 상기 도전배선과 접하는 제1 면 및 상기 제1 면과 대향되는 제2 면을 가지고,
상기 배선영역의 상기 제1 면 및 상기 제2 면은 요철구조를 가지며,
상기 소자영역의 상기 제1 면은 편평하며,
상기 소자영역은 상기 배선영역보다 두꺼운 전자회로.

청구항 2

제 1항에 있어서,
상기 배선영역의 최상부는 상기 소자영역의 최상부보다 낮은 레벨을 가지는 전자회로.

청구항 3

제 1항에 있어서,
상기 배선영역은 상기 소자영역보다 플렉서블한 전자회로.

청구항 4

제 1항에 있어서,
상기 요철구조는 라운드진 전자회로.

청구항 5

제 1항에 있어서,
상기 요철구조는 일 방향으로 파동이 진행되는 물결형태, 일 방향 및 상기 일 방향에 직교하는 타 방향으로 파동이 진행되는 물결형태, 파동이 지그재그로 진행되는 물결형태, 또는 파동이 불규칙한 방향으로 진행되는 물결형태를 가지는 전자회로.

청구항 6

제 1항에 있어서,
상기 도전배선은 상기 요철구조를 따라 연장되며, 물결형상의 굴곡을 가지는 전자회로

청구항 7

제 1항에 있어서,

상기 제1 면 상에 배치되어, 상기 전자 소자 및 상기 도선 배선을 덮는 제1 캐핑층을 더 포함하는 전자회로.

청구항 8

제 1항에 있어서,

상기 제2 면 상에 상기 전자소자 및 상기 도전배선과 이격 배치된 제2 캐핑층을 더 포함하는 전자회로.

청구항 9

제 1항에 있어서,

상기 소자영역은 10 내지 100 μm 의 두께를 가지고,

상기 배선영역은 1 내지 10 μm 의 두께를 가지는 전자회로.

청구항 10

라운드진 패턴을 가지는 몰드를 제공하는 것;

상기 몰드를 덮는 기판을 형성하는 것;

상기 기판의 일부를 제거하여, 상기 기판에 편평한 소자영역을 형성하는 것;

상기 기판에 요철구조를 가지는 배선영역을 형성하는 것; 및

상기 배선영역 상에 도전배선을 형성하고, 상기 소자영역 상에 전자소자들을 형성하는 것을 포함하되,

상기 배선영역은 상기 소자영역보다 얇은 두께를 가지며, 상기 몰드의 패턴을 따라 연장되는 상기 요철구조를 갖는 전자회로 제조방법.

청구항 11

제 10항에 있어서.

상기 배선영역을 형성하는 것은:

상기 배선영역의 최상면이 상기 소자영역의 최상면보다 낮은 레벨을 가지도록 폴리머를 스핀코팅하는 것을 포함하는 전자회로 제조방법.

청구항 12

제 10항에 있어서.

상기 소자영역을 형성하는 것은:

상기 배선영역에 해당하는 상기 기판을 식각하는 것을 포함하는 전자회로 제조방법

청구항 13

제 10항에 있어서,

상기 몰드를 제공하는 것은:

각진 형태의 리세스를 가지는 모기판을 제공하는 것; 및

상기 모기관 상에 라운드진 표면을 가지는 희생층을 형성하는 것을 포함하는 전자회로 제조방법.

청구항 14

제 10항에 있어서,

상기 몰드를 제공하는 것은:

모기관 상에 포토레지스트층을 형성하는 것;

상기 포토레지스트층에 각진 형태의 패턴을 형성하는 것; 및

상기 포토레지스트층을 리플로우하여 상기 라운드진 패턴을 형성하는 것을 포함하되,

상기 라운드진 패턴은 상기 요철구조와 대응되는 형태를 가지는 전자회로 제조방법.

청구항 15

제 10항에 있어서,

상기 몰드를 제공하는 것은:

포토레지스트층이 도포된 모기관을 제공하는 것; 및

그레이스케일 포토마스크를 사용하여 상기 포토레지스트층 상에 라운드진 패턴을 형성하는 것을 포함하되,

상기 라운드진 패턴은 상기 요철구조와 대응되는 형태의 물결형상을 가지는 전자회로 제조방법.

청구항 16

제 10항에 있어서,

상기 기관 상에 상기 도전배선 및 상기 전자소자를 덮는 제1 캐핑층을 형성하는 것을 더 포함하되, 상기 제1 캐핑층은 탄성중합체를 포함하는 전자회로 제조방법.

청구항 17

제 10항에 있어서,

상기 도전배선 및 상기 전자소자와 이격되어 마주하는 제2 캐핑층을 형성하는 것을 더 포함하되, 상기 제2 캐핑층은 탄성중합체를 포함하는 전자회로 제조방법.

청구항 18

제 10항에 있어서,

상기 기관을 상기 몰드로부터 분리시키는 것을 더 포함하는 전자회로 제조방법.

청구항 19

제 10항에 있어서,

상기 전자소자들은 서로 이격되며,

상기 도전배선은 상기 요철구조를 따라 연장되며, 상기 전자소자들을 전기적으로 연결시키는 전자회로

제조방법.

명세서

기술분야

[0001] 본 발명은 전자회로 및 그 제조방법에 관한 것으로, 보다 구체적으로는 신축성 전자회로 및 그 제조방법에 관한 것이다.

배경기술

[0002] 최근, 멀티미디어의 발달과 함께 신축성(stretchable) 전자회로의 중요성이 증대되고 있다. 신축성 전자회로는 로봇용 센서 피부, 웨어러블(wearable) 통신 소자, 인체내장/부착형 바이오 소자, 및/또는 차세대 디스플레이 등 다양한 분야에 응용될 수 있다. 이에 따라, 유기 발광 표시 장치(organic light emitting display: OLED), 액정 표시 장치(liquid crystal display: LCD), 전기영동장치(Electrophoretic display: EPD), 플라즈마 디스플레이 패널(plasma display panel: PDP), 박막 트랜지스터(thin-film transistor: TFT), 마이크로프로세서(microprocessor), 램(Random access memory: RAM) 등을 신축성 있는 기판 상에 만드는 것이 요구되고 있다. 신축성 전자회로는 외부에서 작용하는 힘에 의해 기판이 확장/수축되더라도 전기적인 기능을 유지해야 한다.

발명의 내용

해결하려는 과제

[0003] 본 발명의 해결하고자 하는 일 기술적 과제는 외부에서 가해지는 힘을 흡수하면서 회로기능을 유지하는 신축성 전자회로에 관한 것이다.

[0004] 본 발명이 해결하고자 하는 과제는 이상에서 언급한 과제에 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0005] 본 발명은 전자회로 및 그 제조방법에 관한 것이다. 일 실시예에 따르면, 전자회로는 소자영역 및 배선영역을 포함하는 기판, 상기 소자 영역 상에 배치된 전자소자, 및 상기 배선영역 상에 배치되어, 상기 전자소자와 연결되는 도전배선을 포함하되, 상기 기판은 상기 전자소자 및 상기 도전배선과 접하는 제1 면 및 상기 제1 면과 대향되는 제2 면을 가지고, 상기 배선영역의 상기 제1 면 및 상기 제2 면은 요철구조를 가지며, 상기 소자영역의 상기 제1 면은 편평하며, 상기 소자영역은 상기 배선영역보다 두꺼울 수 있다.

[0006] 일 실시예에 따르면, 상기 배선영역의 최상부는 상기 소자영역의 최상부보다 낮은 레벨을 가질 수 있다.

[0007] 일 실시예에 따르면, 상기 배선영역은 상기 소자영역보다 플렉서블할 수 있다.

[0008] 일 실시예에 따르면, 상기 요철구조는 라운드질 수 있다.

[0009] 일 실시예에 따르면, 상기 요철구조는 일 방향으로 파동이 진행되는 물결형태, 일 방향 및 상기 일 방향에 직교하는 타 방향으로 파동이 진행되는 물결형태, 파동이 지그재그로 진행되는 물결형태, 또는 파동이 불규칙한 방향으로 진행되는 물결형태를 가질 수 있다.

[0010] 일 실시예에 따르면, 상기 도전배선은 상기 요철구조를 따라 연장되며, 물결형상의 굴곡을 가질 수 있다.

[0011] 일 실시예에 따르면, 상기 제1 면 상에 배치되어, 상기 전자 소자 및 상기 도전 배선을 덮는 제1 캐핑층을 더 포함할 수 있다.

[0012] 일 실시예에 따르면, 상기 제2 면 상에 상기 전자소자 및 상기 도전배선과 이격 배치된 제2 캐핑층을 더 포함할 수 있다.

[0013] 일 실시예에 따르면, 상기 소자영역은 10 내지 100 μm의 두께를 가지고, 상기 배선영역은 1 내지 10 μm의 두께를 가질 수 있다.

[0014] 본 발명의 개념에 따른 전자회로 제조방법은 라운드진 패턴을 가지는 몰드를 제공하는 것, 상기 몰드를 덮는 기판을 형성하는 것, 상기 기판의 일부를 제거하여, 상기 기판에 편평한 소자영역을 형성하는 것, 상기 기판에 요

철구조를 가지는 배선영역을 형성하는 것, 및 상기 배선영역 상에 도전배선을 형성하고, 상기 소자영역 상에 전자소자들을 형성하는 것을 포함하되, 상기 배선영역은 상기 몰드의 패턴을 따라 연장되는 상기 요철구조를 가질 수 있다.

- [0015] 일 실시예에 따르면, 상기 배선영역을 형성하는 것은 상기 배선영역의 최상면이 상기 소자영역의 최상면보다 낮은 레벨을 가지도록 폴리머를 스핀코팅하는 것을 포함할 수 있다.
- [0016] 일 실시예에 따르면, 상기 소자영역을 형성하는 것은 상기 배선영역에 해당하는 상기 기판을 식각하는 것을 포함할 수 있다.
- [0017] 일 실시예에 따르면, 상기 몰드를 제공하는 것은 각진 형태의 리세스를 가지는 모기판을 제공하는 것, 및 상기 모기판 상에 라운드진 표면을 가지는 희생층을 형성하는 것을 포함할 수 있다.
- [0018] 일 실시예에 따르면, 상기 몰드를 제공하는 것은 모기판 상에 포토레지스트층을 형성하는 것, 상기 포토레지스트층에 각진 형태의 패턴을 형성하는 것, 및 상기 포토레지스트층을 리플로우하여 상기 라운드진 패턴을 형성하는 것을 포함하되, 상기 라운드진 패턴은 상기 요철구조와 대응되는 형태를 가질 수 있다.
- [0019] 일 실시예에 따르면, 상기 몰드를 제공하는 것은 포토레지스트층이 도포된 모기판을 제공하는 것, 및 그레이스 케일 포토마스크를 사용하여 상기 포토레지스트층 상에 라운드진 패턴을 형성하는 것을 포함하되, 상기 라운드진 패턴은 상기 요철구조와 대응되는 형태의 물결형상을 가질 수 있다.
- [0020] 일 실시예에 따르면, 상기 기판 상에 상기 도전배선 및 상기 전자소자를 덮는 제1 캐핑층을 형성하는 것을 더 포함하되, 상기 제1 캐핑층은 탄성중합체를 포함할 수 있다.
- [0021] 일 실시예에 따르면, 상기 도전배선 및 상기 전자소자와 이격되어 마주하는 제2 캐핑층을 형성하는 것을 더 포함하되, 상기 제2 캐핑층은 탄성중합체를 포함할 수 있다.
- [0022] 일 실시예에 따르면, 상기 기판을 상기 몰드로부터 분리시키는 것을 더 포함할 수 있다.
- [0023] 일 실시예에 따르면, 상기 전자소자들은 서로 이격되며, 상기 도전배선은 상기 요철구조를 따라 연장되며, 상기 전자소자들을 전기적으로 연결시킬 수 있다.

발명의 효과

- [0024] 본 발명의 일 실시예에 따른 전자회로는 소자영역 및 배선영역을 가지는 기판을 포함할 수 있다. 소자영역은 편평하고, 배선영역은 라운드진 요철구조를 가질 수 있다. 배선영역의 두께는 소자영역의 두께보다 얇을 수 있다. 배선영역은 소자영역보다 플렉서블할 수 있다. 본 발명의 개념에 따른 전자회로는 플렉서블하며, 신축성 있을 수 있다. 외부에서 전자회로에 가해지는 힘은 기판의 배선영역 및 도전배선에 의하여 수용될 수 있다. 전자소자는 외부의 힘에 의하여 영향을 받지 않을 수 있다. 이에 따라, 전자회로의 기능을 유지할 수 있다.

도면의 간단한 설명

- [0025] 본 발명의 보다 완전한 이해와 도움을 위해, 참조가 아래의 설명에 첨부도면과 함께 주어지고 참조번호가 아래에 나타나 있다.
 - 도 1은 본 발명의 일 실시예에 따른 전자회로를 도시한 평면도이다.
 - 도 2는 도 1의 A-B선을 따라 자른 단면도이다.
 - 도 3a 내지 도 3d는 본 발명의 실시예들에 따른 요철구조를 나타낸 사시도이다.
 - 도 4 및 도 5는 몰드의 제조방법의 일 예를 나타낸 단면도들이다.
 - 도 6 및 도 7은 몰드의 제조방법의 다른 예를 나타낸 단면도들이다.
 - 도 8 및 도 9는 몰드 제조방법의 또 다른 예를 나타낸 단면도이다.
 - 도 10 내지 도 16은 전자회로의 제조방법의 일 예를 나타낸 단면도들이다.

발명을 실시하기 위한 구체적인 내용

- [0026] 본 발명의 구성 및 효과를 충분히 이해하기 위하여, 첨부한 도면을 참조하여 본 발명의 바람직한 실시 예들을

설명한다. 그러나 본 발명은, 이하에서 개시되는 실시예들에 한정되는 것이 아니라, 여러가지 형태로 구현될 수 있고 다양한 변경을 가할 수 있다. 단지, 본 실시예들의 설명을 통해 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야의 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위하여 제공되는 것이다. 당해 기술분야에서 통상의 기술을 가진 자는 본 발명의 개념이 어떤 적합한 환경에서 수행될 수 있다는 것을 이해할 것이다.

- [0027] 본 명세서에서 사용된 용어는 실시 예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 ‘포함한다 (comprises)’ 및/또는 ‘포함하는(comprising)’ 은 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.
- [0028] 본 명세서에서 어떤 막(또는 층)이 다른 막(또는 층) 또는 기판상에 있다고 언급되는 경우에 그것은 다른 막(또는 층) 또는 기판상에 직접 형성될 수 있거나 또는 그들 사이에 제 3의 막(또는 층)이 개재될 수도 있다.
- [0029] 본 명세서의 다양한 실시 예들에서 제1, 제2, 제3 등의 용어가 다양한 영역, 막들(또는 층들) 등을 기술하기 위해서 사용되었지만, 이들 영역, 막들이 이 같은 용어들에 의해서 한정되어서는 안 된다. 이들 용어들은 단지 어느 소정 영역 또는 막(또는 층)을 다른 영역 또는 막(또는 층)과 구별시키기 위해서 사용되었을 뿐이다. 따라서, 어느 한 실시 예의 제1 막질로 언급된 막질이 다른 실시 예에서는 제2 막질로 언급될 수도 있다. 여기에 설명되고 예시되는 각 실시 예는 그것의 상보적인 실시예도 포함한다. 명세서 전체에 걸쳐서 동일한 참조번호로 표시된 부분들은 동일한 구성요소들을 나타낸다
- [0030] 본 발명의 실시예들에서 사용되는 용어들은 다르게 정의되지 않는 한, 해당 기술 분야에서 통상의 지식을 가진 자에게 통상적으로 알려진 의미로 해석될 수 있다.
- [0031]
- [0032] 이하, 첨부한 도면들을 참조하여 본 발명에 따른 전자회로를 설명한다.
- [0033] 도 1은 본 발명의 일 실시예에 따른 전자회로를 도시한 평면도이다. 도 2는 도 1의 A-B선을 따라 자른 단면도이다.
- [0034] 도 1 및 도 2를 참조하면, 전자회로(1)는 기판(100) 상의 도전배선(200), 전자소자(300), 및 캐핑층(400)을 포함할 수 있다.
- [0035] 기판(100)은 탄성중합체 물질을 포함할 수 있다. 예를 들어, 기판(100)은 폴리이미드(polyimide)를 포함할 수 있다. 기판(100)은 배선영역(100a) 및 소자영역(100b)을 포함할 수 있다. 소자영역(100b)은 편평할 수 있다. 소자영역(100b)은 10 내지 100 μm의 두께를 가지며, 배선영역(100a)보다 단단할 수 있다. 요철구조(150)가 배선영역(100a) 상에 제공될 수 있다. 요철구조(150)는 라운드질 수 있다. 예를 들어, 요철구조(150)는 물결형상을 가질 수 있다. 요철구조(150)의 최상면은 소자영역(101b)의 최상면보다 낮은 레벨을 가질 수 있다. 배선영역(100a)는 소자영역(100b)보다 얇은 두께, 예를 들어, 1 내지 10 μm의 두께를 가질 수 있다. 배선영역(100a)은 소자영역(100b)보다 얇은 두께 및 요철구조(150)를 가짐에 따라, 소자영역(100b)보다 플렉서블할 수 있다.
- [0036] 도 3a 내지 도 3d는 본 발명의 실시예들에 따른 요철구조를 나타낸 사시도들이다. 이하 도 1 및 도 2를 함께 참조하여 설명하기로 한다.
- [0037] 도 3a를 참조하면, 요철구조(150)는 x축 방향으로 파동이 진행되는 물결형상을 가질 수 있다. 일례로, 요철구조(150)의 x축 단면은 굴곡지고, 요철구조(150)의 y축 단면 및 평면은 직선형태를 가질 수 있다. 요철구조(150)의 z축은 높낮이가 다를 수 있다.
- [0038] 도 3b를 참조하면, 요철구조(150)는 x축 및 y축 방향으로 파동이 진행되는 물결 형상을 가질 수 있다. 일례로, 요철구조(150)의 x축 및 y축 단면은 굴곡질 수 있다. 요철구조(150)는 z축 방향으로 높낮이가 다를 수 있다. 요철구조(150)의 z축은 높낮이가 다를 수 있다.
- [0039] 도 3c를 참조하면, 요철구조(150)는 지그재그 방향으로 파동이 진행되는 물결형상을 가질 수 있다. 일례로, 요철구조(150)의 x축 단면, y축 단면, 및 평면(z축 단면)은 굴곡질 수 있다. 요철구조(150)의 z축은 높낮이가 다를 수 있다.
- [0040] 도 3d를 참조하면, 요철구조(150)는 불규칙한 방향으로 파동이 진행되는 물결형상을 가질 수 있다. 요철구조(150)의 x축 단면, y축 단면, 및/또는 평면은 불규칙한 형태의 굴곡질 수 있다. 요철구조(150)의 z축은 높낮이

가 다를 수 있다.

- [0041] 도 1 및 도 2를 다시 참조하면, 도전배선(200)이 기판(100)의 배선영역(100a) 상에 제공될 수 있다. 도전배선(200)은 기판(100) 상에서 패턴을 가질 수 있다. 도전배선(200)은 일 방향으로 연장된 직선들을 포함하는 평면을 가질 수 있다. 도전배선(200)은 상기 일 방향과 다른 타 방향으로 연장된 직선들을 더 포함할 수 있다. 도전배선(200)은 소자영역(100b)의 일부 상으로 연장될 수 있다. 도전배선(200)은 기판(100)의 요철구조(150)를 따라서 연장되고, 굴곡질 수 있다. 예를 들어, 도전배선(200)은 도 3a 내지 도 3d와 같은 물결형상을 가질 수 있다. 도전배선(200)은 전자소자(300)와 접촉할 수 있다. 도전배선(200)은 전자소자들(300) 사이에 배치되어, 전자소자들(300)을 전기적으로 연결할 수 있다. 도전배선(200)은 전도성 물질을 포함할 수 있다. 예를 들어, 도전배선(200)은 알루미늄, 금, 은, 구리, 텅스텐, 불순물이 도핑된 폴리실리콘 및/또는 이들간의 합금 중에서 적어도 하나를 포함할 수 있다.
- [0042] 전자소자(300)가 기판(100)의 소자영역(100b) 상에 제공될 수 있다. 전자소자(300)는 반도체 소자, 유기 발광소자(OLED), 액정 표시 소자(LCD), 전기영동소자(EPD), 플라즈마 디스플레이 패널(plasma display panel: PDP), 박막 트랜지스터(thin-film transistor: TFT), 마이크로프로세서(microprocessor) 및/또는 램(Random access memory: RAM) 중에서 적어도 하나를 포함할 수 있다.
- [0043] 캐핑층(400)은 제1 캐핑층(410) 및 제2 캐핑층(420)을 포함할 수 있다. 제1 캐핑층(410)이 기판(100)의 제1 면(101) 상에 제공될 수 있다. 제1 캐핑층(400)은 도전배선(200) 및/또는 전자소자(300)를 덮을 수 있다. 제2 캐핑층(420)은 기판(100)의 제2 면(102) 상에 제공될 수 있다. 제2 캐핑층(420)은 도전배선(200) 및 전자소자(300)와 이격될 수 있다. 캐핑층(400)은 탄성중합체 물질, 예를 들어, 폴리디메틸실록산(PDMS)을 포함할 수 있다. 캐핑층(400)은 도전배선(200) 및/또는 전자소자(300)를 보호할 수 있다. 다른 예로, 제1 캐핑층(410) 및/또는 제2 캐핑층(420)은 생략될 수 있다.
- [0044] 전자회로(1)는 신축성 전자회로일 수 있다. 전자회로(1)에 외부의 힘이 가해질 수 있다. 기판(100)의 요철구조(150) 및/또는 도전배선(200)은 물결형상의 굴곡을 가지므로, 충격을 흡수할 수 있다. 전자회로(1)에 가해지는 힘은 기판(100)뿐 아니라 캐핑층(400)을 통하여서도 분산될 수 있다. 도전배선(200)은 외부의 충격에도 불구하고 전자소자(300) 사이의 전기적인 연결을 유지시킬 수 있다. 전자소자(300)는 편평한 소자영역(100b) 상에 배치되어 외부의 힘에 의하여 영향을 받지 않을 수 있다. 이에 따라, 전자회로(1)의 기능이 유지될 수 있다.
- [0045] 본 발명의 실시예들에 따른 전자회로의 제조방법을 설명한다. 이하, 설명의 간소함을 위하여 도 1 내지 도 3d의 설명과 중복되는 내용은 생략하기로 한다.
- [0046] <몰드의 제조 예 1>
- [0047] 도 4 및 도 5는 몰드의 제조방법의 일 예를 나타낸 단면도들이다.
- [0048] 도 4를 참조하면, 각진 형태의 리세스(511)를 가지는 모기관(510)이 제공될 수 있다. 모기관(510)은 단단할 수 있다. 일 예로, 모기관(510)은 실리콘 웨이퍼일 수 있다. 다른 예로, 모기관(510)은 유리, 플라스틱, 산화인듐주석(Indium Tin Oxide, ITO), 및/또는 불소가 도핑된 산화주석(Fluorine containing tin oxide, FTO) 중에서 적어도 하나를 포함할 수 있다. 모기관(510)이 패터닝되어, 리세스(511)가 형성될 수 있다. 리세스(511)의 상면은 모기관(510)의 상면보다 낮은 레벨을 가질 수 있다.
- [0049] 도 5를 참조하면, 희생층(520)이 모기관(510) 상에 형성될 수 있다. 일 예로, 희생층(520)은 폴리메틸메타크릴레이트(Poly methyl methacrylate, PMMA)를 모기관(510) 상에 스핀코팅하여 형성될 수 있다. 희생층(520)이 모기관(510)의 리세스(511)를 덮어, 라운드진 패턴(500a)이 형성될 수 있다. 라운드진 패턴(500a)은 도 1에 도시된 기판(100)의 요철구조(150)에 상응하는 형상을 가지도록 형성될 수 있다. 예를 들어, 라운드진 패턴(500a)은 도 3a 내지 도 3d와 같은 물결형상을 가질 수 있다. 지금까지 설명한 제조방법의 일 예에 의하여 라운드진 패턴(500a)을 가지는 몰드(500)가 완성될 수 있다.
- [0050] < 몰드의 제조 예 2>
- [0051] 도 6 및 도 7은 몰드의 제조방법의 다른 예를 나타낸 단면도들이다. 이하 앞서 설명한 바와 중복되는 내용은 생략한다.

- [0052] 도 6을 참조하면, 포토레지스트층(530)을 포함하는 모기관(510)이 제공된다. 모기관(510)은 실리콘, 유리, 플라 스틱, 산화인듐주석, 또는 불소가 도핑된 산화주석을 포함할 수 있다. 포토레지스트층(530)은 각진 패턴(531)을 가질 수 있다. 포토레지스트층(530)은 모기관(510) 상에 포토레지스트 물질의 증착 및 노광공정을 포함하는 패 터닝에 의하여 형성될 수 있다.
- [0053] 도 7을 참조하면, 라운드진 패턴(500a)이 포토레지스트층(530)에 형성될 수 있다. 리플로우 공정에 의하여, 각 진 패턴(도 5에서 531)이 라운드진 패턴(500a)으로 변할 수 있다. 리플로우 공정은 포토레지스트층(530)의 유리 전이온도 이상에서 수행될 수 있다. 라운드진 패턴(500a)는 도 3a 내지 도 3d와 같은 물결형상을 가질 수 있다. 지금까지 설명한 제조방법의 다른 예에 의하여 라운드진 패턴(500a)을 가지는 몰드(500)가 완성될 수 있다.
- [0054] <몰드의 제조 예 3>
- [0055] 도 8 및 도 9는 몰드 제조방법의 또 다른 예를 나타낸 단면도이다. 이하 앞서 설명한 바와 중복되는 내용은 생 략한다.
- [0056] 도 8을 참조하면, 포토레지스트층(530)을 포함하는 모기관(510)이 제공된다. 모기관(510) 및 포토레지스트층 (530)은 각각 도 6에서 설명한 바와 동일하거나 유사한 물질을 포함할 수 있다.
- [0057] 도 9를 참조하면, 라운드진 패턴(500a)이 포토레지스트층(530)에 형성될 수 있다. 라운드진 패턴(500a)은 도 3a 내지 도 3d와 같은 물결 형상일 수 있다. 패턴링은 통과하는 빛의 양을 조절 가능한 그레이스케일 포토마스크 (600)를 사용하는 그레이스케일(grayscale) 노광공정(리소그래피)에 의하여 수행될 수 있다. 빛이 그레이스케일 포토마스크(600)를 투과하게 되면, 통과하는 빛의 양에 따라 포토레지스트층(530)의 노광 정도가 달라질 수 있 다. 포토레지스트층(530)은 빛의 진행방향, 빛의 투과도, 및/또는 빛의 세기를 주기적으로 변화시키며 노광될 수 있다. 이에 따라, 현상 시 제거되는 포토레지스트층(530)을 조절하여, 패턴(500a)의 형상이 제어될 수 있다. 예를 들어, 물결형상은 진폭, 주기, 및/또는 방향성 등을 조절하며 형성될 수 있다.
- [0058] 지금까지 설명한 제조방법의 또 다른 예에 의하여, 라운드진 패턴(500a)을 가지는 몰드(500)가 완성될 수 있다.
- [0059] <전자회로의 제조 예>
- [0060] 도 10 내지 도 16은 전자회로의 제조방법의 일 예를 나타낸 단면도들이다. 이하 앞서 설명한 바와 중복되는 내 용은 생략한다.
- [0061] 도 10을 참조하면, 기관(110)이 몰드(500) 상에 형성될 수 있다. 몰드(500)는 도 4 및 도 5의 예, 도 6 및 도 7 의 예, 또는 도 8 및 도 9의 예로써 제조된 라운드진 패턴(500a)을 가지는 몰드(500)일 수 있다. 일 예로, 폴리 이미드와 같은 유연한 폴리머를 몰드(500) 상에 스핀코팅하여, 기관(110)이 몰드(500)를 덮을 수 있다. 기관 (110)은 몰드(500)와 접하는 제2 면(102) 및 상기 제2 면(102)과 마주하는 제1 면(101)을 가질 수 있다. 기관 (110)의 두께를 조절하여, 기관(110)이 편평한 제1 면(101)을 가지도록 형성될 수 있다.
- [0062] 도 11을 참조하면, 기관(110)의 일부가 제거되어, 소자영역(100b)이 형성될 수 있다. 일 예로, 기관(110)의 제 거는 습식식각에 의하여 진행될 수 있다. 배선영역(100a)에 해당하는 기관(110)이 제거될 수 있다. 소자영역 (100b)에 해당하는 기관(110)은 제거되지 않을 수 있다. 소자영역(100b)의 제1 면(101)은 편평할 수 있다.
- [0063] 도 12를 참조하면, 폴리이미드와 같은 폴리머를 몰드(500) 상에 스핀코팅하여, 배선영역(100a)에 해당하는 기관 (120)이 형성될 수 있다. 배선영역(100a)은 1 내지 10 μm의 두께를 가지도록 형성될 수 있다. 배선영역(100a)에 서 제1 면(101)에 요철구조(150)가 형성될 수 있다. 요철구조(150)는 몰드(500)의 패턴(500a)을 따라 연장되며, 라운드질 수 있다. 요철구조(150)는 몰드(500)의 패턴(500a)과 대응되는 형태를 가질 수 있다. 배선영역(100a) 의 최상면은 상기 소자영역(100b)의 최상면보다 낮은 레벨을 가질 수 있다.
- [0064] 도 13을 참조하면, 도전배선(200)이 기관(100)의 배선영역(100a) 상에 형성될 수 있다. 도전배선(200)은 기관 (100)의 소자영역(100b)의 일부 상에도 형성될 수 있다. 전자소자(300)가 기관(100)의 소자영역(100b) 상에 형 성될 수 있다. 전자소자(300)의 형성공정은 도전배선(200)의 형성 이전에 수행될 수도 있다.
- [0065] 도 14를 참조하면, 제1 캐핑층(410)이 기관(100)의 제1 면(101) 상에 형성되어, 도전배선(200) 및 전자소자 (300)를 덮을 수 있다. 제1 캐핑층(410)은 탄성중합체 물질, 예를 들어, 폴리디메틸실록산(PDMS)을 도포하고,

고형화시켜 형성될 수 있다.

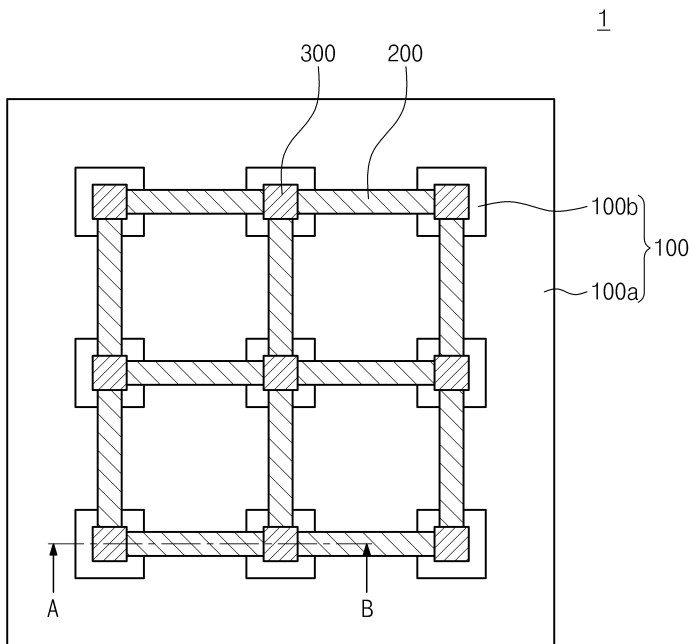
[0066] 도 15를 참조하면, 몰드(500)가 제거되어, 기관(100)이 몰드(500)로부터 분리될 수 있다. 몰드(500)의 제거는 리프트 오프 공정 또는 기계적 분리에 의하여 진행될 수 있다.

[0067] 도 16을 참조하면, 제2 캐핑층(420)이 기관(100)의 제2 면(102)을 덮도록 형성될 수 있다. 제2 캐핑층(420)은 탄성중합체 물질, 예를 들어, 폴리디메틸실록산(PDMS)을 도포하고, 고형화시켜 형성될 수 있다. 이에 따라, 본 발명의 실시예에 따른 전자소자(1)의 제조가 완성될 수 있다. 다른 예로, 제2 캐핑층(420)의 형성은 생략될 수 있다.

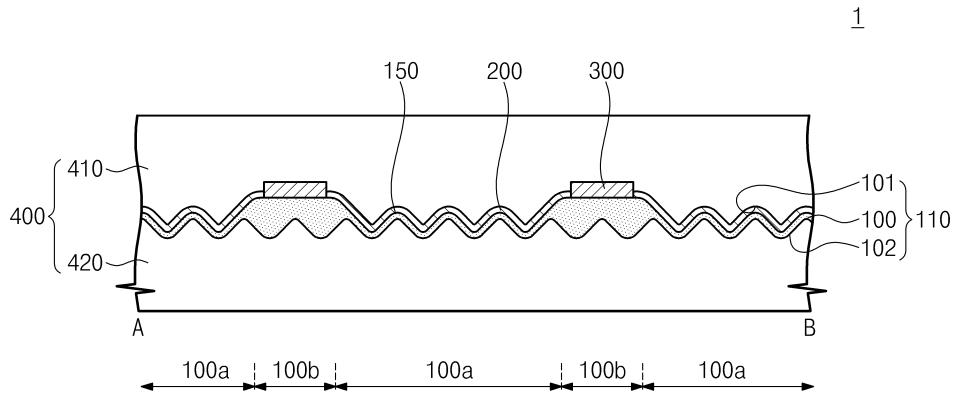
[0068] 프리스트레인(pre-strain) 방식에 의한 패터닝은 패턴이 형성되는 위치, 면적, 및 형태를 조절하기 어려울 수 있다. 본 발명에 따른 전자회로(1)의 제조방법은 배선영역(100a) 및 소지영역(100b)의 면적과 위치를 용이하게 조절할 수 있다. 요철구조(150)는 원하는 구조 및/또는 형태를 가지도록 제조될 수 있다. 예를 들어, 물결형상을 가지는 요철구조(150)는 물결의 진폭, 주기, 및/또는 방향성을 조절하며 제조될 수 있다. 또한, 신축성 있는 전자회로(1)가 탄성중합체가 아닌 폴리이미드와 같은 폴리머를 사용하여 제조될 수 있다.

도면

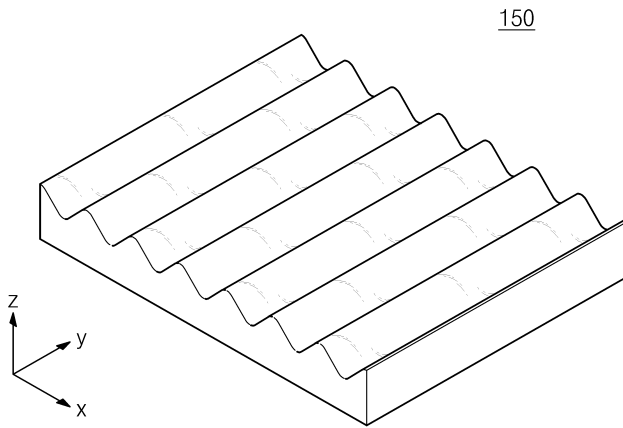
도면1



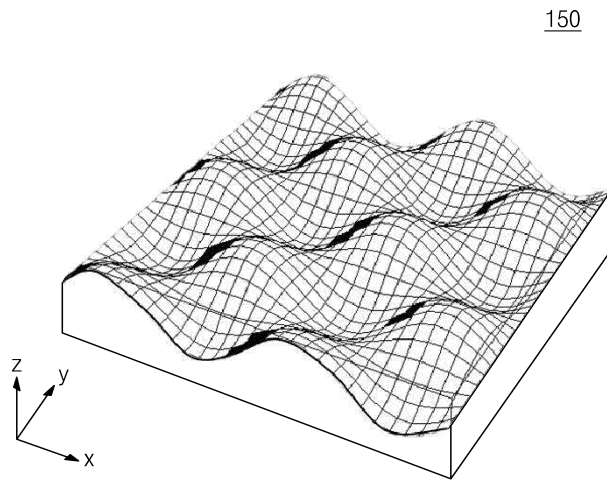
도면2



도면3a

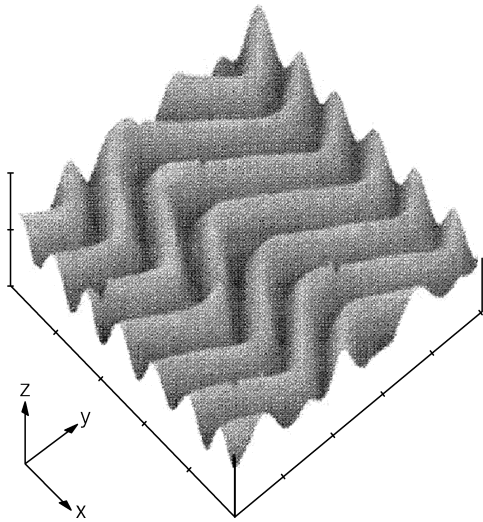


도면3b



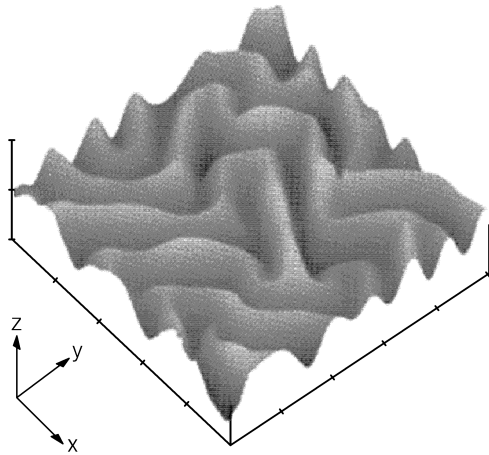
도면3c

150

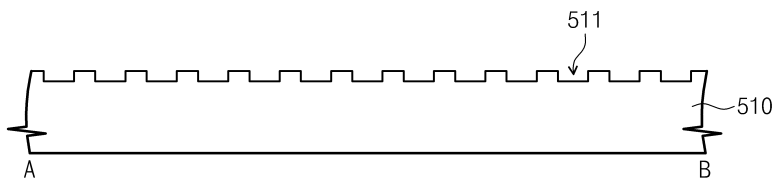


도면3d

150

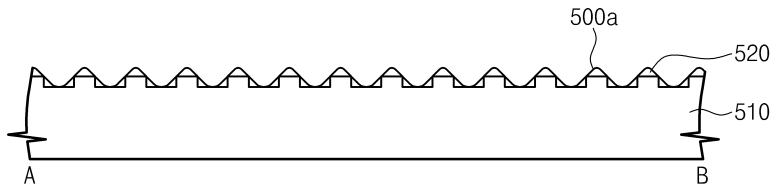


도면4

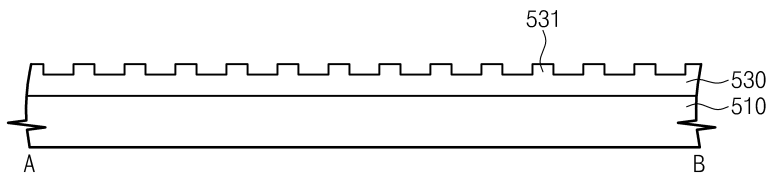


도면5

500

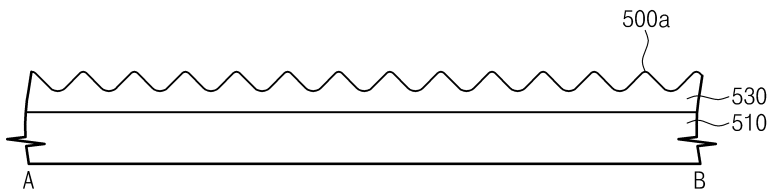


도면6

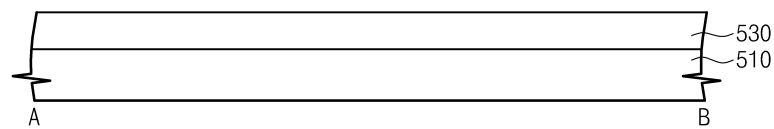


도면7

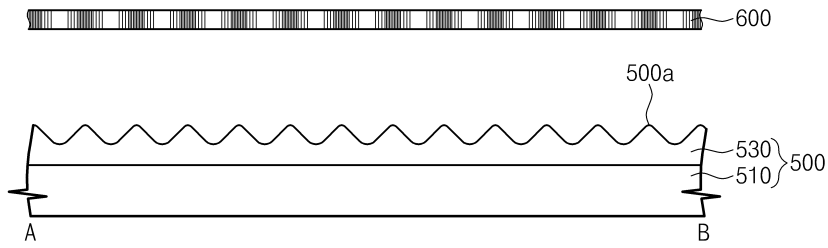
500



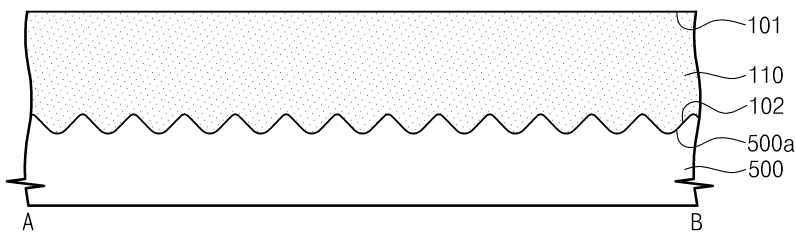
도면8



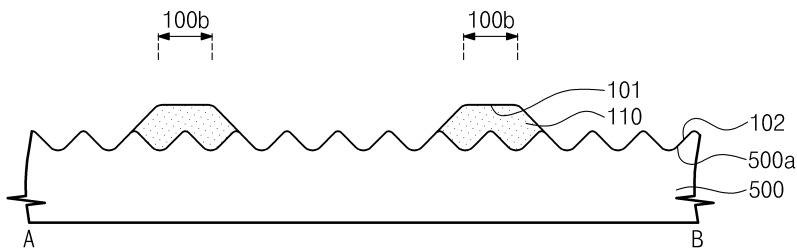
도면9



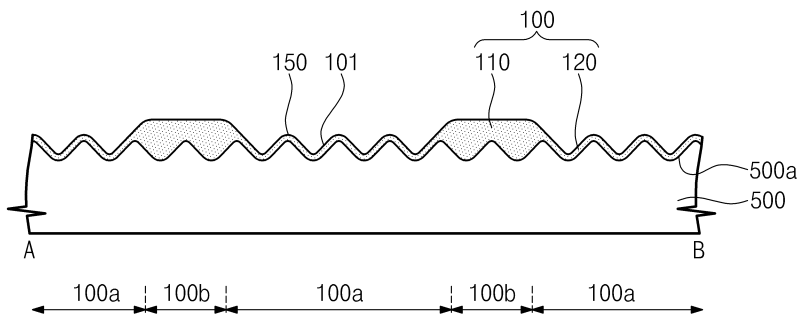
도면10



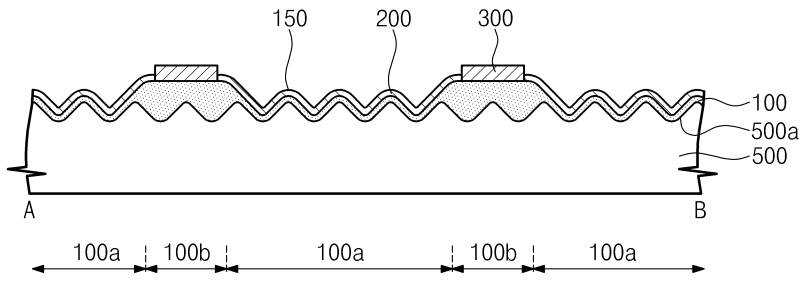
도면11



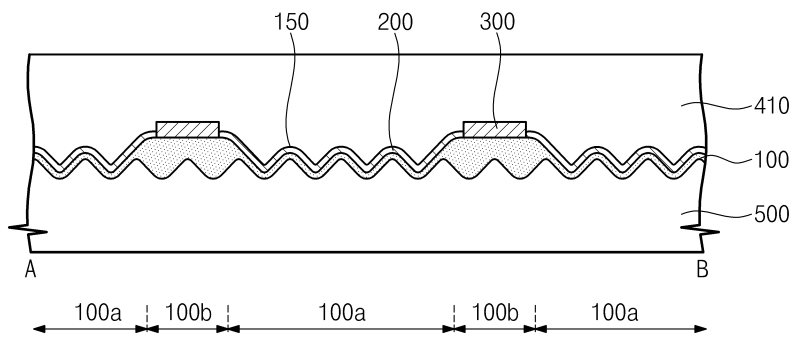
도면12



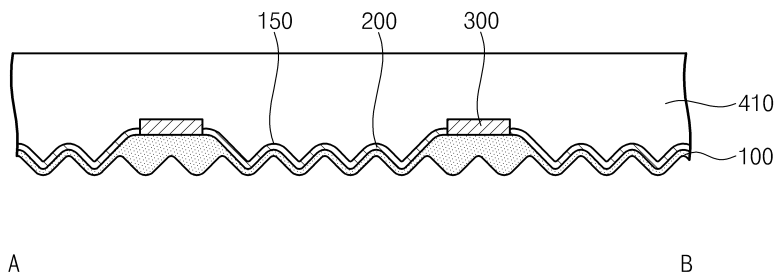
도면13



도면14



도면15



도면16

