

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-10487

(P2010-10487A)

(43) 公開日 平成22年1月14日(2010.1.14)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 27/146 (2006.01)	HO 1 L 27/14 A	4M118
HO 4 N 5/335 (2006.01)	HO 4 N 5/335 U	5C024

審査請求 有 請求項の数 9 O L (全 19 頁)

(21) 出願番号 特願2008-169447 (P2008-169447)
 (22) 出願日 平成20年6月27日 (2008. 6. 27)

(71) 出願人 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100122884
 弁理士 角田 芳末
 (74) 代理人 100133824
 弁理士 伊藤 仁恭
 (72) 発明者 糸長 総一郎
 東京都港区港南1丁目7番1号 ソニー株式会社内
 Fターム(参考) 4M118 BA14 CA04 CA18 DD04 DD12
 EA01 EA14 FA33
 5C024 BX01 BX07 CX03 GX03 GX14
 GY31 JX21

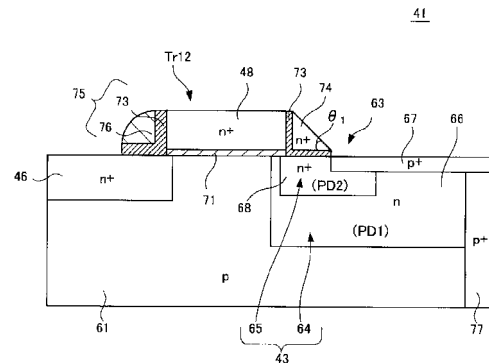
(54) 【発明の名称】 固体撮像装置及び電子機器

(57) 【要約】

【課題】 MOS型固体撮像装置における読み出し特性の改善を図る。

【解決手段】 単位画素内に、第1のフォトダイオード64と、第2のフォトダイオード65とからなる光電変換部43を有し、第2のフォトダイオード65が、転送ゲート電極72近傍に位置し、第1のフォトダイオード64よりも高い不純物濃度を有している。

【選択図】 図4



【特許請求の範囲】**【請求項 1】**

光電変換部と、
フローティングディフージョン部と、
n型半導体による転送ゲート電極と、
前記転送ゲート電極の前記光電変換部側に絶縁膜を介して形成されたn型半導体によるサイドウォールと、
前記転送ゲート電極の前記フローティングディフージョン部側に形成された絶縁層によるサイドウォールと
を有する固体撮像装置。

10

【請求項 2】

電荷蓄積時に、前記n型半導体によるサイドウォール下の前記光電変換部の表面が、ゲート電圧により、信号電荷と逆の電荷でピニングされる
請求項1記載の固体撮像装置。

【請求項 3】

単位画素内に、
第1のフォトダイオードと、第2のフォトダイオードとからなる光電変換部を有し、
前記第2のフォトダイオードが、転送ゲート電極近傍に位置し、前記第1のフォトダイオードよりも高い不純物濃度を有している
固体撮像装置。

20

【請求項 4】

前記第1のフォトダイオードは、表面に電荷蓄積領域とは逆導電型のアキュムレーション領域が形成された埋め込み型フォトダイオードで形成され、
前記第2のフォトダイオードは、表面に転送ゲート電極による電界、もしくは転送ゲート電極に絶縁膜を介して形成された半導体によるサイドウォールにより、信号電荷と逆の電荷が励起されるフォトダイオードで形成される
請求項3記載の固体撮像装置。

【請求項 5】

転送ゲート電極の前記第2のフォトダイオード側に所要導電型半導体によるサイドウォールが形成される
請求項4記載の固体撮像装置。

30

【請求項 6】

固体撮像装置と、
前記固体撮像装置の光電変換部に入射光を導く光学系と、
前記固体撮像装置の出力信号を処理する信号処理回路を備え、
前記固体撮像装置は、
光電変換部と、
フローティングディフージョン部と、
n型半導体による転送ゲート電極と、
前記転送ゲート電極の前記光電変換部側に絶縁膜を介して形成されたn型半導体によるサイドウォールと、
前記転送ゲート電極の前記フローティングディフージョン部側に形成された絶縁層によるサイドウォールと
を有する電子機器。

40

【請求項 7】

前記固体撮像装置において、電荷蓄積時、前記n型半導体によるサイドウォール下の前記光電変換部の表面が、ゲート電圧により、信号電荷と逆の電荷でピニングされる
請求項6記載の電子機器。

【請求項 8】

固体撮像装置と、

50

前記固体撮像装置の光電変換部に入射光を導く光学系と、
 前記固体撮像装置の出力信号を処理する信号処理回路を備え、
 前記固体撮像装置は、単位画素内に、第1のフォトダイオードと、第2のフォトダイオードとからなる光電変換部を有し、
 前記第2のフォトダイオードが、転送ゲート電極近傍に位置し、前記第1のフォトダイオードよりも高い不純物濃度を有している
 電子機器。

【請求項9】

前記固体撮像装置において、
 前記第1のフォトダイオードは、表面に電荷蓄積領域とは逆導電型のアキュムレーション領域が形成された埋め込み型フォトダイオードで形成され、
 前記第2のフォトダイオードは、表面に転送ゲート電極による電界、もしくは転送ゲート電極に絶縁膜を介して形成された半導体によるサイドウォールにより、信号電荷と逆の電荷が励起されるフォトダイオードで形成される
 請求項8記載の電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置、及びこの固体撮像装置を備えた電子機器に関する。

【背景技術】

【0002】

固体撮像装置は、CCD (Charge Coupled Device) イメージセンサに代表される電荷転送型固体撮像装置と、CMOS (Complementary Metal Oxide Semiconductor) 等のMOS型イメージセンサに代表される増幅型固体撮像装置とに大別される。CCDイメージセンサとMOS型イメージセンサとを比較した場合、CCDイメージセンサでは、信号電荷の転送に高い駆動電圧を必要とするため、MOS型イメージセンサに比べて電源電圧が高くならざるを得ない。

【0003】

従って、近年、カメラ付携帯電話やPDA (Personal Digital Assistant) などのモバイル機器に搭載されている固体撮像装置としては、CCDイメージセンサに比べて電源電圧が低く、消費電力の観点などから、CCDイメージセンサよりも有利なMOS型イメージセンサが多く用いられている。

【0004】

MOS型イメージセンサは、単位画素が光電変換部であるフォトダイオードと複数のMOSトランジスタで形成され、この複数の単位画素がアレイ状に配列された撮像領域と、周辺回路領域を有して構成される。

【0005】

図15に、従来、一般的なMOSイメージセンサの画素の電荷読み出し部分の要部を示す。画素では、半導体基板101に光電変換部となるフォトダイオード102と、フォトダイオード102の信号電荷が読み出されるn型半導体領域、すなわちフローティングデイフージョン部103が形成される。このフォトダイオード102及びフローティングデイフージョン部103との間にゲート絶縁膜104を介してゲート電極(いわゆる転送ゲート電極)105を形成してなる転送トランジスタTr1が形成され、ここに電荷読み出し部分が構成される。

【0006】

フォトダイオード102は、電荷蓄積領域となるn型半導体領域107と、その表面の界面部分に形成したp型半導体領域、いわゆるp型アキュムレーション(accumulation)層108とを有した埋め込み型フォトダイオードとして構成されている。このフォトダイオード102は、いわゆるHAD (Hole Accumulation Diode) センサとして構成される。ゲート電極105の側壁には、絶縁層によるサイドウォール106が形成される。

【0007】

電荷蓄積期間では、ゲート電極105に0Vを印加し、転送トランジスタTr1をオフ状態にしてフォトダイオード102に信号電荷を蓄積させる。読み出し時には、ゲート電極105に正の電圧を印加してフォトダイオード102に蓄積された信号電荷をフローティングディフュージョン部103へ転送するようになされる。

【0008】

フォトダイオード102では、電荷蓄積期間において、入射光量に応じた信号電荷と、光が入射しない場合でもフォトダイオード102に流入する暗電流成分(暗電子)とが蓄積される。暗電子は、ゲート電極105下の絶縁膜-シリコン領域界面から湧き出る電子であって、固定パターン雑音となり、白点発生の原因となっている。

10

【0009】

これを改善する技術として、特許文献1に示す、電荷蓄積期間において転送トランジスタのゲート電極に負電圧を印加することで暗電流を低減するMOSイメージセンサが提案されている。このMOSイメージセンサは、図16に示すように、電荷蓄積期間に転送トランジスタTr1のゲート電極105に負電圧-Vを印加するようにした構成である。この構成では、ゲート電極105に負電圧-Vを印加することにより、ゲート電極105の直下にホール(正孔)hを誘起して転送トランジスタTr1をオフ状態にし、同時にゲート電極105の近傍のサイドウォール106直下にもフリンジ容量によりホールhを誘起している。すなわち、ゲート電極105直下及びゲート電極105近傍のサイドウォール106直下は、電氣的にホールピンング状態を作り出している。これにより、ゲート絶縁膜104及びその近傍のサイドウォール106とシリコン領域との界面で湧き出す電子をホールhと再結合させて白点を抑制するようにしている。

20

【0010】

また、特許文献2には、転送トランジスタのゲート電極を、真性半導体に対して仕事関数差をもつp型ポリシリコンで形成し、負電圧を導入しなくても、転送ゲート界面からの暗電流の発生を抑制するようにしたMOSイメージセンサが提案されている。

【0011】

ところで、フォトダイオード102の信号電荷をフローティングディフュージョン部103へ読み出す場合、p型アキュムレーション層108がゲート電極105に近づいてくると、転送トランジスタTr1の読み出し電圧Vtgが高くなり、読み出し難くなる。図3に信号電荷の読み出し前のポテンシャル分布と読み出し時のポテンシャル分布を示す。図15の通常の電荷読み出し部分の構成においては、転送トランジスタTr1のゲート電極105に読み出し電圧を印加して、読み出し前のポテンシャルaを変調させてフォトダイオード102の信号電荷を読み出すようにしている。このとき、読み出し電圧が低いと、図3に示すように、サイドウォール106直下にポテンシャルバリアcが形成され信号電荷が読み出し難くなる。信号電荷を読み出し易くするためには、このポテンシャルバリアcを潰すだけの高い読み出し電圧が必要となる。なお、図3(A)が従来例の読み出し部分に対応する。

30

【0012】

近年のMOS固体撮像装置においては、読み出し特性の改善が望まれている。

40

【0013】

信号電荷を読み出し易くするためには、高濃度のp型アキュムレーション層108をゲート電極105から離すことが考えられるが、そうすると白点を誘発する。白点発生を抑制するために、p型アキュムレーション層108をゲート電極105近傍まで近づけると、読み出し電圧が高くなる。読み出し特性を良くすることと、白点発生を抑制することとは、相反する関係にある。

【0014】

読み出し特性と、フォトダイオードの飽和電荷量(最大取扱電荷量)Qsとの関係をみると、フォトダイオードのn型半導体領域の濃度を高くするとQsは高くなるが、読み出し難くなる。このn型半導体領域の濃度を高くすると白点の増加を招く。

50

【 0 0 1 5 】

【特許文献1】特開2002-217397号公報

【特許文献2】特開2006-32681号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 1 6 】

本発明は、上述の点に鑑み、読み出し特性の改善を図った固体撮像装置、及びこの固体撮像装置を備えた電子機器を提供するものである。

【課題を解決するための手段】

【 0 0 1 7 】

本発明に係る固体撮像装置は、光電変換部と、フローティングディフージョン部と、 n 型半導体による転送ゲート電極と、転送ゲート電極の光電変換部側に絶縁膜を介して形成された n 型半導体によるサイドウォールと、転送ゲート電極のフローティングディフージョン部側に形成された絶縁層によるサイドウォールとを有する。

【 0 0 1 8 】

本発明の固体撮像装置では、 n 型半導体による転送ゲート電極の光電変換部側に、絶縁膜を介して n 型半導体によるサイドウォールが形成されているので、転送ゲート電極に読み出し電圧が印加されると、カップリング容量により n 型半導体によるサイドウォールにも読み出し電圧が印加される。このため、サイドウォール直下の光電変換部のポテンシャルがバリアを形成せずになだらかに変調し、低電圧での信号電荷の読み出しができる。また、この構成では、電荷蓄積時には、 n 型の転送ゲート電極下、及び n 型のサイドウォール直下の領域はホールピンニング状態となり、白点発生が抑制される。

【 0 0 1 9 】

本発明に係る固体撮像装置は、単位画素内に、第1のフォトダイオードと、第2のフォトダイオードとからなる光電変換部を有し、第2のフォトダイオードが、転送ゲート電極近傍に位置し、第1のフォトダイオードよりも高い不純物濃度を有している。

【 0 0 2 0 】

本発明の固体撮像装置では、光電変換部が第1のフォトダイオードと第2のフォトダイオードにより構成され、第2のフォトダイオードが第1のフォトダイオードよりも高い不純物濃度を有し、かつ転送ゲート電極近傍に形成されている。この構成により、信号電荷は転送ゲート電極近傍の第2のフォトダイオードに蓄積されるので、信号電荷の読み出しがし易くなる。また、この構成では、高不純物濃度の第2のフォトダイオードを有するので、飽和電荷量 Q_s を上げることができる。

【 0 0 2 1 】

本発明に係る電子機器は、固体撮像装置と、固体撮像装置の光電変換部に入射光を導く光学系と、固体撮像装置の出力信号を処理する信号処理回路を備え、固体撮像装置を上記本発明のいずれかの固体撮像装置で構成する。

【 0 0 2 2 】

本発明の電子機器では、上記本発明に係る固体撮像装置を備えることにより、信号電荷の低電圧読み出しが可能になる。また、白点発生の抑制を可能にし、あるいは飽和電荷量の向上を可能にすることができる。

【発明の効果】

【 0 0 2 3 】

本発明に係る固体撮像装置によれば、信号電荷の読み出し特性を改善することができる。

本発明に係る電子機器によれば、固体撮像装置における信号電荷の読み出し特性を改善することができる。

【発明を実施するための最良の形態】

【 0 0 2 4 】

以下、図面を参照して本発明の実施の形態を説明する。

10

20

30

40

50

【 0 0 2 5 】

図 1 に、本発明に適用される固体撮像装置、すなわち M O S 型固体撮像装置の一例の概略構成を示す。本例の固体撮像装置 1 は、半導体基板 1 1 例えばシリコン基板に複数の光電変換素子を含む画素 2 が規則的に 2 次元的に配列された画素部（いわゆる撮像領域）3 と、周辺回路部とを有して構成される。画素 2 は、光電変換素子となる例えばフォトダイオードと、複数の画素トランジスタ（いわゆる M O S トランジスタ）を有して成る。複数の画素トランジスタは、例えば転送トランジスタ、リセットトランジスタ及び増幅トランジスタの 3 つのトランジスタで構成することができる、その他、例えば選択トランジスタを追加して 4 つのトランジスタで構成することもできる。これら単位画素の等価回路は通常と同様であるので、詳細説明を省略する。

10

【 0 0 2 6 】

周辺回路部は、垂直駆動回路 4 と、カラム信号処理回路 5 と、水平駆動回路 6 と、出力回路 7 と、制御回路 8 などとを有して構成される。

【 0 0 2 7 】

制御回路 8 は、垂直同期信号、水平同期信号及びマスタクロックに基いて、垂直駆動回路 4、カラム信号処理回路 5 及び水平駆動回路 6 などの動作の基準となるクロック信号や制御信号を生成し、これらの信号を垂直駆動回路 4、カラム信号処理回路 5 及び水平駆動回路 6 等に入力する。

【 0 0 2 8 】

垂直駆動回路 4 は、例えばシフトレジスタによって構成され、画素部 3 の各画素 2 を行単位で順次垂直方向に選択走査し、垂直信号線 9 を通して各画素 2 の光電変換素子となる例えばフォトダイオードにおいて受光量に応じて生成した信号電荷に基く画素信号をカラム信号処理回路 5 に供給する。

20

【 0 0 2 9 】

カラム信号処理回路 5 は、画素 2 の例えば列ごとに配置されており、1 行分の画素 2 から出力される信号を画素列ごとに黒基準画素（有効画素領域の周囲に形成される）からの信号によってノイズ除去などの信号処理を行う。すなわちカラム信号処理回路 5 は、画素 2 固有の固定パターンノイズを除去するための、例えば S / H（サンプルホールド）回路及び C D S（Correlated Double Sampling：相関二重サンプリング）回路や、信号増幅等の信号処理を行う。カラム信号処理回路 5 の出力段には水平選択スイッチ（図示せず）が

30

【 0 0 3 0 】

水平駆動回路 6 は、例えばシフトレジスタによって構成され、水平走査パルスを順次出力することによって、カラム信号処理回路 5 の各々を順番に選択し、カラム信号処理回路 5 の各々から画素信号を水平信号線 1 0 に出力させる。

出力回路 7 は、カラム信号処理回路 5 の各々から水平信号線 1 0 を通して順次に供給される信号に対し、信号処理を行って出力する。

【 0 0 3 1 】

画素部 3 及び周辺回路部が形成された基板 1 1 の上方には、層間絶縁膜を介して多層配線層が形成される。また、画素部 3 では、多層配線層の上に平坦化膜を介してオンチップカラーフィルタ、さらにその上にオンチップマイクロレンズが形成される。撮像領域の画素部以外の領域、より詳しくは、周辺回路部と撮像領域のフォトダイオード（いわゆる受光部）を除く他部領域とに遮光膜が形成される。この遮光膜は、例えば多層配線層の最上層の配線層で形成することができる。

40

【 0 0 3 2 】

次に、上述の単位画素 2 における光電変換部、フローティングディフュージョン部及び転送トランジスタを含む、いわゆる読み出し部分に適用される本発明の実施の形態を説明する。

【 0 0 3 3 】

図 2 に、本発明に係る固体撮像装置の第 1 実施の形態、特にその読み出し部分の第 1 実

50

施の形態を示す。本実施の形態に係る固体撮像装置 2 1 は、第 1 導電型、本例では p 型の半導体基板 2 2 の各单位画素の領域に、光電変換部となるフォトダイオード (P D) 2 3 と、第 1 導電型の n 型の半導体領域からなるフローティングディフージョン部 (F D) 2 4 と、転送トランジスタ T r 1 とからなる読み出し部分 2 5 が形成される。

【 0 0 3 4 】

フォトダイオード 2 3 は、第 2 導電型である n 型の半導体領域 2 6 とその表面に p 型アキュムレーション層 2 7 とを有した埋め込み型フォトダイオードで形成される。転送トランジスタ T r 1 は、フォトダイオード 2 3 とフローティングディフージョン部 2 4 との間の基板表面にゲート絶縁膜 3 1 を介して n 型の半導体すなわちポリシリコンによる転送ゲート電極 (以下、 n + ゲート電極という) 3 2 を形成して構成される。この転送トランジスタ T r 1 では、フォトダイオード 2 3 がソース領域となり、フローティングディフージョン部 2 4 がドレイン領域となる。ゲート絶縁膜 3 1 は、例えばシリコン酸化膜などで形成される。

10

【 0 0 3 5 】

さらに、 n + ゲート電極 3 2 のフォトダイオード 2 3 側には、絶縁膜 3 3、例えばシリコン酸化膜を介して n 型の半導体すなわちポリシリコンによるサイドウォール (以下、 n + ポリサイドウォールという) 3 4 が形成される。 n + ゲート電極 3 2 のフローティングディフージョン部 2 4 側には、絶縁層によるサイドウォール (以下、絶縁サイドウォールという) 3 5 が形成される。この絶縁サイドウォール 3 5 は、本例では 2 層構造を有し、例えばシリコン酸化膜 3 3 とシリコン窒化層 3 6 の 2 層で形成される。絶縁サイドウォール 3 5 は、1 層構造、あるいは 2 層以上の多層構造で形成することもできる。

20

【 0 0 3 6 】

n + ポリサイドウォール 3 4 はフォトダイオード 2 3 の n 型半導体領域 2 6 に対応して形成される。 n 型半導体領域 2 6 は、一部が n + ゲート電極 3 2 に重なるように形成され、 p + アキュムレーション層 2 7 は、一部が n + ポリサイドウォール 3 4 に重なるように形成される。フローティングディフージョン部 2 4 は、一部が絶縁サイドウォール 3 5 下を通り n + ゲート電極 3 2 の一部と重なるように形成される。

【 0 0 3 7 】

第 1 実施の形態に係る固体撮像装置 2 1 によれば、フォトダイオード 2 3 からフローティングディフージョン部 2 4 へ信号電荷を読み出す、電荷読み出し時においては、 n + ゲート電極 3 2 に正電圧が印加される。この正電圧は、カップリング容量により n + ポリサイドウォール 3 4 にも印加される。 n + ポリサイドウォール 3 4 にゲート電圧が印加されることにより、その直下のフォトダイオード 2 3 の n 型半導体領域 2 6 のポテンシャルが変調される。このポテンシャル変調は、図 3 (C) における読み出し時のポテンシャル分布 b に示すように、 n + ポリサイドウォール 3 4 直下ではポテンシャルバリア c が潰されて、なだらかな勾配を有するように変調される。なお、図 3 (B) が本実施の形態の読み出し部分 2 5 に対応する。このなだらかな勾配のポテンシャル分布 b によって、読み出し易くなり、低電圧での信号電荷の読み出しができる。すなわち、読み出し特性が改善される。

30

【 0 0 3 8 】

信号電荷の蓄積期間では n + ゲート電極 3 2 に負電圧が印加される。この負電圧はカップリング容量により n + ポリサイドウォール 3 4 にも印加されるので、 n + ポリサイドウォール 3 4 直下のフォトダイオード 2 3 の n 型半導体領域 2 6 の表面にホール h が誘起される。すなわち、 n + ポリサイドウォール 3 4 直下の n 型半導体領域 2 6 の表面が、いわゆるホールピニング状態となる。同時に、 n + ゲート電極 3 2 直下のチャネル表面もホールピニング状態となる。チャネル表面及び n + ポリサイドウォール 3 4 直下のフォトダイオード 2 3 の n 型半導体領域 2 6 表面がホールピニングされるので、絶縁膜界面から湧き出た電子はホール h と再結合し、白点の発生を抑制することができる。

40

【 0 0 3 9 】

フローティングディフージョン部 2 4 側のサイドウォール 3 5 が絶縁サイドウォールで

50

形成されるので、フローティングディフュージョン部 2 4 の容量を低下させ、変換効率を向上することができる。この場合のフローティングディフュージョン部 2 4 の容量とは、フローティングディフュージョン部 2 4 とサイドウォール 3 5 とのオーバーラップ容量であり、例えばこのサイドウォール 3 5 をフォトダイオード 2 3 側と同様にポリサイドウォールで形成した場合にはオーバーラップ容量が大きくなり、変換効率が低下する。

【 0 0 4 0 】

図 4 に、本発明に係る固体撮像装置の第 2 実施の形態、特にその読み出し部分の第 2 実施の形態を示す。図 4 は、図 5 の画素レイアウト及び図 6 (図 5 の要部の拡大図) の A - A 線上の断面図である。

【 0 0 4 1 】

まず、図 5 を用いて画素レイアウトについて説明する。本実施の形態に係る固体撮像装置の画素レイアウトは、4 つの光電変換部に対して所要の画素トランジスタを共有させた、いわゆる 4 画素共有を 1 単位とした画素レイアウトである。この固体撮像装置では、図 5 に示すように、4 つの光電変換部 4 2、4 3、4 4 及び 4 5 が 2 列 2 行に配置される。この 4 つの光電変換部 4 2 ~ 4 5 に囲まれた中央部の共通する 1 つのフローティングディフュージョン部 4 6 が配置される。

【 0 0 4 2 】

各 4 つの光電変換部 4 2 ~ 4 5 のそれぞれの角部とフローティングディフュージョン部 4 6 との間に、略三角形の転送ゲート電極 4 7、4 8、4 9 及び 5 0 が形成され、各対応する転送トランジスタ $T r 1 1$ 、 $T r 1 2$ 、 $T r 1 3$ 及び $T r 1 4$ が形成される。転送ゲート電極 4 7 ~ 5 0 は、それぞれ光電変換部 4 2 ~ 4 5 側を底辺とし、フローティングディフュージョン部 4 6 側が頂部とする略三角形に形成される。

【 0 0 4 3 】

4 つの光電変換部 4 2 ~ 4 5 の群の例えば下側に 4 つの光電変換部 4 2 ~ 4 5 に対して共通の画素トランジスタ、すなわちリセットトランジスタ $T r 2$ 、増幅トランジスタ $T r 3$ 及び選択トランジスタ $T r 4$ が配置される。リセットトランジスタ $T r 2$ は、対のソース・ドレイン領域 5 1 及び 5 2 と、ゲート絶縁膜を介して形成したリセットゲート電極 5 5 とにより構成される。増幅トランジスタ $T r 3$ は、対のソース・ドレイン領域 5 2 及び 5 3 と、ゲート絶縁膜を介して形成した増幅ゲート電極 5 6 とにより構成される。選択トランジスタ $T r 4$ は、対のソース・ドレイン領域 5 3 及び 5 4 と、ゲート絶縁膜を介して形成した選択ゲート電極 5 7 とにより構成される。

【 0 0 4 4 】

図 6 に、図 5 における 1 つの読み出し部分の拡大した詳細構成を示す。図 4 は、図 6 の A - A 線上の断面図に相当する。

【 0 0 4 5 】

第 2 実施の形態に係る固体撮像装置 4 1 は、図 4 に示すように、第 1 導電型、本例では p 型の半導体基板 6 1 の各单位画素 (共有画素を構成する各画素) の領域に、光電変換部 4 3 と、第 1 導電型の n 型の半導体領域からなるフローティングディフュージョン部 (F D) 4 6 と、転送トランジスタ $T r 1 2$ とからなる読み出し部分 6 3 が形成される。

【 0 0 4 6 】

転送トランジスタ $T r 1 2$ は、光電変換部 4 3 とフローティングディフュージョン部 4 6 との間の基板表面にゲート絶縁膜 7 1 を介して n + ゲート電極 4 8 を形成して構成される。転送トランジスタ $T r 1 2$ では、光電変換部 4 3 がソース領域となり、フローティングディフュージョン部 4 6 がドレイン領域となる。ゲート絶縁膜 7 1 は、例えばシリコン酸化膜などで形成される。

【 0 0 4 7 】

n + ゲート電極 4 8 の光電変換部 4 3 側には、絶縁膜 7 3、例えばシリコン酸化膜を介して n + ポリサイドウォール 7 4 が形成される。n + ゲート電極 4 8 のフローティングディフュージョン部 4 7 側には、絶縁サイドウォール 7 5 が形成される。絶縁サイドウォール 7 5 は、本例では 2 層構造を有し、例えばシリコン酸化膜 7 3 とシリコン窒化層 7 6 の 2

10

20

30

40

50

層で形成される。絶縁サイドウォール75は1層構造、あるいは2層以上の多層構造で形成することもできる。

【0048】

そして、本実施の形態では、特に、光電変換部43を第1のフォトダイオード(PD1)64と第2のフォトダイオード(PD2)65とから構成される。第1のフォトダイオード64は、第2導電型であるn型の半導体領域66と、その表面にp型アキュムレーション層67とを有した埋め込み型フォトダイオードで形成される。第2のフォトダイオード65は、第2導電型であるn型の半導体領域68と、その表面がn+ポリサイドウォール74でホールピンングされた領域を有するフォトダイオードで形成される。

【0049】

すなわち、第2のフォトダイオード65は、表面に後述で明らかになる転送ゲート電極の電界、あるいはポリサイドウォールにより信号電荷と逆の電荷が励起されるフォトダイオードで形成される。

【0050】

第1のフォトダイオード64は、光電変換部43を形成する領域にわたって形成される。第2のフォトダイオード65は、第1のフォトダイオード64より浅く、第1のフォトダイオード64の不純物濃度より高い不純物濃度を有し、かつn+ゲート電極48近傍に形成される。すなわち、第2のフォトダイオード65では、そのn型半導体領域68が第1のフォトダイオード64のn型半導体領域66より浅く形成される。さらに、n型半導体領域68は、その不純物濃度が、第1のフォトダイオード64のn型半導体領域66の不純物濃度より高く設定され、かつn+ゲート電極48近傍に形成されるようになる。

【0051】

第1のフォトダイオード64のp型アキュムレーション層67は、第2のフォトダイオード65のn型半導体領域68上まで延長して形成されるも、n+ポリサイドウォール74直下には形成されない。p型アキュムレーション層67は、n+ポリサイドウォール74直下に僅かに入り込んで形成してもよい。

【0052】

本例では、第1のフォトダイオード64のn型半導体領域66は、一部がn+ゲート電極48と重なるように、n+ゲート電極48直下に入り込んで形成される。また、第2のフォトダイオード65のn型半導体領域68は、第1のフォトダイオード64のn型半導体領域66内に存し、その一部がn+ゲート電極48と重なるようにn+ゲート電極48直下に入り込んで形成される。素子分離部77は、第2導電型半導体層、本例ではp型半導体層で形成される。

【0053】

n+ポリサイドウォール74側のシリコン酸化膜73は、絶縁サイドウォール75のシリコン酸化膜73より薄く形成される。n+ポリサイドウォール74は、図示の例では45度に傾斜した三角形状、すなわちテーパ角1が45度の三角形状に形成される。n+ポリサイドウォール74におけるテーパ角1としては、40度~50度が好ましい。なお、n+ポリサイドウォール74は、絶縁サイドウォール75と同じように丸形状に形成してもよい。

【0054】

本実施の形態における読み出し部分63の形成は、全てセルフラインで形成される。すなわち、n+ゲート電極48を形成した後、n+ゲート電極48と第1フォトレジストマスクを介して、イオン注入により第1のフォトダイオード64のn型半導体領域66を形成する。また、n+ゲート電極48と第2フォトレジストマスクを介して、イオン注入によりフローティングディフュージョン部46を形成する。n+ゲート電極48と第3フォトレジストマスクを介して、イオン注入により第2のフォトダイオード65のn型半導体領域68を形成する。さらに、絶縁サイドウォール75及び絶縁膜73を含むn+ポリサイドウォール74を形成した後、n+ポリサイドウォール74と第4フォトレジストマスクを介して、第1のフォトダイオード64のp型アキュムレーション層67を形成する

10

20

30

40

50

。

【0055】

第2実施の形態に係る固体撮像装置によれば、電荷蓄積期間に第1及び第2のフォトダイオード64及び65で光電変換して生成された信号電荷（この例では電子）は、不純物濃度が高い第2のフォトダイオード65のn型半導体領域68に蓄積される。つまり、n+ゲート電極48に近い領域に信号電荷が蓄積される。

【0056】

信号電荷の読み出し時には、信号電荷がn+ゲート電極48に近くかつ浅い領域の第2のフォトダイオード65に蓄積されているので、読み出し電圧が印加されたときに直ぐに第2のフォトダイオード65のポテンシャルが変調され易くなり、信号電荷の読み出しがし易くなる。さらに、第2のフォトダイオード65の表面にp型アキュムレーション層がなく、またn+ポリサイドウォール74の電位でn+ポリサイドウォール74直下にはポテンシャルバリアが発生しないので信号電荷が読み出しやすい。すなわち、電荷読み出し時、n+ゲート電極48に正電圧が印加されて転送トランジスタTr12がオンする。このオン時にも、前述の第1実施の形態と同様に、カップリング容量でn+ポリサイドウォール74の電位が変調され、n+ポリサイドウォール74直下ではポテンシャルバリアの無いだらかな勾配のポテンシャルに変調される。従って、上記の事象がと相俟って、さらに、信号電荷が読み出し易くなる。すなわち、低電圧での信号電荷の読み出しができ、読み出し特性が改善される。

【0057】

n+ポリサイドウォール74側の絶縁膜（例えばシリコン酸化膜）73の膜厚が、絶縁サイドウォール75のシリコン酸化膜73の膜厚より薄く形成されている。これによって、n+ゲート電極48とn+ポリサイドウォール74間のカップリング容量が増加し、カップリングされ易く、またn+ポリサイドウォール74による第2のフォトダイオード65表面への電位変調がかけ易くなる。

【0058】

n+ポリサイドウォール74側の絶縁膜73の膜厚は、上記カップリング容量、電位変調などのn+ポリサイドウォールの効果をコントロールするパラメータとなる。尚、n+ポリサイドウォールの効果を制御するパラメータは、n+ポリサイドウォール74の不純物濃度、絶縁膜73、n+ポリサイドウォール74のフォトダイオード（PD）側への張り出し寸法がある。さらに、転送トランジスタのゲート電極近傍のSi基板中の不純物プロファイルとn+ポリサイドウォールとの相互作用で、上記n+ポリサイドウォールの効果を制御できる。

【0059】

第2実施の形態では、n型半導体領域68の不純物濃度が高い第2のフォトダイオード65を設けたことにより、飽和電荷量 Q_s を上げることができる。本実施の形態の固体撮像装置は、飽和電荷量 Q_s が大きいにも拘わらず、信号電荷の読み出し易い構成となっている。

【0060】

電荷蓄積期間では、n+ゲート電極48に負電圧が印加される。この負電圧はカップリング容量によりn+ポリサイドウォール74にも印加されるので、n+ポリサイドウォール74直下の第2のフォトダイオード65のn型半導体領域68の表面にホールhが誘起される。すなわち、図7に示すように、n+ポリサイドウォール74直下のn型半導体領域68の表面に、n+ポリサイドウォール74からの電界で誘起されたホールhによるアキュムレーション領域が形成される。n型半導体領域68の表面がホールピング状態となる。同時に、n+ゲート電極48直下のチャンネル表面もホールピング状態となる。チャンネル表面及びn+ポリサイドウォール74直下の第2のフォトダイオード65のn型半導体領域68表面がホールピングされるので、絶縁膜界面から湧き出た電子はホールhと再結合し、白点の発生を抑制することができる。

n+ゲート電極48及びn+ポリサイドウォール74を有する構成を有するので、第1

実施の形態と同様の効果も奏する。

【0061】

転送トランジスタTr12及び第1、第2のフォトダイオード64、65を含む、読み出し部分63が全てセルフラインで形成されるので、画素が微細化されても、読み出し部分63を精度良く形成することができ、本実施の形態の固体撮像装置を高精度で製造することができる。

【0062】

n+ポリサイドウォール74を三角形状にすることにより、次のような効果がある。n+ポリサイドウォール74を形成した後に、必要の無い場所のn+ポリサイドウォールを除去する必要がある。たとえば、周辺回路ではn+ポリサイドウォールを残存させるとトランジスタ特性が劣化するので、n+ポリサイドウォールを除去する必要がある。除去した後に、絶縁サイドウォールを形成する場合、n+ポリサイドウォールを残存させた場所では、n+ポリサイドウォールの外側に絶縁サイドウォールが形成されてしまう。意図しない場所に不完全なサイドウォールが形成されてしまい、形がコントロールできず、特性バラツキを引き起こす。

10

【0063】

これに対し、n+ポリサイドウォール74を三角形状にすれば、絶縁サイドウォールはn+ポリサイドウォール74の外側に形成させずに済むため、形がコントロールでき、特性バラツキを引き起こさない。

【0064】

ただし、形状がコントロールできるならば、絶縁サイドウォールが残ってもよい。その場合、n+ポリサイドウォール74の形状は三角形以外の形状でもよい。また、周辺回路のソース・ドレインのイオン注入をn+ポリサイドウォールとゲート電極をマスクにして行い、その後、不必要部分のn+ポリサイドウォールを除去して、絶縁サイドウォール形成工程を無しにすることも可能である。

20

【0065】

図8～図10に、前述の第2実施の形態の変形例、すなわち、第3実施の形態、第4実施の形態、第5実施の形態を示す。

【0066】

第3実施の形態に係る固体撮像装置81は、図8に示すように、第2実施の形態と同様に、第1のフォトダイオード(PD1)64及び第2のフォトダイオード(PD2)65からなる光電変換部43と、フローティングディフュージョン部46と、転送トランジスタTr12とにより、読み出し部分82が構成される。

30

【0067】

そして、本実施の形態では、第2のフォトダイオード65がn+ポリサイドウォール74直下に形成される。すなわち、第2のフォトダイオード65のn型半導体領域68がn+ポリサイドウォール74直下に形成される。第1のフォトダイオード64のp型アキュミュレーション層67は、第2のフォトダイオード65のn型半導体領域68に重ならない構成とされる。

その他の構成は、図4の第2実施の形態と同様であるので、図4と対応する部分には同一符号を付して重複説明を省略する。

40

【0068】

第3実施の形態に係る固体撮像装置81によれば、第2のフォトダイオード65が、第2実施の形態よりさらに領域が狭く形成されるので、蓄積電荷はよりn+ゲート電極48に近づき、信号電荷を読み出し易くしている。その他、第2実施の形態で説明したと同様の効果を奏する。

【0069】

第4実施の形態に係る固体撮像装置83は、図9に示すように、第2実施の形態と同様に、第1のフォトダイオード(PD1)64及び第2のフォトダイオード(PD2)65からなる光電変換部43と、フローティングディフュージョン部46と、転送トランジスタ

50

Tr 12とにより、読み出し部分84が構成される。

【0070】

そして、本実施の形態では、第2のフォトダイオード65のn型半導体領域68の一部が第1のフォトダイオード64のn型半導体領域66を越えてn+ゲート電極48側に延長するように形成される。このn型半導体領域68に形成は、例えば斜めイオン注入で形成することができる。第2のフォトダイオード65のn型半導体領域68の他部は、第1のフォトダイオード64のn型半導体領域66内に形成される。第1のフォトダイオード64のp型アキュムレーション層67は、n+ポリサイドウォール74直下まで形成される。p型アキュムレーション層67は、n+ポリサイドウォール74直下には形成しない構成とすることもできる。

10

その他の構成は、図4の第2実施の形態と同様であるので、図4と対応する部分には同一符号を付して重複説明を省略する。

【0071】

第4実施の形態に係る固体撮像装置83によれば、第2のフォトダイオード65が、第1のフォトダイオード64から一部がn+ゲート電極48側に延長して形成される。この構成で、第2のフォトダイオード65がフローティングディフュージョン部46により近づく、第2フォトダイオード65のn+ゲート電極48で変調される領域が増えることになり、信号電荷がさらに読み出し易くなる。その他、第2実施の形態で説明したと同様の効果を奏する。

20

【0072】

第5実施の形態に係る固体撮像装置85は、図10に示すように、第2実施の形態と同様に、第1のフォトダイオード(PD1)64及び第2のフォトダイオード(PD2)65からなる光電変換部43と、フローティングディフュージョン部46と、転送トランジスタTr 12とにより、読み出し部分86が構成される。

【0073】

そして、本実施の形態では、第1のフォトダイオード64及び第2のフォトダイオード65が前述の図4の第2実施の形態と同様の位置関係で形成され、n+ポリサイドウォール74直下の第2のフォトダイオード65表面にp型低不純濃度領域87が形成される。即ち、第2のフォトダイオード65のn+ポリサイドウォール74直下のn型半導体領域68の表面に、第1フォトダイオード64のp型アキュムレーション層67より低濃度のp型低不純物濃度領域87、いわゆる低濃度p-アキュムレーション層が形成される。

30

その他の構成は、図4の第2実施の形態と同様であるので、図4と対応する部分には同一符号を付して重複説明を省略する。

【0074】

第5実施の形態に係る固体撮像装置85によれば、p-アキュムレーション層となるp型半導体領域87が形成されているので、n+ポリサイドウォール74による第2のフォトダイオード65表面のホール誘起と相俟って、さらに白点発生を抑制することができる。その他、信号電荷の読み出し易さ、飽和電荷量を増やすことができるなど、前述の第2実施の形態と同様の効果を奏する。

40

【0075】

上述の第1のフォトダイオード64及び第2フォトダイオード65からなる光電変換部43を有する固体撮像装置においては、転送トランジスタのゲート電極及びサイドウォールの構成として、図11~図13に示す構成を採り得る。

【0076】

図11の例では、図4で説明したと同様に、転送トランジスタの転送ゲート電極がn+ゲート電極72で形成される。光電変換部43側のサイドウォールは、絶縁膜(例えばシリコン酸化膜)73を含むn+ポリサイドウォール74で形成される。フローティングディフュージョン部46側のサイドウォールは、絶縁サイドウォール75、本例ではシリコン酸化膜73及びシリコン窒化膜76により2層で形成される。

50

【 0 0 7 7 】

図 1 2 の例では、転送トランジスタの転送ゲート電極が p + ゲート電極 8 8 で形成される。光電変換部 4 3 側のサイドウォールは、絶縁膜（例えばシリコン酸化膜）7 3 を含む p + ポリサイドウォール 8 9 で形成される。フローティングディフュージョン部 4 6 側のサイドウォールは、絶縁サイドウォール 7 5、本例ではシリコン酸化膜 7 3 及びシリコン窒化膜 7 6 により 2 層で形成される。光電変換部 4 3 側のサイドウォールは、絶縁膜（例えばシリコン酸化膜）7 3 を含む n + ポリサイドウォール 8 9 で形成することもできる。

【 0 0 7 8 】

図 1 2 に示す p + ゲート電極 8 8 及び p + ポリサイドウォール 8 9 を有する構成の場合には、n + との仕事関数差の効果でゲート電圧を 0 V にしても、p + ポリサイドウォール 8 9 直下をピンニング状態とすることができる。

10

【 0 0 7 9 】

図 1 3 の例では、転送トランジスタの転送ゲート電極 9 0 が p + ゲート電極または n + ゲート電極による所要導電型のゲート電極で形成される。光電変換部 4 3 側のサイドウォール及びフローティングディフュージョン部側のサイドウォールは、共に絶縁サイドウォール 7 5、本例ではシリコン酸化膜 7 3 及びシリコン窒化膜 7 6 により 2 層で形成される。

この例では、転送ゲート電極 9 0 による電界で第 2 のフォトダイオード 6 5 表面がホールピンニング状態になる。

【 0 0 8 0 】

さらに、転送トランジスタのゲート電極及びサイドウォールの構成としては、図示しないが、上記図 1 1 ~ 図 1 3 の構成において、フローティングディフュージョン部 4 6 側の絶縁サイドウォール 7 5 を無くした構成とすることもできる。

20

【 0 0 8 1 】

第 1 及び第 2 のフォトダイオード 6 4 及び 6 5 からなる光電変換部 4 3 の構成は、前述の図 8 ~ 図 1 0 のいずれかの構成とすることもできる。

【 0 0 8 2 】

なお、上述した実施の形態では、信号電荷を電子として構成したが、信号電荷を正孔（ホール）として構成することもできる。この場合、各半導体領域の導電型は上例とは逆の導電型で構成される。

【 0 0 8 3 】

本発明の固体撮像装置は、画素が行列上に 2 次元配列されたエリアイメージセンサへの適用に限られるものではなく、画素が直線上に 1 次元配列されたリニアイメージセンサにも同様に適用可能である。

30

【 0 0 8 4 】

本発明に係る固体撮像装置は、固体撮像装置を備えたカメラ、カメラ付き携帯機器、固体撮像装置を備えたその他の機器、等の電子機器に適用することができる。

図 1 4 に、本発明の電子機器の一例としてカメラに適用した実施の形態を示す。本実施の形態に係るカメラ 9 5 は、光学系（光学レンズ）9 6 と、固体撮像装置 9 7 と、信号処理回路 9 8 とを備えてなる。固体撮像装置 9 7 は、上述した各実施の形態のいずれか 1 つの固体撮像装置が適用される。光学系 9 6 は、被写体からの像光（入射光）を固体撮像装置 9 7 の撮像面上に結像させる。これにより、固体撮像装置 9 7 の光電変換素子において一定期間信号電荷が蓄積される。信号処理回路 9 8 は、固体撮像装置 9 7 の出力信号に対して種々の信号処理を施して出力する。本実施の形態のカメラ 9 5 は、光学系 9 6、固体撮像装置 9 7、信号処理回路 9 8 がモジュール化したカメラモジュールの形態を含む。

40

【 0 0 8 5 】

本発明は、図 1 4 のカメラ、あるいはカメラモジュールを備えた例えば携帯電話に代表されるカメラ付き携帯機器などを構成することができる。

さらに、図 1 4 の構成は、光学系 9 6、固体撮像装置 9 7、信号処理回路 9 8 がモジュール化した撮像機能を有するモジュール、いわゆる撮像機能モジュールとして構成することができる。本発明は、このような撮像機能モジュールを備えた電子機器を構成すること

50

ができる。

【0086】

本実施の形態に係る電子機器によれば、固体撮像装置における読み出し特性に優れ、画素特性が優れており、低電圧読み出しを可能にする。また、白点発生を抑制し、あるいは飽和電荷量を上げることができる等、高画質の電子機器を提供することができる。

【図面の簡単な説明】

【0087】

【図1】本発明が適用されるMOS型固体撮像装置の一例を示す概略構成図である。

【図2】本発明に係る固体撮像装置の第1実施の形態を示す構成図である。

【図3】A、B及びC 従来の読み出し部分の断面図、本発明の第1実施の形態の読み出し部分の断面図及び読み出し前と読み出し時のポテンシャル分布図である。

10

【図4】本発明に係る固体撮像装置の第2実施の形態を示す構成図である。

【図5】本発明に適用される画素レイアウトの一例を示す平面図である。

【図6】図5の要部の拡大平面図である。

【図7】本発明に係る第2実施の形態の固体撮像装置の説明に供する断面図である。

【図8】本発明に係る固体撮像装置の第3実施の形態を示す構成図である。

【図9】本発明に係る固体撮像装置の第4実施の形態を示す構成図である。

【図10】本発明に係る固体撮像装置の第5実施の形態を示す構成図である。

【図11】本発明に係る固体撮像装置の転送ゲート電極例を示す構成図である。

【図12】本発明に係る固体撮像装置の転送ゲート電極例を示す構成図である。

20

【図13】本発明に係る固体撮像装置の転送ゲート電極例を示す構成図である。

【図14】本発明に係る電子機器の概略構成図である。

【図15】従来例に係る固体撮像装置の読み出し部分の構成図である。

【図16】他の従来例に係る固体撮像装置の読み出し部分の構成図である。

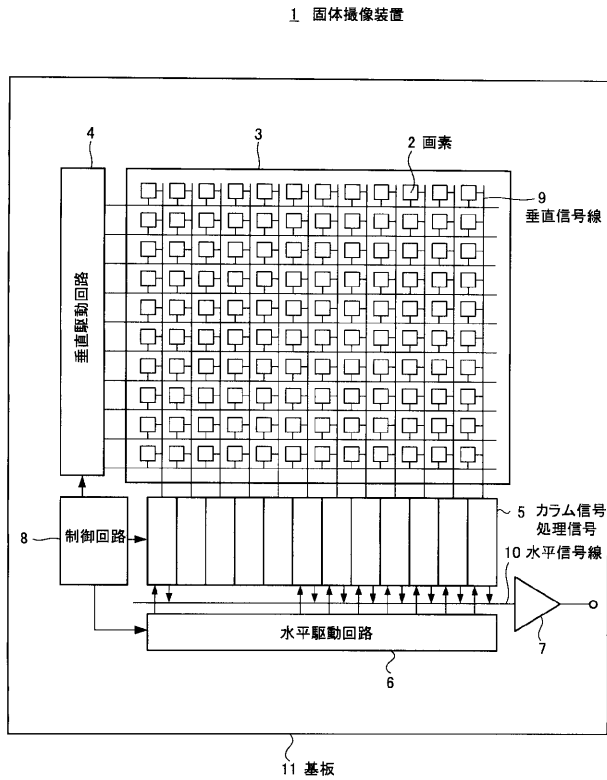
【符号の説明】

【0088】

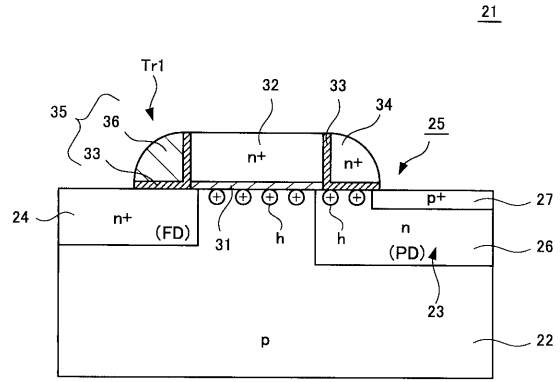
21・・・固体撮像装置、22・・・半導体基板、23・・・光電変換部、24・・・フローティングディフュージョン部、25・・・読み出し部分、Tr1・・・転送トランジスタ、26・・・n型半導体領域、27・・・p型アキュムレーション層、31・・・ゲート絶縁膜、32・・・転送ゲート電極(n+ゲート電極)、33・・・絶縁膜(シリコン酸化膜)、34・・・n+ポリサイドウォール、25・・・絶縁サイドウォール、36・・・シリコン窒化層、h・・・ホール、41・・・固体撮像装置、46・・・フローティングディフュージョン部、47・・・光電変換部、61・・・半導体基板、63・・・読み出し部分、64・・・第1のフォトダイオード、65・・・第2のフォトダイオード、66、68・・・n型半導体領域、67・・・p型アキュムレーション層、71・・・ゲート絶縁膜、72・・・n+ゲート電極、73・・・絶縁膜(シリコン酸化膜)、74・・・n+ポリサイドウォール、75・・・絶縁サイドウォール、76・・・シリコン窒化層、77・・・素子分離部

30

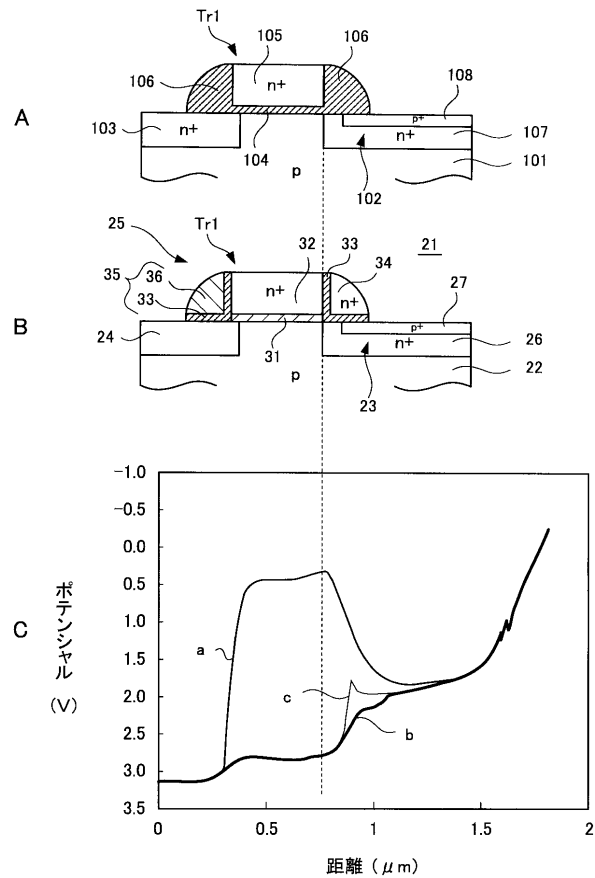
【 図 1 】



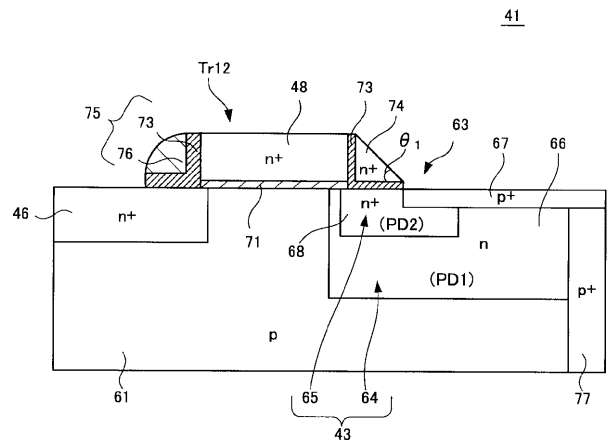
【 図 2 】



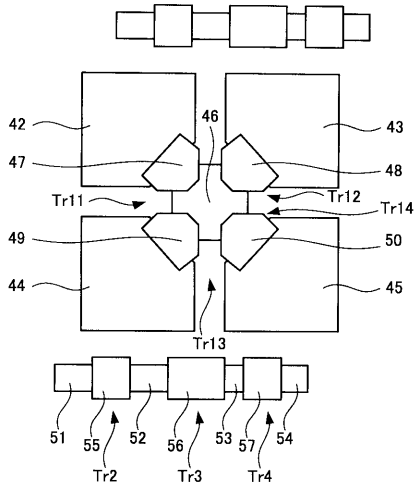
【 図 3 】



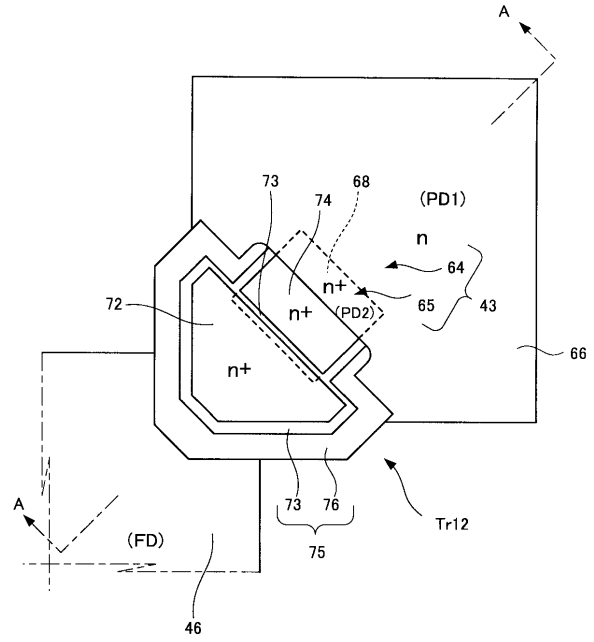
【 図 4 】



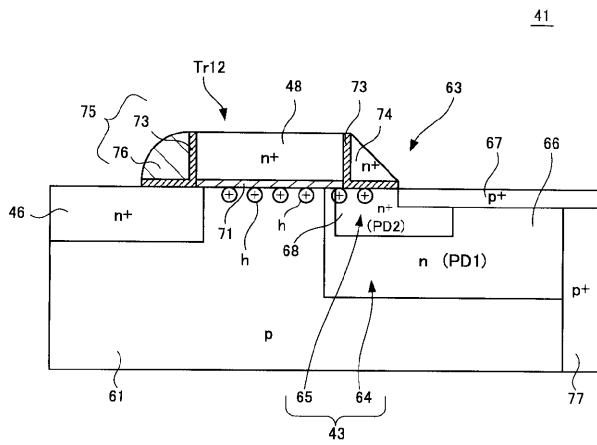
【 図 5 】



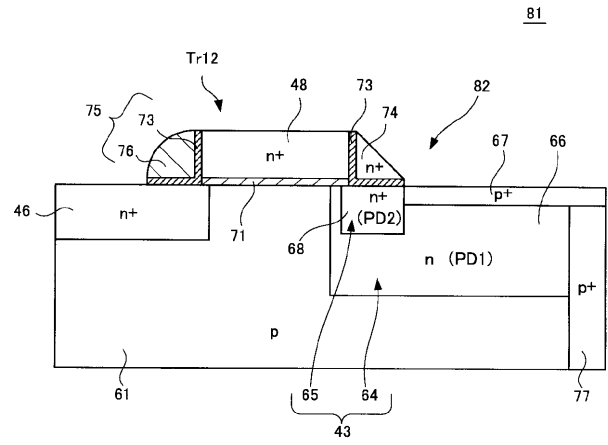
【 図 6 】



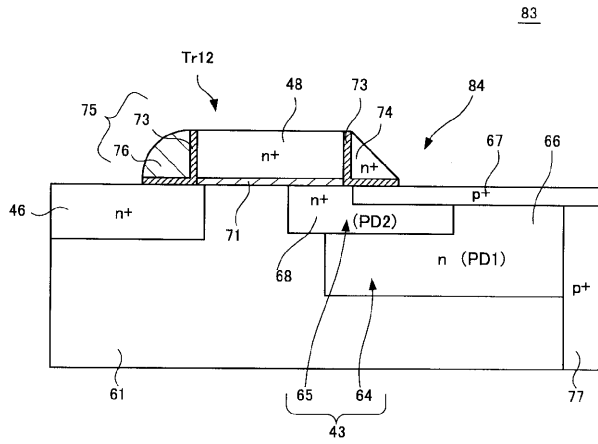
【 図 7 】



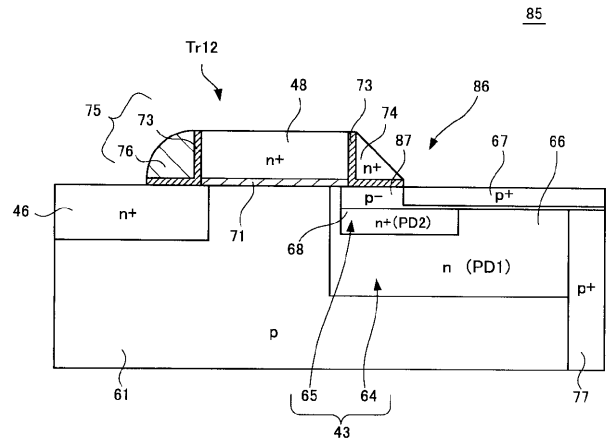
【 図 8 】



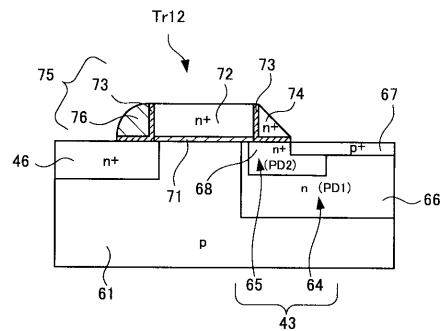
【 図 9 】



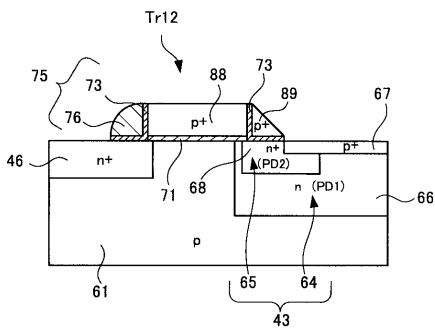
【 図 10 】



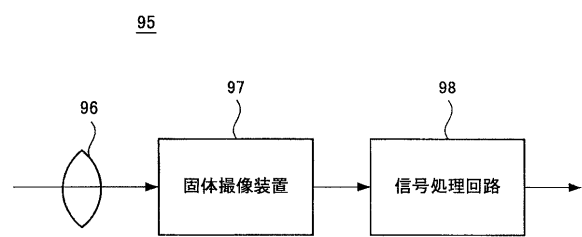
【 図 11 】



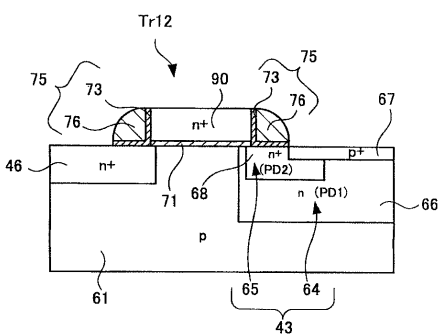
【 図 12 】



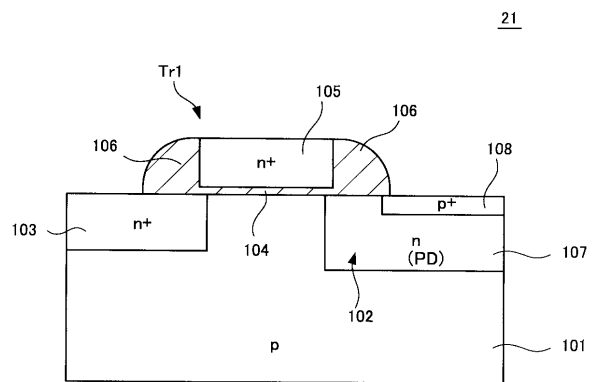
【 図 14 】



【 図 13 】



【 図 15 】



【請求項 4】

光電変換部と、
フローティングディフュージョン部と、
n型半導体による転送ゲート電極と、
前記転送ゲート電極の前記光電変換部側に絶縁膜を介して形成されたn型半導体によるサイドウォールと、
前記転送ゲート電極の前記フローティングディフュージョン部側に形成された絶縁層によるサイドウォールと
を有する固体撮像装置。

【請求項 5】

電荷蓄積時に、前記n型半導体によるサイドウォール下の前記光電変換部の表面が、ゲート電圧により、信号電荷と逆の電荷でピンングされる
請求項4記載の固体撮像装置。

【請求項 6】

固体撮像装置と、
前記固体撮像装置の光電変換部に入射光を導く光学系と、
前記固体撮像装置の出力信号を処理する信号処理回路を備え、
前記固体撮像装置は、単位画素内に、第1のフォトダイオードと、第2のフォトダイオードとからなる光電変換部を有し、
前記第2のフォトダイオードが、転送ゲート電極近傍に位置し、前記第1のフォトダイオードよりも高い不純物濃度を有している
電子機器。

【請求項 7】

前記固体撮像装置において、
前記第1のフォトダイオードは、表面に電荷蓄積領域とは逆導電型のアキュムレーション領域が形成された埋め込み型フォトダイオードで形成され、
前記第2のフォトダイオードは、表面に転送ゲート電極による電界、もしくは転送ゲート電極に絶縁膜を介して形成された半導体によるサイドウォールにより、信号電荷と逆の電荷が励起されるフォトダイオードで形成される
請求項6記載の電子機器。

【請求項 8】

固体撮像装置と、
前記固体撮像装置の光電変換部に入射光を導く光学系と、
前記固体撮像装置の出力信号を処理する信号処理回路を備え、
前記固体撮像装置は、
光電変換部と、
フローティングディフュージョン部と、
n型半導体による転送ゲート電極と、
前記転送ゲート電極の前記光電変換部側に絶縁膜を介して形成されたn型半導体によるサイドウォールと、
前記転送ゲート電極の前記フローティングディフュージョン部側に形成された絶縁層によるサイドウォールと
を有する電子機器。

【請求項 9】

前記固体撮像装置において、電荷蓄積時、前記n型半導体によるサイドウォール下の前記光電変換部の表面が、ゲート電圧により、信号電荷と逆の電荷でピンングされる
請求項8記載の電子機器。