

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G03B 9/08 (2006.01)



[12] 发明专利说明书

专利号 ZL 200580019278.2

[45] 授权公告日 2009 年 4 月 8 日

[11] 授权公告号 CN 100476563C

[22] 申请日 2005.6.9

[21] 申请号 200580019278.2

[30] 优先权

[32] 2004.6.14 [33] JP [31] 176239/2004

[86] 国际申请 PCT/JP2005/010562 2005.6.9

[87] 国际公布 WO2005/121890 日 2005.12.22

[85] 进入国家阶段日期 2006.12.12

[73] 专利权人 罗姆股份有限公司

地址 日本京都府

[72] 发明人 笹本裕

[56] 参考文献

JP63146416A 1988.6.18

JP6041398U 1994.5.31

JP61046708U 1986.3.28

JP2001033845A 2001.2.9

JP2003235293A 2003.8.22

JP2262630A 1990.10.25

JP2567230B2 1996.10.3

JP2608705B2 1997.2.13

JP2003043554A 2003.2.13

JP59116633A 1984.7.5

审查员 聂泽锋

[74] 专利代理机构 中科专利商标代理有限责任公司

代理人 朱进桂

权利要求书 2 页 说明书 8 页 附图 3 页

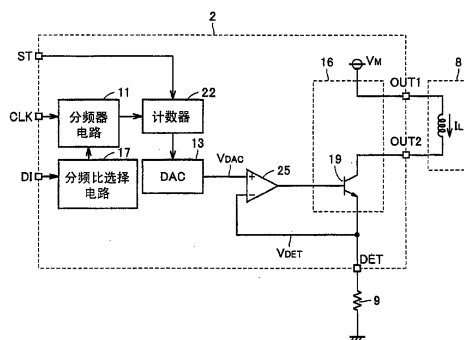
[54] 发明名称

快门致动器驱动电路及快门致动器装置

[57] 摘要

提供一种可以精确操作致动器的快门致动器驱动电路，快门致动器驱动电路(1)包括：计数器(12, 22)，所述计数器响应致动信号开始对分频时钟进行计数，其中通过对参考时钟进行分频获得所述分频时钟；D/A 转换器(13)，所述 D/A 转换器响应所述计数器的输出，提供以阶梯形式逐渐增加或减少的转换电压；线圈电流控制放大器(15, 25)，在致动之后，所述线圈电流控制放大器立即将对应于快门致动器线圈电流值的线圈电流检测电压与所述 D/A 转换器的转换电压相比较，并且在所述 D/A 转换器的转换电压与对应于线圈电流上限值的线圈电流极限参考电压匹配后，将所述线圈电流检测电压与所述线圈电流极限参考电压相比较，并提供通过放大比较电压之间的差获得的放大输出电压；以及驱动电流输出电路(16)，所述驱动电流输

出电路根据所述线圈电流控制放大器的放大输出电压提供快门致动器的驱动电流。



1. 一种快门致动器驱动电路，包括：

计数器，所述计数器响应致动信号开始对分频时钟进行计数，其中通过对参考时钟进行分频获得所述分频时钟；

D/A 转换器，所述 D/A 转换器响应所述计数器的输出，提供以阶梯形式逐渐增加或减少的转换电压；

线圈电流控制放大器，在致动之后，所述线圈电流控制放大器立即将对应于快门致动器线圈电流值的线圈电流检测电压与所述 D/A 转换器的转换电压相比较，并且在所述 D/A 转换器的转换电压与对应于线圈电流上限值的线圈电流极限参考电压匹配后，将所述线圈电流检测电压与所述线圈电流极限参考电压相比较，并提供通过放大比较电压之间的差获得的放大输出电压；以及

驱动电流输出电路，所述驱动电流输出电路根据所述线圈电流控制放大器的放大输出电压提供快门致动器的驱动电流。

2. 根据权利要求1所述的快门致动器驱动电路，其中，

所述线圈电流控制放大器接收所述线圈电流检测电压、所述线圈电流极限参考电压和所述 D/A 转换器的转换电压，并将所述线圈电流极限参考电压和所述 D/A 转换器的转换电压之一与所述线圈电流检测电压进行比较。

3. 根据权利要求1所述的快门致动器驱动电路，其中，

当所述计数器达到与所述线圈电流极限参考电压相对应的值时，所述计数器保持其计数，以使用所述 D/A 转换器的转换电压作为所述线圈电流极限参考电压，以及

所述线圈电流控制放大器将所述线圈电流检测电压与所述 D/A 转换器的转换电压进行比较。

4. 根据权利要求1、2或3所述的快门致动器驱动电路，还包括：

分频比选择电路，所述分频比选择电路选择提供到所述计数器的分频

时钟的分频比。

5. 一种致动器驱动装置，包括：

快门致动器驱动电路；

快门致动器，通过所述快门致动器驱动电路驱动所述快门致动器、以操作快门；以及

线圈电流检测元件，所述线圈电流检测元件检测所述快门致动器的线圈电流，以将所述线圈电流检测电压提供到所述快门致动器驱动电路，其中，

所述快门致动器驱动电路包括：

计数器，所述计数器响应致动信号开始对分频时钟进行计数，其中通过对参考时钟进行分频获得所述分频时钟；

D/A 转换器，所述 D/A 转换器响应所述计数器的输出，提供以阶梯形式逐渐增加或减少的转换电压；

线圈电流控制放大器，在致动之后，所述线圈电流控制放大器立即将对应于快门致动器线圈电流值的线圈电流检测电压与所述 D/A 转换器的转换电压相比较，并且在所述 D/A 转换器的转换电压与对应于线圈电流上限值的线圈电流极限参考电压匹配后，将所述线圈电流检测电压与所述线圈电流极限参考电压相比较，并提供通过放大比较电压之间的差获得的放大输出电压；以及

驱动电流输出电路，所述驱动电流输出电路根据所述线圈电流控制放大器的放大输出电压提供快门致动器的驱动电流。

快门致动器驱动电路及快门致动器装置

技术领域

本发明涉及一种用于驱动数码相机等的快门的致动器的快门致动器驱动电路以及快门致动器装置，即，用于使用该电路的快门致动器装置。

背景技术

例如，已经在日本专利公开号 No.2003-043554（专利文献 1）公开的结构中获知了与从上述类型的快门致动器装置同样的结构，图 4 显示了与公开的装置相类似的快门致动器装置。此快门致动器装置包括快门致动器驱动电路 101、通过快门致动器驱动电路 101 驱动以操作快门（未示出）的快门致动器 8，以及检测快门致动器 8 的线圈电流 I_L 的线圈电流检测元件 9，并将对应线圈电流 I_L 的值的线圈电流检测电压 V_{DET} 提供到快门致动器驱动电路 101 的线圈电流检测端 DET。

快门致动器驱动电路 101 包括齐纳（稳压）二极管 131、具有分别连接到齐纳二极管 131 和内部电源电压 V_{CC} 的相对端的恒电流源 132、在接地电势点以及齐纳二极管 131 和恒电流源 132 之间的连接点之间串联设置的电阻 133 和 134、以及平行于电阻 134 设置的电容器 135。快门致动器驱动电路 101 还包括：NPN 双极晶体管 136，所述 NPN 双极晶体管具有连接到电阻 133 和 134 之间的连接点（节点 N）的集电极、接收来自致动信号输入端 ST 的致动信号的基极和接地发射极；线圈电流控制放大器 115，所述线圈电流控制放大器在其非反相输入端上接收节点 N 的电压、并在其反相输入端接收来自线圈电流检测端 DET 的线圈电流检测电压 V_{DET} ，用于放大其间的差；以及 NPN 双极晶体管 119，其具有接收线圈电流控制放大器 115 的输出电压的基极、连接到线圈电流检测端 DET 的发射极、以及通过输出端 OUT2 连接到快门致动器 8 的另一端的集电极。

电阻 133 和 134 以及电容器 135 形成 CR 积分器。用于驱动致动器的电源电压 V_M 通过输出端 OUT1 连接到快门致动器 8 的一端。

快门致动器驱动电路 101 如下操作。

当致动信号输入端 ST 上的致动信号达到低电平时（即，当快门致动器装置变为激活时），恒电流源 132 的电流流进由电容器 135 以及电阻 133 和 134 形成的 CR 积分器。CR 积分器逐渐升高节点 N 的电压，并在电压变为等于通过电阻 133 和 134 分压由齐纳二极管 131 产生的恒定电压而获得的电压后，保持升高的电压。线圈电流检测电压 V_{DET} 跟随节点 N 上的电压，因此，流过线圈电流检测元件 9 的电流，即同样跟随其的线圈电流 I_L 升高到上限值 I_{MAX} 并将其保持。

由于其介电特性，快门致动器 8 的线圈电流 I_L 不会快速升高。如果不使用 CR 积分器控制线圈电流 I_L 的升高，则使线圈电流 I_L 升高到上限值 I_{MAX} 所需的时间将根据由图 5 中的波形 A 和 B 所示的致动器驱动电源电压 V_M 的变化而变化。

当致动器驱动电源电压 V_M 取最大值时出现波形 A。当致动器驱动电源电压 V_M 取最小值时出现波形 B。在快门致动器驱动电路 101 中，调节 CR 积分器的恒量、以随着轻微延迟波形 B 而增加线圈电流 I_L ，以便前述时间不受到致动器驱动电源电压 V_M 变化的影响。

专利文献 1：日本专利公开 No.2003-043554

发明内容

本发明解决的问题

在数码相机等中，致动器驱动电源电压 V_M 根据充电电池的充电程度而变化。然而，在使用上述快门致动器驱动电路 101 的快门致动器装置中，致动器驱动电源电压 V_M 的变化不影响线圈电流 I_L 达到上限值 I_{MAX} 之前所需的时间。

因此，此情况下可以防止致动器驱动电源电压 V_M 的变化影响用于快门操作所需的时间，包括用于将线圈电流 I_L 升高到其上限值 I_{MAX} 以及快门速度所需的时间。

然而，在实际中，由于温度和老化变坏的原因，CR 积分器的恒量易于改变。因此，在实际中，用于将线圈电流 I_L 升高到上限值 I_{MAX} 所需的时间在使用设置有 CR 积分器的快门致动器驱动电路 101 的快门致动器装置中类似

地变化。

在具有集成在其中的快门致动器驱动电路 101 的半导体集成器件中，CR 积分器的一部分或全部设置在外部，使得半导体集成器件和具有半导体集成器件的印刷电路板具有较大的尺寸。

本发明针对以上问题而被提出，本发明的目的之一在于提供一种快门致动器驱动电路，即，通过不使用 CR 积分器而减少将线圈电流升高到上限值所需的时间、而能够更精确地操作快门致动器的一种用于快门的致动器驱动电路，以及使用快门致动器驱动电路的快门致动器装置。

解决此问题的方式

为了达到以上目的，根据本发明的快门致动器驱动电路包括：计数器，所述计数器响应致动信号开始对分频时钟进行计数，其中通过对参考时钟进行分频获得所述分频时钟；D/A 转换器，所述 D/A 转换器响应所述计数器的输出，提供以阶梯形式逐渐增加或减少的转换电压；线圈电流控制放大器，在致动之后，所述线圈电流控制放大器立即将对应于快门致动器线圈电流值的线圈电流检测电压与所述 D/A 转换器的转换电压相比较，并且在所述 D/A 转换器的转换电压与对应于线圈电流上限值的线圈电流极限参考电压匹配后，将所述线圈电流检测电压与所述线圈电流极限参考电压相比较，并提供通过放大比较电压之间的差获得的放大输出电压；以及驱动电流输出电路，所述驱动电流输出电路根据所述线圈电流控制放大器的放大输出电压提供快门致动器的驱动电流。

优选地，快门致动器驱动电路的线圈电流控制放大器接收线圈电流检测电压、线圈电流极限参考电压以及 D/A 转换器的转换电压，并将线圈电流极限参考电压和 D/A 转换器的转换电压之一与线圈电流检测电压相比较。

优选地，当快门致动器驱动电路的计数器达到与线圈电流极限参考电压相对应的值时，计数器保持达到的值，以使用 D/A 转换器的转换电压作为线圈电流极限参考电压，线圈电流控制放大器将线圈电流检测电压与 D/A 转换器的转换电压相比较。

优选地，快门致动器驱动电路还包括选择设置到计数器的分频时钟的分频比的分频比选择电路。

快门致动器装置包括一个上述快门致动器驱动电路；通过快门致动器驱动电路驱动以操作快门的快门致动器；以及检测快门致动器的线圈电流、以将线圈电流检测电压提供到快门致动器驱动电路的线圈电流检测元件。

本发明的效果

根据本发明的快门致动器驱动电路和使用该电路的快门致动器装置，由于在致动之后使用 D/A 转换器的转换电压控制线圈电流，所以可以减少线圈电流达到上限值之前所需时间的变化，从而可以更精确地操作快门致动器。

附图说明

图 1 示出根据本发明实施方式的快门致动器装置；

图 2 是说明快门致动器驱动电路 1 的操作的波形图；

图 3 示出根据本发明另一实施方式的快门致动器装置；

图 4 示出传统快门致动器装置；

图 5 示出用于将线圈电流 I_L 升高到其上限值 I_{MAX} 所需的时间根据致动器驱动电源电压 V_M 的变化而变化的情况。

标号说明

1, 2, 101: 快门致动器驱动电路, 8: 快门致动器, 9: 线圈电流检测元件, 11: 分频器电路, 12 和 22: 计数器, 13: DAC, 14: 线圈电流极限参考电压发生器, 15 和 25: 线圈电流控制放大器, 16: 驱动电流输出电路, 17: 分频比选择电路, 19 和 119: 晶体管, 131: 齐纳二极管, 132: 恒电流源, 133 和 134: 电阻, 135: 电容器

具体实施方式

下面将参照附图说明本发明的实施方式。在以下说明中，同样或相对应的部分采用同样的标号，且不再重复其说明。

下面将说明作为本发明实施方式的快门致动器驱动电路（即，用于快门的致动器的驱动电路）以及快门致动器装置，即用于快门的致动器装置。

图 1 是显示根据本发明实施方式的快门致动器装置。

参照图 1, 根据本发明实施方式的快门致动器装置包括: 快门致动器驱动电路 1; 通过快门致动器驱动电路 1 驱动以操作快门(未示出)的快门致动器 8; 以及线圈电流检测元件 9, 所述线圈电流检测元件 9 检测快门致动器 8 的线圈电流 I_L , 以将对应于线圈电流 I_L 的值的线圈电流检测电压 V_{DET} 提供到快门致动器驱动电路 1 的线圈电流检测端 DET。更具体地说, 线圈电流检测元件 9 为电阻。快门致动器可以为电动机, 也可以为致动快门的柱塞等。

快门致动器驱动电路 1 具有三个输入端, 即, 时钟输入端 CLK、致动信号输入端 ST 和分频信号输入端 DL, 还具有两个输出端 OUT1 和 OUT2 以及前述线圈电流检测端 DET。

三个输入端 CLK、ST 和 DL 都连接到微型计算机等的一个或多个控制器(未示出)中, 分别接收来自控制器的参考时钟、致动信号和分频信号。供给到时钟输入端 CLK 的参考时钟通过控制器中的如压电振荡器等振荡器电路产生, 并用作系统时钟等。两个输出端 OUT1 和 OUT2 连接到快门致动器 8, 用于将驱动电流提供到快门致动器 8。

时钟输入端 CLK 连接到通过分配参考时钟提供分频时钟的分频器电路 11。计数器 12 连接到分频器电路 11 的下游端和致动信号输入端 ST。计数器 12 响应由致动信号输入端 ST 提供的致动信号开始对分频时钟进行计数。

D/A 转换器(DAC) 13 连接计数器 12 的下游端, 用于响应计数器 12 的输出而提供步进增加的转换电压 V_{DAC} 。D/A 转换器 13 的下游端连接到线圈电流控制放大器 15 的非反相输入端之一。

线圈电流控制放大器 15 具有两个非反相输入端和一个反相输入端, 而另一个非反相输入端连接到用于线圈电流极限的参考电压发生器 14。反相输入端连接到线圈电流检测端 DET。线圈电流极限参考电压发生器 14 产生用于对应于线圈电流 I_L 的上限值 I_{MAX} 的线圈电流极限的参考电压 V_{REF} 。因此, 线圈电流控制放大器 15 在各个非反相输入端接收转换电压 V_{DAC} 和线圈电流极限参考电压 V_{REF} , 并且在其反相输入端上接收线圈电流检测电压 V_{DET} 。线圈电流控制放大器 15 将线圈电流极限参考电压 V_{REF} 和转换电压 V_{DAC} 之间较低的一个与线圈电流检测电压 V_{DET} 进行比较, 并放大其间的差以提供电压。

驱动电流输出电路 16 连接到线圈电流控制放大器 15 的下游端。从输出端 OUT1 和 OUT2, 驱动电流输出电路 16 根据线圈电流控制放大器 15 的放

大输出电压提供驱动快门致动器 8 的驱动电流。在快门致动器驱动电路 1 中,分频信号输入端 DI 连接到分频比选择电路 17,所述分频比选择电路选择由分频器电路 11 提供的分频时钟的分频比。

已经说明的驱动电流输出电路 16 包括作为主要元件的 NPN 双极晶体管 19。晶体管 19 具有连接到输出端 OUT2 一端的集电极,而致动器驱动电源电压 V_M 、输出端 OUT1、快门致动器 8 和输出端 OUT2 以这样的顺序串联连接。此外,晶体管 19 具有连接到线圈电流检测端 DET 的发射极和连接到线圈电流控制放大器 15 的输出端的基极。驱动电流输出电路 16 控制驱动电流,即,在其基极上接收的线圈电流控制放大器 15 的放大输出电压的控制下的线圈电流 I_L ,从而在一个方向驱动快门致动器 8 以关闭快门。

下面将参照图 2 的波形图说明快门致动器驱动电路 1 的操作。

参照图 2,波形 C 表示当致动信号供给到致动信号输入端 ST 以致动快门致动器驱动电路 1 后流动的快门致动器 8 的线圈电流 I_L 。当分频时钟的分频比为波形 C 的两倍时获得波形 D。与图 5 中的波形 A 和 B 相同的、由虚线表示的波形 A 和 B 表示,在线圈电流控制放大器 15 一直在线圈电流极限参考电压 V_{REF} 和线圈电流检测电压 V_{DET} 之间做比较,而不采用致动后提供逐步增加的转换电压 V_{DAC} 的 D/A 转换器 13 的情况下流动的线圈电流 I_L 。波形 A 表示当致动器驱动电源电压 V_M 取最大值时的波形,波形 B 示当致动器驱动电源电压 V_M 取最小值时的波形。

在快门致动器驱动电路 1 变为激活之前,即,在致动信号输入端 ST 接收致动信号之前,计数器 12 在初始状态,且 D/A 转换器 13 的转换电压 V_{DAC} 为零。

因此,流过线圈电流检测元件 9 的电流,即,快门致动器 8 的线圈电流 I_L 为零。当控制器(未示出)将致动信号提供到致动信号输入端 ST 以操作快门时,计数器 12 开始计数。D/A 转换器 13 响应计数器 12 的输出提供逐步地、步进地增加的转换电压 V_{DAC} 。在此致动之后,由于转换电压 V_{DAC} 低于线圈电流极限参考电压 V_{REF} ,因此线圈电流控制放大器 15 立即将转换电压 V_{DAC} 与线圈电流检测电压 V_{DET} 进行比较。因此,线圈电流检测电压 V_{DET} 随着转换电压 V_{DAC} 增加,从而线圈电流如波形 C 所示步进增加。

当 D/A 转换器 13 的转换电压 V_{DAC} 进一步增加并与线圈电流极限参考电

压 V_{REF} 匹配后, 线圈电流极限参考电压 V_{REF} 低于转换电压 V_{DAC} , 因此, 线圈电流极限参考电压 V_{REF} 与线圈电流检测电压 V_{DET} 相比较。结果, 流过线圈电流检测元件 9 的电流, 即, 快门致动器 8 的线圈电流 I_L 保持上限值 I_{MAX} 。

如果不使用 D/A 转换器 13, 则用于将线圈电流 I_L 增加到上限值 I_{MAX} 所需的时间根据波形 A 和 B 所示的致动器驱动电源电压 V_M 的变化而变化。快门致动器驱动电路 1 增加 D/A 转换器 13 的转换电压 V_{DAC} , 以便线圈电流 I_L 稍微延迟于波形 B 地增加, 如波形 C 所示。因此, 波形 C 不会受到致动器驱动电源电压 V_M 变化的影响。

如果转换电压 V_{DAC} 早于波形 B 增加, 则当致动器驱动电源电压 V_M 取最小值时, 线圈电流 I_L 不能立即跟随转换电压 V_{DAC} 。因此, 用于将线圈电流 I_L 增加到上限值 I_{MAX} 所需的时间随着致动器驱动电源电压 V_M 的变化而变化。

当需要时, D/A 转换器 13 的转换电压 V_{DAC} 的增加比通过选择由分频器电路 11 提供的分频时钟的分频比而被调节。例如, 当分频比改变、使得分频时钟的周期为波形 C 的周期的两倍时, 线圈电流 I_L 的增加比降低为波形 D 所示的一半。当分频比为 1 时, 参考时钟为分频时钟。在此情况下, 计数器 12 接收参考时钟。

由于接收的参考时钟通过如前所述压电振动器等的振荡电路产生, 所以, 其具有高精度, 且抑制了由于温度和老化变坏等原因造成的该精度的变化。因此, 致动器驱动电源电压的变化不影响用于将线圈电流 I_L 增加到上限值 I_{MAX} 所需的时间, 且温度和老化变坏等的影响很小, 以便可以精确地操作快门致动器, 从而可以精确地操作快门。

下面将说明本发明另一实施方式的快门致动器驱动电路以及使用其的快门致动器装置。

图 3 是显示根据本发明该实施方式的快门致动器装置。

参照图 3, 根据本发明该实施方式的快门致动器装置包括代替快门致动器驱动电路 1 的快门致动器驱动电路 2。快门致动器驱动电路 2 包括代替快门致动器驱动电路 1 中的计数器 12 和线圈电流控制放大器 15 的计数器 22 和线圈电流控制放大器 25。当计数器 22 的计数与对应于线圈电流极限参考电压 V_{REF} 的值 (数字值) 相匹配时, 计数器 22 保持其计数, 以便 D/A 转换器 13 的转换电压 V_{DAC} 用作线圈电流极限参考电压 V_{REF} 。线圈电流控制放大

器 25 接收线圈电流检测电压 V_{DET} 和转换电压 V_{DAC} ，并将其彼此比较。由于采用此结构，线圈电流控制放大器 25 在致动之后，立即将线圈电流检测电压 V_{DET} 与转换电压 V_{DAC} 相比较，并在转换电压 V_{DAC} 与线圈电流极限参考电压 V_{REF} 匹配后，将线圈电流检测电压 V_{DET} 与线圈电流极限参考电压 V_{REF} 相比较。

快门致动器驱动电路 2 不需要产生模拟量的线圈电流极限参考电压 V_{REF} 的线圈电流极限参考电压发生器 14，且线圈电流控制放大器 25 只具有一个非反相输入端，以便使电路规模很小。

在使用快门致动器驱动电路 1 或 2 的快门致动器装置中，线圈电流检测元件 9 设置在接地电势侧，但其也可以设置在致动器驱动电源电压 V_M 侧，其中在快门致动器驱动电路 1 或 2 构成为晶体管 19 由 PNP 双极晶体管形成而不是由 NPN 双极晶体管形成的情况下，D/A 转换器 13 在致动之后逐渐降低输出电压。

虽然已经说明了本发明实施方式的快门致动器驱动电路和快门致动器装置，但本发明不局限于前述实施方式，可以在权利要求的范围内做出各种改进方式。

例如，驱动电流输出电路 16 构成为在一个方向驱动快门致动器 8 以关闭快门，但也可以具有 H 桥结构，以便其可以在相对方向，即在关闭和开启方向驱动快门致动器 8。另外，可以固定由分频器电路 11 提供的分频时钟的分频比，从而可以不采用分频信号输入端 DI 和分频比选择电路 17。自然地，NPN 双极晶体管也可以用 NMOS 晶体管代替，而 PNP 双极晶体管也可以用 PMOS 代替。

虽然已经具体说明和描述了本发明，但是可以清晰地理解，该说明和实例只是为了说明和理解本发明，而不是限制本发明，本发明的保护范围和主题精神由相应的权利要求限定。

工业应用

根据本发明的快门致动器驱动电路和快门致动器装置可以施用到数码相机以及其他装置中。

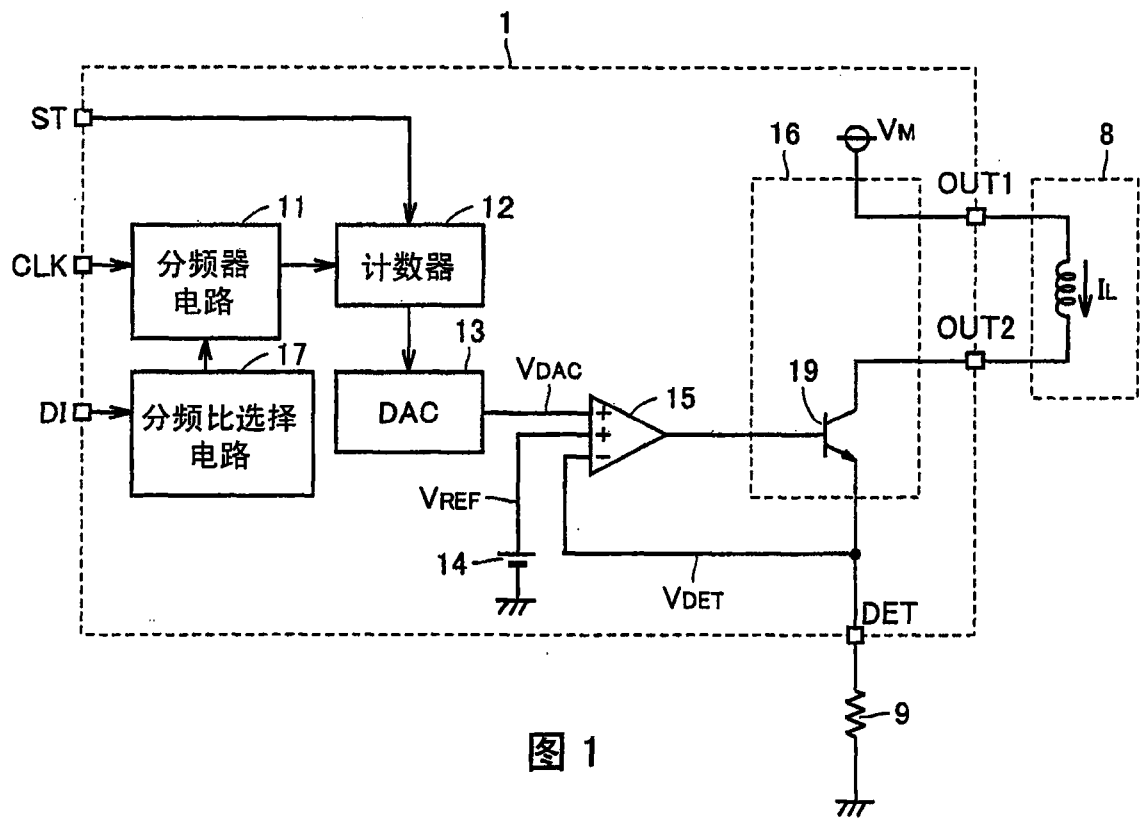


图 1

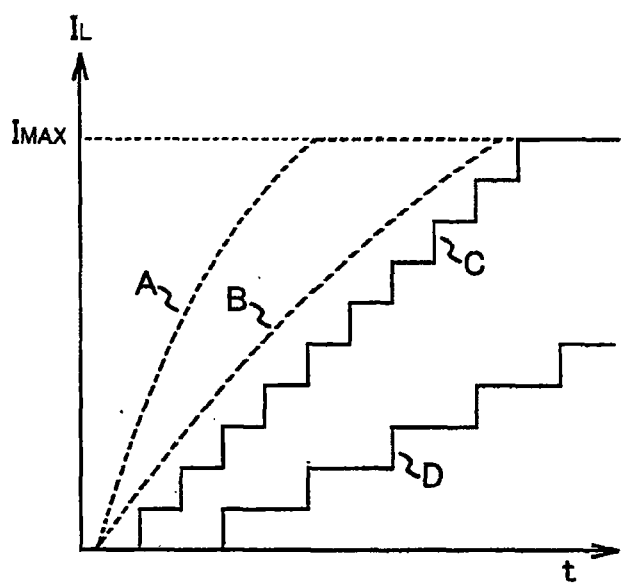


图 2

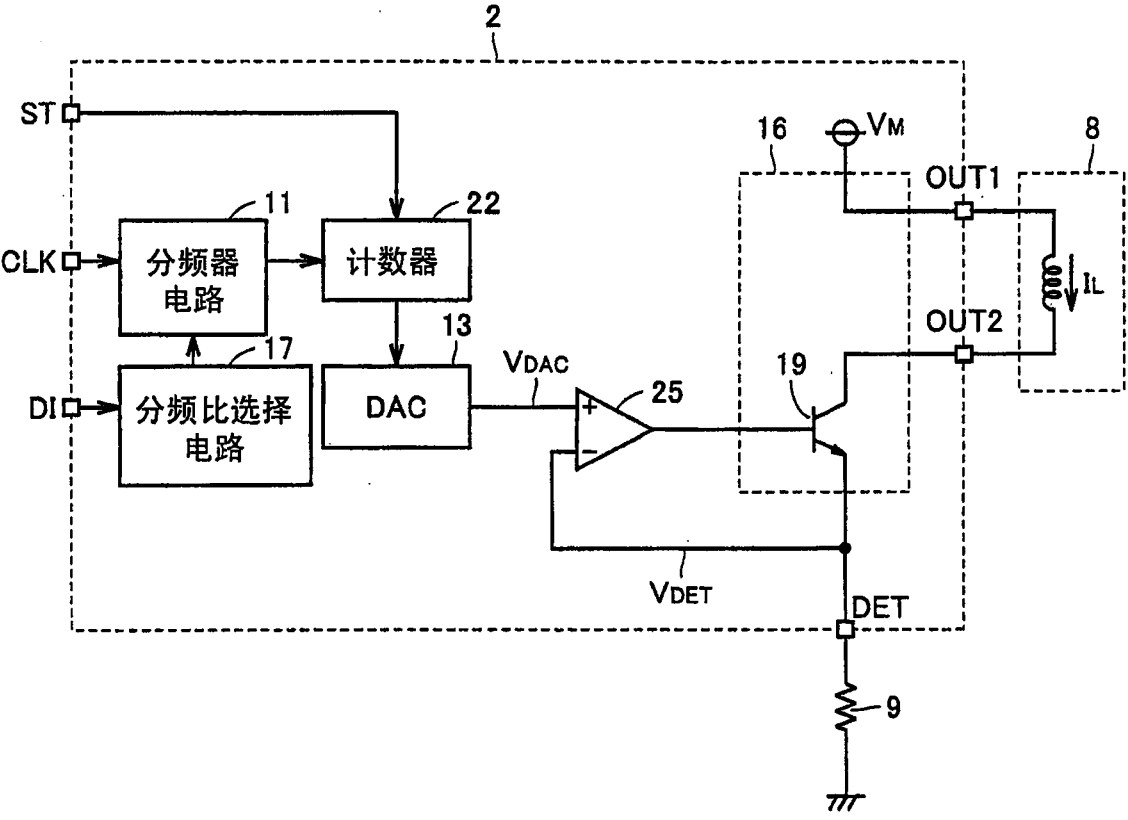


图 3

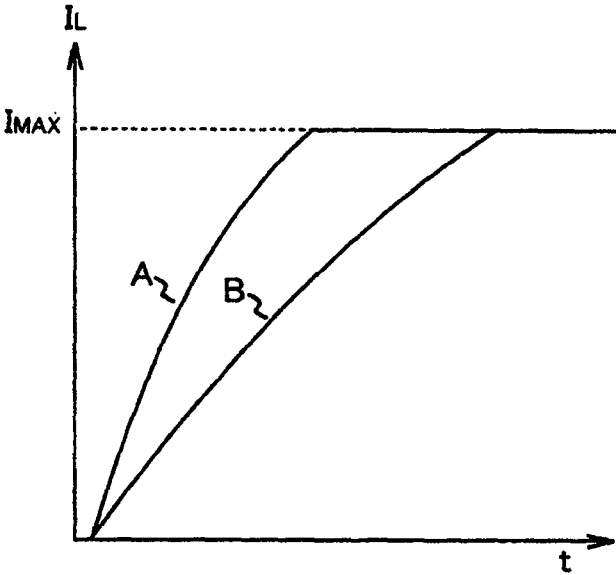
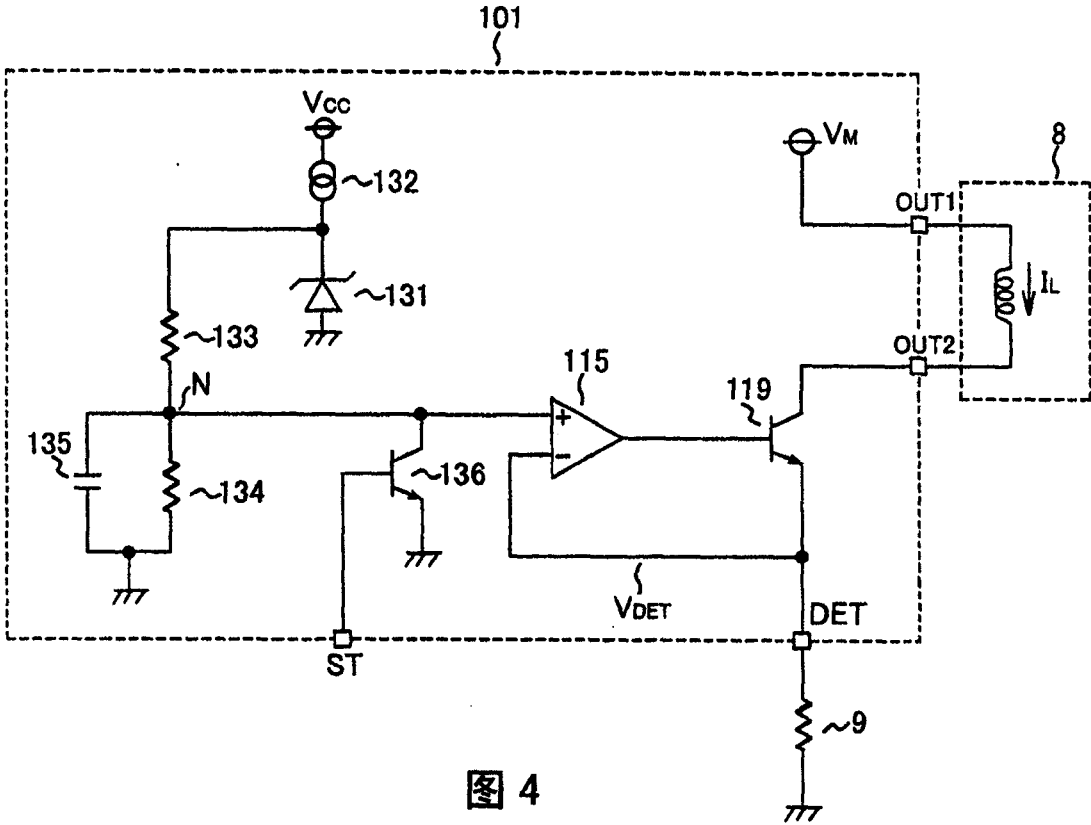


图 5