

Изобретение относится к измерительной технике и может быть использовано в устройствах для частотного детектирования в широком диапазоне частот с обеспечением линейной зависимости выходного напряжения от частоты входного сигнала.

Известен цифровой частотный детектор, содержащий входной формирователь, делитель частоты, тактовый генератор, элементы И и ИСКЛЮЧАЮЩЕЕ ИЛИ, а также фильтр нижних частот [1].

Однако известное устройство обладает большой погрешностью детектирования, зависящей от формы входного сигнала, качества входного формирователя, и из-за отсутствия синхронизации фазы колебаний тактовой частоты и входного частотно-модулированного сигнала.

Наиболее близким к предлагаемому по технической сущности является цифровой частотный детектор, содержащий входной формирователь, первый D-триггер, последовательно соединенные генератор тактовых импульсов и счетчик, дешифратор, первые входы которого соединены с выходами счетчика, а вторые - с переключателем детектируемой частоты, последовательно соединенные выходной формирователь и фильтр нижних частот, при этом выход входного формирователя подсоединен к R-входу первого D-триггера, прямой выход которого подключен к входу выходного формирователя [2].

Однако известный цифровой частотный детектор обладает недостаточно широким частотным диапазоном детектирования.

Цель изобретения - расширение диапазона детектирования в область верхних частот.

Для достижения цели в цифровой частотный детектор, содержащий входной формирователь, первый D-триггер, последовательно соединенные генератор тактовых импульсов и счетчик, дешифратор, первые входы которого соединены с выходами счетчика, а вторые - с переключателем детектируемой частоты, последовательно соединенные выходной формирователь и фильтр нижних частот, причем выход входного формирователя подсоединен к R-входу первого D-триггера, прямой выход которого подключен к входу выходного формирователя, введены второй D-триггер, S-вход которого соединен с выходом входного формирователя, одновибратор, первый и второй элементы И, первые входы которых подключены к прямым выходам соответственно первого и второго D-триггеров, выход первого элемента И соединен со счетным входом второго D-триггера, а выход второго элемента И - со счетным входом первого D-триггера, инверсный выход которого соединен с его D-входом, а вторые входы первого и второго элементов И объединены между собой и подсоединены к выходу одновибратора, вход которого подключен к выходу дешифратора.

На фиг.1 представлена структурная электрическая схема цифрового частотного детектора; на фиг.2 - принципиальная электрическая схема выходного формирователя.

Цифровой частотный детектор содержит входной формирователь 1, первый D-триггер 2, генератор 3 тактовых импульсов, счетчик 4, дешифратор 5, переключатель 6 детектируемой частоты, выходной формирователь 7, фильтр 8 нижних частот, второй D-триггер 9, первый и второй элементы И 10 и 11, одновибратор 12, причем выходной формирователь 7 содержит инвертор 13, резистор 14, транзисторы 15 и 16, стабилитроны 17 и 18, резисторы 19-23.

Цифровой частотный детектор работает следующим образом.

В момент перехода входного сигнала через нуль (например, из "минуса" в "плюс") на выходе входного формирователя 1 появляется короткий по длительности импульс, соответствующий логическому сигналу "0", который по входу S устанавливает второй D-триггер 9 в состояние "1", а по входу R устанавливает первый D-триггер 2 в состояние "0". Первый тактовый импульс со счетчика 4 через дешифратор 5 и одновибратор 12, а также через второй элемент И 11 поступает на счетный вход D-триггера 2 и устанавливает его в состояние "1". Первый тактовый импульс через первый элемент И 10 на счетный вход D-триггера 9 не проходит, так как на его первом входе имеется потенциал логического "0", а длительность импульса на выходе одновибратора 12 мала. Через промежуток времени $T/2$ второй тактовый импульс проходит на счетный вход D-триггеров 2 и 9 через элементы И 11 и 10 соответственно. D-триггеры 9 и 2 переходят в состояние "0". В этом состоянии оба D-триггера находятся до момента окончания первого периода T_x , где T_x - период входного сигнала. При следующем переходе входного сигнала через нуль (из "минуса" в "плюс") цикл работы детектора повторяется.

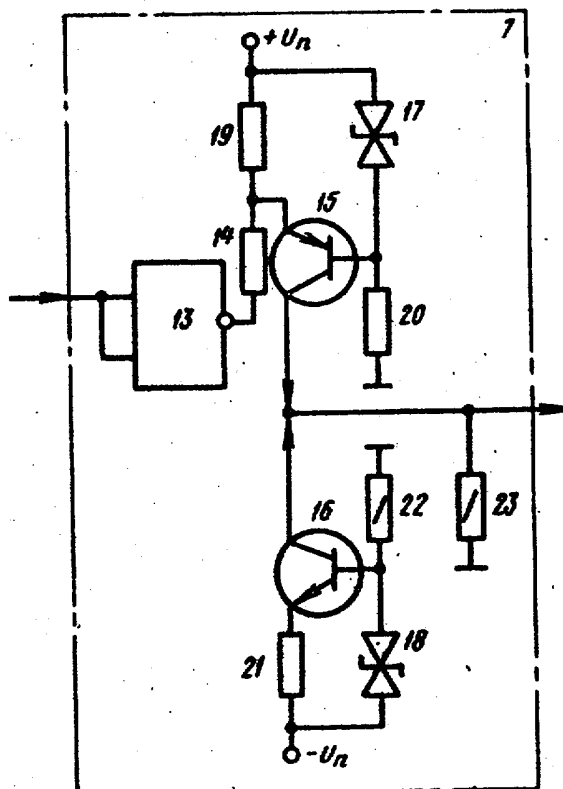
Выходной формирователь 7 содержит управляемый через инвертор 13 и резистор 14 источник тока положительной полярности на транзисторе 15, стабилитроне 17 и резисторах 19 и 20, а также источник тока отрицательной полярности на транзисторе 16, стабилитроне 18 и резисторах 21 и 22, резистор 23 суммирующий.

Когда на входе выходного формирователя присутствует потенциал логического '0', на его выходе имеется потенциал $-V_M$. Когда на его входе присутствует потенциал логической '1', на его выходе имеется потенциал $+V_M$. По модулю эти потенциалы равны друг другу. Следовательно, сигнал на выходе фильтра 8 нижних частот пропорционален разности длительностей импульсов и описывается уравнением

$$V_{\text{вых ср}} = \frac{V_M}{T_x} (T_0 - T_x) = V_M \left(\frac{f_x}{f_0} - 1 \right) \quad (1)$$

В предлагаемом цифровом частотном детекторе верхнюю границу диапазона детектирования ограничивает только быстродействие применяемой элементной базы. Так, например, используя элементы 133 серии и при тактовой частоте генератора 3 равной 10 МГц, максимальная средняя частота детектирования составляет 4,5 МГц.

Таким образом, предлагаемый цифровой частотный детектор по сравнению с известным обеспечивает расширение диапазона детектируемых частот в область верхних частот.



Фиг. 2

Составитель В. Цветков
 Редактор С. Юско Техред В. Далекокорей Корректор И. Эрдейи
 Заказ 9856/57 Тираж 936 Подписное
 ВНИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5
 Филиал ППП 'Патент', г. Ужгород, ул. Проектная, 4