[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H04L 7/02 (2006.01)

[12] 发明专利说明书

专利号 ZL 01120667.5

[45] 授权公告日 2006 年 11 月 8 日

[11] 授权公告号 CN 1284324C

[22] 申请日 2001.7.24 [21] 申请号 01120667.5

[30] 优先权

[32] 2000.7.24 [33] AU [31] PQ8963/00

[71] 专利权人 日本电气株式会社

地址 日本东京都

[72] 发明人 史蒂文·唐纳德·斯彭斯

尼古拉·尼科洛夫

鲁道夫·拉德任斯基

审查员 何怀燕

[74] 专利代理机构 中科专利商标代理有限责任公司

代理人 朱海波

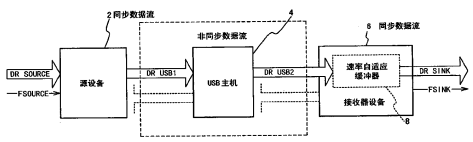
权利要求书 3 页 说明书 11 页 附图 3 页

[54] 发明名称

用于通用串行总线接收器设备的时钟同步的系统和方法

[57] 摘要

在一种用于数据接收器设备(6)与通过 USB(4)连接的源设备(2)的自适应同步的方法中，数据被接收并且以表示源设备的数据速率的平均数据速率存储在接收器设备的缓冲器(8)中。 用于缓冲器的数据电平被根据输入数据包尺寸和输出数据包尺寸而确定。 用于缓冲器的累加数据电平被与一个阈值电平相比较，当累加数据电平超过阈值电平时，用于接收器设备的时钟频率被纠正。



1．一种用于把数据接收器设备与由 USB 连接的一个数据源设备自适应地同步的方法，其中包括如下步骤：

以代表源设备的数据速率的平均数据速率在所述接收器设备的缓冲器接收数据；

根据输入数据包尺寸和输出数据包尺寸确定用于所述缓冲器的数据电平；

把用于缓冲器的累加数据电平与一个阈值电平相比较；以及

当所述累加数据电平超过所述阈值电平时纠正用于所述接收器设备的时钟频率；

其中所述纠正步骤包括如下步骤：

用等于用累加数据电平从一个参考电平漂移到该阈值电平所需的时间除以系统设计常量 K 所得的一个量值来纠正所述时钟频率。

2．根据权利要求 1 所述的方法，其中进一步包括如下步骤：

在所述纠正步骤之后的预定周期内禁止所述比较步骤和所述纠正步骤的下一次执行的步骤。

3．根据权利要求 2 所述的方法，其中该预定周期在三至五倍的所述漂移时间之间。

4．根据权利要求 2 所述的方法，其中如果数据电平超过一个参考电平或者超过阈值电平的两倍，则该预定周期被减小。

5．根据权利要求 1 至 4 中的任何一项所述的方法，其中所述比较步骤被定期执行。

6．根据权利要求 1 至 4 中的任何一项所述的方法，其中阈值电平被设置为大于最大数据电平抖动的 3 倍。

7．一种用于数据接收器设备与数据源设备的自适应同步的系统，其中包括：

一个源设备；以及

一个接收器设备，其通过 USB 连接到所述源设备，并且包括一个

缓冲器，以及

其中，所述接收器设备以表示所述源设备的数据速率的平均数据速率在所述缓冲器中存储数据；

其中，所述接收器设备用于根据输入数据包尺寸和输出数据包尺寸确定用于所述缓冲器的数据电平；把用于所述缓冲器的累加数据电平与一个阈值电平相比较；以及当所述累加数据电平超过所述阈值电平时，纠正用于所述接收器设备的时钟频率；

其中所述接收器设备用等于用累加数据电平从一个参考电平漂移到该阈值电平所需的时间除以系统设计常量 K 所得的一个量值来纠正所述时钟频率。

8．根据权利要求 7 所述的系统，其中所述接收器设备在所述纠正步骤之后的预定周期内禁止所述比较步骤和所述纠正步骤的下一次执行。

9．根据权利要求 8 所述的系统，其中该预定周期在三至五倍的所述漂移时间之间。

10．根据权利要求 8 所述的系统，其中如果数据电平超过一个参考电平或者超过阈值电平的两倍，则所述预定周期被减小。

11．根据权利要求 7 至 10 中的任何一项所述的系统，其中所述比较步骤被定期执行。

12．根据权利要求 7 至 10 中的任何一项所述的系统，其中阈值电平被设置为大于最大数据电平抖动的三倍。

13．一种用于从 USB 连接的一个源设备接收数据的接收器设备，其中包括：

用于实现存储来自所述源设备的所接收数据的缓冲器并且用于以代表源设备的数据速率的平均数据速率在所述接收器设备的缓冲器接收数据、根据输入数据包尺寸和输出数据包尺寸确定用于所述缓冲器的数据电平、把用于缓冲器的累加数据电平与一个阈值电平相比较、以及当所述累加数据电平超过所述阈值电平时纠正用于所述接收器设备的时钟频率的电路；

其中所述接收器设备用等于用累加数据电平从一个参考电平漂移到

该阈值电平所需的时间除以系统设计常量 K 所得的一个量值来纠正所述时钟频率。

用于通用串行总线接收器设备的时钟同步的系统和方法

发明领域

本发明涉及一种时钟同步方法以及用于执行这种方法的系统。具体来说，本发明涉及一种方法，其使用一个同步或者时间相关的端点来自适应地把通用串行总线（USB）数据接收器的输出时钟速率与 USB 数据源的输入时钟速率相同步，而不使用反馈技术、前馈技术或者附加时钟信号。

相关技术

在具有数据源和数据接收器的同步通信系统中，来自数据接收器的数据输出要与到一个数据源的数据输入相同步。当数据源与数据接收器使用 USB 相连接时，数据输入时钟不与一个 USB 时钟相同步。因此，即使数据输出时钟与 USB 时钟相同步，USB 时钟也不能够使该数据输出与数据输入相同步，输入和输出时钟之间的差别导致频率失配的后续数据的破坏。

一些不需要较高数据精度的系统可以容忍这种频率失配和数据破坏。如果音频样本被抛弃或者被插入以适应时钟失配，则使用不同步的 USB 音频源（例如，CD）和 USB 音频接收器（例如扩音器）的典型低成本音频应用设备的可听性没有明显下降。

但是，对于例如视频这样的实时 ISDN 应用，由于时钟频率失配所造成的数据丢失明显影响服务的质量。失配产生例如图像固定这样的影响，这是更加不能忍受的。

由于仅仅能够把 USB 时钟同步到有限的精度，因此可以执行数据输入时钟与 USB 时钟之间的时钟同步的技术的应用范围有限。对于涉及使用 USB 接口来通过 ISDN 接口访问同步服务的移动电话的一种应用，一个可能同步的选择是被称为用于异步源设备和同步接收器设备的时钟控制的方法。该方法涉及影响 USB 主机的 SOF（起始帧）的产生

的源设备，从而该源设备与同步数据传送同步。主机 SOF 速率（1 毫秒）被调节以跟踪移动电话的数据帧速率（10 毫秒）。一个 ISDN 接口是一个 USB 同步接收器设备，即，锁定到 SOF 时钟，并且从该移动电话传送到 ISDN 接口的帧被同步。ISDN 时钟，即，I.430 192KHz 位时钟被同步到 SOF 时钟。SOF 调节分辨率是 1/12000 位时间，其中一个位周期是一个 12 MHz 时钟周期或者 83 ppm（百万分之几）。

由于该粗略的时钟分辨率，源设备不能够选择单个最佳的 SOF 周期。移动电话的源设备时钟被锁定到移动网络并且非常准确，结果频率误差可能到达 83 ppm。这仍然会造成帧漂移，源设备需要连续地把 SOF 位周期上下切换以获得同步的平均 SOF 周期。然后，接收器设备必须跟踪 SOF 周期的均值，83 ppm 的步长是不可接受的。I.430 接口利用的时钟精度要求好于± 100 ppm，并且时钟跳动必须明显减小。为了克服该问题，需要在大于纠正速率的周期内对频率改变量求积分，使得所应用的接收器部分频率纠正更加稳定。83 ppm 的误差造成大约每 3 秒钟具有一个 I.430 帧滑动，使得 3Hz 的纠正速率和 3 秒的积分周期是一个可能的解决方案。

当时钟控制为可行时，由于粗略时钟调节和限制，仅仅一个设备作为时钟控制器不太理想。在许多应用中，不能够使用这种同步方法。

发明概述

因此，本发明的一个目的是提供一种时钟同步系统和方法，其涉及一种异步源设备和自适应接收器设备，并且允许内含前馈时钟恢复。

本发明的另一个目的是提供一种时钟同步系统的方法，其改善或克服现有同步系统和方法的缺点。

因此，本发明的一个方面提供一种用于把数据接收器设备与由 USB 连接的一个数据源设备自适应地同步的方法，该方法是通过如下步骤实现：以代表源设备的数据速率的平均数据速率接收用于接收器设备的缓冲器的数据；根据输入数据包尺寸和输出数据包尺寸确定用于缓冲器的数据电平；把用于缓冲器的累加数据电平与一个阈值电平相比较；以及当累加数据电平超过该阈值电平时纠正用于该接收器设备的时钟频率，其中所述纠正步骤包括如下步骤：用等于用累加数据电平从一个参考电

平漂移到该阈值电平所需的时间除以系统设计常量 K 所得的一个量值来纠正所述时钟频率。

该方法可以进一步包括在纠正步骤之后的预定周期内禁止该比较和纠正步骤的步骤。该预定周期可以在 3 倍或 5 倍的漂移之间。最好，如果数据电平超过该参考电平或者超过阈值电平的两倍，则该预定周期被减小。

比较步骤可以定期执行。

阈值电平最好可以被设置为大于最大数据电平抖动的三倍。

本发明的另一个方面是提供一种用于把数据接收器设备自适应地与一个数据源数据相同步的系统。该系统包括一个源设备；以及通过 USB 连接到该源设备的接收器设备。该接收器设备包括用于实现存储来自该源设备的接收数据的缓冲器并且执行上述方法的一个电路。

本发明的另一个目的是提供一种用于从连接 USB 的源设备接收数据的接收器设备。该接收器设备包括用于实现存储来自源设备的接收数据的缓冲器并且执行上述方法的一个电路。

附图说明

下面将参照附图描述本发明，其中：

图 1 为执行一种自适应时钟同步方法的数据传输系统的一个实施例的方框图；

图 2 为在图 1 中所示的系统的接收器设备中数据的电平与时间之间的关系的图形表示；以及

图 3 为在图 1 中示出的系统的接收器设备中的平均接收器设备数据电平与时间之间的关系的图形表示。

优选实施例描述

下面将参照附图通过举例描述本发明的优选实施例。

现在参见图 1，其中一般性地示出一个数据传输系统 1，其使用 USB 和执行 USB 主机应用程序的一个 USB 主机 4 执行用于把数据从一个源设备 2 传送到一个接收器设备 6 的自适应时钟同步。USB 主机可以是具有至少一个 USB 端口的 PC 机。源设备 2 可以是一个移动电话，以及接

收器设备 6 可以是具有视频卡或者到 ISDN 的接口的计算机，如下文所述。

源设备具有一个称为 DRsource 的异步数据流率以及称为 Fsource 的一个源设备频率。源设备到 USB 主机的平均数据流率被称为 DRusb1，以及 USB 主机到接收器设备的平均数据流率被称为 DRusb2。主机应用程序给出从源设备连接到接收器设备连接的数据流率，使得 DRusb1=DRusb2＝DRusb。接收器设备数据流率被称为 DRsink，以及接收器设备频率被称为 Fsink。接收器设备 6 包括一个速率自适应缓冲器 8，其具有以速率 DRusb2 接收的输入数据流，以及以速率 DRsink 发送的输出数据流。

接收器设备 6 包括实现缓冲器 8 并执行该同步方法的电路元件。例如，该元件可以包括一个微处理器和确定该同步方法的相关控制软件。用于配置缓冲器 8 的技术是已知的，并且将是本领域内的技术人员显而易见的。

如下文中具体描述的自适应时钟同步方法通过控制接收器设备时钟频率 Fsink 调节接收器设备数据速率 DRsink 以匹配 USB 数据传送速率 DRusb。当在时间上求平均时，源设备数据流率 DRsource 隐含在 USB 数据传输速率 DRusb 中，这导致接收器设备 6 与源设备 2 同步。

速率自适应缓冲器 8 的输入和输出数据流之间的差别是通过把接收器数据电平 12 与两个阈值电平，即正负阈值电平，相比较而检测的。数据电平 12 是输入数据流和输出数据流之间的差。数据电平 12 被接收器设备 6 定期的检查，如图 3 中所示，如果超过阈值，则根据对数据电平 12 从参考电平漂移到阈值电平所需时间（Tdrift）的倒数确定频率纠正量。该纠正量被设置为大约比所需要的大 20%，以保证该漂移被反向，并且频率向着源设备频率渐近。如果数据电平 12 跨过参考电平或者两倍的阈值电平，则在 5 倍于漂移周期（Tdrift）的周期内禁止重新纠正，或者提前结束纠正。这些检查迎合将出现的错误条件。当数据传输开始时，参考电平被确定。

流率匹配处理实现比 100 ppm 更好的频率匹配（Fsource 对 Fsink），并且一般比 10 ppm 更好。这满足 BRI ISDN 的要求。因此，消除了在

源设备数据流与接收器设备数据流不匹配时出现的数据上溢或下溢。

图 2 示出保存在接收器设备 6 的速率自适应缓冲器 8 中的数据的数据电平 12 如何随时间而变化。在该例子中，数据被示出以基本恒定的小数据包尺寸（Pi）到达，并且用较大数据包尺寸（Po）以固定速率提取。平均数据电平 14 是一个用于确定流量不平衡的重要因素。为了描述的目的，数据电平 12 的增加被大大地夸大。对于一个 ISDN 接口，50ppm 的速率差将造成在大约 1 秒内数据电平 12 改变一个字节。

平均数据传输电平 14 的典型行为在图 3 中示出。两个时钟纠正点 9 和 10 被示出。漂移的速率在每次纠正中减慢。由于逐步进行纠正，出现在纠正点上示出的过冲。

为了执行时钟同步方法，图 1 中所示的系统 1 包括如下特征：

（1）具有同步数据流率 DRsource 的数据源设备。

（2）当在足够长的时间段上测量以平均一个传输抖动时，DRusb＝DRsource。

（3）所有源设备数据被传送到 USB 主机 4。这可能涉及数据重新打包以及具有不同尺寸的数据包（Pi），但是在 USB 帧之间具有恒定的时间。

（4）USB 传输速率大于源设备数据速率。源设备数据传送速率 DRusb 与 USB 传输速率不同。速率 DRusb 是 USB 系统传输由源设备所提供的数据的速率。

（5）一个主机应用程序保持从源设备连接到接收器设备连接的数据流率，使得 DRusb1＝DRusb2＝DRusb，如上文所述。图 1 示出通过 USB 连接到 USB 主机 4 的源设备 2 和接收器设备 6。但是，在最简单的形式，所需要的是接收器设备 6 以隐含源设备速率 DRsource 的数据传输速率在 DRusb2 接收数据。

由于源设备时钟（未示出）与 USB 时钟（未示出）之间的相移，导致 USB 系统导入数据传送抖动，即，数据包尺寸（Pi）变化。从而，输出数据包尺寸（Po）变化。通过缓冲该数据传送并且仅仅对通过接收器设备 6 的数据的长时间积累或耗尽进行检查以确定数据速率不平衡的情况，该自适应同步方法考虑到这种变化。

图 2 中所示的数据电平 12 随时间的变化是如下因素结合影响的结果：

在启动时，即，在时钟纠正之前，Fsink 与 Fsource 的差别；

USB 传输抖动；以及

从同步方法中产生的接收设备频率抖动。

只要频率自适应缓冲器 8 足够大以适应该波动，即，没有上溢或下溢，则来自接收器设备 6 的同步输出数据流被不中断地维持。平衡的数据流需要输入数据的量减去输出数据的量，以随时间保持恒定，使得：

如果数据电平 12 增加，则 Fsource>Fsink，并且 Fsink 必须增加；以及

如果数据电平 12 减小，则 Fsink>Fsource，并且 Fsink 必须减小。

作为在源设备 2 和接收器设备 6 中的发送和接收时钟之间的同步结果，在反方向上同时出现数据流平衡。

如图 2 中所示，数据电平 12 不断改变。为了确定是否存在流量不平衡以及时钟频率差，需要确定数据电平 12 的改变趋向。这是通过累加数据电平的变化而执行的，即，数据输入流减去数据输出流的总数。数据输入流是由缓冲器 8 所接收的数据包的总量，以及数据输出流是从缓冲器 8 输出的数据包的总量。

在时间段（ΔT）被数学表示为：

$$ADL = \text{Reference_ level} + \sum_{0}^{\Delta T}(Data_input - Data_output) \quad (1)$$

即，

$$ADL = Reference_level + \Delta DL$$

其中

Reference_level：是可以参考（或者初始）数据电平；

Data_input：是数据输入流，等于ΣP_i，其中 P_i 是输入数据包尺寸；

Data_ouput：是数据输出流，等于ΣP_0，其中P_0是输出数据包尺寸；

ΔDL：是累加的数据电平改变量。

仅仅在累加数据电平 12 中的改变是与时钟纠正相关的，因为参考数据电平为常量。

累加数据电平（ΔDL）由于如下情况而变化：

（1）源设备和接收器设备之间的频率差；以及

（2）由于数据流入和流出的离散特性而造成的传输抖动。

因此，在累加数据电平中的改变可以被定义为：

$$\Delta DL = \Sigma(Freq_difference_level_drift + packet_del/extr_jitter) \quad (2)$$

其中

Freq_difference_level_drift：是数据电平改变量；以及

packet_del/extr_jitter：是由于源设备数据流和接收器设备数据流所造成的抖动。

第二个因素，即该抖动造成在数据电平 12 的测量中以及在获得平衡所需的频率纠正的计算中的误差。为了使抖动的影响最小化，USB 数据传送数据包尺寸应当被保持为尽可能地小，并且数据电平测量应当与以较大的数据包尺寸（Pi 或 Po）把数据传送到接口或从该接口提取数据的源设备接口或者接收器设备接口同步。

现在将参照作为一个 BRI ISDN 适配器或者接口的 USB 接收器设备 6 和作为一个移动电话的 USB 源设备 2 描述自适应时钟同步方法。该移动电话接收输入数据作为在 10 毫秒帧（数据的 80 个字节）中的视频数据。当所接收数据作为源设备数据在 USB 主机 4 上传播时，数据帧被在 9 个 1 毫秒同步 USB 帧（通常为 11 字节帧）上扩展，并且由接收器设备作为 10 毫秒帧（80 字节）而读取。数据电平测量与在接收器设备处的数据提取相同步，导致 11 字节（一个 USB 源设备数据包）的抖动。如果数据电平测量不被同步，则潜在的抖动是 91 字节（一个 USB 源设备数据包+一个接收器设备数据包），这是非常不能接受的。

造成在累加数据电平（ΔDL）中的变化的第一因素是由于如上文所

述的源设备－接收器设备频率差。Freq_difference_level_drift（数据电平变化）与频率差之间的关系被推导如下：

$$\Delta DL \propto Fsource - Fsink$$

$$\Delta DL = K \times \int_0^{\Delta T} (Fsource - Fsink)dt$$

$$\Delta DL = K \times \Delta T \times (Fsource - Fsink) \quad (3)$$

其中

ΔT :是所测量周期，以及

K：是系统设计常量。

频率纠正值（Fcorr）等于源设备频率与接收器设备频率之间的频率差（Fsource-Fsink），并且是通过重新排列方程（3），通过把数据电平 12 设置为一个适应的误差检测阈值，并且通过把Δt 设置为用于把数据电平 12 从参考电平漂移到正或负阈值电平的时间所确定的，如图 3 中所示，即：

$$Fcorr=Threshold_level/(K \times Tdrift) \quad (4)$$

因此，通过测量数据电平从参考电平转变到阈值电平所需的时间而确定频率纠正值。作此操作的关键因素是精确地确定数据电平及其变化。作为一个例子，用于给定 USB 数据流和 ISD 接口的方法和一组适当的参数在下文描述。

阈值电平是表示平均缓冲器电平的明显/可检测的变化的一电平。该电平最好应当如下：

（1）尽可能低的减小速率适配缓冲器尺寸；以及

（2）尽可能大地减小对频率纠正精度上的抖动误差的冲击。

抖动可能造成阈值电平更早地被超过，并且频率纠正值被不正确地

计算。当纠正因子为反比时，小的 Tdrift 测量产生一个过度纠正，如方程（4）所示。只要流量漂移被反向并且频率误差的幅度减小，则这是可接受的，从而连续的纠正渐进把误差趋向于零。过度纠正的电平仅仅对频率误差的收敛速度有影响，而不影响数据传输质量。因此，由于 50%的抖动所造成的最大过度纠正被补偿。低于该 100%极限是优选的，超过该极限则接收器设备频率将从源设备频率发散。

阈值电平被确定并且设置为使得抖动不造成大于 50%的过度纠正。阈值电平从如下方程（4）确定：

Fcorr=Threshold_level/(K×Tdrift)　　没有抖动

Fcorr_j=Threshold_level/(K×Tdrift_j)　　具有抖动

对于 50%的过度纠正，即，Fcorr_j/Fcorr=1.5

则 Tdrift/Tdrift_j=1.5 或者 Tdrift_j=2/3 Tdrift

当抖动电平是阈值电平的 30%时出现这种情况。因此，阈值电平必须至少为抖动电平的 3 倍。

在每个监控周期，该数据电平被定期地与该阈值电平相比较，以使得处理需求最小化。

在 ISDN 例子的情况中，USB 数据包尺寸通常为 11 字节，最大抖动误差为 11 字节，阈值电平＝3×11＝33 字节，并且监控周期＝1 秒。

根据方程（5），由于 100ppm 的最大频率数据电平在 1 秒内的改变＝1.25 字节。正确的响应不受到 1 秒监控周期的影响。

在绝对期间内，当累加数据电平改变量（ΔDL）变为等于或超过在阈值电平是，进行时钟纠正。频率纠正值 Fcorr 被确定，接收器设备时钟 Fsink 被 Fcorr 所调节，并且进一步纠正被禁止一个周期，以使得数据电平被渐进趋向于参考电平。

纠正值 Fcorr 被增加超出从方程（4）推导出的数值的 20%，以允许计算误差并且保证流量不平衡被反向。过度纠正因子是与应用相关的。它必须超过任何从应用中得出的计算误差，但是不应当超过 100%

减去作为数据电平抖动的结果的过度纠正。同步方法使得接收器设备频率 Fsink 渐进趋向于一个数值，其缓慢地在实际源设备频率 Fsource 附近的一个稍高频率和一个稍低频率之间摆动。执行这个方法以包容在时钟设置分辨率中的限制。该方法通过使用± 阈值电平和最小纠正值而执行。对于 ISDN 的例子，最小调节为± 1 ppm。最大纠正也被限制为± 100 ppm，以符合 I.430 要求。

接收器设备时钟频率调节速度被限制以提供一个可接受的输入时钟抖动。在 ISDN 情况的例子中，该调节速率被限制为 1ppm 每 10 毫秒。

纠正禁止周期被采用以给出纠正生效的时间。由于如下原因该纠正禁止周期是所需的：

（a） 抖动将造成数据电平数值超过阈值，直到平均数据电平下降到低于阈值减去最大抖动的数值；

（b） 限制的时钟调节速率可能造成速率电平在完全的纠正发生之前进一步增加；以及

（c） 通过由该纠正反向，使得流量不平衡的幅度减小并且可能需要相当长的时间使数据电平从阈值电平减小到参考电平。

禁止周期被设置在 3×和 5×Tdrift 之间，并且如果超过参考电平或两倍的阈值电平，则立即终止。因子 5 是从通常被过度纠正 20%的频率纠正中得出的。因此，数据电平减小回数据电平所需要的时间为 Tdrift/0.2。该因子可能低到 3×，这将仍然保证该数据电平阶低到小于 1/2 阈值的电平，并且抖动将不造成错误的重新纠正。由于抖动和源设备频率 Fsource 设备的进一步改变，结束条件被包含以允许其它过度纠正。

通过把ΔT、（Fsource-Fsink）以及ΔDL 设置为用于该应用的已知数值，而确定在方程（3）中的设计常数 K。例如，对于 64 Kbps 数据流，1 字节的速率在每 125 微秒内发送。如果频率误差（Fsource-Fsink）为 1 ppm，则数据电平将在 125 微秒/10^{-6}＝125 秒内增加 1 字节。从而，通过设置方程 3 中的ΔT＝125，则：

$$K=\Delta DL/(\Delta T\times(Fsource-Fsink))$$

$=1/(125\times1)$

$=1/125 s^{-1}ppm^{-1}$

代替 K，方程（4）变为：

$$Fcorr=125\times Threshold/Tdrift\ ppm \qquad (5)$$

其中 Tdrift 以秒为单位。

对于 ISDN 的例子，接收器设备时钟是由数模转换器（DAC）所控制的压控振荡器（VCO）所实现的，从一个微处理器输出，该微处理器监控速率适配缓冲器，并且执行本发明的同步方法以确定 Fcorr。VCO 具有± 2V 的输入范围，以调节频率± 100 ppm。因此，对于 5V DAC 范围，1 数位调节该频率 0.98 ppm。包括 20%的过度纠正，该常量 K 变为 153.6（＝125×1.2/0.98），以及 DAC 输出纠正值（DACout）。

$$DACout=153.6\times Threshold/Tdrift\ bits/ppm$$

对于本领域内的专业人员可以作出许多改变而不脱离前面参照附图描述的本发明的范围。

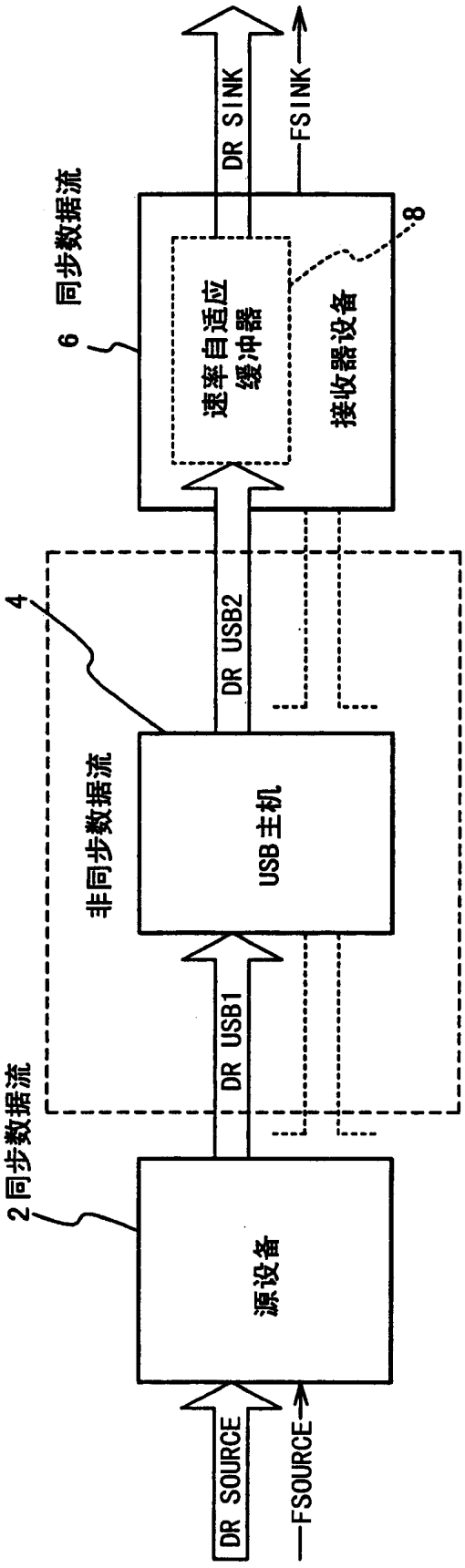

DR SINK
FSINK
6 同步数据流
速率自适应缓冲器
8
接收器设备
4
DR USB2
非同步数据流
USB主机
DR USB1
2同步数据流
源设备
DR SOURCE
FSOURCE

图 1

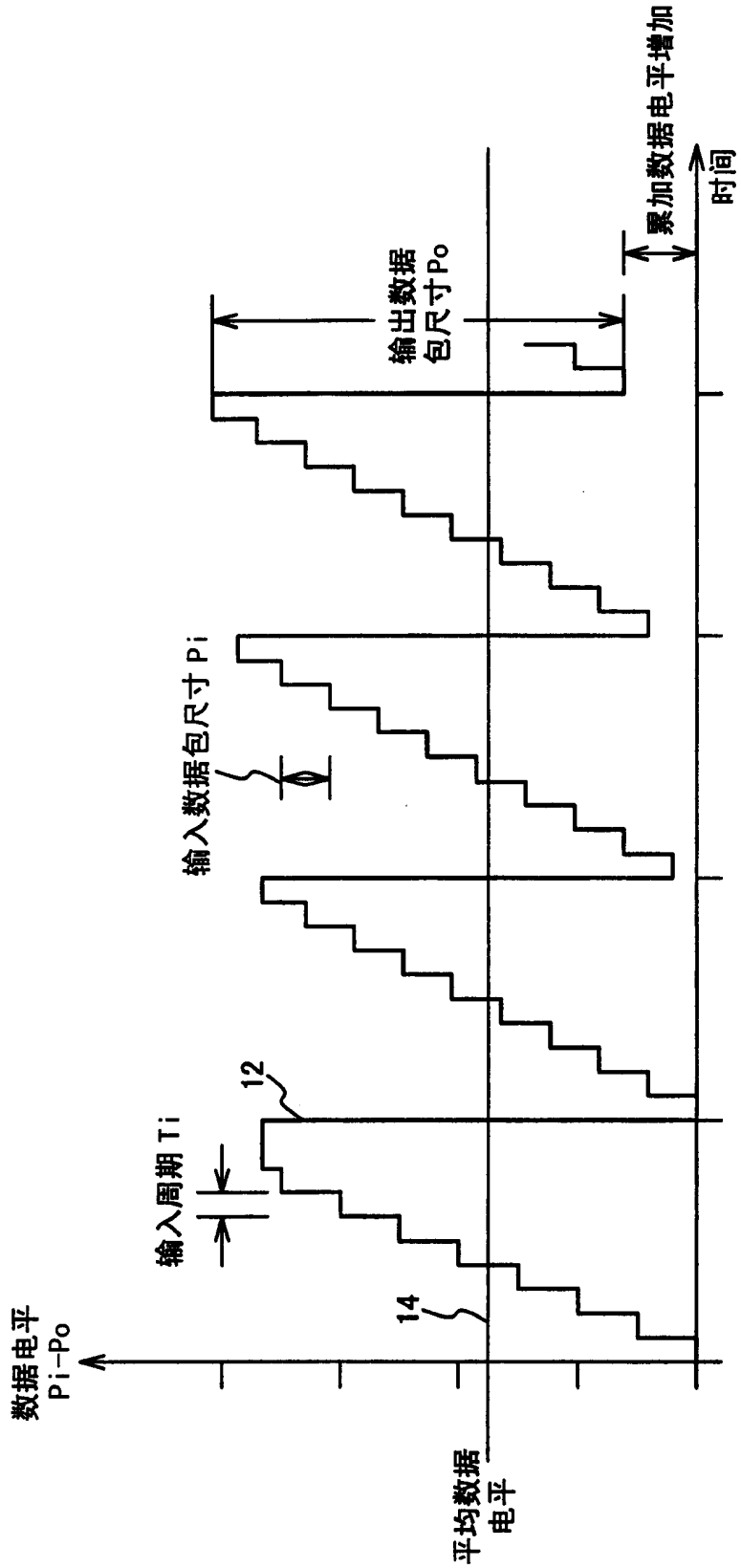

数据电平
Pi-Po
输入周期 Ti
12
14
输入数据包尺寸 Pi
输出数据
包尺寸Po
累加数据电平增加
时间
输出周期
To
平均数据
电平

图 2

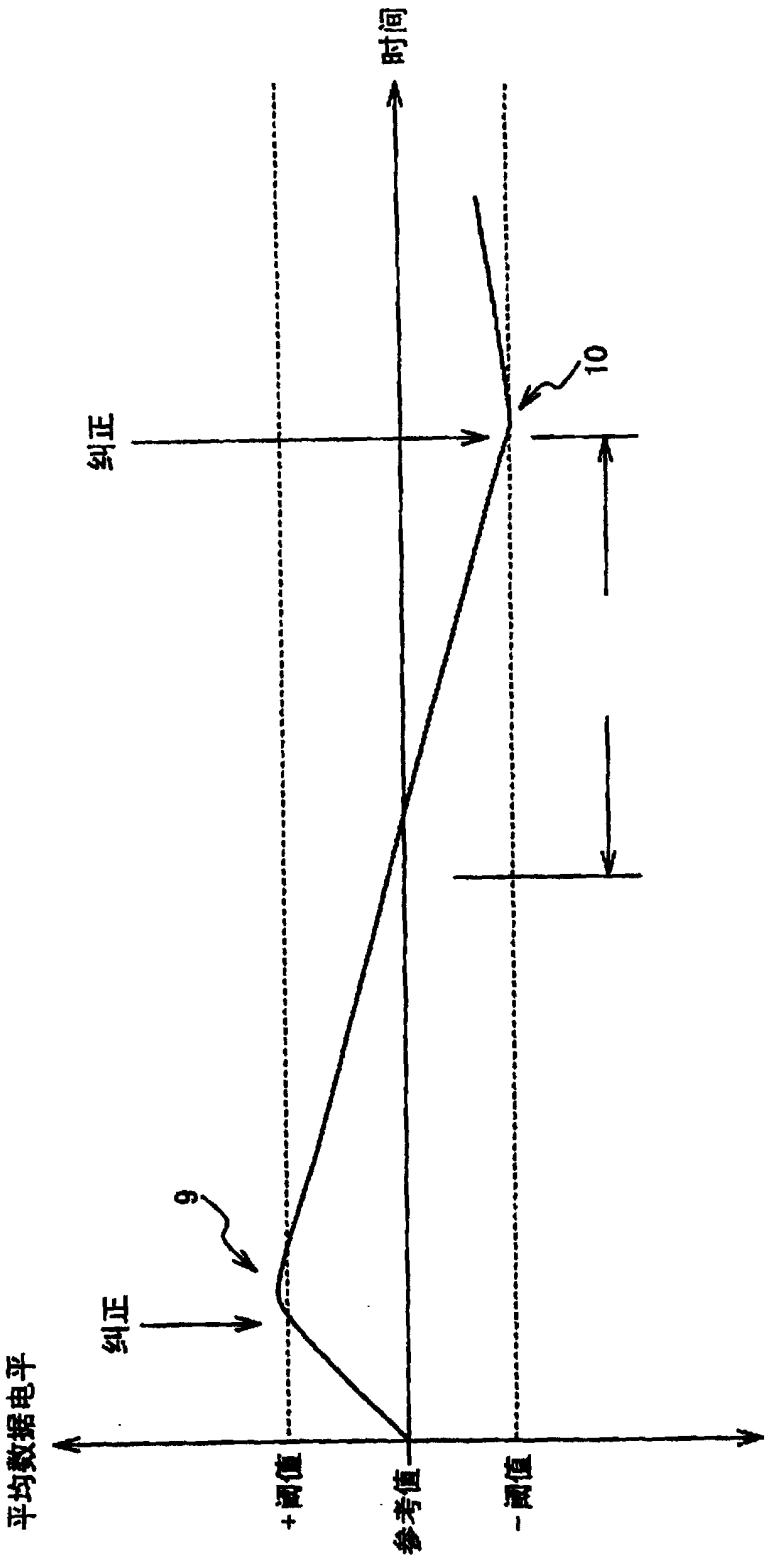


图 3