

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第1区分

【発行日】平成17年3月17日(2005.3.17)

【公開番号】特開2002-131407(P2002-131407A)

【公開日】平成14年5月9日(2002.5.9)

【出願番号】特願2000-367822(P2000-367822)

【国際特許分類第7版】

G 01 R 33/09

G 11 B 5/39

H 01 L 43/08

【F I】

G 01 R 33/06 R

G 11 B 5/39

H 01 L 43/08 Z

【手続補正書】

【提出日】平成16年4月15日(2004.4.15)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の名称】薄膜磁界センサ

【特許請求の範囲】

【請求項1】所定の空隙長を持つ空隙によって2分割され、所定の膜厚および空隙に接する所定の幅を持つ軟磁性薄膜1、その空隙を埋めるように形成された巨大磁気抵抗薄膜2、2分割された軟磁性薄膜1の各々に電気的に接続された端子3および端子4、前記空隙長と実質的に等しい空隙長を持つ空隙によって2分割され、前記膜厚と実質的に等しい膜厚、および前記空隙に接する幅と実質的に等しい幅を持つ導体膜6、その空隙を埋めるように形成された巨大磁気抵抗薄膜7、および2分割された導体膜6の各々に電気的に接続された端子8および端子9からなり、端子3および端子4と端子8および端子9は、各々ブリッジ回路の2つのアームを形成することを特徴とする薄膜磁界センサ。

【請求項2】所定の空隙長を持つ空隙によって2分割され、所定の膜厚および空隙に接する所定の幅を持つ軟磁性薄膜1、その空隙を埋めるように形成された巨大磁気抵抗薄膜2、2分割された軟磁性薄膜1の各々に電気的に接続された端子3および端子4、前記空隙長と実質的に等しい空隙長を持つ空隙によって2分割され、前記膜厚と実質的に等しい膜厚および前記空隙に接する幅と実質的に等しい幅を持つ導体膜6、その空隙を埋めるように形成された巨大磁気抵抗薄膜7、2分割された導体膜6の各々に電気的に接続された端子8および端子9、前記空隙長と実質的に等しい空隙長を持つ空隙によって2分割され、前記膜厚と実質的に等しい膜厚および前記空隙に接する幅と実質的に等しい幅を持つ軟磁性薄膜21、その空隙を埋めるように形成された巨大磁気抵抗薄膜22、2分割された軟磁性薄膜21の各々に電気的に接続された端子23および端子24、前記空隙長と実質的に等しい空隙長を持つ空隙によって2分割され、前記膜厚と実質的に等しい膜厚および前記空隙に接する幅と実質的に等しい幅を持つ導体膜26、その空隙を埋めるように形成された巨大磁気抵抗薄膜27、および2分割された導体膜26の各々に電気的に接続された端子28および端子29からなり、端子3および端子4、端子8および端子9、端子23および端子24、端子28および端子29は、各々ブリッジ回路の4つのアームを形成することを特徴とする薄膜磁界センサ。

【請求項3】所定の空隙長を持つ空隙によって2分割され、所定の膜厚および空隙に接す

る所定の幅を持つ軟磁性薄膜1、その空隙を埋めるように形成された巨大磁気抵抗薄膜2、2分割された軟磁性薄膜1の各々に電気的に接続された端子3および端子4、前記空隙長と実質的に等しい空隙長を持つ空隙によって2分割され、前記膜厚と実質的に等しい膜厚、および前記空隙に接する幅と実質的に等しい幅を持つ軟磁性薄膜31、その空隙を埋めるように形成された巨大磁気抵抗薄膜32、および2分割された軟磁性薄膜31の各々に電気的に接続された端子33および端子34からなり、端子3および端子4、端子33および端子34は、各々ブリッジ回路の2つのアームを形成し、且つまた軟磁性薄膜31の平面上の面積は、軟磁性薄膜1の平面上の面積に比して1/10以下であることを特徴とする薄膜磁界センサ。

【請求項4】空隙に接する線と並行な線に沿って測った軟磁性薄膜1の幅寸法の少なくとも一部は、その軟磁性薄膜1が空隙に接する線の幅よりも大であることを特徴とする請求項1ないし請求項3のいずれか1項に記載の薄膜磁界センサ。

【請求項5】軟磁性薄膜1の磁気特性は一軸異方性であって、その磁化容易軸方向は、実質的に、空隙に接する線と並行な方向であることを特徴とする請求項1ないし請求項3のいずれか1項に記載の薄膜磁界センサ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は、空間中の磁界を測定する薄膜磁界センサに関し、巨大磁気抵抗薄膜、例えばナノグラニュラー巨大磁気抵抗効果薄膜を用いて、磁界を精密に測定するための薄膜磁界センサに関するものである。

【0002】

【従来の技術】

図1は、特開平11-87804号公報および特開平11-274599に記載された磁界センサを示す。図中、巨大磁気抵抗薄膜と書かれた部分は、10kOeの磁界の印加に対して、約10%の電気抵抗変化を示す金属・絶縁体ナノグラニュラー巨大磁気抵抗薄膜である。この例のように、巨大磁気抵抗薄膜の場合には、一般の磁気抵抗効果材料に比して電気抵抗値の変化幅は大であるが、前記の通り電気抵抗変化を起こさせるための印加磁界は大きく、巨大磁気抵抗薄膜のみを単独で用いる場合には、一般に磁界センサとして利用されるような小さな磁界での電気抵抗値変化は期待できない。図1の構成は、それを補うものである。すなわち、軟磁性薄膜は周辺の磁束を集め役割を担っており、適切な軟磁性薄膜の寸法を選定することにより、原理的には、軟磁性薄膜周辺の磁界の大小に拘わらず、巨大磁気抵抗薄膜部分に対して軟磁性薄膜の飽和磁束密度以内で、いかようにも大きな磁束密度を印加することが可能である。また、図1の構成を電気抵抗の観点から見ると、軟磁性薄膜間の電気抵抗値は、軟磁性薄膜部分と巨大磁気抵抗薄膜部分の電気抵抗値の和になっているが、巨大磁気抵抗薄膜の電気比抵抗の値は、軟磁性薄膜のそれに比して100倍以上大きいため、実質的に軟磁性薄膜間の電気抵抗値は巨大磁気抵抗薄膜部分の値と等しい。つまり、軟磁性薄膜間の電気抵抗値には、巨大磁気抵抗薄膜の電気抵抗値変化が直接現れる。図2は、このような図1の構成の電気抵抗変化的例を示すものであり、数Oeの小さな磁界において約6%の電気抵抗値変化を実現している。

【0003】

【発明が解決しようとする課題】

しかし、本発明が目的とする、巨大磁気抵抗薄膜の電気抵抗測定値をもとにして、印加された磁界の絶対値を計測する磁界センサを実現する場合には、図1の構成では、大きな問題があることが判明した。それは、巨大磁気抵抗薄膜の温度による電気抵抗値変化の問題である。前記の通り、図1の構成の場合には検出したい磁界の大小に対しては選択の余地がある。しかし、いかに感度を高めたとしても、それは感動する磁界に対する選択であり、巨大磁気抵抗薄膜の持つ電気抵抗変化以上の変化幅を得ることは、原理的にできない。現実に図1の構成の場合の電気抵抗変化幅は、他の要因を含めて更に圧縮されてほぼ6%程度となっている。この6%の電気抵抗値変化に対して、巨大磁気抵抗薄膜の温度による

変化があれば、その電気抵抗値変化分だけは印加された磁界を推定する場合の不確定要素となる。図3は温度特性の実例を示している。この図から明らかな通り、巨大磁気抵抗薄膜の温度による電気抵抗値変化は、磁界印加による抵抗変化よりむしろ大であり、図1の構成のままでは、磁界の絶対値を計測する磁界センサとしては利用が難しい。

【課題を解決するための手段】

【0004】

本発明の特徴とすることは、下記の点にある。第1発明は、所定の空隙長を持つ空隙によって2分割され、所定の膜厚および空隙に接する所定の幅を持つ軟磁性薄膜1、その空隙を埋めるように形成された巨大磁気抵抗薄膜2、2分割された軟磁性薄膜1の各々に電気的に接続された端子3および端子4、前記空隙長と実質的に等しい空隙長を持つ空隙によって2分割され、前記膜厚と実質的に等しい膜厚、および前記空隙に接する幅と実質的に等しい幅を持つ導体膜6、その空隙を埋めるように形成された巨大磁気抵抗薄膜7、および2分割された導体膜6の各々に電気的に接続された端子8および端子9からなり、端子3および端子4と端子8および端子9は、各々ブリッジ回路の2つのアームを形成することを特徴とする薄膜磁界センサを提供する。

【0005】

第2発明は、所定の空隙長を持つ空隙によって2分割され、所定の膜厚および空隙に接する所定の幅を持つ軟磁性薄膜1、その空隙を埋めるように形成された巨大磁気抵抗薄膜2、2分割された軟磁性薄膜1の各々に電気的に接続された端子3および端子4、前記空隙長と実質的に等しい空隙長を持つ空隙によって2分割され、前記膜厚と実質的に等しい膜厚および前記空隙に接する幅と実質的に等しい幅を持つ導体膜6、その空隙を埋めるように形成された巨大磁気抵抗薄膜7、2分割された導体膜6の各々に電気的に接続された端子8および端子9、前記空隙長と実質的に等しい空隙長を持つ空隙によって2分割され、前記膜厚と実質的に等しい膜厚および前記空隙に接する幅と実質的に等しい幅を持つ軟磁性薄膜21、その空隙を埋めるように形成された巨大磁気抵抗薄膜22、2分割された軟磁性薄膜21の各々に電気的に接続された端子23および端子24、前記空隙長と実質的に等しい空隙長を持つ空隙によって2分割され、前記膜厚と実質的に等しい膜厚および前記空隙に接する幅と実質的に等しい幅を持つ導体膜26、その空隙を埋めるように形成された巨大磁気抵抗薄膜27、および2分割された導体膜26の各々に電気的に接続された端子28および端子29からなり、端子3および端子4、端子8および端子9、端子23および端子24、端子28および端子29は、各々ブリッジ回路の4つのアームを形成することを特徴とする薄膜磁界センサを提供する。

【0006】

第3発明は、所定の空隙長を持つ空隙によって2分割され、所定の膜厚および空隙に接する所定の幅を持つ軟磁性薄膜1、その空隙を埋めるように形成された巨大磁気抵抗薄膜2、2分割された軟磁性薄膜1の各々に電気的に接続された端子3および端子4、前記空隙長と実質的に等しい空隙長を持つ空隙によって2分割され、前記膜厚と実質的に等しい膜厚、および前記空隙に接する幅と実質的に等しい幅を持つ軟磁性薄膜31、その空隙を埋めるように形成された巨大磁気抵抗薄膜32、および2分割された軟磁性薄膜31の各々に電気的に接続された端子33および端子34からなり、端子3および端子4、端子33および端子34は、各々ブリッジ回路の2つのアームを形成し、且つまた軟磁性薄膜31の平面上の面積は、軟磁性薄膜1の平面上の面積に比して1/10以下であることを特徴とする薄膜磁界センサを提供する。

【0007】

第4発明は、空隙に接する線と並行な線に沿って測った軟磁性薄膜1の幅寸法の少なくとも一部は、その軟磁性薄膜1が空隙に接する線の幅よりも大であることを特徴とする第1発明ないし第3発明のいずれかに記載の薄膜磁界センサを提供する。

【0008】

第5本発明は、軟磁性薄膜1の磁気特性は一軸異方性であって、その磁化容易軸方向は、実質的に、空隙に接する線と並行な方向であることを特徴とする第1発明ないし第3発明

のいずれかに記載の薄膜磁界センサを提供する。

【0009】

【作用】

本発明の作用は下記の通りである。

第一発明の構成は、巨大磁気抵抗薄膜の持つ電気抵抗値変化の中で、温度、湿度および経時的な原因による変化を除外し、磁界による変化のみを抽出することによって、精度の高い磁界センサを実現するものである。すなわち、巨大磁気抵抗薄膜および構造を同一とする2系統の素子によるブリッジ回路を形成し、その中の一方の素子は巨大磁気抵抗薄膜の両側に軟磁性薄膜を配置することによって磁界に対する感度を高め、他方の素子は巨大磁気抵抗薄膜をそのまま用いることにより磁界に対する感度を実質的に零としている。ブリッジ回路の出力電圧はこれら素子の電気抵抗値の差に比例するものであるから、結果的に、巨大磁気抵抗薄膜の持つ温度変化を始めその他の湿度、経時変化等の変動要因は出力電圧より除外され、磁界による電気抵抗値変化のみが出力に現れる。そのため磁界の絶対値の検出が精度良く実現可能になり、また同時に極めて小さな磁界の検出も可能になる。

【0010】

第2発明の構成は、さらに精度が高く、且つ磁界感度の高い薄膜磁界センサを実現するものである。すなわち、巨大磁気抵抗薄膜の両側に軟磁性薄膜を配置した素子と、巨大磁気抵抗薄膜の両側に導体膜を配置した素子を、各々2個用いてブリッジ回路を構成することによって、ブリッジ出力電圧は、第1発明の構成よりも更に2倍大きくすることが可能となり、より精度が高く、且つより磁界感度の高い薄膜磁界センサが実現可能となる。

【0011】

第3発明の構成は、利用する材料の観点から、薄膜磁界センサの精度を更に高めるものである。すなわち、ブリッジを構成する素子中の巨大磁気抵抗薄膜部分の材質・構造が全く同じでも、巨大磁気抵抗薄膜を挟んでいる材料が異なる場合には、接触電位差、あるいは熱起電力等により微小な電気抵抗値の違いが出る場合がある。第3発明の構成によれば、これ等の問題を含めて、2つの構造の磁界印加による抵抗変化以外の要因による巨大磁気抵抗薄膜の電気抵抗値変化を、厳密な意味で相殺することができ、これにより更に精度の高い薄膜磁界センサが実現できる。

【0012】

第4発明の構成は、構造の面から、より小型で高精度の薄膜磁界センサを実現するものである。磁界センサとしての感度を高く、しかも、形状的に小型化するためには、巨大磁気抵抗薄膜の両側に軟磁性薄膜を配置した構造において、軟磁性薄膜の有効面積を一定とした上で、軟磁性薄膜部分の小型化を計る必要がある。第4発明の構成により、感度が高く、また形状的により小型の磁界センサの実現が可能になる。

【0013】

第5発明の構成は、残留磁化の面から薄膜磁界センサの精度を、さらに高めるものである。つまり、印加された磁界の計測を完了し、外部磁界が取り去られた後で、軟磁性薄膜中に磁化が残留する場合には、この残留磁化は、巨大磁気抵抗薄膜に対して外部磁界印加と同様の作用を及ぼすことになり、磁界の検出精度の低下を来たす。このため、第5発明の構成では、軟磁性薄膜を巨大磁気抵抗薄膜の検出磁界と直交する方向に磁化させることにより、軟磁性薄膜中の残留磁化を減らして、より高精度に磁界を計測することができる。

【0014】

【実施例】

以下、図面に基づき、本発明の種々の実施形態について説明する。尚、各図において同一の要素は同じ番号を付してあり、説明の重複を避けている。

【0015】

【実施例1】

図4は、本発明の第1の実施例を示す。この図および以降の図では、理解を助けるため、巨大磁気抵抗薄膜の部分を点々の印、軟磁性薄膜の部分を斜め線、導体薄膜部分を白ぬき、として区別している。5は、軟磁性薄膜1、巨大磁気抵抗薄膜2および電気端子3、4

を含めた素子を表しており、公知技術である図1の構成と同一である。素子5の作用についての記述は本文中の段落0002に述べたので、ここでは重複を避けて本発明の具体内容の記述のみを行う。1は軟磁性薄膜で、15kG以上の高い飽和磁束密度と、0.5Oe以下の低い保磁力を持つパーマロイである。その他の材料を含めて、軟磁性薄膜1の具体的な材料名およびその代表特性は表1に示す。

【0016】

【表1】

材料名	保磁力 (Oe)	飽和磁束密度 (kG)	電気比抵抗 ($\mu \Omega \text{cm}$)
パーマロイ (Fe ₆₆ Ni ₃₄)	0.4	17	82
Co ₇₇ Fe ₅ Si ₉ B ₉	0.07	12	130

【0017】

軟磁性薄膜1の厚さはt = 1 μmである。軟磁性薄膜1には、空隙長gで示した空隙が形成されている。空隙長gの寸法はg = 1 μmである。空隙に接する軟磁性薄膜1の幅wの寸法はw = 100 μmである。その軟磁性薄膜1の空隙を埋めるように巨大磁気抵抗薄膜2が形成されている。巨大磁気抵抗薄膜2の材質は、Co₃₉Y₁₄O₄₇である。この材料を含め、巨大磁気抵抗薄膜2として可能な材料名およびその代表特性は表2に示す。

【0018】

【表2】

材料名	電気抵抗変化率 (10kOe, %)	比透磁率 (無名数)	電気比抵抗 ($\mu \Omega \text{cm}$)
Co-Al-O	9	12	5×10^5
Co ₃₉ Y ₁₄ O ₄₇	7	11	1.4×10^5
Fe-Mg-F	8	10	9×10^8
(Fe-Co)-Mg-F	14	30	2×10^9

【0019】

ここでの軟磁性薄膜1の厚さt、空隙長gおよび空隙に接する軟磁性薄膜1の幅wの寸法については、磁気的な条件と電気的な条件の両面からの要求される特性を満たすように選択する必要があるが、本発明の特徴は広い範囲に亘って目的とする性能を得る事にある。すなわち、寸法の選択範囲は大変広い。磁気的な条件としては、空隙長gが広すぎる場合、例えば軟磁性薄膜の厚さtの数倍以上の場合には、軟磁性薄膜1が周辺の磁束を集めて空隙部分に磁束を十分に集中させる事が出来ない。一方、軟磁性薄膜の厚さtについては、機能上はいかに厚くても本発明の機能を発揮するが、軟磁性薄膜を形成する装置の持つ単位時間当たりの堆積能力、あるいは軟磁性薄膜が基板に形成された場合の応力により、軟磁性薄膜が基板から剥離するなど、現実的な制約条件で厚さの限界は決まってくる。逆に軟磁性薄膜の厚さtが10nm以下の場合には、軟磁性薄膜の磁気特性が劣化するので

、実質的に 10 nm が厚さの下限である。電気的な条件としては、軟磁性薄膜 1 の幅 w は、磁気センサの小型化および電気抵抗の絶対値として周辺回路が扱いやすい値、例えば数 10 k から数 100 M の範囲となることを勘案して設定する必要がある。電気抵抗の絶対値は、巨大磁気抵抗薄膜の電気比抵抗および空隙長 g に比例し、軟磁性薄膜の幅 w および軟磁性薄膜の厚さ t に反比例するので、比較的設計での自由度は大であり、具体的な軟磁性薄膜の幅 g は、最大数 mm から最小数 μm の広い範囲での実現の可能性がある。

【0020】

空隙を挟んで 2 分割された両側の軟磁性薄膜 1 には、各々 Cu による電気端子 3 および 4 が接続されている。この電気端子部分の材質は、磁気的には大きな影響を持たないので、電気的な導通性を中心として決定して良く、軟磁性薄膜の材質を共通に利用することも可能であり、また実際に外部との接続に供せられる部分にのみ、表面に Cu 膜を形成すること等も可能である。5 は軟磁性薄膜 1、巨大磁気抵抗薄膜 2、ならびに電気端子 3 および 4 を含めた素子を表している。電気端子 3 と 4 の間の電気抵抗値を R_a と表す。図 5 は、軟磁性薄膜 1 の長さ寸法 L をパラメータとして、素子 5 の印加磁界と電気抵抗値変化の関係の一例を示したものであり、長さ寸法 L を大きくすることにより、より小さな磁界において感動させることが可能であることが分かる。図 6 は素子 5 の温度による抵抗値変化を示したものである。図 5 の印加磁界と電気抵抗値との関係は、印加磁界の絶対値を取れば、ある大きさの磁界まではほぼリニアな変化になっている。また、図 6 の温度と電気抵抗値の変化について、室温付近でリニアな関係とみなす。そこで、印加磁界零で、且つ温度 22 の場合の抵抗値を R₀ とし、印加磁界の絶対値を H、温度を T とすれば、抵抗値 R_a は式 1 のように表現できる。

【0021】

$$R_a = R_0 (1 + r_M H + r_T (T - 25)) \quad (1)$$

ここに、r_M は電気抵抗値の印加磁界による変化の微係数、r_T は電気抵抗値の温度係数である。表 3 は、軟磁性薄膜の各長さ寸法 L について r_M の値および式 1 が成立する磁界 H の範囲、および r_T の値を示している。

【0022】

【表 3】

長さ寸法 L (mm)	r _M (1/Oe)	線形性が成立する 磁界強度範囲 (Oe)
0.5	-2.94 × 10 ⁻²	2.2
1.0	-5.26 × 10 ⁻²	1.2
4.0	-1.94 × 10 ⁻¹	0.4

【0023】

6 は、軟磁性薄膜 1 と実質的に同じ厚さ t' を持った導体膜である。導体膜 6 の材料は Cu である。Cu 材料は、極く弱い反磁性を示すがほとんど磁気的には透明とみなされる。導体膜 6 には軟磁性薄膜 1 の空隙長 g と実質的に等しい寸法の空隙長 g' が形成されている。空隙に接する導体膜 6 の幅 w' は、実質的に空隙に接する軟磁性薄膜 1 の幅 w と同一である。素子 5 の L に対応する長さ寸法は任意である。その導体膜 6 の空隙を埋めるように、巨大磁気抵抗薄膜 7 が形成されている。巨大磁気抵抗薄膜 7 の材質は、巨大磁気抵抗薄膜 2 と同一である。空隙を挟んで 2 分割された両側の導体膜 6 には、各々電気端子 8 および 9 が接続されている。10 は、導体膜 6、巨大磁気抵抗薄膜 7、および電気端子 8、9 を含めた素子を表している。電気端子 8、9 間の電気抵抗を R_b と表す。

【 0 0 2 4 】

素子 1 0 については、導体膜 6 が磁気的な作用を持たないため、巨大磁気抵抗薄膜 7 に印加される磁束密度は、巨大磁気抵抗薄膜 7 の置かれる環境の磁束密度そのものである。図 7 は、印加磁界による R_b の変化を示すもので、実質的に印加磁界による電気抵抗値変化は零とみなされる。一方、温度に対する変化としては、図 6 に示す温度係数と同じ温度係数を示す。従って、式 1 に対応して素子 1 0 の場合の電気抵抗値 R_b の式を示すと、式 2 のようになる。

$$R_b = R_0 (1 + r_T (T - 25)) \quad (2)$$

【 0 0 2 5 】

1 1 は電気抵抗値 R_c を持つ第 1 の抵抗器であり、第 1 の抵抗器 1 1 には電気端子 1 2 および 1 3 が接続されている。1 4 は電気抵抗値 R_d を持つ第 2 の抵抗器である。第 2 の抵抗器 1 4 には、電気端子 1 5 および 1 6 が接続されている。第 1 の抵抗器と第 2 の抵抗器については、それ等の間で抵抗値およびその温度係数は、精密に一致したものを利用する。式 1、2 と同様にして、電気抵抗の温度係数を r_T とすれば、式 3 および 4 を得る。

$$R_c = R_0 (1 + r_T' (T - 25)) \quad (3)$$

$$R_d = R_0 (1 + r_T' (T - 25)) \quad (4)$$

【 0 0 2 6 】

端子 4、8 および 20 間、端子 3、12 および 17 間、端子 9、16 および 18 間、端子 13、15 および 19 間は電気的に相互接続されている。図 8 は、図 4 の構成を電気的等価回路として表したものであり、全体として一つのブリッジ回路を形成している。素子 5 および素子 1 0 は、ブリッジ回路の 2 つのアームを形成している。端子 1 7 と 1 8 間には駆動電圧が印加され、端子 1 9、20 間にはブリッジの出力電圧が現れる。図 8 の回路において、端子 1 7、1 8 間に電圧 V_0 を印加した場合に、端子 1 9、20 間に現れる電圧 V_2 は、式 5 で表される。

$$V_2 = (R_a R_d - R_b R_c) V_0 / ((R_a + R_b) \cdot (R_c + R_d)) \quad (5)$$

【 0 0 2 7 】

式 5 の R_a 、 R_b 、 R_c 、 R_d に各々式 1、2、3、4 を代入し、2 次の微小量を省略すれば、 V_2 の温度に関する項はすべて相殺され、式 6 を得る。

$$V_2 = r_T H V_0 / 4 \quad (6)$$

【 0 0 2 8 】

ここに、 V_0 、 r_T 、 R_0 はあらかじめ決定できる定数であり、 V_2 の測定値を得れば、目的とする磁界は式 7 のように決定できる。

$$H = 4 V_2 / (V_0 r_T) \quad (7)$$

【 0 0 2 9 】

ブリッジ回路出力 V_2 として、 V_0 に対してどの程度のレベルまで安定に検出可能かは、ブリッジ回路出力電圧の増幅器の安定性等で決定されるが、一般に $V_2 / V_0 = 1 \times 10^{-5}$ は容易に実現可能である。従って、式 7 において、 $V_2 / V_0 = 1 \times 10^{-5}$ および表 3 の r_T の値を代入すれば、本発明によって可能な磁界の分解能を得る。結果は表 4 の通りである。

【 0 0 3 0 】**【 表 4 】**

長さ寸法 L (mm)	磁界検出精度 (mOe)	
	図4構成	図9構成
0.5	1.4	0.7
1.0	0.8	0.4
4.0	0.2	0.1

【0031】

表4の分解能は、従来技術のFluxgateセンサの分解能に匹敵する。このFluxgateセンサは、磁性材料の飽和特性を利用するもので、センサ構造としてもまた周辺回路の構成としてもかなり複雑でまた大型のものである。本発明の構成は、これらの磁界センサに比して極めて簡単、且つ小型軽量であり、本発明の効用は極めて高い。

【0032】

[実施例2-1]

図9は、本発明の第2の実施例の一つを示す。図中、各々、素子25は、図4で述べた素子5と、素子30は素子10と同等の素子である。全体の回路としては、素子25が第1の抵抗器を、素子30が第2の抵抗器をそれぞれ置き換えた形になっている。図9を等価回路として表せば、全体として図8に示した回路と同じ回路となるが、図9の場合は、 $R_d = R_a$ および $R_c = R_b$ が成立している。式6と同じく式5に、式1、2を代入すれば、式8を得る。

$$V_2 = r_T H V_0 / 2 \quad (8)$$

【0033】

ここに式8の値は式6の2倍になっている。従って、図9の構成によれば、図4の構成に比してより正確な磁界の大きさの推定が可能であり、また検出可能な磁界の分解能も更に2倍まで高めることができる。

【0034】

[実施例2-2]

図10は、本発明の第2の実施例の他の一つを示す。図10では、素子5および素子25を並行して配置し、それ等の間に素子10および素子30を配置することにより、全体として占有面積の有効利用を計っている。また、端子4と端子8、端子24と端子28、および端子3と端子9、端子23と端子29は各々共通になっており、これ等の端子間の接続を省略して構造の簡略化を計っている。外部回路への接続端子である17、18、19、20については、端子3と9、端子23と29および端子4と8、端子24および28に直接接続はされていないが、素子5および素子25を通して電気的に接続されており、電気機能的には図6と同様の機能を持っている。図10の場合には、巨大磁気抵抗薄膜の置かれている角度が、素子5と素子10および素子25と素子30とで直交している。素子10および素子30については、図7に示した通り、磁界に対する感度はほとんど零であるが、図10のように配置することにより、素子5の長手方向に加えられた磁界に対して更に厳密に素子10および素子30の電気抵抗変化を零とすることができます。

【0035】

[実施例3]

図11は、本発明の第3の実施例を示す。この実施例の第1実施例との違いは、図4で示した6の導体膜として1の軟磁性薄膜と共に材料を使用している事である。図4では、素子5および素子10の持つ電気抵抗変化の中で、磁界による変化以外のものをできるだけ等しくし、ブリッジ回路において相殺させることが必要である。このためには、先ず、

巨大磁気抵抗薄膜そのものの材質、構造を共通化することであるが、巨大磁気抵抗薄膜そのものが全く同じであっても、それに接触する材料によっては微細な電気抵抗値の違いが出る可能性がある。その原因となるのは、接触電位差、あるいは熱起電力等である。図11に示す実施例3では、巨大磁気抵抗薄膜に接触させる材質を、素子5と素子35で共通の軟磁性薄膜とすることにより、この問題を回避している。しかし、素子35の軟磁性薄膜31の寸法を大きくすると、必然的に巨大磁気抵抗薄膜32に加わる磁束密度も大きくなり、素子5と素子32の抵抗値の差としての磁界センサの感度を低下させてしまう。実施例3では、素子35の軟磁性薄膜31の面積を、素子5の軟磁性薄膜1の面積の1/10以下とすることで、この問題を回避している。この構成によれば、素子35の導体部分が非磁性体である場合のブリッジ出力電圧に対し、少なくとも90%以上の出力電圧を確保でき、しかも磁界印加以外の要因による抵抗の変化を、素子5と素子35で厳密に相殺することができ、高精度の薄膜磁界センサの実現が可能になる。

【0036】

[実施例4]

図12は、本発明の第4の実施例を示す。実施例1において、素子5については、軟磁性薄膜のL寸法を大きくすることにより、感動する磁界の感度を高められることを述べた。軟磁性薄膜1の持つ機能は、周辺の磁束を集めて巨大磁気抵抗薄膜部分に集中させることであるが、周辺の磁束を集める機能は、ほぼ軟磁性薄膜の面積に比例する。従って、図4に示す構成の場合には、小さな磁界での感度を持たせるためには、どうしてもL寸法を大きくする必要があり、磁界センサの全体の寸法が大きくなってしまうことは避けられない。図12の構成によれば、軟磁性薄膜が巨大磁気抵抗薄膜と接する幅wに比して大きなw×の幅の部分を設けることにより、軟磁性薄膜の占有面積の有効利用を計り、全体として小型でしかも磁界感度の高い磁気センサが実現できる。

【0037】

[実施例5]

図13は本発明の第5の実施例である。軟磁性薄膜では、外部磁界が加わっても、外部磁界を除いた後は磁化が残留し難いが、保磁力Hcの範囲で、磁化が残留してしまう可能性がある。この残留磁化は、検出する磁界の直接誤差となるものであるから、可及的に残留磁化のない材料が望ましい。表1に示した通りCo₇₇Fe₅Si₉B₉材料は、パーマロイに比しても1/6程度の低いHcを有し、この値は磁化困難軸方向に励磁した場合に得られる。一般的に、一軸異方性を有する磁性材料の困難軸方向の磁化過程は磁化回転によるため、ヒステリシスは発生せず、Hcはほぼ零となる。したがって、困難軸方向では残留磁化は発生しない。本発明の第5の構成によれば、一軸異方性を有する材料の困難軸方向を磁界検出方向とするため、外部から印加された磁界が取り去られた後も軟磁性薄膜中に残留磁化が少なく、従って、正確な磁界の計測が可能になる。

【0038】

【発明の効果】

以上の説明の通り、本発明によれば次のような効果が得られる。

【0039】

巨大磁気抵抗薄膜の有する電気抵抗値の温度変化等、磁界印加による電気抵抗値変化以外は、すべてブリッジ回路の中で相殺されてブリッジ出力としては出ないため、従来技術では問題であった巨大磁気抵抗薄膜の温度等による電気抵抗値変化が除外されて、純粋に磁界の印加による変化分が検出可能である。

【0040】

ブリッジ回路の持つ微小な電気抵抗値変化の検出機能が利用出来るため、極めて小さな変化に対応する、高い分解能での磁界検出が可能である。

【0041】

2つの巨大磁気抵抗薄膜の両側に配置された材料の違いによって生じる微小な抵抗値の違いを避けるため、2つの巨大磁気抵抗薄膜の両側に配置する材料を同一とすることにより、磁界以外の要因による電気抵抗値変化は、更に厳密に相殺される。

【0042】

巨大磁気抵抗薄膜の両側に配置する軟磁性薄膜の長さを減らし、その代わりに幅を広く取ることにより、磁界センサの感度を低下させることなく、磁界センサ全体としての小型化が可能である。

【0043】

巨大磁気抵抗薄膜の両側に配置する軟磁性薄膜として、残留磁化が少ない一軸異方性を持った材料を適用することにより、検出すべき磁界を除いた後の残留磁化による磁界検出精度の低下を防止することができる。

【0044】

本発明の薄膜磁界センサは、構造が単純で小型化が可能であり、また優れた磁界感度を有するので、次世代の高性能磁界センサーとして、その工業的意義は極めて大きい。

【図面の簡単な説明】

【図1】従来技術による薄膜磁界センサ

【図2】同上の磁界印加による抵抗値の変化

【図3】同上の抵抗値の温度特性

【図4】本発明の第1の実施例

【図5】本発明の第1の実施例の素子5の磁界と抵抗変化との関係

【図6】本発明の第1の実施例の素子5および素子10の抵抗値温度特性

【図7】本発明の第1の実施例の素子10の磁界と抵抗変化との関係

【図8】同上の電気的等価回路

【図9】本発明の第2の実施例の1

【図10】本発明の第2の実施例の2

【図11】本発明の第3の実施例

【図12】本発明の第4の実施例

【図13】本発明の第5の実施例

【符号の説明】

1：第1の軟磁性薄膜

2：第1の巨大磁気抵抗薄膜

3：第1の軟磁性薄膜に接続される電気端子の1つ

4：第1の軟磁性薄膜に接続される他の電気端子

5：上記1～4を含めた素子

6：第1の導体膜

7：第2の巨大磁気抵抗薄膜

8：第1の導体膜に接続される電気端子の1つ

9：第1の導体膜に接続される他の電気端子

10：上記6～9を含めた素子

11：第1の抵抗器

12：第1の抵抗器に接続される電気端子の1つ

13：第1の抵抗器に接続される他の電気端子

14：第2の抵抗器

15：第2の抵抗器に接続される電気端子の1つ

16：第2の抵抗器に接続される他の電気端子

17：駆動電圧を与えられる電気端子の1つ

18：駆動電圧を与えられる他の電気端子

19：ブリッジ出力の電気端子の1つ

20：ブリッジ出力の他の電気端子

21：第2の軟磁性薄膜

22：第3の巨大磁気抵抗薄膜

23：第2の軟磁性薄膜に接続される電気端子の1つ

24：第2の軟磁性薄膜に接続される他の電気端子

- 2 5 : 上記 2 1 ~ 2 4 を含めた素子
- 2 6 : 第 2 の導体膜
- 2 7 : 第 4 の巨大磁気抵抗薄膜
- 2 8 : 第 2 の導体膜に接続される電気端子の 1 つ
- 2 9 : 第 2 の導体膜に接続される他の電気端子
- 3 0 : 上記 2 6 ~ 2 9 を含めた素子
- 3 1 : 第 3 の軟磁性薄膜
- 3 2 : 第 5 の巨大磁気抵抗膜
- 3 3 : 第 3 の軟磁性薄膜に接続される電気端子の 1 つ
- 3 4 : 第 3 の軟磁性薄膜に接続される他の電気端子
- 3 5 : 上記 3 1 ~ 3 4 を含めた素子