

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5276895号
(P5276895)

(45) 発行日 平成25年8月28日(2013.8.28)

(24) 登録日 平成25年5月24日(2013.5.24)

(51) Int.Cl.

F 1

GO 1 R	1/073	(2006.01)	GO 1 R	1/073	E
HO 1 L	21/66	(2006.01)	HO 1 L	21/66	B
GO 1 R	31/26	(2006.01)	GO 1 R	31/26	J

請求項の数 7 (全 17 頁)

(21) 出願番号	特願2008-130389 (P2008-130389)
(22) 出願日	平成20年5月19日 (2008.5.19)
(65) 公開番号	特開2009-276316 (P2009-276316A)
(43) 公開日	平成21年11月26日 (2009.11.26)
審査請求日	平成23年2月14日 (2011.2.14)

(73) 特許権者	000190688 新光電気工業株式会社 長野県長野市小島田町80番地
(74) 代理人	100070150 弁理士 伊東 忠彦
(72) 発明者	田口 裕一 長野県長野市小島田町80番地 新光電氣 工業株式会社内
(72) 発明者	白石 晶紀 長野県長野市小島田町80番地 新光電氣 工業株式会社内
(72) 発明者	春原 昌宏 長野県長野市小島田町80番地 新光電氣 工業株式会社内

最終頁に続く

(54) 【発明の名称】プローブカード及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

シリコンからなり貫通孔を有する基板本体と、前記基板本体の表面を覆う絶縁膜と、を有する基板と、

前記基板と接触しないように、前記貫通孔に配置されると共に、前記基板の両面から突出する貫通部と、前記貫通部の一方の端部と一体的に構成されると共に、前記基板の一方の面と接続され、バネ性を有する支持部とを備えたプローブ針と、を備え、

前記支持部は、下面側に形成された金属層と前記金属層上に積層されためっき膜とを含み、

前記支持部は前記貫通部上まで延在し、前記支持部の一方の端部に形成された前記金属層が前記貫通部の一方の端部と接続されており、前記支持部の他方の端部に形成された前記金属層が前記絶縁膜と接続されており、

前記支持部は、前記絶縁膜との接続部を除き、前記絶縁膜との間に空隙を形成する片持ち梁形状であり、

電極パッドを有した半導体チップの電気的検査を行う際、前記貫通部の他方の端部が前記電極パッドと接触することを特徴とするプローブカード。

【請求項 2】

前記支持部は、スパイラル形状であることを特徴とする請求項1記載のプローブカード。

【請求項 3】

10

20

前記プローブ針の材料は、Cuであることを特徴とする請求項1又は2記載のプローブカード。

【請求項4】

前記貫通部の他方の端部に、前記電極パッドと接触するバンプを設けたことを特徴とする請求項1ないし3のうち、いずれか1項記載のプローブカード。

【請求項5】

前記貫通部の他方の端部の形状は、ラウンド形状又は先の尖った形状であることを特徴とする請求項1ないし3のうち、いずれか1項記載のプローブカード。

【請求項6】

基板とプローブ針とを有するプローブカードの製造方法であって、

10

前記基板に貫通孔を設け、前記基板の表面及び前記貫通孔の側面に、絶縁膜を形成する工程と、

前記絶縁膜を形成する工程の後に、前記貫通孔を充填し、かつ、前記絶縁膜を覆うように、第1のレジスト膜を形成する工程と、

前記第1のレジスト膜の前記貫通孔に充填された部分を貫通する第1の開口部と、前記第1のレジスト膜の前記基板の一方の面の絶縁膜の上面を露出させるように開口する第2の開口部と、を形成する工程と、

前記第1の開口部を覆うように金属板を設け、前記金属板を給電層とする電解めっきにより、前記第1の開口部に前記プローブ針の貫通部を形成する貫通部形成工程と、

前記貫通部形成工程の後に、前記基板の一方の面側の全面に、シード層を形成する工程と、

20

前記シード層上に第2のレジスト膜を形成し、前記第2のレジスト膜に、前記プローブ針の支持部を形成するための第3の開口部を形成する工程と、

前記シード層を給電層とする電解めっきにより、前記第2の開口部及び前記第3の開口部に前記プローブ針の支持部を形成する工程と、

前記第2のレジスト膜を除去した後、露出した前記シード層を除去する工程と、

前記第1のレジスト膜を除去する工程と、を含むプローブカードの製造方法。

【請求項7】

前記貫通部形成工程において、前記基板の一方の面上に前記金属板を設け、前記金属板を給電層とする電解めっきにより、前記第1の開口部に前記プローブ針の貫通部を形成し、

30

前記貫通部形成工程の後に、かつ、前記シード層を形成する工程の前に、

前記基板の他方の面側の全面に、第3のレジスト膜を形成し、前記第3のレジスト膜に、前記プローブ針の貫通部の下端面を露出させる第4の開口部を形成する工程と、

前記金属板を給電層とする電解めっきにより、前記第4の開口部に前記プローブ針の突起部を形成する工程と、を含む請求項6記載のプローブカードの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電極パッドを有した半導体チップの電気的検査を行う際、電極パッドと接触するプローブ針を備えたプローブカード及びその製造方法に関する。

40

【背景技術】

【0002】

従来、半導体チップの電気的検査を行う際にはプローブ装置が用いられている。プローブ装置は、半導体チップに設けられた電極パッドと接触するプローブ針を備えたプローブカードを有する。

【0003】

図1は、従来のプローブカードの断面図である。

【0004】

図1を参照するに、従来のプローブカード200は、プローブカード本体201と、複数のプローブ針203とを有する。

50

【0005】

プローブカード本体201は、配線基板であり、複数のプローブ針203と電気的に接続されている。複数のプローブ針203は、プローブカード本体201の下面201Aに設けられている。プローブ針203は、バネ性を有しており、片持ち梁形状とされている。プローブ装置(図示せず)を用いて、半導体チップ205の電気的検査を行う際、プローブ針203の先端203Aは、半導体チップ205に設けられた電極パッド206と接触する。

【0006】

図2及び図3は、プローブ装置により検査される半導体チップの平面図である。

【0007】

プローブ装置により検査される半導体チップ205としては、電極パッド206がペリフェラル配置された半導体チップ205-1(図2参照)や、電極パッド206がマトリックス配置された半導体チップ205-2(図3参照)等がある(例えば、特許文献1参照)。

【特許文献1】特開2006-49498号公報**【発明の開示】****【発明が解決しようとする課題】****【0008】**

しかしながら、従来のプローブ針203では、プローブ針203の配設ピッチJが大きく(配設ピッチJ 150 μm)なってしまう。そのため、半導体チップ205-1に設けられた電極パッド206を狭ピッチで配置した場合、半導体チップ205-1に設けられた電極パッド206にプローブ針203の先端203Aを精度良く接触させることができないという問題があった。

【0009】

また、半導体チップ205-2では、電極パッド206をマトリックス配置することで電極パッド206の配設ピッチが狭くなってしまうため、半導体チップ205-2に設けられた電極パッド206にプローブ針203の先端203Aを精度良く接触させることができないという問題があった。特に、マトリックス配置された半導体チップ205-2において、電極パッド206の狭ピッチ化を行った場合、上記問題が顕著となる。

【0010】

そこで本発明は、上述した問題点に鑑みなされたものであり、半導体チップに設けられた電極パッドが狭ピッチで配置された場合や電極パッドがマトリックス配置された場合でも電極パッドにプローブ針を精度良く接触させることのできるプローブカードを提供することを目的とする。

【課題を解決するための手段】**【0011】**

本発明の一観点によれば、基板とプローブ針とを有するプローブカードの製造方法であって、前記基板に貫通孔を設け、前記基板の表面及び前記貫通孔の側面に、絶縁膜を形成する工程と、前記絶縁膜を形成する工程の後に、前記貫通孔を充填し、かつ、前記絶縁膜を覆うように、第1のレジスト膜を形成する工程と、前記第1のレジスト膜の前記貫通孔に充填された部分を貫通する第1の開口部と、前記第1のレジスト膜の前記基板の一方の面の絶縁膜の上面を露出させるように開口する第2の開口部と、を形成する工程と、前記第1の開口部を覆うように金属板を設け、前記金属板を給電層とする電解めっきにより、前記第1の開口部に前記プローブ針の貫通部を形成する貫通部形成工程と、前記貫通部形成工程の後に、前記基板の一方の面側の全面に、シード層を形成する工程と、前記シード層上に第2のレジスト膜を形成し、前記第2のレジスト膜に、前記プローブ針の支持部を形成するための第3の開口部を形成する工程と、前記シード層を給電層とする電解めっきにより、前記第2の開口部及び前記第3の開口部に前記プローブ針の支持部を形成する工程と、前記第2のレジスト膜を除去した後、露出した前記シード層を除去する工程と、前記第1のレジスト膜を除去する工程と、を含むプローブカードの製造方法が提供される。

10

20

30

40

50

本発明の他の観点によれば、シリコンからなり貫通孔を有する基板本体と、前記基板本体の表面を覆う絶縁膜と、を有する基板と、前記基板と接触しないように、前記貫通孔に配置されると共に、前記基板の両面から突出する貫通部と、前記貫通部の一方の端部と一体的に構成されると共に、前記基板の一方の面と接続され、バネ性を有する支持部とを備えたプローブ針と、を備え、前記支持部は、下面側に形成された金属層と前記金属層上に積層されためっき膜とを含み、前記支持部は前記貫通部上まで延在し、前記支持部の一方の端部に形成された前記金属層が前記貫通部の一方の端部と接続されており、前記支持部の他方の端部に形成された前記金属層が前記絶縁膜と接続されており、前記支持部は、前記絶縁膜との接続部を除き、前記絶縁膜との間に空隙を形成する片持ち梁形状であり、電極パッドを有した半導体チップの電気的検査を行う際、前記貫通部の他方の端部が前記電極パッドと接触することを特徴とするプローブカードが提供される。

10

【0012】

本発明によれば、基板と接触しないように貫通孔に配置され、基板の両面から突出すると共に、電気的検査を行う際、他方の端部が半導体チップの電極パッドと接触する貫通部と、貫通部の一方の端部と一体的に構成されると共に、基板の一方の面と接続され、バネ性を有する支持部とを有するプローブ針をプローブカードに設けることにより、プローブ針の配設ピッチを狭くすることが可能となる。これにより、半導体チップに設けられた電極パッドが狭ピッチで配置された場合や電極パッドがマトリックス配置された場合でも電極パッドにプローブ針を精度良く接触させることができる。

20

【発明の効果】

【0013】

本発明によれば、半導体チップに設けられた電極パッドが狭ピッチで配置された場合や電極パッドがマトリックス配置された場合でも電極パッドにプローブ針を精度良く接触させることができる。

【発明を実施するための最良の形態】

【0014】

次に、図面に基づいて本発明の実施の形態について説明する。

【0015】

(第1の実施の形態)

30

図4は、本発明の第1の実施の形態に係るプローブカードの断面図であり、図5は、図4に示すプローブ針が半導体チップの電極パッドと接触した状態を模式的に示す図である。また、図6は、図4に示すプローブ針を平面視した図である。図4及び図5において、X、X方向は、基板本体15の上面15Aと平行な面方向、Y、Y方向は、X、X方向に垂直な方向をそれぞれ示している。図5及び図6において、本実施の形態のプローブカード10と同一構成部分には同一符号を付す。

【0016】

図4及び図5を参照するに、第1の実施の形態のプローブカード10は、基板11と、プローブ針12とを有する。基板11は、基板本体15と、絶縁膜16とを有する。基板本体15は、板状とされており、複数の貫通孔18を有する。貫通孔18は、プローブ針12の構成要素のうちの1つである後述する貫通部19をY、Y方向に移動可能に収容するための孔である。貫通孔18の直径は、例えば、50μmとすることができます。貫通孔18のピッチは、例えば、100μmとすることができます。

40

【0017】

基板本体15の材料としては、シリコン、樹脂（例えば、絶縁樹脂）、金属（例えば、Cu）等を用いることができる。なお、基板本体15の材料として、絶縁樹脂を用いた場合、図4及び図5に示す絶縁膜16は不要となる。

【0018】

また、半導体チップ25に設けられた半導体基板（図示せず）がシリコン基板の場合、基板本体15の材料としては、例えば、シリコンを用いるとよい。

50

【 0 0 1 9 】

このように、基板本体15の材料としてシリコンを用いることにより、プローブカード10と半導体チップ25との間の熱膨張係数の差が緩和されるため、半導体チップ25に設けられた電極パッド26にプローブ針12を精度良く接触させることができる。基板本体15の材料としてシリコンを用いた場合、基板本体15の厚さは、例えば、300μmとすることができる。

【 0 0 2 0 】

絶縁膜16は、基板本体15の表面（貫通孔18の側面に対応する部分の基板本体15の面も含む）を覆うように設けられている。絶縁膜16は、基板本体15とプローブ針12との間を絶縁するための膜である。絶縁膜16としては、例えば、酸化膜（例えば、熱酸化膜）を用いることができる。絶縁膜16として、熱酸化膜を用いた場合、絶縁膜16の厚さは、例えば、0.5μm～1.0μmとすることができる。10

【 0 0 2 1 】

プローブ針12は、貫通部19と、支持部21とを有する。貫通部19は、導電性を有した材料により構成されており、基板本体15及び絶縁膜16と接触しないように、貫通孔18に配置されている。貫通部19の端部19A（一方の端部）は、基板本体15の上面15Aに設けられた絶縁膜16の面16A（基板11の一方の面）よりも突出している。貫通部19の一方の端部19Aは、支持部21と一体的に構成されている。貫通部19の端部19B（他方の端部）は、基板本体15の下面15Bに設けられた絶縁膜16の面16B（基板11の他方の面）よりも突出している。貫通部19の端部19Bは、プローブ装置（図示せず）が半導体チップ25の電気的検査を行う際、半導体チップ25の電極パッド26と接触する部分である。貫通部19の直径は、例えば、30μmとすることができる。20

【 0 0 2 2 】

支持部21は、一方の端部が貫通部19の端部19Aと一体的に構成されており、他方の端部が絶縁膜16の面16Aと接続されている。支持部21は、導電性を有した材料により構成されると共に、バネ性を有する。支持部21は、貫通部19をY, Y方向に移動可能な状態で支持するための部材である。図5に示すように、支持部21は、貫通部19の端部19Bが電極パッド26と接触した際、貫通部19の端部19Bと電極パッド26とを一定の力で接触させた状態で、貫通部19を上方に移動させる。支持部21の絶縁膜16の面16Aと接觸している部分の直径は、例えば、30μmとすることができる。支持部21は、断面形状がL字形状（図4参照）とされており、平面形状は長方形（図6参照）とされている。30

【 0 0 2 3 】

このように、基板本体15及び絶縁膜16と接触しないように、貫通孔18に配置され、両端部19A, 19Bが基板11の両面（具体的には、絶縁膜16の面16A, 16B）から突出すると共に、電気的検査を行う際、端部19Bが半導体チップ25の電極パッド26と接触する貫通部19と、貫通部19の端部19Aと一体的に構成されると共に、絶縁膜16の面16A（基板11の一方の面）と接続され、バネ性を有する支持部21とを有するプローブ針12をプローブカード10に設けることにより、プローブ針12の配設ピッチPを狭くすることが可能となるため、半導体チップ25に設けられた電極パッド26が狭ピッチで配置された場合や電極パッド26がマトリックス配置された場合でも電極パッド26にプローブ針12（具体的には、貫通部19の端部19B）を精度良く接触させることができる。40

【 0 0 2 4 】

プローブ針12の配設ピッチPは、例えば、80μm～100μmの範囲で適宜選択することができる。

【 0 0 2 5 】

上記構成とされたプローブ針12の材料としては、例えば、Cuを用いることよい。このように、プローブ針12の材料としてCuを用いることにより、支持部21にバネ性を持50

たせることができると共に、めっき法を用いてプローブ針12を形成する際、容易にプローブ針12を形成することができる。

【0026】

本実施の形態のプローブカードによれば、基板本体15及び絶縁膜16と接触しないように、貫通孔18に配置され、両端部19A, 19Bが基板11の両面（具体的には、絶縁膜16の面16A, 16B）から突出すると共に、電気的検査を行う際、端部19Bが半導体チップ25の電極パッド26と接触する貫通部19と、貫通部19の端部19Aと一緒に構成されると共に、絶縁膜16の面16A（基板11の一方の面）と接続され、バネ性を有する支持部21とを有するプローブ針12をプローブカード10に設けることにより、プローブ針12の配設ピッチPを狭くすることが可能となるため、半導体チップ25に設けられた電極パッド26が狭ピッチで配置された場合や電極パッド26がマトリックス配置された場合でも電極パッド26にプローブ針12（具体的には、貫通部19の端部19B）を精度良く接触させることができる。
10

【0027】

図7～図19は、本発明の第1の実施の形態に係るプローブカードの製造工程を示す図である。図7～図19において、第1の実施の形態のプローブカード10と同一構成部分には同一符号を付す。

【0028】

図7～図19を参照して、第1の実施の形態のプローブカード10の製造方法について説明する。始めに、図7に示す工程では、複数の貫通孔18を有すると共に、板状とされた基板本体15を形成する。基板本体15の材料としては、シリコン、樹脂（例えば、絶縁樹脂）、金属（例えば、Cu）等を用いることができる。半導体チップ25に設けられた半導体基板（図示せず）がシリコン基板の場合、基板本体15の材料としては、例えば、シリコンを用いるとよい。
20

【0029】

このように、基板本体15の材料としてシリコンを用いることにより、プローブカード10と半導体チップ25との間の熱膨張係数の差が緩和されるため、半導体チップ25に設けられた電極パッド26にプローブ針12を精度良く接触させることができる。基板本体15の材料としてシリコンを用いた場合、基板本体15の厚さは、例えば、300μmとすることができる。また、基板本体15の材料としてシリコンを用いた場合、貫通孔18は、例えば、異方性エッティング法（例えば、ドライエッティング）により形成することができる。この場合、貫通孔18の直径は、例えば、50μmとすることができる。また、貫通孔18のピッチは、例えば、100μmとすることができる。なお、本実施の形態では、基板本体15の材料としてシリコンを用いた場合を例に挙げて以下の説明を行う。
30

【0030】

次いで、図8に示す工程では、図7に示す基板本体15の表面（貫通孔18の側面に対応する部分の基板本体15の面も含む）を覆う絶縁膜16を形成する。これにより、基板本体15及び絶縁膜16を有した基板11が形成される。絶縁膜16としては、例えば、酸化膜（例えば、熱酸化膜）を用いることができる。絶縁膜16として熱酸化膜を用いた場合、例えば、シリコンからなる基板本体15を熱酸化することで、基板本体15の表面を覆う熱酸化膜を形成する。絶縁膜16として熱酸化膜を用いる場合、絶縁膜16の厚さは、例えば、0.5μm～1.0μmとすることができる。
40

【0031】

次いで、図9に示す工程では、複数の貫通孔18を充填すると共に、絶縁膜16の両面16A, 16Bを覆うように、レジスト膜31を形成する。レジスト膜31は、例えば、液状レジストを絶縁膜16の面16Aから供給し、その後、液状レジストを絶縁膜16の面16Bに供給することで形成する。絶縁膜16の両面16A, 16Bに形成された部分のレジスト膜31の厚さは、例えば、20μmとすることができる。

【0032】

次いで、図10に示す工程では、マスクを介して、図9に示す構造体に設けられたレジ
50

スト膜31を露光し、次いで、露光処理されたレジスト膜31を現像することで、レジスト膜31に開口部32，33を形成する。

【0033】

開口部32は、貫通孔18を充填するレジスト膜31を貫通するように形成する。開口部32は、プローブ針12の貫通部19が形成される空間である。開口部32の直径は、例えば、 $30\mu m$ とすることができます。開口部33は、支持部21の形成領域に対応する部分の絶縁膜16の面16Aを露出するように形成されている。開口部33の直径は、例えば、 $30\mu m$ とすることができます。

【0034】

次いで、図11に示す工程では、図10に示す構造体の下面に、金属板35を貼り付ける。金属板35は、電解めっき法により、プローブ針12の貫通部19を形成する際の給電層となる部材である。金属板35としては、例えば、Cu板を用いることができる。なお、図11に示す工程において、金属板35の代わりに、図10に示す構造体の下面に金属箔を貼り付けてもよい。金属箔としては、例えば、Cu箔を用いることができる。

10

【0035】

次いで、図12に示す工程では、金属板35を給電層とする電解めっき法により、開口部32を充填するようにめっき膜を析出成長させることで、貫通部19を形成する。貫通部19を構成するめっき膜としては、例えば、Cuめっき膜を用いることができる。

20

【0036】

次いで、図13に示す工程では、図12に示す構造体に設けられた金属板35を除去する。具体的には、金属板35を絶縁膜16から剥がす。

20

【0037】

次いで、図14に示す工程では、レジスト膜31の上面31A、開口部33の側面に対応する部分のレジスト膜31の面、及び開口部33に露出された部分の絶縁膜16の面16Aを覆うシード層37を形成する。シード層37は、電解めっき法により、プローブ針12の支持部21を形成する際の給電層となる層である。シード層37は、例えば、スパッタ法や無電解めっき法等の方法により形成することができる。シード層37としては、例えば、Cu層を用いることができる。シード層37としてCu層を用いた場合、シード層37の厚さは、例えば、 $0.3\mu m$ とすることができます。

30

【0038】

次いで、図15に示す工程では、シード層37上に開口部39を有したレジスト膜38を形成する。開口部39は、支持部21の形成領域に対応する部分のシード層37を露出するように形成する。

【0039】

次いで、図16に示す工程では、シード層37を給電層とする電解めっき法により、開口部33，39を充填するめっき膜41を析出成長させる。めっき膜41は、支持部21の構成要素の1つとなる膜である。めっき膜41としては、例えば、Cuめっき膜を用いることができる。めっき膜41としてCuめっき膜を用いた場合、めっき膜41の厚さMは、例えば、 $10\mu m$ とすることができます。

40

【0040】

次いで、図17に示す工程では、シード層37上に形成されたレジスト膜38を除去する。次いで、図18に示す工程では、めっき膜41に覆われていない不要な部分のシード層37を除去する。不要な部分のシード層37は、例えば、エッチングにより除去する。これにより、貫通部19と、シード層37及びめっき膜41からなる支持部21とを備えたプローブ針12が形成される。

【0041】

次いで、図19に示す工程では、図18に示すレジスト膜31を除去する。これにより、本実施の形態のプローブカード10が製造される。

【0042】

(第2の実施の形態)

50

図20は、本発明の第2の実施の形態に係るプローブカードの断面図であり、図21は、図20に示すプローブ針を平面視した図である。図20及び図21において、第1の実施の形態のプローブカード10と同一構成部分には、同一符号を付す。

【0043】

図20及び図21を参照するに、第2の実施の形態のプローブカード50は、第1の実施の形態のプローブカード10に設けられたプローブ針12の代わりに、プローブ針52を設けた以外は、プローブカード10と同様に構成される。

【0044】

プローブ針52は、プローブ針12に設けられた支持部21の代わりに、スパイラル形状とされた支持部53(図21参照)を設けた以外はプローブ針12と同様に構成される。支持部53は、一方の端部が絶縁膜16の面16Aと接続されており、他方の端部が貫通部19の端部19Aと一体的に構成されている。支持部53は、導電性を有した材料(例えば、Cu)により構成されており、バネ性を有する。

【0045】

本実施の形態のプローブカードによれば、半導体チップ25の電極パッド26と接触する貫通部19と一体的に構成されると共に、絶縁膜16の面16Aに配設される支持部53をスパイラル形状とすることにより、支持部53のバネ性を向上させることができる。また、本実施の形態のプローブカード50は、第1の実施の形態のプローブカード10と同様な効果を得ることができる。

【0046】

さらに、第2の実施の形態のプローブカード50は、第1の実施の形態のプローブカード10と同様な手法により製造することができる。

【0047】

図22は、他のプローブカードの平面図である。図22において、図21に示す構造体と同一構成部分には同一符号を付す。

【0048】

図22に示すプローブ針55に設けられた支持部56のように、スパイラルの量を増加させてもよい。これにより、支持部56のバネ性をさらに向上させることができる。

【0049】

(第3の実施の形態)

図23は、本発明の第3の実施の形態に係るプローブカードの断面図である。図23において、第1の実施の形態のプローブカード10と同一構成部分には同一符号を付す。

【0050】

図23を参照するに、第3の実施の形態のプローブカード60は、第1の実施の形態のプローブカード10に設けられたプローブ針12の代わりに、プローブ針62を設けた以外はプローブカード10と同様に構成される。

【0051】

プローブ針62は、プローブ針12に設けられた貫通部19の代わりに貫通部63を設けた以外はプローブ針12と同様に構成される。貫通部63は、一方の端部63Aが支持部21と一体的に構成されており、他方の端部63Bには突起部64が設けられている。突起部64は、プローブ装置(図示せず)が半導体チップ25の電気的検査を行う際、半導体チップ25の電極パッド26と接触する部分である。突起部64の突出量は、例えば、 $25\mu m$ とすることができる。この場合、突起部64の直径は、例えば、 $30\mu m$ とすることができる。

【0052】

本実施の形態のプローブカードによれば、プローブ装置により半導体チップ25の電気的検査を行う際、半導体チップ25に設けられた電極パッド26と接触する貫通部63の端部63Bに突起部64を設けたことにより、電極パッド26にプローブ針62(具体的には、貫通部63の端部63B)を精度良く接触させることができる。また、本実施の形態のプローブカード60は、第1の実施の形態のプローブカード10と同様な効果を得る

10

20

30

40

50

ことができる。

【0053】

図24及び図25は、プローブ針の端部の他の形状を示す図である。

【0054】

なお、本実施の形態では、貫通部63の端部63Bに突起部64を設けた場合を例に挙げて説明したが、突起部64を設ける代わりに、例えば、貫通部63の端部63Bを図24及び図25に示すような形状にしてもよい。

【0055】

図26～図32は、本発明の第3の実施の形態に係るプローブカードの製造工程を示す図である。図26～図32において、第3の実施の形態のプローブカード60と同一構成部分には同一符号を付す。

10

【0056】

図26～図32を参照して、第3の実施の形態のプローブカード60の製造方法について説明する。始めに、第1の実施の形態で説明した図7～図10に示す工程と同様な手法により、図10に示す構造体を形成する。

【0057】

次いで、図26に示す工程では、図10に示す構造体の上面に、金属板65を貼り付ける。金属板65としては、例えば、Cu板を用いることができる。また、金属板65の代わりに金属箔（例えば、Cu箔）を用いてもよい。

【0058】

次いで、図27に示す工程では、金属板65を給電層とする電解めっき法により、開口部32を充填するようにめっき膜（例えば、Cu膜）を析出成長させることで、プローブ針62の貫通部63を形成する。

20

【0059】

次いで、図28に示す工程では、図27に示す構造体の下面に、開口部66Aを有したレジスト膜66を形成する。開口部66Aは、端部63Bを露出するように形成されている。開口部66Aは、突起部64の形状と略等しい形状とされている。開口部66Aの直径は、例えば、 $30\mu m$ とすることができます。レジスト膜66の厚さは、例えば、 $25\mu m$ とすることができます。

【0060】

30

次いで、図29に示す工程では、金属板65を給電層とする電解めっき法により、開口部66Aを充填するようにめっき膜（例えば、Cu膜）を析出成長させることで、プローブ針62の突起部64を形成する。

【0061】

次いで、図30に示す工程では、金属板65を除去する。次いで、図31に示す工程では、第1の実施の形態で説明した図14～図18に示す工程と同様な処理を行うことで、支持部21を形成する。これにより、プローブ針62が形成される。

【0062】

次いで、図32に示す工程では、レジスト膜31，66を除去する。これにより、図23に示すプローブカード60が製造される。

40

【0063】

（第4の実施の形態）

図33は、本発明の第4の実施の形態に係るプローブカードの断面図である。図33において、第1の実施の形態のプローブカード10と同一構成部分には同一符号を付す。

【0064】

図33を参照するに、第4の実施の形態のプローブカード70は、第1の実施の形態のプローブカード10の構成に、さらにバンプ72を設けた以外は、プローブカード10と同様に構成される。

【0065】

バンプ72は、貫通部19の端部19Bに設けられている。バンプ72は、プローブ装

50

置（図示せず）により半導体チップ25の電気的検査を行う際、半導体チップ25に設けられた電極パッド26と接触する部材である。バンプ72としては、例えば、Auバンプを用いることができる。バンプ72としてAuバンプを用いた場合、バンプ72の高さは、例えば、40μmとすることができる。バンプ72としてAuバンプを用いた場合、バンプ72は、例えば、ワイヤボンディング装置により形成することができる。

【0066】

本実施の形態のプローブカードによれば、貫通部19の端部19Bに半導体チップ25の電極パッド26と接触するバンプ72を設けることにより、プローブ装置により半導体チップ25の電気的検査を行う際、バンプ72を介して、電極パッド26とプローブ針12とを精度良く電気的に接続させることができる。

10

【0067】

また、本実施の形態のプローブカード70は、第1の実施の形態のプローブカード10と同様な効果を得ることができる。

【0068】

以上、本発明の好ましい実施の形態について詳述したが、本発明はかかる特定の実施の形態に限定されるものではなく、特許請求の範囲内に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。

【産業上の利用可能性】

【0069】

本発明は、電極パッドを有した半導体チップの電気的検査を行う際、電極パッドと接触するプローブ針を備えたプローブカード及びその製造方法に適用できる。

20

【図面の簡単な説明】

【0070】

【図1】従来のプローブカードの断面図である

【図2】プローブ装置により検査される半導体チップの平面図（その1）である。

【図3】プローブ装置により検査される半導体チップの平面図（その2）である。

【図4】本発明の第1の実施の形態に係るプローブカードの断面図である。

【図5】図4に示すプローブ針が半導体チップの電極パッドと接触した状態を模式的に示す図である。

【図6】図4に示すプローブ針を平面視した図である。

30

【図7】本発明の第1の実施の形態に係るプローブカードの製造工程を示す図（その1）である。

【図8】本発明の第1の実施の形態に係るプローブカードの製造工程を示す図（その2）である。

【図9】本発明の第1の実施の形態に係るプローブカードの製造工程を示す図（その3）である。

【図10】本発明の第1の実施の形態に係るプローブカードの製造工程を示す図（その4）である。

【図11】本発明の第1の実施の形態に係るプローブカードの製造工程を示す図（その5）である。

40

【図12】本発明の第1の実施の形態に係るプローブカードの製造工程を示す図（その6）である。

【図13】本発明の第1の実施の形態に係るプローブカードの製造工程を示す図（その7）である。

【図14】本発明の第1の実施の形態に係るプローブカードの製造工程を示す図（その8）である。

【図15】本発明の第1の実施の形態に係るプローブカードの製造工程を示す図（その9）である。

【図16】本発明の第1の実施の形態に係るプローブカードの製造工程を示す図（その10）である。

50

【図17】本発明の第1の実施の形態に係るプローブカードの製造工程を示す図（その1）である。

【図18】本発明の第1の実施の形態に係るプローブカードの製造工程を示す図（その2）である。

【図19】本発明の第1の実施の形態に係るプローブカードの製造工程を示す図（その3）である。

【図20】本発明の第2の実施の形態に係るプローブカードの断面図である。

【図21】図20に示すプローブ針を平面視した図である。

【図22】他のプローブカードの平面図である。

【図23】本発明の第3の実施の形態に係るプローブカードの断面図である。 10

【図24】プローブ針の端部の他の形状を示す図（その1）である。

【図25】プローブ針の端部の他の形状を示す図（その2）である。

【図26】本発明の第3の実施の形態に係るプローブカードの製造工程を示す図（その1）である。

【図27】本発明の第3の実施の形態に係るプローブカードの製造工程を示す図（その2）である。

【図28】本発明の第3の実施の形態に係るプローブカードの製造工程を示す図（その3）である。

【図29】本発明の第3の実施の形態に係るプローブカードの製造工程を示す図（その4）である。 20

【図30】本発明の第3の実施の形態に係るプローブカードの製造工程を示す図（その5）である。

【図31】本発明の第3の実施の形態に係るプローブカードの製造工程を示す図（その6）である。

【図32】本発明の第3の実施の形態に係るプローブカードの製造工程を示す図（その7）である。

【図33】本発明の第4の実施の形態に係るプローブカードの断面図である。

【符号の説明】

【0071】

10, 50, 60, 70 プローブカード

30

11 基板

12, 52, 55, 62 プローブ針

15 基板本体

15A, 31A 上面

15B 下面

16 絶縁膜

16A, 16B 面

18 貫通孔

19, 63 貫通部

19A, 19B, 63A, 63B 端部

40

21, 53, 56 支持部

25 半導体チップ

26 電極パッド

31, 38, 66 レジスト膜

32, 33, 39, 66A 開口部

35, 65 金属板

37 シード層

41 めっき膜

64 突起部

66 凹部

50

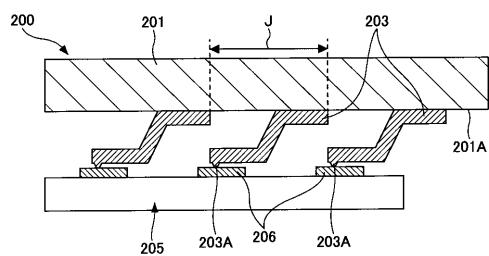
7 2 バンプ

M 厚さ

P ピッチ

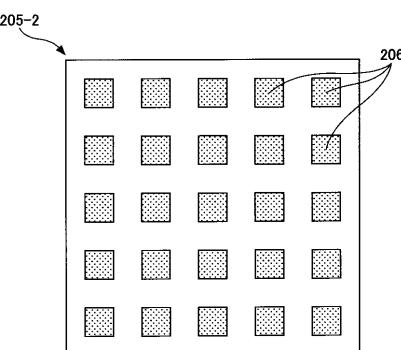
【図1】

従来のプローブカードの断面図



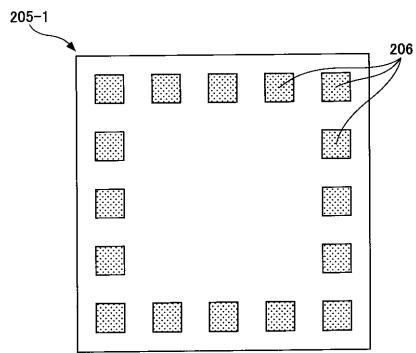
【図3】

プローブ装置により検査される半導体チップの平面図(その2)



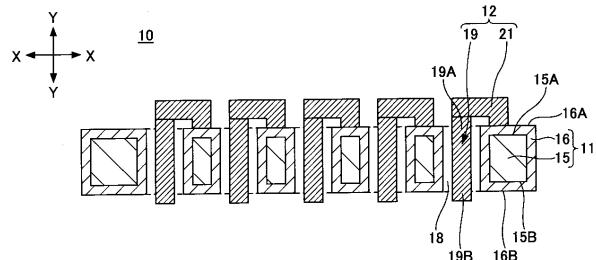
【図2】

プローブ装置により検査される半導体チップの平面図(その1)



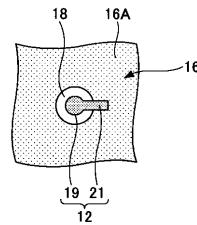
【図4】

本発明の第1の実施の形態に係るプローブカードの断面図



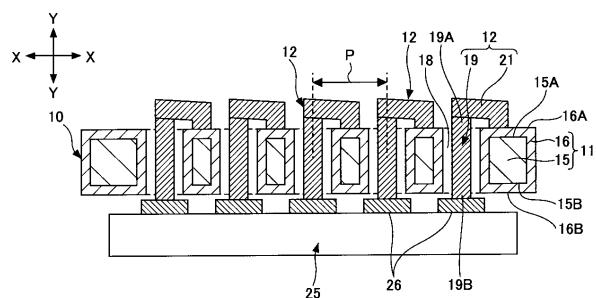
【図6】

図4に示すプローブ針を平面視した図



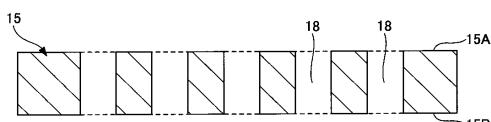
【図5】

図4に示すプローブ針が半導体チップの電極パッドと接触した状態を模式的に示す図



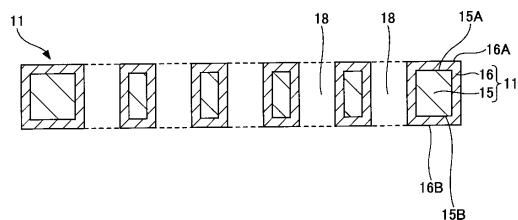
【図7】

本発明の第1の実施の形態に係るプローブカードの製造工程を示す図(その1)



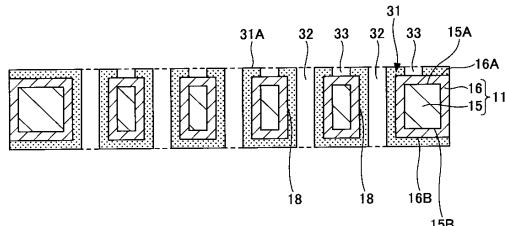
【図8】

本発明の第1の実施の形態に係るプローブカードの製造工程を示す図(その2)



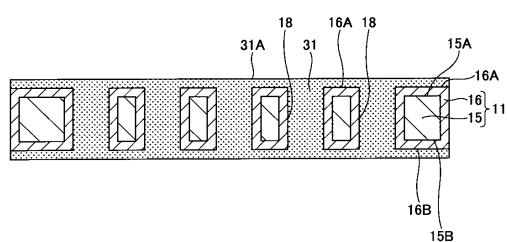
【図10】

本発明の第1の実施の形態に係るプローブカードの製造工程を示す図(その4)



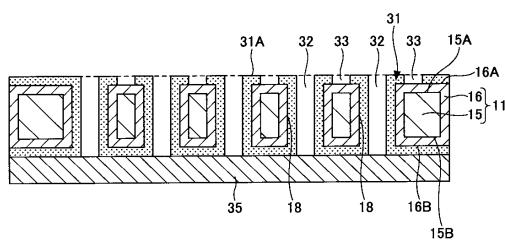
【図9】

本発明の第1の実施の形態に係るプローブカードの製造工程を示す図(その3)



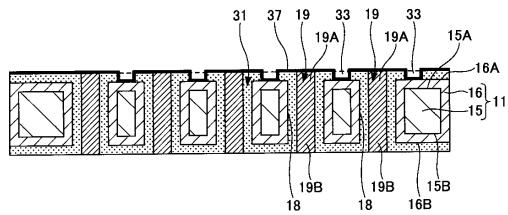
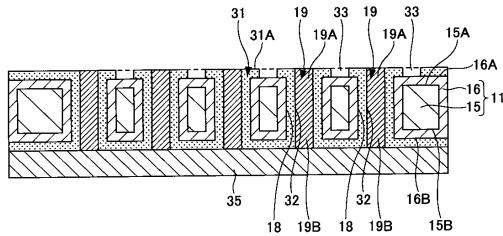
【図11】

本発明の第1の実施の形態に係るプローブカードの製造工程を示す図(その5)



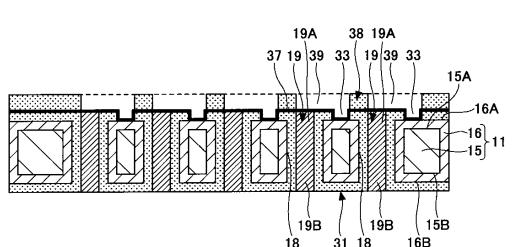
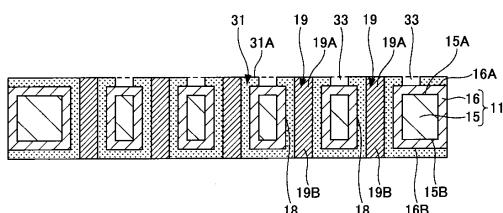
【図12】

本発明の第1の実施の形態に係るプロープカードの製造工程を示す図(その6) 本発明の第1の実施の形態に係るプロープカードの製造工程を示す図(その8)



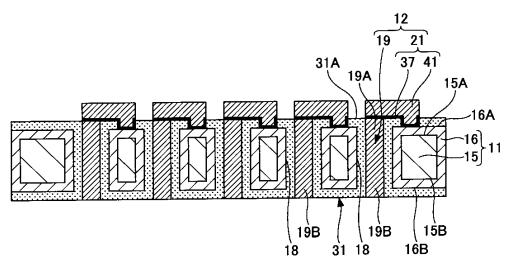
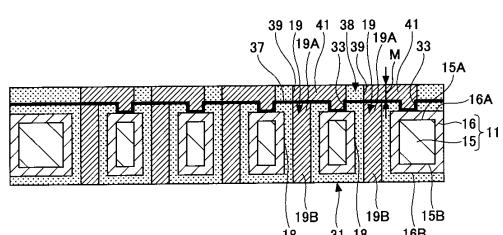
【図13】

本発明の第1の実施の形態に係るプロープカードの製造工程を示す図(その7)



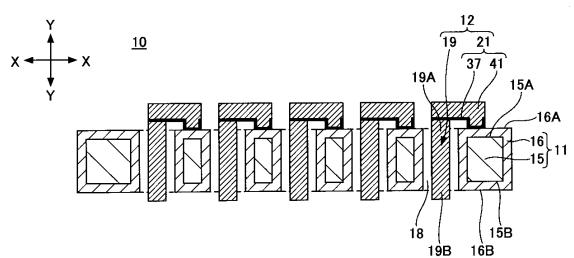
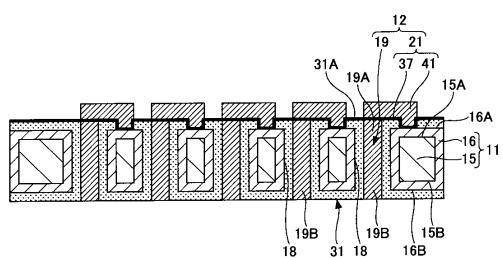
【図16】

本発明の第1の実施の形態に係るプロープカードの製造工程を示す図(その10) 本発明の第1の実施の形態に係るプロープカードの製造工程を示す図(その12)



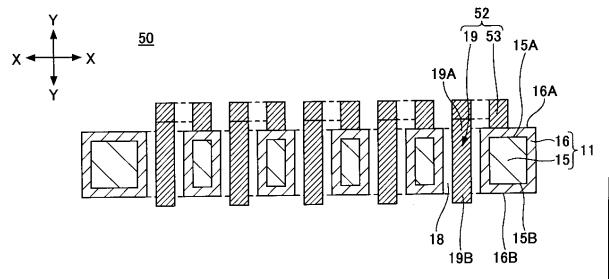
【図17】

本発明の第1の実施の形態に係るプロープカードの製造工程を示す図(その11) 本発明の第1の実施の形態に係るプロープカードの製造工程を示す図(その13)



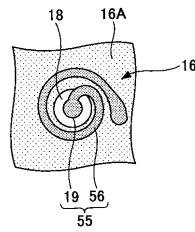
【図20】

本発明の第2の実施の形態に係るプローブカードの断面図



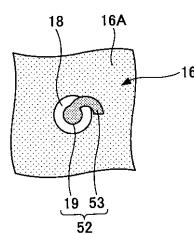
【図22】

他のプローブカードの平面図



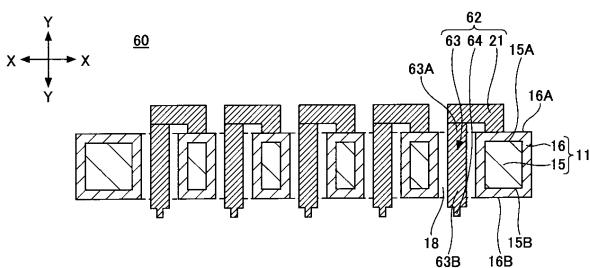
【図21】

図20に示すプローブ針を平面視した図



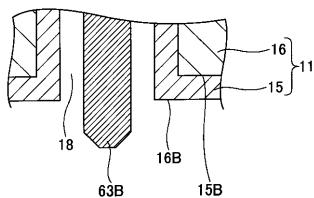
【図23】

本発明の第3の実施の形態に係るプローブカードの断面図



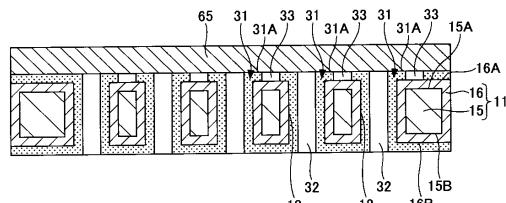
【図24】

プローブ針の端部の他の形状を示す図(その1)



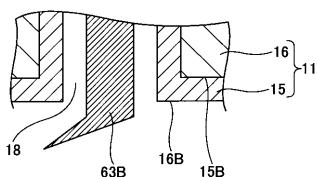
【図26】

本発明の第3の実施の形態に係るプローブカードの製造工程を示す図(その1)



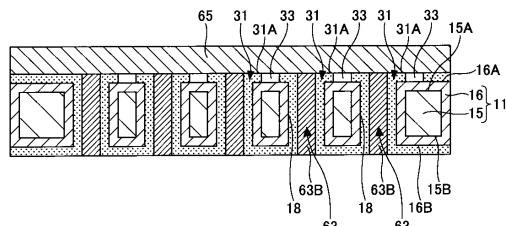
【図25】

プローブ針の端部の他の形状を示す図(その2)



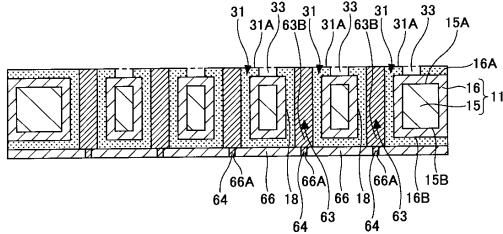
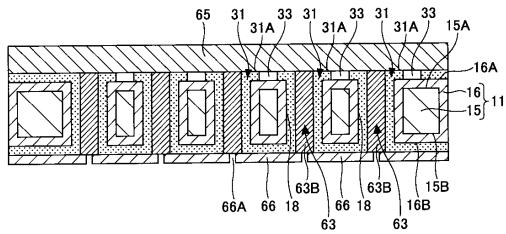
【図27】

本発明の第3の実施の形態に係るプローブカードの製造工程を示す図(その2)



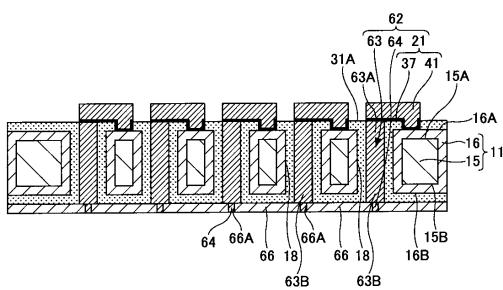
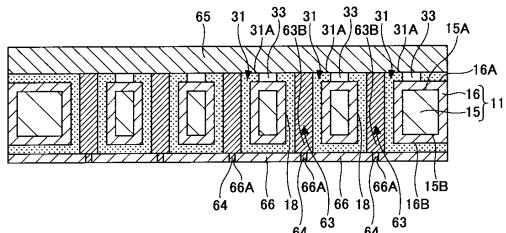
【図28】

本発明の第3の実施の形態に係るプロープカードの製造工程を示す図(その3) 本発明の第3の実施の形態に係るプロープカードの製造工程を示す図(その5)



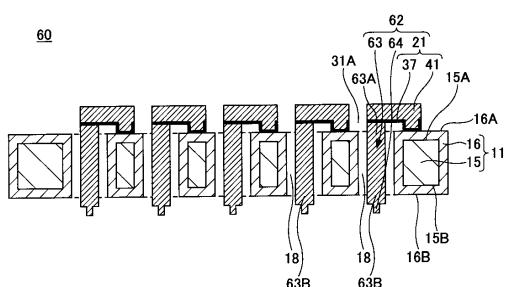
【図29】

本発明の第3の実施の形態に係るプロープカードの製造工程を示す図(その4) 本発明の第3の実施の形態に係るプロープカードの製造工程を示す図(その6)



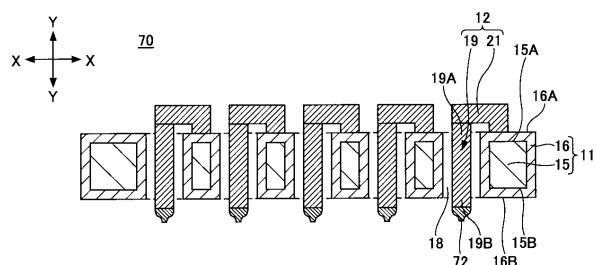
【図32】

本発明の第3の実施の形態に係るプロープカードの製造工程を示す図(その7)



【図33】

本発明の第4の実施の形態に係るプロープカードの断面図



フロントページの続き

(72)発明者 村山 啓

長野県長野市小島田町80番地 新光電気工業株式会社内

(72)発明者 坂口 秀明

長野県長野市小島田町80番地 新光電気工業株式会社内

審査官 中村 和正

(56)参考文献 特開平11-142438(JP,A)

特開2001-091544(JP,A)

特開2004-301527(JP,A)

特開2007-263650(JP,A)

米国特許出願公開第2006/0261828(US,A1)

(58)調査した分野(Int.Cl., DB名)

G01R 1/073

G01R 31/26

H01L 21/66