

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-135448
(P2009-135448A)

(43) 公開日 平成21年6月18日(2009.6.18)

(51) Int.Cl.	F 1		テーマコード (参考)
HO1L 21/02 (2006.01)	HO1L 27/12	B	3K107
HO1L 27/12 (2006.01)	HO1L 27/12	R	5FO48
HO1L 21/265 (2006.01)	HO1L 21/265	F	5F110
HO1L 21/20 (2006.01)	HO1L 21/265	Q	5F152
HO1L 21/336 (2006.01)	HO1L 21/20		

審査請求 未請求 請求項の数 12 O L (全 67 頁) 最終頁に続く

(21) 出願番号	特願2008-270681 (P2008-270681)	(71) 出願人	000153878
(22) 出願日	平成20年10月21日 (2008.10.21)		株式会社半導体エネルギー研究所
(31) 優先権主張番号	特願2007-285180 (P2007-285180)		神奈川県厚木市長谷398番地
(32) 優先日	平成19年11月1日 (2007.11.1)	(72) 発明者	下村 明久
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		(72) 発明者	桃 純平
			神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		F ターム (参考)	3K107 AA01 BB01 CC21 CC45 EE03 GG00 HH05 5F048 AA07 AB10 AC04 BA16 BA17 BB06 BB07 BB09 BB11 BB12 BC06 BC18 BF07 BF16 BG01 BG07 DA23
			最終頁に続く

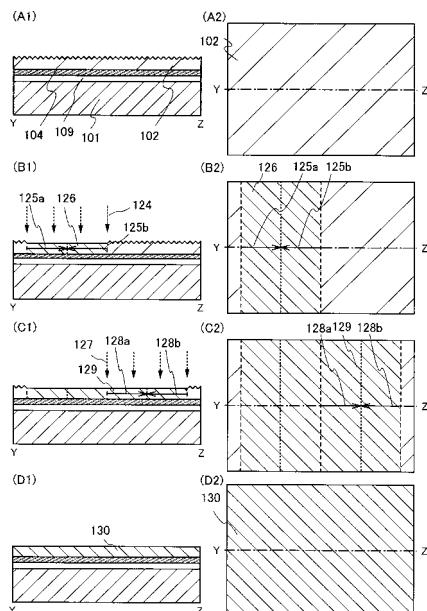
(54) 【発明の名称】半導体基板の作製方法及び半導体装置の作製方法

(57) 【要約】

【課題】ガラス基板など耐熱温度が低い基板を用いた場合にも、実用に耐えうる単結晶半導体層を備えた半導体基板の作製方法を提供することを目的のーとする。また、そのような半導体基板を用いた信頼性の高い半導体装置を作製することを目的のーとする。

【解決手段】単結晶半導体基板より支持基板に転載され、全領域においてレーザ光照射による溶融状態を経て再単結晶化された単結晶半導体層を有する半導体基板を用いる。従って、単結晶半導体層は結晶欠陥も低減され結晶性が高く、かつ平坦性も高い。

【選択図】図 1



【特許請求の範囲】**【請求項 1】**

単結晶半導体基板の一つの面からイオンを添加して、前記単結晶半導体基板の一つの面から一定の深さに脆弱化層を形成し、

前記単結晶半導体基板の一つの面上、又は支持基板上のどちらか一方に絶縁層を形成し、前記単結晶半導体基板と前記支持基板を、前記絶縁層を挟んで重ね合わせた状態で、前記脆弱化層に亀裂を生じさせ、前記単結晶半導体基板を前記脆弱化層で分離する熱処理を行い、前記単結晶半導体基板より単結晶半導体層を前記支持基板上に形成し、

前記単結晶半導体層にパルス発振のレーザ光を照射して前記単結晶半導体層の深さ方向も含む照射領域全域を溶融して再単結晶化することを特徴とする半導体基板の作製方法。 10

【請求項 2】

単結晶半導体基板の一つの面からイオンを添加して、前記単結晶半導体基板の一つの面から一定の深さに脆弱化層を形成し、

前記単結晶半導体基板の一つの面上、又は支持基板上のどちらか一方に絶縁層を形成し、前記単結晶半導体基板と前記支持基板を、前記絶縁層を挟んで重ね合わせた状態で、前記脆弱化層に亀裂を生じさせ、前記単結晶半導体基板を前記脆弱化層で分離する熱処理を行い、前記単結晶半導体基板より単結晶半導体層を前記支持基板上に形成し、

前記単結晶半導体層にパルス発振のレーザ光を照射して前記単結晶半導体層の深さ方向も含む照射領域全域を溶融し、

前記溶融した単結晶半導体層は溶融領域端部より前記溶融領域中央に向かって支持基板の表面と平行な方向で結晶成長して再単結晶化することを特徴とする半導体基板の作製方法。 20

【請求項 3】

請求項 1 又は請求項 2 において、前記パルス発振のレーザ光の前記単結晶半導体層における照射領域の短軸の方向のレーザ光プロファイルの形状は矩形であり、かつ幅が $20 \mu m$ 以下であることを特徴とする半導体基板の作製方法。

【請求項 4】

請求項 1 又は請求項 2 において、前記パルス発振のレーザ光の前記単結晶半導体層における照射領域の短軸の方向のレーザ光プロファイルの形状はガウシアンであり、かつ幅が $100 \mu m$ 以下であることを特徴とする半導体基板の作製方法。 30

【請求項 5】

請求項 1 乃至 4 のいずれか一項において、前記パルス発振のレーザ光の前記単結晶半導体層における照射領域の形状は矩形であることを特徴とする半導体基板の作製方法。

【請求項 6】

請求項 1 乃至 4 のいずれか一項において、前記パルス発振のレーザ光の前記単結晶半導体層における照射領域の形状は複数の矩形であることを特徴とする半導体基板の作製方法。

【請求項 7】

請求項 1 乃至 6 のいずれか一項において、前記溶融した単結晶半導体層は隣接する非溶融領域の単結晶半導体層を結晶核として結晶成長することを特徴とする半導体基板の作製方法。 40

【請求項 8】

請求項 1 乃至 7 のいずれか一項において、前記単結晶半導体層を加熱しながら、前記単結晶半導体層を前記パルス発振のレーザ光を照射によって再単結晶化することを特徴とする半導体基板の作製方法。

【請求項 9】

請求項 1 乃至 8 のいずれか一項において、前記単結晶半導体基板に前記イオンを添加する方法はイオンドーピング法を用いることを特徴とする半導体基板の作製方法。

【請求項 10】

請求項 1 乃至 9 のいずれか一項において、前記支持基板としてガラス基板を用いることを特徴とする半導体基板の作製方法。 50

【請求項 1 1】

請求項 1 乃至 10 のいずれか一項に記載の半導体基板の作製方法において形成する前記単結晶半導体層を用いて半導体素子を形成することを特徴とする半導体装置の作製方法。

【請求項 1 2】

請求項 1 乃至 10 のいずれか一項に記載の半導体基板の作製方法において形成する前記単結晶半導体層を用いて半導体素子を形成し、

前記半導体素子と電気的に接続する表示素子を形成することを特徴とする半導体装置の作製方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は絶縁表面に単結晶半導体層が設けられた半導体基板の作製方法及び半導体装置の作製方法に関する。

【背景技術】**【0002】**

単結晶半導体のインゴットを薄くスライスして作製されるシリコンウエハーに代わり、絶縁表面に薄い単結晶半導体層を設けたシリコン・オン・インシュレータ (Silicon on Insulator、以下、「SOI」ともいう) と呼ばれる半導体基板を使った集積回路が開発されている。SOI基板を使った集積回路は、トランジスタのドレインと基板間における寄生容量を低減し、半導体集積回路の性能を向上させるものとして注目を集めている。

【0003】

SOI基板を作製する方法としては、水素イオン添加剥離法が知られている（例えば、特許文献1参照。）。水素イオン添加剥離法は、シリコンウエハーに水素イオンを添加することによって表面から所定の深さに微小気泡層を形成し、該微小気泡層を劈開面として、別のシリコンウエハーに薄いシリコン層を接合する。さらにシリコン層を剥離する熱処理を行うことに加え、酸化性雰囲気下での熱処理にシリコン層に酸化膜を形成した後に該酸化膜を除去し、次に1000℃から1300℃で熱処理を行って接合強度を高める必要があるとされている。

【0004】

一方、高耐熱性ガラスなどの絶縁基板にシリコン層を設けた半導体装置が開示されている（例えば、特許文献2参照。）。この半導体装置は、歪み点が750℃以上の結晶化ガラスの全面を絶縁性シリコン膜で保護し、水素イオン添加剥離法により得られるシリコン層を当該絶縁性シリコン膜上に固着する構成を有している。

【特許文献1】特開2000-124092号公報**【特許文献2】特開平11-163363号公報****【発明の開示】****【発明が解決しようとする課題】****【0005】**

また、上記微小気泡層を形成するために行うイオン添加工程において、シリコン層は添加されるイオンによりダメージを受けてしまう。上記シリコン層と支持基板との接合強度を高める熱処理において、イオン添加工程によるシリコン層へのダメージの回復も行っている。

【0006】

しかし、支持基板にガラス基板など耐熱温度が低い基板を用いる場合、1000℃以上の熱処理を行うことができず、上記イオン添加工程によるシリコン層のダメージに対して十分に回復を行うことができなかった。

【0007】

このような問題点に鑑み、ガラス基板など耐熱温度が低い基板を用いた場合にも、実用に耐えうる単結晶半導体層を備えた半導体基板の作製方法を提供することを目的のーとする

10

20

30

40

50

。また、そのような半導体基板を用いた信頼性の高い半導体装置を作製することを目的の一とする。

【課題を解決するための手段】

【0008】

半導体基板の作製において、単結晶半導体基板より分離され、絶縁表面を有する支持基板に接合された単結晶半導体層の結晶性を回復するために、パルス発振のレーザ光を照射することを要旨とする。パルス発振のレーザ光の照射により単結晶半導体層の照射領域全域を溶融させ、その後の冷却過程において、該照射領域に隣接する単結晶領域を結晶成長の核として用いることで、再単結晶化を行う。

【0009】

パルス発振のレーザ光の照射により単結晶半導体層の深さ方向も含む照射領域全域を溶融させ、再単結晶化させることで単結晶半導体層中の結晶欠陥を低減させる。パルス発振のレーザ光の照射処理を用いるため、支持基板の温度上昇が抑えられるため、ガラス基板のような耐熱性の低い基板を支持基板に用いることが可能になる。よって、単結晶半導体層へのイオン添加工程によるダメージを十分回復させることができる。

10

【0010】

さらに、単結晶半導体層は溶融し再単結晶化することで表面を平坦化することができる。従って、パルス発振のレーザ光の照射による単結晶半導体層の再単結晶化によって、結晶欠陥が低減され、かつ平坦性も高い単結晶半導体層を有する半導体基板を作製することができる。

20

【0011】

単結晶半導体層の再単結晶化に用いるレーザ光は単結晶半導体層に高いエネルギーを与えるものであればよく、代表的にはパルス発振のレーザ光を用いることができる。レーザ光の波長は190nm～600nmとすればよい。

【0012】

本発明では、単結晶半導体層のレーザ光が照射されている領域の深さ方向も含めて全てを溶融する。従って本発明では、単結晶半導体層においてレーザ光照射領域は全領域（面方向及び深さ方向）において溶融領域となる。本明細書において、単結晶半導体層におけるレーザ光照射領域の全領域とは、単結晶半導体層のレーザ光が照射されている領域の面方向及び深さ方向も含めて全ての領域を指す。また、単結晶半導体層において、レーザ光照射領域の全領域を少なくとも深さ方向に完全に溶融するため、完全溶融するということもできる。

30

【0013】

従って、再単結晶化の結晶核（種結晶）は、周囲のレーザ光非照射領域である非溶融領域であり、非溶融領域を結晶核として、溶融領域中央に向かって単結晶半導体層（支持基板）表面と平行方向に結晶成長する。結晶成長は、溶融領域端部において溶融領域と非溶融領域との界面よりそれぞれ溶融領域内部（中央）に向かって生じ、結晶成長による再単結晶領域同士が接することで、レーザ光照射領域全域において単結晶半導体層を再単結晶化する。

【0014】

本発明では、レーザ光の照射によって生じる結晶成長が、単結晶半導体層（支持基板）表面と平行方向に生じるので、単結晶半導体層（支持基板）表面に対して、深さ方向（膜厚方向）を縦方向とすると、横成長（横方向の成長）の結晶成長であるともいう。

40

【0015】

この溶融領域の結晶成長は、レーザ光の照射によって、単結晶半導体層のレーザ光照射領域が融点以上に加熱されて溶融し、照射後の冷却時に融点以下になつても固化せずに溶融状態のままである過冷却状態の時に生じる。過冷却状態の時間は、単結晶半導体層の膜厚、レーザ光の照射条件（エネルギー密度、照射時間（パルス幅）など）などに依存する。過冷却状態の時間が長ければ、結晶成長によって再単結晶化する領域も広くなるため、一回のレーザ光照射領域も広くすることができる。よって処理効率が向上し、スループット

50

も高くなる。また、支持基板を加熱すると過冷却状態の時間の延長に効果的である。

【0016】

従って、本発明ではその再単結晶化による単結晶領域端（結晶成長端）同士が接する領域の広さにレーザ光照射領域（溶融領域）を設定する。例えば、パルス発振のレーザ光の単結晶半導体層における照射領域の短軸の方向のレーザ光プロファイル（ビームプロファイルともいう）の形状は矩形であり、かつ幅が $20\text{ }\mu\text{m}$ 以下とする。また、パルス発振のレーザ光の単結晶半導体層における照射領域の短軸の方向のレーザ光プロファイルの形状はガウシアンであり、かつ幅が $100\text{ }\mu\text{m}$ 以下とする。レーザ光のパルス幅を長くすると、レーザ光プロファイルの幅も長くすることができる。上記のようにレーザ光プロファイルを設定すると、過冷却状態の時間内で溶融領域全域を結晶成長により形成される再単結晶領域とすることができます。また、パルス発振のレーザ光の前記単結晶半導体層における照射領域の形状は矩形（線状レーザによる矩形長尺状でもよい）を用いることができ、またマスクを用いて複数の矩形を有するレーザ形状を用いてもよい。

10

【0017】

ここでは、単結晶とは、ある結晶軸に注目した場合、その結晶軸の方向が試料のどの部分においても同じ方向を向いている結晶のことをいい、かつ結晶と結晶との間に結晶粒界が存在しない結晶である。なお、本明細書では、結晶欠陥やダンギングボンドを含んでいても、上記のように結晶軸の方向が揃っており、粒界が存在していない結晶であるものは単結晶とする。また、単結晶半導体層の再単結晶化とは、単結晶構造の半導体層が、その単結晶構造と異なる状態（例えば、液相状態）を経て、再び単結晶構造になることをいう。あるいは、単結晶半導体層の再単結晶化とは、単結晶半導体層を再結晶化して、単結晶半導体層を形成するということもできる。

20

【0018】

本明細書において、単結晶半導体基板より単結晶半導体層を分離させ、支持基板に接合して設けることを、単結晶半導体層を単結晶半導体基板より支持基板に転載（転置ともいう）するという。従って、本発明において、トランジスタは支持基板上に単結晶半導体基板より転載された単結晶半導体層を含む。

30

【0019】

本発明の半導体基板の作製方法の一形態は、単結晶半導体基板の一つの面からイオンを添加して、単結晶半導体基板の一つの面から一定の深さに脆弱化層を形成する。単結晶半導体基板の一つの面上、又は支持基板上のどちらか一方に絶縁層を形成する。単結晶半導体基板と支持基板を、絶縁層を挟んで重ね合わせた状態で、脆弱化層に亀裂を生じさせ、単結晶半導体基板を脆弱化層で分離する熱処理を行い、単結晶半導体基板より単結晶半導体層を支持基板上に形成する。単結晶半導体層にパルス発振のレーザ光を照射して単結晶半導体層の深さ方向も含む照射領域全域を溶融して再単結晶化する。

30

【0020】

本発明の半導体基板の作製方法の一形態は、単結晶半導体基板の一つの面からイオンを添加して、単結晶半導体基板の一つの面から一定の深さに脆弱化層を形成する。単結晶半導体基板の一つの面上、又は支持基板上のどちらか一方に絶縁層を形成する。単結晶半導体基板と支持基板を、絶縁層を挟んで重ね合わせた状態で、脆弱化層に亀裂を生じさせ、単結晶半導体基板を脆弱化層で分離する熱処理を行い、単結晶半導体基板より単結晶半導体層を支持基板上に形成する。単結晶半導体層にパルス発振のレーザ光を照射して単結晶半導体層の深さ方向も含む照射領域全域を溶融し、溶融した単結晶半導体層は溶融領域端部より溶融領域中央に向かって支持基板の表面と平行な方向で結晶成長して再単結晶化する。

40

【発明の効果】

【0021】

全領域においてレーザ光により溶融され再単結晶化された単結晶半導体層を用いることによって、ガラス基板など耐熱温度が低い基板を用いた場合にも、実用に耐えうる結晶欠陥が低減され結晶性が高く、かつ平坦性も高い単結晶半導体層を有する半導体基板を作製す

50

ることができる。

【0022】

そのような半導体基板に設けられた単結晶半導体層を用いて、高性能及び高信頼性な様々な半導体素子、記憶素子、集積回路などを含む半導体装置を歩留まり良く作製することができる。

【発明を実施するための最良の形態】

【0023】

本発明の実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々なに変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

【0024】

(実施の形態1)

本発明の半導体装置の製造方法について、図1乃至図4を参照して説明する。

【0025】

本実施の形態では、半導体基板の作製において、単結晶半導体基板より分離され、絶縁表面を有する支持基板に接合された単結晶半導体層を再単結晶化するためにパルス発振のレーザ光を照射する。

【0026】

まず、絶縁表面を有する基板である支持基板上に、単結晶半導体基板より単結晶半導体層を設ける方法を図3(A)乃至(D)及び図4(A)乃至(C)を用いて説明する。

【0027】

図3(A)に示す単結晶半導体基板108は清浄化されており、その表面から電界で加速されたイオンを所定の深さに添加し、脆弱化層110を形成する。イオンの添加は支持基板に転置する単結晶半導体層の厚さを考慮して行われる。イオンを添加する際の加速電圧はこのような厚さを考慮して、単結晶半導体基板108に添加されるようにする。本発明では、単結晶半導体基板へイオンを添加し、イオンにより微小な空洞を有するように脆弱化された領域を脆弱化層という。

【0028】

単結晶半導体基板108には、市販の単結晶半導体基板を用いることができ、例えば、単結晶シリコン基板、単結晶ゲルマニウム基板、単結晶シリコンゲルマニウム基板など、第4族元素である単結晶半導体基板を用いることができる。また、ガリウムヒ素やインジウムリン等の化合物半導体基板も用いることができる。もちろん、単結晶半導体基板は、円形のウエハに限定されるものではなく、様々な形状の単結晶半導体基板を用いることができる。例えば、長方形、五角形、六角形などの多角形の基板を用いることができる。もちろん、市販の円形状の単結晶半導体ウエハを単結晶半導体基板に用いることも可能である。円形状の単結晶半導体ウエハには、シリコンやゲルマニウムなどの半導体ウエハ、ガリウムヒ素やインジウムリンなどの化合物半導体ウエハなどがある。単結晶半導体ウエハの代表例は、単結晶シリコンウエハであり、直径5インチ(125mm)、直径6インチ(150mm)、直径8インチ(200mm)、直径12インチ(300mm)サイズ、直径400mm、直径450mmの円形のウエハを用いることができる。また、長方形の単結晶半導体基板は、市販の円形状の単結晶半導体ウエハを切断することで形成することができる。基板の切断には、ダイサー或いはワイヤソー等の切断装置、レーザ切断、プラズマ切断、電子ビーム切断、その他任意の切断手段を用いることができる。また、基板として薄片化する前の半導体基板製造用のインゴットを、その断面が長方形になるように直方体状に加工し、この直方体状のインゴットを薄片化することでも、長方形の単結晶半導体基板を製造することができる。また、単結晶半導体基板の厚さは特に限定されないが、単結晶半導体基板を再利用することを考慮すれば、厚い方が1枚の原料ウエハからより多

10

20

30

40

50

くの単結晶半導体層を形成することができるため、好ましい。市場に流通している単結晶シリコンウエハの厚さは、そのサイズは SEMI 規格に準じてあり、例えば直径 6 インチのウエハは膜厚 625 μm 、直径 8 インチのウエハは膜厚 725 μm 、直径 12 インチのウエハは 775 μm とされている。なお、SEMI 規格のウエハの厚さは公差 $\pm 25 \mu\text{m}$ を含んでいる。もちろん、原料となる単結晶半導体基板の厚さは SEMI 規格に限定されず、インゴットをスライスするときに、その厚さを適宜調節することができる。もちろん、再利用された単結晶半導体基板 108 を用いるときには、その厚さは、SEMI 規格よりも薄くなる。支持基板上に得られる単結晶半導体層は母体となる半導体基板を選択することによって決定することができる。

【0029】

10

また、単結晶半導体基板 108 は、作製する半導体素子（本実施の形態においては電界効果トランジスタ）によって、結晶面方位を選択すればよい。例えば、結晶面方位として {100} 面、{110} 面など有する単結晶半導体基板を用いることができる。

【0030】

本実施の形態は、単結晶半導体基板の所定の深さに水素、ヘリウム、又はフッ素をイオン添加し、その後熱処理を行って表層の単結晶半導体層を剥離するイオン添加剥離法で形成するが、ポーラスシリコン上に単結晶シリコンをエピタキシャル成長させた後、ポーラスシリコン層をウォータージェットで劈開して剥離する方法を適用しても良い。

【0031】

20

例えば、単結晶半導体基板 108 として単結晶シリコン基板を用い、希フッ酸で表面を処理し、自然酸化膜の除去と表面に付着するゴミ等の汚染物も除去して単結晶半導体基板 108 表面を清浄化する。

【0032】

脆弱化層 110 は、イオンをイオンドーピング法（ID 法と略記する）やイオン注入法（II 法と略記する）によって添加（導入）すればよい。脆弱化層 110 は水素、ヘリウム若しくはフッ素に代表されるハロゲンのイオンを添加することで形成される。ハロゲン元素としてフッ素イオンを添加する場合にはソースガスとして BF_3 を用いれば良い。なお、イオン注入とはイオン化したガスを質量分離して半導体に添加する方式をいう。

【0033】

例えば、イオン注入法を用いて、イオン化した水素ガスを質量分離し、 H^+ のみ、（又は H_2^+ のみ）を選択的に加速して添加することができる。

30

【0034】

イオンドープ法は、イオン化したガスを質量分離せずに、プラズマ中で複数種のイオン種を作り、それらを加速して単結晶半導体基板にドープする。例えば、 H^+ 、 H_2^+ 、 H_3^+ イオンを含む水素では、ドープされるイオンは、代表的に H_3^+ イオンが 50% 以上、例えば H_3^+ イオンが 80%、他のイオン（ H^+ 、 H_2^+ イオン）が 20%、が一般的である。 H_3^+ イオンのイオン種のみとして添加することもここではイオンドープとする。

【0035】

また、一又は複数の同一の原子から成る質量の異なるイオンを添加してもよい。例えば、水素イオンを添加する場合には、 H^+ 、 H_2^+ 、 H_3^+ イオンを含ませると共に、 H_3^+ イオンの割合を高めておくことが好ましい。水素イオンを添加する場合には、 H^+ 、 H_2^+ 、 H_3^+ イオンを含ませると共に、 H_3^+ イオンの割合を高めておくと添加効率を高めることができ、添加時間を短縮することができる。このような構成とすることで、剥離を容易に行うことができる。

40

【0036】

以下、イオンドーピング法とイオン注入法について詳細に説明する。イオンドーピング法に用いるイオンドーピング装置（ID 装置ともいう）では、プラズマ空間が大きく、大量のイオンを単結晶半導体基板に添加することができる。一方、イオン注入法に用いるイオン注入装置（II 装置ともいう）は、プラズマから取り出したイオンを質量分析して特定のイオン種だけを半導体基板に打ち込めるという特徴があり、基本的に点ビームをスキヤ

50

ンさせて処理する。

【0037】

プラズマ発生方法としては、どちらの装置も、例えば、フィラメントを熱して出てくる熱電子によりプラズマ状態を作っている。しかし、生成される水素イオン(H^+ 、 H_2^+ 、 H_3^+)が半導体基板に添加される(打ち込まれる)際の水素イオン種の割合は、イオンドーピング法とイオン注入法で大きく異なる。

【0038】

以下において、本発明の特徴の一であるイオンの照射方法について考察する。

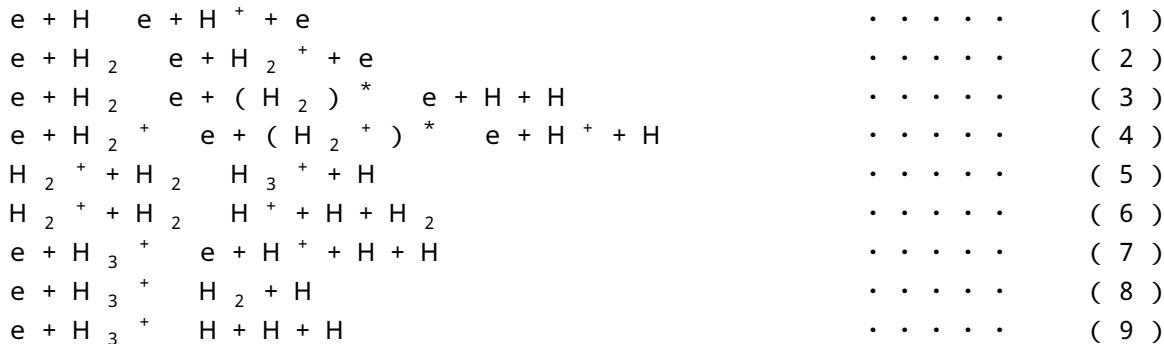
【0039】

本発明では、水素(H)に由来するイオン(以下「水素イオン種」と呼ぶ)を単結晶半導体基板に対して照射している。より具体的には、水素ガス又は水素を組成に含むガスを原材料として用い、水素プラズマを発生させ、該水素プラズマ中の水素イオン種を単結晶半導体基板に対して照射している。

【0040】

(水素プラズマ中のイオン)

上記のような水素プラズマ中には、 H^+ 、 H_2^+ 、 H_3^+ といった水素イオン種が存在する。ここで、各水素イオン種の反応過程(生成過程、消滅過程)について、以下に反応式を列挙する。



【0041】

図25に、上記の反応の一部を模式的に表したエネルギーダイアグラムを示す。なお、図25に示すエネルギーダイアグラムは模式図に過ぎず、反応に係るエネルギーの関係を厳密に規定するものではない点に留意されたい。

【0042】

(H_3^+ の生成過程)

上記のように、 H_3^+ は、主として反応式(5)により表される反応過程により生成される。一方で、反応式(5)と競合する反応として、反応式(6)により表される反応過程が存在する。 H_3^+ が増加するためには、少なくとも、反応式(5)の反応が、反応式(6)の反応より多く起こる必要がある(なお、 H_3^+ が減少する反応としては他にも(7)、(8)、(9)が存在するため、(5)の反応が(6)の反応より多いからといって、必ずしも H_3^+ が増加するとは限らない。)。反対に、反応式(5)の反応が、反応式(6)の反応より少ない場合には、プラズマ中における H_3^+ の割合は減少する。

【0043】

上記反応式における右辺(最右辺)の生成物の増加量は、反応式の左辺(最左辺)で示す原料の密度や、その反応に係る速度係数などに依存している。ここで、 H_2^+ の運動エネルギーが約11eVより小さい場合には(5)の反応が主要となり(すなわち、反応式(5)に係る速度係数が、反応式(6)に係る速度係数と比較して十分に大きくなり)、 H_2^+ の運動エネルギーが約11eVより大きい場合には(6)の反応が主要となることが実験的に確認されている。

【0044】

荷電粒子は電場から力を受けて運動エネルギーを得る。該運動エネルギーは、電場によるポテンシャルエネルギーの減少量に対応している。例えば、ある荷電粒子が他の粒子と衝

10

20

30

40

50

突するまでの間に得る運動エネルギーは、その間に通過した電位差分のポテンシャルエネルギーに等しい。つまり、電場中において、他の粒子と衝突することなく長い距離を移動できる状況では、そうではない状況と比較して、荷電粒子の運動エネルギー（の平均）は大きくなる傾向にある。このような、荷電粒子に係る運動エネルギーの増大傾向は、粒子の平均自由行程が大きい状況、すなわち、圧力が低い状況で生じ得る。

【0045】

また、平均自由行程が小さくとも、その間に大きな運動エネルギーを得ることができる状況であれば、荷電粒子の運動エネルギーは大きくなる。すなわち、平均自由行程が小さくとも、電位差が大きい状況であれば、荷電粒子の持つ運動エネルギーは大きくなると言える。

10

【0046】

これを H_2^+ に適用してみる。プラズマの生成に係るチャンバー内のように電場の存在を前提とすれば、該チャンバー内の圧力が低い状況では H_2^+ の運動エネルギーは大きくなり、該チャンバー内の圧力が高い状況では H_2^+ の運動エネルギーは小さくなる。つまり、チャンバー内の圧力が低い状況では（6）の反応が主要となるため、 H_3^+ は減少する傾向となり、チャンバー内の圧力が高い状況では（5）の反応が主要となるため、 H_3^+ は増加する傾向となる。また、プラズマ生成領域における電場（又は電界）が強い状況、すなわち、ある二点間の電位差が大きい状況では H_2^+ の運動エネルギーは大きくなり、反対の状況では、 H_2^+ の運動エネルギーは小さくなる。つまり、電場が強い状況では（6）の反応が主要となるため H_3^+ は減少する傾向となり、電場が弱い状況では（5）の反応が主要となるため、 H_3^+ は増加する傾向となる。

20

【0047】

（イオン源による差異）

ここで、イオン種の割合（特に H_3^+ の割合）が異なる例を示す。図26は、100%水素ガス（イオン源の圧力： $4.7 \times 10^{-2} \text{ Pa}$ ）から生成されるイオンの質量分析結果を示すグラフである。なお、上記質量分析は、イオン源から引き出されたイオンを測定することにより行った。横軸はイオンの質量である。スペクトル中、質量1、2、3のピークは、それぞれ、 H^+ 、 H_2^+ 、 H_3^+ に対応する。縦軸は、スペクトルの強度であり、イオンの数に対応する。図26では、質量が異なるイオンの数量を、質量3のイオンを100とした場合の相対比で表している。図26から、上記イオン源により生成されるイオンの割合は、 $H^+ : H_2^+ : H_3^+ = 1 : 1 : 8$ 程度となることが分かる。なお、このような割合のイオンは、プラズマを生成するプラズマソース部（イオン源）と、当該プラズマからイオンビームを引き出すための引出電極などから構成されるイオンドーピング装置によっても得ることが出来る。

30

【0048】

図30は、図26とは異なるイオン源を用いた場合であって、イオン源の圧力がおよそ $3 \times 10^{-3} \text{ Pa}$ の時に、 PH_3 から生成したイオンの質量分析結果を示すグラフである。上記質量分析結果は、水素イオン種に着目したものである。また、質量分析は、イオン源から引き出されたイオンを測定することにより行った。図26と同様、横軸はイオンの質量を示し、質量1、2、3のピークは、それぞれ H^+ 、 H_2^+ 、 H_3^+ に対応する。縦軸はイオンの数量に対応するスペクトルの強度である。図30から、プラズマ中のイオンの割合は $H^+ : H_2^+ : H_3^+ = 37 : 56 : 7$ 程度であることが分かる。なお、図30はソースガスが PH_3 の場合のデータであるが、ソースガスとして 100% 水素ガスを用いたときも、水素イオン種の割合は同程度になる。

40

【0049】

図30のデータを得たイオン源の場合には、 H^+ 、 H_2^+ 及び H_3^+ のうち、 H_3^+ が 7% 程度しか生成されていない。他方、図26のデータを得たイオン源の場合には、 H_3^+ の割合を 50% 以上（上記の条件では 80% 程度）とすることが可能である。これは、上記考察において明らかになったチャンバー内の圧力及び電場に起因するものと考えられる。

50

【0050】

(H_3^+ の照射メカニズム)

図26のような複数のイオン種を含むプラズマを生成し、生成されたイオン種を質量分離しないで単結晶半導体基板に照射する場合、単結晶半導体基板の表面には、 H^+ 、 H_2^+ 、 H_3^+ の各イオンが照射される。イオンの照射からイオン導入領域形成にかけてのメカニズムを再現するために、以下の5種類のモデルを考える。

1. 照射されるイオン種が H^+ で、照射後も H^+ (H)である場合
2. 照射されるイオン種が H_2^+ で、照射後も H_2^+ (H_2)のままである場合
3. 照射されるイオン種が H_2^+ で、照射後に2個の H (H^+)に分裂する場合
4. 照射されるイオン種が H_3^+ で、照射後も H_3^+ (H_3)のままである場合
5. 照射されるイオン種が H_3^+ で、照射後に3個の H (H^+)に分裂する場合。

10

【0051】

(シミュレーション結果と実測値との比較)

上記のモデルを基にして、水素イオン種をSi基板に照射する場合のシミュレーションを行った。シミュレーション用のソフトウェアとしては、SRIM(the Stopping and Range of Ions in Matter:モンテカルロ法によるイオン導入過程のシミュレーションソフトウェア、TRIM(the Transport of Ions in Matter)の改良版)を用いている。なお、計算の関係上、モデル2では H_2^+ を質量2倍の H^+ に置き換えて計算した。また、モデル4では H_3^+ を質量3倍の H^+ に置き換えて計算した。さらに、モデル3では H_2^+ を運動エネルギー1/2の H^+ に置き換え、モデル5では H_3^+ を運動エネルギー1/3の H^+ に置き換えて計算を行った。

20

【0052】

なお、SRIMは非晶質構造を対象とするソフトウェアではあるが、高エネルギー、高ドーズの条件で水素イオン種を照射する場合には、SRIMを適用可能である。水素イオン種とSi原子の衝突により、Si基板の結晶構造が非単結晶構造に変化するためである。

【0053】

図31に、モデル1乃至モデル5を用いて水素イオン種を照射した場合(H 換算で10万個照射時)の計算結果を示す。また、図26の水素イオン種を照射したSi基板中の水素濃度(SIMS(Secondary Ion Mass Spectroscopy)のデータ)をあわせて示す。モデル1乃至モデル5を用いて行った計算の結果については、縦軸を水素原子の数で表しており(右軸)、SIMSデータについては、縦軸を水素原子の密度で表している(左軸)。横軸はSi基板表面からの深さである。実測値であるSIMSデータと、計算結果とを比較した場合、モデル2及びモデル4は明らかにSIMSデータのピークから外れており、また、SIMSデータ中にはモデル3に対応するピークも見られない。このことから、モデル2乃至モデル4の寄与は、相対的に小さいことが分かる。イオンの運動エネルギーがkeVの単位であるのに対して、H-Hの結合エネルギーは数eV程度に過ぎないことを考えれば、モデル2及びモデル4の寄与が小さいのは、Si元素との衝突により、大部分の H_2^+ や H_3^+ が、 H^+ やHに分離しているためと思われる。

30

【0054】

以上より、モデル2乃至モデル4については、以下では考慮しない。図32乃至図34に、モデル1及びモデル5を用いて水素イオン種を照射した場合(H 換算で10万個照射時)の計算結果を示す。また、図26の水素イオン種を照射したSi基板中の水素濃度(SIMSデータ)及び、上記シミュレーション結果をSIMSデータにフィッティングさせたもの(以下フィッティング関数と呼ぶ)を合わせて示す。ここで、図32は加速電圧を80kVとした場合を示し、図33は加速電圧を60kVとした場合を示し、図34は加速電圧を40kVとした場合を示している。なお、モデル1及びモデル5を用いて行った計算の結果については、縦軸を水素原子の数で表しており(右軸)、SIMSデータ及びフィッティング関数については、縦軸を水素原子の密度で表している(左軸)。横軸はS

40

50

i 基板表面からの深さである。

【0055】

フィッティング関数はモデル1及びモデル5を考慮して以下の計算式により求めることとした。なお、計算式中、X、Yはフィッティングに係るパラメータであり、Vは体積である。

[フィッティング関数]

$$= X / V \times [\text{モデル1のデータ}] + Y / V \times [\text{モデル5のデータ}]$$

【0056】

現実に照射されるイオン種の割合 ($H^+ : H_2^+ : H_3^+ = 1 : 1 : 8$ 程度) を考えれば H_2^+ の寄与 (すなわち、モデル3) についても考慮すべきであるが、以下に示す理由により、ここでは除外して考えた。

・モデル3に示される照射過程により導入される水素は、モデル5の照射過程と比較して僅かであるため、除外して考えても大きな影響はない (SIMSデータにおいても、ピークが現れていない)。

・モデル5とピーク位置の近いモデル3は、モデル5において生じるチャネリング (結晶の格子構造に起因する元素の移動) により隠れてしまう可能性が高い。すなわち、モデル3のフィッティングパラメータを見積もるのは困難である。これは、本シミュレーションが非晶質Siを前提としており、結晶性に起因する影響を考慮していないことによるものである。

【0057】

図35に、上記のフィッティングパラメータをまとめた。いずれの加速電圧においても、導入されるHの数の比は、[モデル1] : [モデル5] = 1 : 4.2 ~ 1 : 4.5 程度 (モデル1におけるHの数を1とした場合、モデル5におけるHの数は4.2以上4.5以下程度) であり、照射されるイオン種の数の比は、[H^+ (モデル1)] : [H_3^+ (モデル5)] = 1 : 1.4 ~ 1 : 1.5 程度 (モデル1における H^+ の数を1とした場合、モデル5における H_3^+ の数は1.4以上1.5以下程度) である。モデル3を考慮していないことや非晶質Siと仮定して計算していることなどを考えれば、実際の照射に係るイオン種の比 ($H^+ : H_2^+ : H_3^+ = 1 : 1 : 8$ 程度) に近い値が得られていると言える。

【0058】

(H_3^+ を用いる効果)

図26に示すような H_3^+ の割合を高めた水素イオン種を基板に照射することで、 H_3^+ に起因する複数のメリットを享受することができる。例えば、 H_3^+ は H^+ やHなどに分離して基板内に導入されるため、主に H^+ や H_2^+ を照射する場合と比較して、イオンの導入効率を向上させることができる。これにより、半導体基板の生産性向上を図ることができる。また、同様に、 H_3^+ が分離した後の H^+ やHの運動エネルギーは小さくなる傾向にあるから、薄い半導体層の製造に向いている。

【0059】

なお、本明細書では、 H_3^+ を効率的に照射するために、図26に示すような水素イオン種を照射可能なイオンドーピング装置を用いる方法について説明している。イオンドーピング装置は廉価で、大面積処理に優れているため、このようなイオンドーピング装置を用いて H_3^+ を照射することで、半導体特性の向上、大面積化、低コスト化、生産性向上などの顕著な効果を得ることができる。一方で、 H_3^+ の照射を第一に考えるのであれば、イオンドーピング装置を用いることに限定して解釈する必要はない。

【0060】

単結晶シリコン基板にフッ素イオンのようなハロゲンイオンを添加した場合、添加されたフッ素が、シリコン結晶格子内のシリコン原子をノックアウトする (追い出す) ことによって空白部分を効果的に作り出し、脆弱化層に微小な空洞を作る。この場合、比較的低温の熱処理によって脆弱化層に形成された微小な空洞の体積変化が起こり、脆弱化層に沿って劈開することにより薄い単結晶半導体層を形成することができる。フッ素イオンを添加した後に、水素イオンを添加して空洞内に水素を含ませるようにしても良い。単結晶半導

10

20

30

40

50

体基板から薄い半導体層を剥離するために形成する脆弱化層は、脆弱化層に形成された微小な空洞の体積変化を利用して劈開をするので、このようにフッ素イオンや水素イオンの作用を有効利用することが好ましい。

【0061】

本明細書において、酸化窒化シリコン膜とは、その組成として、窒素よりも酸素の含有量が多いものであって、ラザフォード後方散乱法 (RBS: Rutherford Backscattering Spectrometry) 及び水素前方散乱法 (HFS: Hydrogen Forward Scattering) を用いて測定した場合に、濃度範囲として酸素が 50 ~ 70 原子%、窒素が 0.5 ~ 1.5 原子%、Si が 2.5 ~ 3.5 原子%、水素が 0.1 ~ 1.0 原子% の範囲で含まれるものという。また、窒化酸化シリコン膜とは、その組成として、酸素よりも窒素の含有量が多いものであって、RBS 及び HFS を用いて測定した場合に、濃度範囲として酸素が 5 ~ 30 原子%、窒素が 20 ~ 55 原子%、Si が 2.5 ~ 3.5 原子%、水素が 1.0 ~ 3.0 原子% の範囲で含まれるものという。但し、酸化窒化シリコンまたは窒化酸化シリコンを構成する原子の合計を 100 原子% としたとき、窒素、酸素、Si 及び水素の含有比率が上記の範囲内に含まれるものとする。

10

【0062】

また、単結晶半導体基板と上記単結晶半導体層と接合する絶縁層との間に、保護層を形成してもよい。保護層は、窒化シリコン層、酸化シリコン層、窒化酸化シリコン層、又は酸化窒化シリコン層から選ばれた一層又は複数の層による積層構造により形成することができる。これらの層は、単結晶半導体基板に脆弱化層が形成される前に単結晶半導体基板上に形成することができる。また、単結晶半導体基板に脆弱化層を形成した後に単結晶半導体基板上に形成してもよい。

20

【0063】

脆弱化層の形成に当たってはイオンを高ドーズ条件で添加する必要があり、単結晶半導体基板 108 の表面が粗くなってしまう場合がある。そのためイオンが添加される表面に窒化シリコン膜、窒化酸化シリコン膜、若しくは酸化シリコン膜などによりイオン添加に対する保護層を 50 nm 乃至 200 nm の厚さで設けておいても良い。

【0064】

例えば、単結晶半導体基板 108 上に保護層としてプラズマ CVD 法により酸化窒化シリコン膜 (膜厚 5 nm ~ 300 nm、望ましくは 30 nm ~ 150 nm (例えば 50 nm)) と窒化酸化シリコン膜 (膜厚 5 nm ~ 150 nm、望ましくは 10 nm ~ 100 nm (例えば 50 nm)) の積層を形成する。一例としては、単結晶半導体基板 108 上に酸化窒化シリコン膜を膜厚 50 nm 形成し、該酸化窒化シリコン膜上に窒化酸化シリコン膜を膜厚 50 nm 形成し、積層する。酸化窒化シリコン膜は有機シランガスを用いて化学気相成長法により作製される酸化シリコン膜でもよい。

30

【0065】

また、単結晶半導体基板 108 を脱脂洗浄し、表面の酸化膜を除去して熱酸化を行ってもよい。熱酸化としては通常のドライ酸化でも良いが、酸化雰囲気中にハロゲンを添加した酸化を行うことが好ましい。例えば、酸素に対し HCl を 0.5 ~ 1.0 体積% (好ましくは 3 体積%) の割合で含む雰囲気中で、700 以上の温度で熱処理を行う。好適には 950 ~ 1100 の温度で熱酸化を行うと良い。処理時間は 0.1 ~ 6 時間、好ましくは 0.5 ~ 3.5 時間とすれば良い。形成される酸化膜の膜厚としては、10 nm ~ 1000 nm (好ましくは 50 nm ~ 200 nm)、例えば 100 nm の厚さとする。

40

【0066】

ハロゲンを含むものとしては HCl の他に、HF、NF₃、HBr、Cl₂、ClF₃、BCl₃、F₂、Br₂ などから選ばれた一種又は複数種を適用することができる。

【0067】

このような温度範囲で熱処理を行うことで、ハロゲン元素によるゲッタリング効果を得ることができる。ゲッタリングとしては、特に金属不純物を除去する効果がある。すなわち、塩素の作用により、金属などの不純物が揮発性の塩化物となって気相中へ離脱して除去

50

される。単結晶半導体基板108の表面を化学的機械研磨(CMP)処理をしたものに対しては有効である。また、水素は単結晶半導体基板108と形成される酸化膜の界面の欠陥を補償して界面の局在準位密度を低減する作用を奏し、単結晶半導体基板108と酸化膜との界面が不活性化されて電気的特性が安定化する。

【0068】

この熱処理により形成される酸化膜中にハロゲンを含ませることができる。ハロゲン元素は $1 \times 10^{17} / \text{cm}^3 \sim 5 \times 10^{20} / \text{cm}^3$ の濃度で含まれることにより金属などの不純物を捕獲して単結晶半導体基板108の汚染を防止する保護層としての機能を発現させることができる。

【0069】

脆弱化層110を形成する際、加速電圧と全イオン数は、単結晶半導体基板上に堆積した膜の厚さと、目的とする単結晶半導体基板より分離して支持基板上に転置される単結晶半導体層の膜厚と、添加するイオン種によって調整することができる。

【0070】

例えば、イオンドーピング法で原料として水素ガスを用い、加速電圧を40kV、全イオン数 $2 \times 10^{16} \text{ ions/cm}^2$ でイオンを添加して脆弱化層を形成することができる。保護層の膜厚を厚くすれば、同一条件でイオンを添加し脆弱化層を形成した場合、目的とする単結晶半導体基板より分離して支持基板上に転置(転載)される単結晶半導体層として、膜厚の薄い単結晶半導体層を形成することができる。例えば、イオン種(H^+ 、 H_2^+ 、 H_3^+ イオン)の割合にもよるが、上記条件で脆弱化層を形成するとし、保護層として単結晶半導体基板上に酸化窒化シリコン膜(膜厚50nm)と窒化酸化シリコン膜(膜厚50nm)を保護層として積層する場合、支持基板に転置される単結晶半導体層の膜厚は約120nmとなり、単結晶半導体基板上に酸化窒化シリコン膜(膜厚100nm)と窒化酸化シリコン膜(膜厚50nm)を保護層として積層する場合は、支持基板に転置される単結晶半導体層の膜厚は約70nmとなる。

【0071】

ヘリウム(He)や水素を原料ガスにする場合、加速電圧を10kV～200kVの範囲で、ドーズ量を $1 \times 10^{16} \text{ ions/cm}^2 \sim 6 \times 10^{16} \text{ ions/cm}^2$ の範囲で添加し脆弱化層を形成することができる。ヘリウムを原料ガスにすると、質量分離を行わなくてもHe⁺イオンを主なイオンとして添加することができる。また、水素を原料ガスとするとH₃⁺イオンやH₂⁺イオンを主なイオンとして添加することができる。イオン種は、プラズマの生成方法、圧力、原料ガス供給量、加速電圧によっても変化する。

【0072】

脆弱化層形成の例としては、単結晶半導体基板上に酸化窒化シリコン膜(膜厚50nm)、窒化酸化シリコン膜(膜厚50nm)、及び酸化シリコン膜(膜厚50nm)を保護層として積層し、水素を加速電圧40kV、ドーズ量 $2 \times 10^{16} \text{ ions/cm}^2$ で添加し単結晶半導体基板に脆弱化層を形成する。その後保護層の最上層である該酸化シリコン膜上に接合面を有する絶縁層として酸化シリコン膜(膜厚50nm)を形成する。脆弱化層形成の他の例としては、単結晶半導体基板上に酸化シリコン膜(膜厚100nm)、及び窒化酸化シリコン膜(膜厚50nm)を保護層として積層し、水素を加速電圧40kV、ドーズ量 $2 \times 10^{16} \text{ ions/cm}^2$ で添加し単結晶半導体基板に脆弱化層を形成する。その後保護層の最上層である該窒化酸化シリコン膜上に接合面を有する絶縁層として酸化シリコン膜(膜厚50nm)を形成する。なお、上記酸化窒化シリコン膜及び窒化酸化シリコン膜はプラズマCVD法により形成すればよく、上記酸化シリコン膜は有機シランガスを用いてCVD法により形成すればよい。

【0073】

支持基板101として、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスのような電子工業用に使われるガラス基板を適用する場合、ガラス基板中にナトリウムなどのアルカリ金属が微量に含まれており、この微量の不純物によってトランジスタなど半導体素子の特性に悪影響を及ぼす恐れがある。このような不純物に対

10

20

30

40

50

して、窒化酸化シリコン膜は支持基板 101 に含まれる金属不純物が単結晶半導体基板側に拡散するのを防止する効果がある。なお、窒化酸化シリコン膜の代わりに、窒化シリコン膜を形成してもよい。単結晶半導体基板と窒化酸化シリコン膜との間に酸化窒化シリコン膜や酸化シリコン膜などの応力緩和層を設けるとよい。窒化酸化シリコン膜と酸化窒化シリコン膜の積層構造を設けることで、単結晶半導体基板への不純物拡散を防止しつつ、応力歪みを緩和する構成とすることもできる。

【0074】

支持基板には、不純物元素の拡散を防止する窒化シリコン膜又は窒化酸化シリコン膜をブロッキング層（バリア層ともいう）として設けてもよい。さらに応力を緩和する作用のある絶縁膜として酸化窒化シリコン膜を組み合わせても良い。図 3 (C) で示すように本実施の形態では、支持基板 101 上にブロッキング層 109 を形成する。

10

【0075】

次に、図 3 (B) で示すように支持基板と接合を形成する面に絶縁層 104 として酸化シリコン膜を形成する。酸化シリコン膜としては有機シランガスを用いて化学気相成長法により作製される酸化シリコン膜が好ましい。その他に、シランガスを用いて化学気相成長法により作製される酸化シリコン膜を適用することもできる。化学気相成長法による成膜では、単結晶半導体基板に形成した脆弱化層 110 から脱ガスが起こらない温度として、例えば 350 以下（具体的な例としては 300 ）の成膜温度が適用される。また、単結晶半導体基板から単結晶半導体層を剥離する熱処理は、成膜温度よりも高い熱処理温度が適用される。

20

【0076】

絶縁層 104 は平滑面を有し親水性表面を形成する。この絶縁層 104 として酸化シリコン膜が適している。特に有機シランガスを用いて化学気相成長法により作製される酸化シリコン膜が好ましい。有機シランガスとしては、珪酸エチル（TEOS：化学式 $\text{Si}(\text{O}\text{C}_2\text{H}_5)_4$ ）、トリメチルシラン（TMS： $(\text{CH}_3)_3\text{SiH}$ ）、テトラメチルシラン（化学式 $\text{Si}(\text{CH}_3)_4$ ）、テトラメチルシクロテトラシロキサン（TMCTS）、オクタメチルシクロテトラシロキサン（OMCTS）、ヘキサメチルジシラザン（HMDS）、トリエトキシシラン（ $\text{SiH}(\text{OC}_2\text{H}_5)_3$ ）、トリスジメチルアミノシラン（ $\text{SiH}(\text{N}(\text{CH}_3)_2)_3$ ）等のシリコン含有化合物を用いることができる。なお、原料ガスに有機シランを用いて化学気相成長法により酸化シリコン層を形成する場合、酸素を付与するガスを混合させることができ。酸素を付与するガスとしては、酸素、亜酸化窒素、二酸化窒素等を用いることができる。さらに、アルゴン、ヘリウム、窒素又は水素等の不活性ガスを混合させてもよい。

30

【0077】

また、絶縁層 104 として、モノシラン、ジシラン、又はトリシラン等のシランを原料ガスに用いて化学気相成長法により形成される酸化シリコン膜を適用することもできる。この場合も、酸素を付与するガスや不活性ガス等を混合させることができ。また、単結晶半導体層と接合する絶縁層となる酸化シリコン膜は、塩素を含んでいてもよい。化学気相成長法による成膜では、単結晶半導体基板 108 に形成した脆弱化層 110 から脱ガスが起こらない温度として、例えば 350 以下の成膜温度が適用される。また、単結晶半導体基板から単結晶半導体層を剥離する熱処理は、成膜温度よりも高い熱処理温度が適用される。なお、本明細書において、化学気相成長（CVD；Chemical Vapour Deposition）法は、プラズマ CVD 法、熱 CVD 法、光 CVD 法を範疇に含む。

40

【0078】

その他、絶縁層 104 として、酸化性雰囲気下において熱処理することにより形成される酸化シリコン、酸素ラジカルの反応により成長する酸化シリコン、酸化性の薬液により形成されるケミカルオキサイドなどを適用することもできる。絶縁層 104 として、シロキサン（ Si-O-Si ）結合を含む絶縁層を適用してもよい。また、前記有機シランガスと、酸素ラジカル又は窒素ラジカルとを反応させて絶縁層 104 を形成してもよい。

50

【0079】

上記平滑面を有し親水性表面を形成する絶縁層104は5nm～500nm、望ましくは10nm～200nmの厚さで設けられる。この厚さであれば、被成膜表面の表面荒れを平滑化と共に、当該膜の成長表面の平滑性を確保することが可能である。また、絶縁層104を設けることにより、支持基板との接合による単結晶半導体層の歪みを緩和することができる。絶縁層104の表面は、算術平均粗さRaが0.8nm未満、二乗平均平方根粗さRmsが0.9nm未満が望ましく、Raが0.4nm以下、Rmsが0.5nm以下がより望ましい。例えば、Raが0.27nm、Rmsが0.34nmである。本明細書においてRaは算術平均粗さであり、Rmsは二乗平均平方根粗さであり、測定範囲は2μm²、又は10μm²である。
10

【0080】

支持基板101にも絶縁層104と同様の酸化シリコン膜を設けておいても良い。すなわち、支持基板101に単結晶半導体層102を接合するに際し、接合を形成する面の一方若しくは双方に、好ましくは有機シランを原材料として成膜した酸化シリコン膜でなる絶縁層104設けることで強固な接合を形成することができる。

【0081】

図3(C)は支持基板101上に設けられたブロッキング層109と単結晶半導体基板108の絶縁層104が形成された面とを密接させ、この両者を接合させる態様を示す。接合を形成する面は、十分に清浄化しておく。支持基板101上に設けられたブロッキング層109と単結晶半導体基板108の絶縁層104が形成された面は、メガソニック洗浄などによって清浄化すればよい。また、メガソニック洗浄後にオゾン水で洗浄し、有機物の除去と表面の親水性向上を行ってもよい。
20

【0082】

支持基板101上のブロッキング層109と絶縁層104とを対向させて、一箇所を外部から押しつけると、局所的に接合面同士の距離が縮まる事によるファン・デル・ワールス力の強まりや水素結合の寄与によって、お互いに引きつけ合う。更に、隣接した領域でも対向する支持基板101上のブロッキング層109と絶縁層104との間の距離が縮まるので、ファン・デル・ワールス力が強く作用する領域や水素結合が関与する領域が広がる事によって、接合(ボンディングともいう)が進行し接合面全域に接合が広がる。例えば、押しつける圧力は、100kPa～5000kPa程度とすればよい。また、支持基板と半導体基板とを重ねるように配置し、重ねる基板の重みでも接合を広げることもできる。
30

【0083】

良好な接合を形成するために、表面を活性化しておいても良い。例えば、接合を形成する面に原子ビーム若しくはイオンビームを照射する。原子ビーム若しくはイオンビームを利用する場合には、アルゴン等の不活性ガス中性原子ビーム若しくは不活性ガスイオンビームを用いることができる。その他に、プラズマ照射若しくはラジカル処理を行う。このような表面処理により200乃至400の温度であっても異種材料間の接合を形成することが容易となる。
40

【0084】

また、支持基板と絶縁層との接合界面の接合強度を向上させるために、加熱処理を行うと好ましい。例えば、オーブンや炉などで70～350(例えば200で2時間)の温度条件で熱処理を行う。

【0085】

図3(D)において、支持基板101と単結晶半導体基板108を貼り合わせた後、加熱処理を行い脆弱化層110を劈開面として単結晶半導体基板108を支持基板101から剥離する。例えば、400～700の熱処理を行うことにより、脆弱化層110に形成された微小な空洞の体積変化が起り、脆弱化層110に沿って劈開することが可能となる。絶縁層104はブロッキング層109を介して支持基板101と接合しているので
50

、支持基板 101 上には単結晶半導体基板 108 と同じ結晶性の単結晶半導体層 102 が残存することとなる。

【0086】

400 ~ 700 の温度域での熱処理は、前述の接合強度を向上させるための熱処理と同じ装置で連続して行ってもよいし、別の装置で行ってもよい。例えば炉で 200 2 時間熱処理した後に、600 近傍まで昇温し 2 時間保持し、400 から室温までの温度域に降温した後炉より取り出す。また、熱処理は室温から昇温してもよい。また、炉で 200 2 時間熱処理した後に、瞬間熱アニール (RTA) 装置によって 600 ~ 700 の温度域で、1 分間 ~ 30 分間 (例えば 600 7 分間、650 7 分間) 热処理を行ってもよい。

10

【0087】

400 ~ 700 の温度域での熱処理により、絶縁層と支持基板との接合は水素結合から共有結合に移行し、脆弱化層に添加された元素が析出し圧力が上昇し、単結晶半導体基板より単結晶半導体層を剥離することができる。熱処理を行った後は支持基板と単結晶半導体基板は、一方が他方に載っている状態であり、大きな力を加えずに支持基板と単結晶半導体基板を離すことができる。例えば、上方に載っている基板を真空チャックで持ち上げることにより簡単に離すことができる。この際、下側の基板の真空チャックやメカニカルチャックで固定しておくと水平方向のずれがなく支持基板及び単結晶半導体基板の両基板を離すことができる。

20

【0088】

なお、図 3、図 4 においては、単結晶半導体基板 108 が支持基板 101 より小さいサイズの例を示すが、本発明はそれに限定されず、単結晶半導体基板 108 と支持基板 101 が同じサイズであってもよいし、単結晶半導体基板 108 が支持基板 101 より大きいサイズであってもよい。

30

【0089】

図 4 は支持基板側に絶縁層を設けて単結晶半導体層を形成する工程を示す。図 4 (A) は保護層 121 として酸化シリコン膜が形成された単結晶半導体基板 108 に電界で加速されたイオンを所定の深さに添加し、脆弱化層 110 を形成する工程を示している。イオンの添加は図 3 (A) の場合と同様である。単結晶半導体基板 108 の表面に保護層 121 を形成しておくことでイオン添加によって表面がダメージを受け、平坦性が損なわれるのを防ぐことができる。また、保護層 121 によって、単結晶半導体基板 108 から形成される単結晶半導体層 102 に対する不純物の拡散防止効果を発現する。

30

【0090】

図 4 (B) は、ブロッキング層 109 及び絶縁層 104 が形成された支持基板 101 と単結晶半導体基板 108 の保護層 121 が形成された面を密着させて接合を形成する工程を示している。支持基板 101 上の絶縁層 104 と単結晶半導体基板 108 の保護層 121 を密着させることにより接合が形成される。

40

【0091】

その後、図 4 (C) で示すように単結晶半導体基板 108 を剥離する。単結晶半導体層を剥離する熱処理は図 3 (D) の場合と同様にして行う。このようにして図 4 (C) で示す絶縁層を介して支持基板上に単結晶半導体層を有する本発明の SOI 構造の半導体基板を得ることができる。

【0092】

支持基板 101 としては、絶縁性を有する基板、絶縁表面を有する基板を用いることができる。例えば、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスの如き無アルカリガラスと呼ばれる電子工業用に使われる各種ガラス基板を適用することができる。例えば、支持基板 100 として、無アルカリガラス基板 (商品名 AN 100)、無アルカリガラス基板 (商品名 EAGLE 2000 (登録商標)) または無アルカリガラス基板 (商品名 EAGLE XG (登録商標)) を用いることが好ましい。また、ガラス基板の他、セラミック基板、石英基板やサファイア基板などの絶縁体でなる絶縁

50

性基板などを用いることができる。

【0093】

以上の工程により、図1(A1)及び(A2)に示すように、絶縁表面を有する基板である支持基板101の上にプロッキング層109、絶縁層104が設けられ、単結晶半導体基板108より分離された単結晶半導体層102が形成される。

【0094】

図1(A1)乃至(D1)及び図2(A1)乃至(C1)は平面図であり、図1(A2)乃至(D2)及び図2(A2)乃至(C2)は、図1(A1)乃至(D1)及び図2(A1)乃至(C1)の線Y-Zにおける断面図である。

【0095】

支持基板101上の単結晶半導体層102は、分離工程およびイオン添加工程によって、結晶欠陥が生じ、また、その表面は平坦性が損なわれ、凹凸が形成されている。単結晶半導体層102を用いて半導体素子としてトランジスタを作製する場合、このような凹凸のある単結晶半導体層102の上面に薄く、絶縁耐圧性の高いゲート絶縁層を形成することは困難である。また、単結晶半導体層102に結晶欠陥があると、ゲート絶縁層との局在界面準位密度が高くなるなど、トランジスタの性能および信頼性に影響を与える。

【0096】

本発明ではそのような単結晶半導体層102にパルス発振のレーザ光124を照射し、単結晶半導体層102を深さ方向においても完全に溶融させ、再単結晶化させた結晶欠陥を低減させ結晶性が高く、かつ平坦性も高い単結晶半導体層130を得る。

【0097】

支持基板101上に転載された単結晶半導体層102にパルス発振のレーザ光124を照射し、単結晶半導体層102の再単結晶化を行う。単結晶半導体層102においてレーザ光124の照射領域は少なくとも深さ方向全領域にわたって溶融し、周囲の非照射領域(非溶融領域)を結晶核(種結晶)として照射領域(溶融領域)中央に向かって(図1(B1)及び(B2)矢印125a、125b方向に向かって)再単結晶化する。結晶成長は、溶融領域端部において溶融領域と非溶融領域との界面よりそれぞれ溶融領域内部(中央)に向かって生じ、結晶成長による再単結晶領域同士が矢印125a及び矢印125bで示すように接することで、レーザ光124照射領域全域において単結晶半導体層102を再単結晶化する。単結晶半導体層102の再単結晶化により、結晶性及び平坦性が高い単結晶半導体領域126を形成する(図1(B1)及び(B2)参照。)。なお、図1及び図2においては、結晶成長による再単結晶領域同士が接する領域を点線で示している。

【0098】

次に、レーザ光124によって再単結晶化された単結晶半導体領域126に隣接する領域をレーザ光127によって再単結晶化する。単結晶半導体層102においてレーザ光127の照射領域は少なくとも深さ方向全領域にわたって溶融し、周囲の非照射領域(非溶融領域)を結晶核(種結晶)として照射領域(溶融領域)中央に向かって(図1(C1)及び(C2)矢印128a、128b方向に向かって)再単結晶化する。結晶成長は、溶融領域端部において溶融領域と非溶融領域との界面よりそれぞれ溶融領域内部(中央)に向かって生じ、結晶成長による再単結晶領域同士が矢印128a及び矢印128bで示すように接することで、レーザ光127照射領域全域において単結晶半導体層102を再単結晶化する。単結晶半導体層102の再単結晶化により、結晶性及び平坦性が高い単結晶半導体領域129を形成する(図1(C1)及び(C2)参照。)。

【0099】

以上のレーザ光の照射による単結晶半導体層の再単結晶化を繰り返すことで、単結晶半導体層は全領域においてレーザ光照射による溶融状態を経て再単結晶化され、結晶性及び平坦性の高い単結晶半導体層130を形成することができる(図1(D1)及び(D2)参照。)。

【0100】

本発明では、単結晶半導体層のレーザ光が照射されている領域の深さ方向も含めて全てを

10

20

30

40

50

溶融する。従って本発明では、単結晶半導体層においてレーザ光照射領域は全領域（面方向及び深さ方向）において溶融領域となる。本明細書において、単結晶半導体層におけるレーザ光照射領域の全領域とは、単結晶半導体層のレーザ光が照射されている領域の面方向及び深さ方向も含めて全ての領域を指す。また、単結晶半導体層において、レーザ光照射領域の全領域を少なくとも深さ方向に完全に溶融するため、完全溶融するともいえる。

【0101】

従って、再単結晶化の結晶核（種結晶）は、周囲のレーザ光非照射領域である非溶融領域であり、非溶融領域を結晶核として、溶融領域中央に向かって単結晶半導体層（支持基板）表面と平行方向に結晶成長する。結晶成長は、溶融領域端部において溶融領域と非溶融領域との界面よりそれぞれ溶融領域内部（中央）に向かって生じ、結晶成長による再単結晶領域同士が接することで、レーザ光照射領域全域において単結晶半導体層を再単結晶化する。

10

【0102】

本発明では、レーザ光の照射によって生じる結晶成長が、単結晶半導体層（支持基板）表面と平行方向に生じるので、単結晶半導体層（支持基板）表面に対して、深さ方向（膜厚方向）を縦方向とすると、横成長（横方向の成長）の結晶成長であるともいう。

【0103】

この溶融領域の結晶成長は、レーザ光の照射によって、単結晶半導体層のレーザ光照射領域が融点以上に加熱されて溶融し、照射後の冷却時に融点以下になっても固化せずに溶融状態のままである過冷却状態の時に生じる。過冷却状態の時間は、単結晶半導体層の膜厚、レーザ光の照射条件（エネルギー密度、照射時間（パルス幅）など）などに依存する。過冷却状態の時間が長ければ、結晶成長によって再単結晶化する領域も広くなるため、一回のレーザ光照射領域も広くすることができる。よって処理効率が向上し、スループットも高くなる。また、レーザ光照射される単結晶半導体層を加熱しておくと過冷却状態の時間の延長に効果的である。単結晶半導体層の温度は室温から500以下（支持基板の歪み点以下）とすればよく、単結晶半導体層の加熱は支持基板を加熱処理する、又は単結晶半導体層へ加熱した気体等を吹き付けることによって行うことができる。

20

【0104】

従って、本発明ではその再単結晶化による単結晶領域端（結晶成長端）同士が接する領域の広さにレーザ光照射領域（溶融領域）を設定する。例えば、パルス発振のレーザ光の単結晶半導体層における照射領域の短軸の方向のレーザ光プロファイル（ビームプロファイルともいう）の形状は矩形であり、かつ幅が20μm以下とする。また、パルス発振のレーザ光の単結晶半導体層における照射領域の短軸の方向のレーザ光プロファイルの形状はガウシアンであり、かつ幅が100μm以下とする。レーザ光のパルス幅を長くすると、レーザ光プロファイルの幅も長くすることができる。上記のようにレーザ光プロファイルを設定すると、過冷却状態の時間内で溶融領域全域を結晶成長により形成される再単結晶領域とすることができます。また、パルス発振のレーザ光の前記単結晶半導体層における照射領域の形状は矩形（線状レーザによる矩形長尺状でもよい）を用いることができ、またマスクを用いて複数の矩形を有するレーザ形状を用いてもよい。

30

【0105】

レーザ光の照射領域が広いと、単結晶半導体層の結晶成長が生じる過冷却状態の時間内では照射領域全域を再単結晶化することができず、照射領域の中央部分に微結晶領域が生じてしまう。よって、レーザ光照射領域全域を再単結晶化できるように、単結晶半導体層の過冷却状態の時間内に結晶成長端同士が照射領域（溶融領域）内で接する（ぶつかる）レーザ光照射領域を設定する。わずかな微結晶領域であれば、レーザ光の照射を照射領域が重なるようにスキャンして微結晶領域を再単結晶化することができる。

40

【0106】

単結晶半導体層の周辺端部付近のレーザ光の照射による再単結晶半導体領域を形成するための結晶核となったレーザ光の非照射領域（再単結晶化されていない領域）は除去すればよい。

50

【0107】

パルス発振のレーザ光の照射処理を用いるため、支持基板の温度上昇が抑えられるため、ガラス基板のような耐熱性の低い基板を支持基板に用いることが可能になる。よって、単結晶半導体層へのイオン添加工程によるダメージを十分回復させることができる。

【0108】

さらに、単結晶半導体層は溶融し再単結晶化することで表面を平坦化することができる。従って、パルス発振のレーザ光の照射による単結晶半導体層の再単結晶化によって、結晶欠陥が低減され、かつ平坦性も高い単結晶半導体層を有する半導体基板を作製することができる。

【0109】

なお、レーザ光の照射前に単結晶半導体層表面に形成された酸化膜（自然酸化膜、あるいはケミカル酸化膜）を希フッ酸で除去するとよい。

10

【0110】

レーザ光は単結晶半導体層に高いエネルギーを与えられるものであればよく、好適にはパルス発振のレーザ光を用いることができる。

【0111】

レーザ光の波長は、単結晶半導体層に吸収される波長とする。その波長は、レーザ光の表皮深さ（skin depth）などを考慮して決定することができる。例えば、レーザ光の波長は 190 nm ~ 600 nm を用いることができる。また、レーザ光のエネルギーは、レーザ光の波長、レーザ光の表皮深さ、照射する単結晶半導体層の膜厚などを考慮して決定することができる。

20

【0112】

レーザ光を発振するレーザは、パルス発振レーザを用いることができる。例えば、KrF レーザなどのエキシマレーザ、Ar レーザ、Kr レーザなどの気体レーザがある。その他、固体レーザとして、YAG レーザ、YVO₄ レーザ、YLF レーザ、YAlO₃ レーザ、GdVO₄ レーザ、KGW レーザ、KYW レーザ、アレキサンドライトレーザ、Ti: サファイアレーザ、Y₂O₃ レーザなどがある。なお、固体レーザにおいては、基本波の第2高調波～第5高調波を適用するのが好ましい。また、GaN、GaAs、GaAlAs、InGaAsP 等の半導体レーザも用いることができる。

30

【0113】

レーザ光の形状やレーザ光の進路を調整するため、シャッター、ミラー又はハーフミラー等の反射体、シリンドリカルレンズや凸レンズなどによって構成される光学系が設置されているてもよい。

【0114】

なお、レーザ光の照射方法は、選択的にレーザ光を照射してもよいし、レーザ光を XY 軸方向に走査してレーザ光を照射することができる。この場合、光学系にポリゴンミラー やガルバノミラーを用いることが好ましい。

【0115】

例えばレーザ光として、波長 308 nm のパルス幅 25 ns e c の XeCl エキシマレーザを用い、照射する単結晶半導体層が単結晶シリコン層である場合、該シリコン層の膜厚が 90 nm ~ 120 nm においては、該シリコン層に与えるエネルギー密度は 600 J / cm² ~ 2000 mJ / cm² の範囲より適宜設定すればよい。

40

【0116】

レーザ光の照射は、大気雰囲気のような酸素を含む雰囲気、または窒素雰囲気のような不活性雰囲気で行うことができる。不活性雰囲気中でレーザ光を照射するには、気密性のあるチャンバー内でレーザ光を照射し、このチャンバー内の雰囲気を制御すればよい。チャンバーを用いない場合は、レーザ光の被照射面に窒素ガスなど不活性ガスを吹き付けることで、窒素雰囲気を形成することもできる。

【0117】

酸素を 10 ppm 以下、望ましくは 6 ppm 以下とした窒素雰囲気中で、レーザ光照射処

50

理を行うと、単結晶半導体層表面を比較的平坦とすることができます。

【0118】

さらに、レーザ光照射などの高エネルギーを供給され、結晶欠陥を低減された単結晶半導体層表面に研磨処理を行ってもよい。研磨処理によって単結晶半導体層表面の平坦性を高めることができる。

【0119】

研磨処理としては、化学的機械研磨 (Chemical Mechanical Polishing: CMP) 法や液体ジェット研磨法を用いることができる。なお、研磨処理前に単結晶半導体層表面を洗浄し、清浄化する。洗浄は、メガソニック洗浄や2流体ジェット洗浄等を用いればよく、洗浄により単結晶半導体層表面のゴミ等を除去する。また、希フッ酸を用いて単結晶半導体層表面上の自然酸化膜等を除去して単結晶半導体層を露出させると好適である。

10

【0120】

また、レーザ光を照射する前にも単結晶半導体層表面に研磨処理（又はエッチング処理）を行ってもよい。エッチング処理はウェットエッチング法、ドライエッチング法、又はウェットエッチング法及びドライエッチング法を組み合わせて行うことができる。

【0121】

レーザ光照射工程の前に、単結晶半導体層に研磨処理を行うと以下の効果を得ることができる。研磨処理により、単結晶半導体層表面の平坦化と単結晶半導体層の膜厚の制御をすることができる。単結晶半導体層表面を平坦化することによって、レーザ光の照射工程において単結晶半導体層の熱容量を均一化でき、均一な加熱冷却過程、又は溶融及び凝固過程を経ることによって、一様な結晶を形成することができる。また、研磨処理（又は研磨処理ではなく、エッチング処理においても）単結晶半導体層の膜厚を、レーザ光のエネルギーを吸収する適切な値にすることによって、効率よく単結晶半導体層にエネルギーを与えることができる。さらに、単結晶半導体層表面は結晶欠陥が多いため、結晶欠陥の多い表面を除去することによって、レーザ光照射後の単結晶半導体層中の結晶欠陥を低減することができる。

20

【0122】

また、レーザ光の照射領域（単結晶半導体層の再単結晶化領域）は、図1のように重ならないてもよいし、重なるようにレーザ光をスキャンしてレーザ光照射を行ってもよい。レーザ光の照射領域（単結晶半導体層の再単結晶化領域）を重なるように（オーバーラップするように）して半導体基板を作製する例を図2に示す。

30

【0123】

図2(A1)及び(A2)は図1(B1)及び(B2)に対応しており、レーザ光124によって単結晶半導体層102において、再単結晶化された単結晶半導体領域126が形成されている。

40

【0124】

図2(B1)及び(B2)、(C1)及び(C2)においては、レーザ光127をレーザ光124の照射領域である単結晶半導体領域126に一部重なるように照射し、単結晶半導体領域126の一部も再度溶融して再単結晶化している。

【0125】

レーザ光124の照射領域である単結晶半導体領域126の端部はリッジ（凸部）が生じやすいために、再度レーザ光127によって再溶融し再単結晶化されると、リッジを軽減し、より平坦性を高めるのに効果的である。さらに、図2(C1)及び(C2)のように、単結晶半導体領域126において、結晶成長端部が接する領域（図2において点線で示す）まで重なるようにレーザ光127を照射して、再度溶融し再単結晶化してもよい。

【0126】

また、レーザ光をマスクによって加工し、選択的に複数の領域を同時に溶融し再単結晶化処理を行ってもよい。単結晶半導体層におけるレーザ光の照射パターンの例を図23に示す。図23において、支持基板に転載された単結晶半導体層450に対して、まず図23

50

(A) のようにレーザ光は複数の矩形の照射パターン 451 で照射される。それぞれの矩形のレーザ光照射領域において、単結晶半導体層 450 は溶融し、矢印 452a、452b のように中央部 453 で再単結晶領域が接するまで結晶成長し、再単結晶化する。

【0127】

次に図 23 (B) に示すように、レーザ光のマスクをずらして、レーザ光を複数の矩形の照射パターン 454 で照射する。同様にそれぞれの矩形のレーザ光照射領域において、単結晶半導体層 450 は溶融し、矢印 456a、456b のように中央部 457 で再単結晶領域が接するまで結晶成長し、再単結晶化する。このように選択的に複数の領域を同時に溶融し再単結晶化処理を行うことによって、処理速度を向上させることができると生産性が向上する。

10

【0128】

以上のように、単結晶半導体基板より支持基板に転載され、全領域においてレーザ光照射による溶融状態を経て再単結晶化された単結晶半導体層を有する半導体基板を作製することができ、該半導体基板の単結晶半導体層 130 は結晶欠陥も低減され結晶性が高く、かつ平坦性も高い。

【0129】

半導体基板に設けられた単結晶半導体層 130 からトランジスタなどの半導体素子を作製することで、ゲート絶縁層の薄膜化およびゲート絶縁層の局在界面準位密度の低減が可能になる。また単結晶半導体層 130 の膜厚を薄くすることで、支持基板上に、単結晶半導体層で完全空乏型のトランジスタを作製することができる。

20

【0130】

また、本実施の形態において、単結晶半導体基板 108 として単結晶シリコン基板を適用した場合は、単結晶半導体層 130 として単結晶シリコン層を得ることが可能である。また、本実施の形態に係る半導体基板の製造方法は、プロセス温度を 700 以下とすることができるため、支持基板 101 としてガラス基板を適用することができる。すなわち、従来の薄膜トランジスタと同様にガラス基板上に形成することができ、かつ単結晶シリコン層を単結晶半導体層に適用することができる。これらのことにより、高速動作が可能で、サブスレッショルド値が低く、電界効果移動度が高く、低消費電圧で駆動可能など高性能、高信頼性のトランジスタをガラス基板等の支持基板上に作製することができる。

30

【0131】

なお、本発明において、半導体装置とは、半導体特性を利用して機能を有する装置を指す。本発明を用いて半導体素子（トランジスタ、メモリ素子やダイオードなど）を含む回路を有する装置や、プロセッサ回路を有するチップなどの半導体装置を作製することができる。

【0132】

本発明は表示機能を有する装置である半導体装置（表示装置ともいう）にも用いることができ、本発明を用いる半導体装置には、エレクトロルミネセンス（以下「EL」ともいう。）と呼ばれる発光を発現する有機物、無機物、若しくは有機物と無機物の混合物を含む層を、電極間に介在させた発光素子とトランジスタとが接続された半導体装置（発光表示装置）や、液晶材料を有する液晶素子（液晶表示素子）を表示素子として用いる半導体装置（液晶表示装置）などがある。本明細書において、表示装置とは表示素子を有する装置のことを指し、表示装置は、基板上に表示素子を含む複数の画素やそれらの画素を駆動させる周辺駆動回路が形成された表示パネル本体のことも含む。さらに、フレキシブルプリントサーキット（FPC）やプリント配線基盤（PWB）が取り付けられたもの（IC や抵抗素子や容量素子やインダクタやトランジスタなど）も含んでもよい。さらに、偏光板や位相差板などの光学シートを含んでいても良い。さらに、バックライト（導光板やプリズムシートや拡散シートや反射シートや光源（LED や冷陰極管など）を含んでいても良い）を含んでいても良い。

40

【0133】

なお、表示素子や半導体装置は、様々な形態及び様々な素子を用いることができる。例え

50

ば、EL素子（有機EL素子、無機EL素子又は有機物及び無機物を含むEL素子）、電子放出素子、液晶素子、電子インク、グレーティングライトバルブ（GLV）、プラズマディスプレイ（PDP）、デジタルマイクロミラーデバイス（DMD）、圧電セラミックディスプレイ、カーボンナノチューブ、など、電気磁気的作用によりコントラストが変化する表示媒体を適用することができる。なお、EL素子を用いた半導体装置としてはELディスプレイ、電子放出素子を用いた半導体装置としてはフィールドエミッショナディスプレイ（FED）やSED方式平面型ディスプレイ（SED：Surface-conduction Electron-emitter Display）など、液晶素子を用いた半導体装置としては液晶ディスプレイ、透過型液晶ディスプレイ、半透過型液晶ディスプレイ、反射型液晶ディスプレイ、電子インクを用いた半導体装置としては電子ペーパーがある。

10

【0134】

このように、高性能及び高信頼性な半導体基板及び半導体装置を歩留まり良く作製することができる。

【0135】

（実施の形態2）

本実施の形態では、実施の形態1において、単結晶半導体基板より支持基板へ単結晶半導体層を接合する工程の異なる例を示す。従って、実施の形態1と同一部分又は同様な機能を有する部分の繰り返しの説明は省略する。

20

【0136】

本実施の形態は、単結晶半導体基板より単結晶半導体層を転載する際、単結晶半導体基板を選択的にエッティング（溝加工ともいう）し、形状を加工された複数の単結晶半導体層を、支持基板に転載する。従って、支持基板には、複数の島状の単結晶半導体層を形成することができる。予め、単結晶半導体基板で形状を加工して転載するために、単結晶半導体基板の大きさや形状に制限を受けない。そのために大型の支持基板への単結晶半導体層の転載がより効率よく行うことができる。

【0137】

さらに、支持基板上に形成された半導体層に対して、エッティングを行い、半導体層の形状を加工、修正し精密に制御する。これにより、半導体素子の単結晶半導体層の形状に加工でき、またレジストマスク形成時の露光の回り込みなどによるパターンズレや、転載時の貼り合わせ工程による位置ズレなどによる単結晶半導体層の形成位置の誤差や形状不良を修正することができる。

30

【0138】

従って、支持基板に所望の形状の複数の単結晶半導体層を、歩留まりよく形成することができる。よって、大面積基板により精密な高性能の半導体素子及び集積回路を有する半導体装置を高スループットで生産性よく作製することができる。

【0139】

図5（A）において、単結晶半導体基板158上に保護層154と窒化シリコン膜152が形成された状態を示している。窒化シリコン膜152は、単結晶半導体基板158を溝加工する際のハードマスクとして用いる。窒化シリコン膜152は、シランとアンモニアを用いて気相成長法により堆積させることで形成すれば良い。

40

【0140】

次に、イオンを添加し、単結晶半導体基板158の全面に脆弱化層150を形成する（図5（B）参照。）。イオンの添加は支持基板に転載する単結晶半導体層の厚さを考慮して行われる。イオンを添加する際の加速電圧はこのような厚さを考慮して、単結晶半導体基板158の深部に添加されるようにする。この処理によって単結晶半導体基板158の表面から一定の深さの領域に脆弱化層150が形成される。

【0141】

溝加工は、半導体素子の単結晶半導体層の形状を考慮して行われる。すなわち半導体素子の単結晶半導体層が支持基板に転載できるように、その部位が凸状部として残存するよう

50

に単結晶半導体基板 158 に対して溝加工を行う。

【0142】

フォトレジストでマスク 153 を形成する。マスク 153 を用いて、窒化シリコン膜 152 及び保護層 154 をエッティングし、保護層 162、及び窒化シリコン層 163 を形成する（図 5（C）参照。）。

【0143】

次いで、窒化シリコン層 163 をハードマスクとして単結晶半導体基板 158 のエッティングを行い、脆弱化層 165、単結晶半導体層 166 を有する単結晶半導体基板 158 を形成する（図 5（D）参照。）。本発明では、脆弱化層及び溝加工によって凸状に加工された単結晶半導体基板の一部である半導体領域を図 5（D）のように単結晶半導体層 166 という。

10

【0144】

単結晶半導体基板 158 をエッティングする深さは、支持基板に転載する単結晶半導体層の厚さを考慮して適宜設定される。当該単結晶半導体層の厚さは水素イオンを添加する深さで設定することが可能である。単結晶半導体基板 158 に形成する溝の深さは、脆弱化層よりも深くなるように形成することが好ましい。この溝加工において、溝の深さを脆弱化層よりも深く加工することで、脆弱化層を剥離すべき単結晶半導体層の領域のみに残すことができる。

【0145】

表面の窒化シリコン層 163 を除去する（図 5（E）参照。）。そして、単結晶半導体基板 158 における保護層 162 の表面と支持基板 151 を接合させる（図 6（A）参照。）。

20

【0146】

支持基板 151 の表面には、ブロッキング層 159 及び絶縁層 157 が形成されている。ブロッキング層 159 は支持基板 151 からナトリウムイオンなどの不純物が拡散して単結晶半導体層を汚染しないために設けられている。もっとも、支持基板 151 から単結晶半導体層に悪影響を与える不純物の拡散を心配する必要のない場合には、ブロッキング層 159 を省略することも可能である。一方、絶縁層 157 は、保護層 162 と接合を形成するために設けられている。

30

【0147】

接合は、表面が清浄化された単結晶半導体基板 158 側の保護層 162 と、支持基板側の絶縁層 157 が密接することにより形成される。接合の形成は室温で行うことが可能である。この接合は原子レベルで行われ、ファン・デル・ワールス力が作用して室温で強固な接合が形成される。単結晶半導体基板 158 には溝加工がされているので、単結晶半導体層を形成する凸状部が支持基板 151 と接することとなる。

【0148】

単結晶半導体基板 158 と支持基板 151 の間で接合を形成した後、熱処理を行うことにより、図 6（B）で示すように単結晶半導体基板 158 から単結晶半導体層 164 を剥離して支持基板 151 に固定することができる。単結晶半導体層の剥離は、脆弱化層 150 に形成された微少な空洞の体積変化が起こり、脆弱化層 150 に沿って破断面を発生させることにより行う。その後、接合をさらに強固なものとするために、熱処理を行うことが好ましい。このようにして、絶縁表面上に単結晶半導体層が形成される。図 6（B）では単結晶半導体層 164 が支持基板 151 上に接合された状態を示している。

40

【0149】

本実施の形態は、予め、単結晶半導体層の形状を加工して転載するために、単結晶半導体基板そのものの大きさや形状に制限を受けない。従って、基板上で様々な形状の単結晶半導体層を形成することができる。例えば、エッティングの際に用いる露光装置のマスク毎、該マスクパターンを形成するための露光装置が有するステッパー毎、大型基板より切り出す半導体装置のパネル又はチップサイズ毎に、自由に単結晶半導体層を形成することができる。

50

【0150】

支持基板151上に転載された単結晶半導体層164にレーザ光を照射し、単結晶半導体層の再単結晶化を行う。単結晶半導体層164においてレーザ光170の照射領域は少なくとも深さ方向全領域にわたって溶融し、周囲の非照射領域（非溶融領域）を結晶核（種結晶）として照射領域（溶融領域）中央に向かって（図6（C）矢印方向に向かって）再単結晶化する。単結晶半導体層164の再単結晶化により、結晶性及び平坦性が高い単結晶半導体層171を形成する（図6（C）参照。）。

【0151】

作製する半導体素子に対応させて、単結晶半導体層171上にマスク167a、167bを選択的に形成する。

10

【0152】

マスク167a、167bを用いて、単結晶半導体層171をエッチングし、単結晶半導体層169a、169bを形成する。本実施の形態では、単結晶半導体層下の保護層162も単結晶半導体層と共にエッチングし、保護層168a、168bとする（図6（D）（E）参照。）。このように、支持基板に転載した後さらに形状を加工することによって、再単結晶化された結晶性及び平坦性の高い単結晶半導体層のみを用いて、半導体素子の単結晶半導体層を作製することができ、また作製工程で生じた形成領域のズレや、形状不良なども修正することができる。

【0153】

以上のように、単結晶半導体基板より支持基板に転載され、全領域においてレーザ光照射による溶融状態を経て再単結晶化された単結晶半導体層を有する半導体基板を作製することができ、該半導体基板の単結晶半導体層169a、169bは結晶欠陥も低減され結晶性が高く、かつ平坦性も高い。

20

【0154】

半導体基板に設けられた単結晶半導体層169a、169bからトランジスタなどの半導体素子を作製することで、高性能及び高信頼性な半導体基板及び半導体装置を歩留まり良く作製することができる。

【0155】

本実施の形態は実施の形態1と適宜組み合わせることができる。

30

【0156】

（実施の形態3）

本実施の形態では、高性能及び高信頼性な半導体素子を有する半導体装置を、歩留まりよく作製することを目的とした半導体装置の作製方法の一例としてCMOS（相補型金属酸化物半導体：Complementary Metal Oxide Semiconductor）について図7及び図8を用いて説明する。なお、実施の形態1と同一部分又は同様な機能を有する部分の繰り返しの説明は省略する。

【0157】

図7（A）は、支持基板101上にプロッキング層109、絶縁層104、保護層121、単結晶半導体層130が形成されている。単結晶半導体層130は、図1（D）と対応しており、プロッキング層109、絶縁層104、保護層121は図4（C）と対応している。なお、ここでは図7（A）に示す構成の半導体基板を適用する例を示すが、本明細書で示すその他の構成の半導体基板も適用できる。なお、プロッキング層109、絶縁層104、保護層121を支持基板101と単結晶半導体層130との間に設けられたバッファ層ということもでき、バッファ層は上記構成に限定されない。

40

【0158】

単結晶半導体層130は、単結晶半導体基板108より支持基板101に転載され、全領域においてレーザ光照射による溶融状態を経て再単結晶化された単結晶半導体層であるため、結晶欠陥も低減され結晶性が高く、かつ平坦性も高い単結晶半導体層130である。

【0159】

単結晶半導体層130には、分離した単結晶半導体基板の導電型（含まれる一導電型を付

50

与する不純物元素)によって、しきい値電圧を制御するためにnチャネル型電界効果トランジスタ及びpチャネル型電界効果トランジスタの形成領域に合わせて、硼素、アルミニウム、ガリウムなどのp型を付与する不純物元素、若しくはリン、砒素などのn型を付与する不純物元素を添加してもよい。不純物元素のドーズ量は $1 \times 10^{12} / \text{cm}^2$ から $1 \times 10^{14} / \text{cm}^2$ 程度で行えば良い。

【0160】

単結晶半導体層130をエッティングして、半導体素子の配置に合わせて島状に分離した単結晶半導体層205、206を形成する(図7(B)参照。)。

【0161】

単結晶半導体層上の酸化膜を除去し、単結晶半導体層205、206を覆うゲート絶縁層207を形成する。本実施の形態における単結晶半導体層205、206は平坦性が高いため、単結晶半導体層205、206上に形成されるゲート絶縁層が薄膜のゲート絶縁層であっても被覆性よく覆うことができる。従ってゲート絶縁層の被覆不良による特性不良を防ぐことができ、高信頼性の半導体装置を歩留まりよく作製することができる。ゲート絶縁層207の薄膜化は、薄膜トランジスタを低電圧で高速に動作させる効果がある。

【0162】

ゲート絶縁層207は酸化珪素、若しくは酸化珪素と窒化珪素の積層構造で形成すればよい。ゲート絶縁層207は、プラズマCVD法や減圧CVD法により絶縁膜を堆積することで形成しても良いし、プラズマ処理による固相酸化若しくは固相窒化で形成すると良い。単結晶半導体層を、プラズマ処理により酸化又は窒化することにより形成するゲート絶縁層は、緻密で絶縁耐圧が高く信頼性に優れているためである。例えば、亜酸化窒素(N_2O)をArで1~3倍(流量比)に希釈して、10~30Paの圧力にて3~5kWのマイクロ波(2.45GHz)電力を印加して単結晶半導体層205、206の表面を酸化若しくは窒化させる。この処理により1nm~10nm(好ましくは2nm~6nm)の絶縁膜を形成する。さらに亜酸化窒素(N_2O)とシラン(SiH_4)を導入し、10~30Paの圧力にて3~5kWのマイクロ波(2.45GHz)電力を印加して気相成長法により酸化窒化シリコン膜を形成してゲート絶縁層を形成する。固相反応と気相成長法による反応を組み合わせることにより界面準位密度が低く絶縁耐圧の優れたゲート絶縁層を形成することができる。

【0163】

また、ゲート絶縁層207として、二酸化ジルコニウム、酸化ハフニウム、二酸化チタン、五酸化タンタルなどの高誘電率材料を用いても良い。ゲート絶縁層207に高誘電率材料を用いることにより、ゲートリーコ電流を低減することができる。

【0164】

ゲート絶縁層207上にゲート電極層208及びゲート電極層209を形成する(図7(C)参照。)。ゲート電極層208、209は、スパッタリング法、蒸着法、CVD法等の手法により形成することができる。ゲート電極層208、209はタンタル(Ta)、タンゲステン(W)、チタン(Ti)、モリブデン(Mo)、アルミニウム(Al)、銅(Cu)、クロム(Cr)、ネオジム(Nd)から選ばれた元素、又は前記元素を主成分とする合金材料もしくは化合物材料で形成すればよい。また、ゲート電極層208、209としてリン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜や、AgPdCu合金を用いてもよい。

【0165】

単結晶半導体層206を覆うマスク211を形成する。マスク211及びゲート電極層208をマスクとして、n型を付与する不純物元素210を添加し、第1のn型不純物領域212a、212bを形成する(図7(D)参照。)。本実施の形態では、不純物元素を含むドーピングガスとしてホスフィン(PH_3)を用いる。ここでは、第1のn型不純物領域212a、212bに、n型を付与する不純物元素が $1 \times 10^{17} \sim 5 \times 10^{18} \text{ atoms/cm}^3$ 程度の濃度で含まれるように添加する。本実施の形態では、n型を付与する不純物元素としてリン(P)を用いる。

10

20

30

40

50

【0166】

次に、単結晶半導体層205を覆うマスク214を形成する。マスク214、ゲート電極層209をマスクとしてp型を付与する不純物元素213を添加し、第1のp型不純物領域215a、第1のp型不純物領域215bを形成する(図7(E)参照。)。本実施の形態では、不純物元素としてボロン(B)を用いるため、不純物元素を含むドーピングガスとしてはジボラン(B_2H_6)などを用いる。

【0167】

マスク214を除去し、ゲート電極層208、209の側面にサイドウォール構造の側壁絶縁層216a乃至216d、ゲート絶縁層233a、233bを形成する(図8(A)参照。)。側壁絶縁層216a乃至216dは、ゲート電極層208、209を覆う絶縁層を形成した後、これをRIE(Reactive ion etching:反応性イオンエッ칭)法による異方性のエッ칭によって加工し、ゲート電極層208、209の側壁に自己整合的にサイドウォール構造の側壁絶縁層216a乃至216dを形成すればよい。ここで、絶縁層の材料について特に限定はなく、TEOS(Tetra-Ethyl-Ortho-Silicate)若しくはシリコン等と、酸素若しくは亜酸化窒素等とを反応させて形成した段差被覆性のよい酸化珪素であることが好ましい。絶縁層は熱CVD、プラズマCVD、常圧CVD、バイアスECR-CVD、スペッタリング等の方法によって形成することができる。ゲート絶縁層233a、233bはゲート電極層208、209、及び側壁絶縁層216a乃至216dをマスクとしてゲート絶縁層207をエッ칭して形成することができる。

10

20

30

40

【0168】

また、本実施の形態では、絶縁層をエッ칭する際、ゲート電極層上の絶縁層を除去し、ゲート電極層を露出させるが、絶縁層をゲート電極層上に残すような形状に側壁絶縁層216a乃至216dを形成してもよい。また、後工程でゲート電極層上に保護膜を形成してもよい。このようにゲート電極層を保護することによって、エッ칭加工する際、ゲート電極層の膜減りを防ぐことができる。また、ソース領域及びドレイン領域にシリサイドを形成する場合、シリサイド形成時に成膜する金属膜とゲート電極層とが接しないので、金属膜の材料とゲート電極層の材料とが反応しやすい材料であっても、化学反応や拡散などの不良を防止することができる。エッ칭方法は、ドライエッ칭法でもウェットエッ칭法でもよく、種々のエッ칭方法を用いることができる。本実施の形態では、ドライエッ칭法を用いる。エッ칭用ガスとしては、 Cl_2 、 BCl_3 、 $SiCl_4$ もしくは CCl_4 などを代表とする塩素系ガス、 CF_4 、 SF_6 もしくは NF_3 などを代表とするフッ素系ガス又は O_2 を適宜用いることができる。

【0169】

次に単結晶半導体層206を覆うマスク218を形成する。マスク218、ゲート電極層208、側壁絶縁層216a、216bをマスクとしてn型を付与する不純物元素217を添加し、第2のn型不純物領域219a、219b、第3のn型不純物領域220a、220bが形成される。本実施の形態では、不純物元素を含むドーピングガスとして PH_3 を用いる。ここでは、第2のn型不純物領域219a、219bにn型を付与する不純物元素が $5 \times 10^{19} \sim 5 \times 10^{20}$ atoms/cm³程度の濃度で含まれるように添加する。また、単結晶半導体層205にチャネル形成領域221が形成される(図8(B)参照。)。

【0170】

第2のn型不純物領域219a、第2のn型不純物領域219bは高濃度n型不純物領域であり、ソース、ドレインとして機能する。一方、第3のn型不純物領域220a、220bは低濃度不純物領域であり、LDD(Lightly Doped Drain)領域となる。第3のn型不純物領域220a、220bはゲート電極層208に覆われていないLoft領域に形成されるため、オフ電流を低減する効果がある。この結果、さらに信頼性の高く、低消費電力の半導体装置を作製することが可能である。

【0171】

50

マスク 218 を除去し、単結晶半導体層 205 を覆うマスク 223 を形成する。マスク 223、ゲート電極層 209、側壁絶縁層 216c、216d をマスクとして、p型を付与する不純物元素 222 を添加し、第2のp型不純物領域 224a、224b、第3のp型不純物領域 225a、225b を形成する。

【0172】

第2のp型不純物領域 224a、224b に p型を付与する不純物元素が $1 \times 10^{20} \sim 5 \times 10^{21}$ atoms/cm³ 程度の濃度で含まれるように添加する。本実施の形態では、第3のp型不純物領域 225a、225b は、側壁絶縁層 216c、216d により、自己整合的に第2のp型不純物領域 224a、224b より低濃度となるように形成する。また、単結晶半導体層 206 にチャネル形成領域 226 が形成される（図8（C）参照。）。

10

【0173】

第2のp型不純物領域 224a、224b は高濃度 p型不純物領域であり、ソース、ドレインとして機能する。一方、第3のp型不純物領域 225a、225b は低濃度不純物領域であり、LDD（Lightly Doped Drain）領域となる。第3のp型不純物領域 225a、225b はゲート電極層 209 に覆われていない Loff 領域に形成されるため、オフ電流を低減する効果がある。この結果、さらに信頼性の高く、低消費電力の半導体装置を作製することが可能である。

【0174】

マスク 223 を除去し、不純物元素を活性化するために加熱処理、強光の照射、又はレーザ光の照射を行ってもよい。活性化と同時にゲート絶縁層へのプラズマダメージやゲート絶縁層と単結晶半導体層との界面へのプラズマダメージを回復することができる。

20

【0175】

次いで、ゲート電極層、ゲート絶縁層を覆う層間絶縁層を形成する。本実施の形態では、保護膜となる水素を含む絶縁膜 227 と、絶縁層 228 との積層構造とする。絶縁膜 227 と絶縁層 228 は、スパッタ法、またはプラズマ CVD を用いた窒化珪素膜、窒化酸化珪素膜、酸化窒化珪素膜、酸化珪素膜でもよく、他の珪素を含む絶縁膜を単層または3層以上の積層構造として用いても良い。

【0176】

さらに、窒素雰囲気中で、300～550 で 1～12 時間の熱処理を行い、単結晶半導体層を水素化する工程を行う。好ましくは、400～500 で行う。この工程は層間絶縁層である絶縁膜 227 に含まれる水素により単結晶半導体層のダンギングボンドを終端する工程である。本実施の形態では、410 度（）で 1 時間加熱処理を行う。

30

【0177】

絶縁膜 227、絶縁層 228 としては他に窒化アルミニウム（AlN）、酸化窒化アルミニウム（AlON）、窒素含有量が酸素含有量よりも多い窒化酸化アルミニウム（AlNO）または酸化アルミニウム、ダイアモンドライカーボン（DLC）、窒素含有炭素（CN）その他の無機絶縁性材料を含む物質から選ばれた材料で形成することができる。また、シロキサン樹脂を用いてもよい。なお、シロキサン樹脂とは、Si-O-Si 結合を含む樹脂に相当する。シロキサンは、シリコン（Si）と酸素（O）との結合で骨格構造が構成される。置換基として、少なくとも水素を含む有機基（例えばアルキル基、アリール基）が用いられる。置換基として、フルオロ基を用いてもよい。または置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。また、有機絶縁性材料を用いてもよく、有機材料としては、ポリイミド、アクリル、ポリアミド、ポリイミドアミド、レジスト又はベンゾシクロブテン、ポリシラザンを用いることができる。平坦性のよい塗布法によってされる塗布膜を用いてもよい。

40

【0178】

絶縁膜 227、絶縁層 228 は、ディップ、スプレー塗布、ドクターナイフ、ロールコーラー、カーテンコーラー、ナイフコーラー、CVD 法、蒸着法等を採用することができる。液滴吐出法により絶縁膜 227、絶縁層 228 を形成してもよい。液滴吐出法を用いた

50

場合には材料液を節約することができる。また、液滴吐出法のようにパターンが転写、または描写できる方法、例えば印刷法（スクリーン印刷やオフセット印刷などパターンが形成される方法）なども用いることができる。

【0179】

次いで、レジストからなるマスクを用いて絶縁膜227、絶縁層228に単結晶半導体層に達するコンタクトホール（開口）を形成する。エッティングは、用いる材料の選択比によって、一回で行っても複数回行っても良い。エッティングによって、絶縁膜227、絶縁層228を除去し、ソース領域又はドレイン領域である第2のn型不純物領域219a、219b、第2のp型不純物領域224a、224bに達する開口を形成する。エッティングは、ウェットエッティングでもドライエッティングでもよく、両方用いてもよい。ウェットエッティングのエッチャントは、フッ素水素アンモニウム及びフッ化アンモニウムを含む混合溶液のようなフッ酸系の溶液を用いるとよい。エッティング用ガスとしては、Cl₂、BCl₃、SiCl₄もしくはCCl₄などを代表とする塩素系ガス、CF₄、SF₆もしくはNF₃などを代表とするフッ素系ガス又はO₂を適宜用いることができる。また用いるエッティング用ガスに不活性気体を添加してもよい。添加する不活性元素としては、He、Ne、Ar、Kr、Xeから選ばれた一種または複数種の元素を用いることができる。

10

【0180】

開口を覆うように導電膜を形成し、導電膜をエッティングして各ソース領域又はドレイン領域の一部とそれぞれ電気的に接続するソース電極層又はドレイン電極層として機能する配線層229a、229b、230a、230bを形成する。配線層は、PVD法、CVD法、蒸着法等により導電膜を成膜した後、所望の形状にエッティングして形成することができる。また、液滴吐出法、印刷法、電解メッキ法等により、所定の場所に選択的に導電層を形成することができる。更にはリフロー法、ダマシン法を用いてもよい。配線層の材料は、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Zr、Ba等の金属、及びSi、Ge、又はその合金、若しくはその窒化物を用いて形成する。また、これらの積層構造としても良い。

20

【0181】

以上の工程でCMOS構造のnチャネル型薄膜トランジスタである薄膜トランジスタ231及びpチャネル型薄膜トランジスタである薄膜トランジスタ232を含む半導体装置を作製することができる（図8（D）参照。）。図示しないが、本実施の形態はCMOS構造であるため、薄膜トランジスタ231と薄膜トランジスタ232とは電気的に接続している。

30

【0182】

本実施の形態に限定されず、薄膜トランジスタはチャネル形成領域が一つ形成されるシングルゲート構造でも、二つ形成されるダブルゲート構造もしくは三つ形成されるトリブルゲート構造であっても良い。

30

【0183】

以上のように、単結晶半導体基板より支持基板に転載され、全領域においてレーザ光照射による溶融状態を経て再単結晶化された単結晶半導体層を有する半導体基板を用いるため、単結晶半導体層は結晶欠陥も低減され結晶性が高く、かつ平坦性も高い。

40

【0184】

従って、高性能及び高信頼性な半導体装置を歩留まり良く作製することができる。

【0185】

本実施の形態は、実施の形態1及び実施の形態2と適宜組み合わせることができる。

【0186】

（実施の形態4）

本実施の形態では、高性能及び高信頼性な半導体素子を有する半導体装置を、歩留まりよく作製することを目的とした半導体装置の作製方法の一例として実施の形態3とは異なる構造のCMOSに関して図21及び図22を用いて説明する。なお、実施の形態1及び実施の形態3と同一部分又は同様な機能を有する部分の繰り返しの説明は省略する。

50

【0187】

図21(A)に示すように、半導体基板を準備する。本実施の形態では、図7(A)の半導体基板を用いる。絶縁表面を有する支持基板101上に、プロッキング層109、絶縁層104、保護層121を介して単結晶半導体層130が固定された半導体基板を用いる。単結晶半導体層130は、図1(D)と対応しており、プロッキング層109、絶縁層104、保護層121は図4(C)と対応している。なお、ここでは図7(A)に示す構成の半導体基板を適用する例を示すが、本明細書で示すその他の構成の半導体基板も適用できる。なお、プロッキング層109、絶縁層104、保護層121を支持基板101と単結晶半導体層130との間に設けられたバッファ層ということもでき、バッファ層は上記構成に限定されない。

10

【0188】

単結晶半導体層130は、単結晶半導体基板108より支持基板101に転載され、全領域においてレーザ光照射による溶融状態を経て再単結晶化された単結晶半導体層であるため、結晶欠陥も低減され結晶性が高く、かつ平坦性も高い単結晶半導体層130である。

【0189】

単結晶半導体層130には、分離した単結晶半導体基板の導電型(含まれる一導電型を付与する不純物元素)によって、しきい値電圧を制御するためにnチャネル型電界効果トランジスタ及びpチャネル型電界効果トランジスタの形成領域に合わせて、硼素、アルミニウム、ガリウムなどのp型を付与する不純物元素、若しくはリン、砒素などのn型を付与する不純物元素を添加してもよい。不純物元素のドーズ量は $1 \times 10^{12} / \text{cm}^2$ から $1 \times 10^{14} / \text{cm}^2$ 程度で行えば良い。

20

【0190】

単結晶半導体層130をエッチングして、半導体素子の配置に合わせて島状に分離した単結晶半導体層401、402を形成する(図21(B)参照。)。

【0191】

単結晶半導体層上の酸化膜を除去し、単結晶半導体層401、402を覆うゲート絶縁層403を形成する。本実施の形態における単結晶半導体層401、402は平坦性が高いため、単結晶半導体層401、402上に形成されるゲート絶縁層が薄膜のゲート絶縁層であっても被覆性よく覆うことができる。従ってゲート絶縁層の被覆不良による特性不良を防ぐことができ、高信頼性の半導体装置を歩留まりよく作製することができる。ゲート絶縁層403の薄膜化は、トランジスタを低電圧で高速に動作させる効果がある。

30

【0192】

ゲート絶縁層403は酸化珪素、若しくは酸化珪素と窒化珪素の積層構造で形成すればよい。ゲート絶縁層403は、プラズマCVD法や減圧CVD法により絶縁膜を堆積することで形成しても良いし、プラズマ処理による固相酸化若しくは固相窒化で形成すると良い。単結晶半導体層を、プラズマ処理により酸化又は窒化することにより形成するゲート絶縁層は、緻密で絶縁耐圧が高く信頼性に優れているためである。例えば、亜酸化窒素(N_2O)をArで1~3倍(流量比)に希釈して、10~30Paの圧力にて3~5kWのマイクロ波(2.45GHz)電力を印加して単結晶半導体層401、402の表面を酸化若しくは窒化させる。この処理により1nm~10nm(好ましくは2nm~6nm)の絶縁膜を形成する。さらに亜酸化窒素(N_2O)とシラン(SiH_4)を導入し、10~30Paの圧力にて3~5kWのマイクロ波(2.45GHz)電力を印加して気相成長法により酸化窒化シリコン膜を形成してゲート絶縁層を形成する。固相反応と気相成長法による反応を組み合わせることにより界面準位密度が低く絶縁耐圧の優れたゲート絶縁層を形成することができる。

40

【0193】

また、ゲート絶縁層403として、二酸化ジルコニアム、酸化ハフニウム、二酸化チタン、五酸化タンタルなどの高誘電率材料を用いても良い。ゲート絶縁層207に高誘電率材料を用いることにより、ゲートリーク電流を低減することができる。

【0194】

50

さらにゲート絶縁層 403 上に、ゲート電極層を形成する導電膜 404、及び導電膜 405 を順に形成する（図 21（C）参照。）。

【0195】

ゲート電極層を形成する導電膜 404、405 は、タンタル、窒化タンタル、タングステン、チタン、モリブデン、アルミニウム、銅、クロム、又はニオブ等から選択された元素、またはこれらの元素を主成分とする合金材料若しくは化合物材料、リン等の不純物元素をドーピングした多結晶シリコンに代表される半導体材料を用いて、CVD 法やスパッタリング法により、単層膜又は積層膜で形成する。積層膜とする場合は、異なる導電材料を用いて形成することもできるし、同一の導電材料を用いて形成することもできる。本形態では、ゲート電極を形成する導電膜を、導電膜 404 及び導電膜 405 の 2 層構造で形成する例を示す。

10

【0196】

ゲート電極層を形成する導電膜を、導電膜 404 及び導電膜 405 の 2 層の積層構造とする場合は、例えば、窒化タンタル膜とタングステン膜、窒化タングステン膜とタングステン膜、窒化モリブデン膜とモリブデン膜の積層膜を形成することができる。なお、窒化タンタル膜とタングステン膜との積層膜とすると、両者のエッチングの選択比が取れやすく好ましい。なお、例示した 2 層の積層膜において、先に記載した膜がゲート絶縁層 403 上に形成される膜とすることが好ましい。本実施の形態では、導電膜 404 は、20 nm 乃至 100 nm の厚さで形成し、導電膜 405 は、100 nm 乃至 400 nm の厚さで形成する。なお、ゲート電極層は 3 層以上の積層構造とすることもでき、その場合は、モリブデン膜とアルミニウム膜とモリブデン膜の積層構造を採用するとよい。

20

【0197】

次に、導電膜 405 上にレジストマスク 410a、410b を選択的に形成する。そして、レジストマスク 410a、410b を用いて第 1 のエッチング処理及び第 2 のエッチング処理を行う。

【0198】

まず、レジストマスク 410a、410b を用いた第 1 のエッチング処理により導電膜 404、405 を選択的にエッチングして、単結晶半導体層 401 上に、第 1 のゲート電極層 406 および導電層 408 を形成し、単結晶半導体層 402 上に、第 1 のゲート電極層 407 及び導電層 409 を形成する（図 21（D）参照）。

30

【0199】

次に、レジストマスク 410a、410b を用いた第 2 のエッチング処理により導電層 408 及び導電層 409 の端部をエッチングして、第 2 のゲート電極層 412 及び第 2 のゲート電極層 413 を形成する（図 21（E）参照）。なお、第 2 のゲート電極層 412 及び第 2 のゲート電極層 413 は、第 1 のゲート電極層 406 及び、第 1 のゲート電極層 407 よりも幅（キャリアがチャネル形成領域を流れる方向（ソース領域とドレイン領域を結ぶ方向）に平行な方向の長さ）が小さくなるように形成する。このようにして、第 1 のゲート電極層 406 及び第 2 のゲート電極層 412 からなる 2 層構造のゲート電極層、並びに、第 1 のゲート電極層 407 及び第 2 のゲート電極層 413 からなる 2 層構造のゲート電極層を形成する。

40

【0200】

第 1 のエッチング処理及び第 2 のエッチング処理に適用するエッチング法は適宜選択すればよいが、エッチング速度を向上するには ECR (Electron Cyclotron Resonance) 方式や ICP (Inductively Coupled Plasma : 誘導結合プラズマ) 方式などの高密度プラズマ源を用いたドライエッチング装置を用いる。第 1 のエッチング処理および第 2 のエッチング処理のエッチング条件を適宜調節することで、第 1 のゲート電極層 406、407、第 2 のゲート電極層 412、413 の側面を所望のテーパー形状とすることができます。所望の第 1 のゲート電極層 406、407、第 2 のゲート電極層 412、413 を形成した後、レジストマスク 410a、410b を除去する。

50

【0201】

次に、第1のゲート電極層406及び第2のゲート電極層412、第1のゲート電極層407及び第2のゲート電極層413をマスクとして、単結晶半導体層401及び単結晶半導体層402に不純物元素414を添加する。単結晶半導体層401には、第1のゲート電極層406及び第2のゲート電極層412をマスクとして自己整合的に不純物領域415a、415bが形成される。また、単結晶半導体層402には、第1のゲート電極層407及び第2のゲート電極層413をマスクとして自己整合的に不純物領域416a、416bが形成される(図22(A)参照。)。

【0202】

不純物元素414としては、硼素、アルミニウム、ガリウムなどのp型不純物元素、若しくはリン、砒素などのn型不純物元素を添加する。ここでは、nチャネル型トランジスタの低濃度不純物領域を形成するため、不純物元素414としてn型不純物元素であるリンを添加する。また、不純物領域415a、415b、416a、416bに、 1×10^{17} atoms/cm³乃至 5×10^{18} atoms/cm³程度の濃度でリンが含まれるように、リンを添加することとする。

10

【0203】

次に、nチャネル型トランジスタのソース領域、およびドレイン領域となる不純物領域(高濃度不純物領域)を形成するため、単結晶半導体層401を部分的に覆うようにレジストマスク418aを形成し、単結晶半導体層402を覆うようにレジストマスク418bを選択的に形成する。そして、レジストマスク418aをマスクとして、単結晶半導体層401に不純物元素417を添加して、単結晶半導体層401に不純物領域419a、419bを形成する(図22(B)参照。)。

20

【0204】

不純物元素417としては、n型不純物元素であるリンを単結晶半導体層401に添加し、添加される濃度を 5×10^{19} atoms/cm³乃至 5×10^{20} atoms/cm³ようにすることとする。不純物領域419a、419bは高濃度n型不純物領域であり、ソース領域又はドレイン領域として機能する。不純物領域419a、419bは第1のゲート電極層406及び第2のゲート電極層412と重ならない領域に形成される。

【0205】

また、単結晶半導体層401において、不純物領域420a、420bは、不純物元素417が添加されなかった、低濃度不純物領域である。不純物領域420a、420bは、不純物領域419a、419bよりもn型を付与する不純物元素の濃度が低く、低濃度不純物領域であるので高抵抗領域またはLDD領域として機能する。単結晶半導体層401において、第1のゲート電極層406及び第2のゲート電極層412と重なる領域にチャネル形成領域421が形成される。

30

【0206】

なお、LDD領域とは、チャネル形成領域と、高濃度に不純物元素を添加して形成するソース領域またはドレイン領域との間に形成する低濃度に不純物元素を添加した領域のことである。LDD領域を設けると、ドレイン領域近傍の電界を緩和してホットキャリア注入による劣化を防ぐという効果がある。また、ホットキャリアによるオン電流値の劣化を防ぐため、ゲート絶縁層を介してLDD領域をゲート電極と重ねて配置させた構造(「GOLD(Gate-drain Overlapped LDD)構造」とも呼ぶ)としてもよい。

40

【0207】

次に、レジストマスク418a、418bを除去した後、pチャネル型トランジスタのソース領域およびドレイン領域を形成するため、単結晶半導体層401を覆うようにレジストマスク423を形成する。そして、レジストマスク423、第1のゲート電極層407及び第2のゲート電極層413をマスクとして不純物元素422を添加して、単結晶半導体層402に不純物領域424a、424bと、不純物領域425a、425bと、チャネル形成領域426を形成する(図22(C)参照。)。

50

【0208】

不純物元素422は、硼素、アルミニウム、ガリウムなどのp型不純物元素が用いられる。ここではp型不純物元素である硼素を 1×10^{20} atoms/cm³乃至 5×10^{21} atoms/cm³程度含まれるように添加するものとする。

【0209】

単結晶半導体層402において、高濃度不純物領域である不純物領域424a、424bは第1のゲート電極層407及び第2のゲート電極層413と重ならない領域に形成され、ソース領域又はドレイン領域として機能する。不純物領域424a、424bに、ここではp型不純物元素である硼素を 1×10^{20} atoms/cm³乃至 5×10^{21} atoms/cm³程度含まれるようする。不純物領域424a、424bは不純物領域416a、416bに不純物元素422が添加された領域である。不純物領域416a、416bはn型の導電性を示すため、不純物領域424a、424bがp型の導電性を有するように、不純物元素422を添加する。不純物領域424a、424bに含まれる不純物元素422の濃度を調節することで、不純物領域424a、424bをソース領域又はドレイン領域として機能させることができる。

10

【0210】

不純物領域425a、425bは、第1のゲート電極層407と重なり、第2のゲート電極層413と重ならない領域に形成されており、不純物元素422が第1のゲート電極層407を貫通して、単結晶半導体層402に添加された領域である。または、不純物領域425a、425bはLDD領域として機能させることができる。

20

【0211】

単結晶半導体層402において、第1のゲート電極層407及び第2のゲート電極層413と重なる領域にチャネル形成領域426が形成される。

【0212】

次に、層間絶縁層を形成する。層間絶縁層は、単層構造又は積層構造で形成することができるが、ここでは絶縁層427及び絶縁層428の2層の積層構造で形成する(図22(D)参照。)。

【0213】

層間絶縁層としては、CVD法やスパッタリング法により、酸化シリコン層、酸化窒化シリコン層、窒化シリコン層、又は窒化酸化シリコン層等を形成することができる。また、ポリイミド、ポリアミド、ポリビニルフェノール、ベンゾシクロブテン、アクリル若しくはエポキシ等の有機材料、シロキサン樹脂等のシロキサン材料、又はオキサゾール樹脂などを用いて、スピンドル法などの塗布法により形成することができる。なお、シロキサン材料とは、Si-O-Si結合を含む材料に相当する。シロキサンは、シリコン(Si)と酸素(O)との結合で骨格構造が構成される。置換基として、少なくとも水素を含む有機基(例えばアルキル基、芳香族炭化水素)が用いられる。置換基として、フルオロ基を用いることもできる。または置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。

30

【0214】

例えば、絶縁層427として窒化酸化シリコン層を膜厚100nmで形成し、絶縁層428として酸化窒化シリコン層を膜厚900nmで形成する。また、絶縁層427及び絶縁層428を、プラズマCVD法を適用して連続成膜する。なお、層間絶縁層は3層以上の積層構造とすることもできる。また、酸化シリコン層、酸化窒化シリコン層又は窒化シリコン層と、ポリイミド、ポリアミド、ポリビニルフェノール、ベンゾシクロブテン、アクリル、エポキシ等の有機材料、シロキサン樹脂等のシロキサン材料、又はオキサゾール樹脂を用いて形成した絶縁層との積層構造とすることもできる。

40

【0215】

次に、層間絶縁層(本形態では絶縁層427及び絶縁層428)にコンタクトホールを形成し、該コンタクトホールにソース電極層又はドレイン電極層として機能する配線層429a、429b、429c、429dを形成する。

50

【0216】

コンタクトホールは、単結晶半導体層401に形成された不純物領域419a、419b、単結晶半導体層402に形成された不純物領域424a、424bに達するように、絶縁層427及び絶縁層428に選択的に形成する。

【0217】

配線層429a、429b、429c、429dは、アルミニウム、タングステン、チタン、タンタル、モリブデン、ニッケル、ネオジムから選ばれた一種の元素または当該元素を複数含む合金からなる単層膜または積層膜を用いることができる。例えば、当該元素を複数含む合金からなる導電層として、チタンを含有したアルミニウム合金、ネオジムを含有したアルミニウム合金などを形成することができる。また、積層膜とする場合、例えば、アルミニウム層若しくは上述したようなアルミニウム合金層を、チタン層で挟持する構成とすることができます。

10

【0218】

以上の工程で単結晶半導体層を有する半導体基板を用いて、nチャネル型トランジスタ431およびpチャネル型トランジスタ432を作製することができる。

【0219】

本実施の形態は、単結晶半導体基板より支持基板に転載され、全領域においてレーザ光照射による溶融状態を経て再単結晶化された単結晶半導体層を有する半導体基板を用いるため、単結晶半導体層は結晶欠陥も低減され結晶性が高く、かつ平坦性も高い。

20

【0220】

従って、高性能及び高信頼性な半導体装置を歩留まり良く作製することができる。

【0221】

本実施の形態は、実施の形態1乃至3と適宜組み合わせることができる。

【0222】

(実施の形態5)

本実施の形態では、高性能及び高信頼性を付与された半導体装置として表示機能を有する半導体装置(液晶表示装置ともいう)を歩留まり良く生産することを目的とした半導体装置の作製方法の例を、図9を用いて説明する。詳しくは表示素子に液晶表示素子を用いる液晶表示装置について説明する。

30

【0223】

図9(A)は、本発明の一形態である半導体装置の上面図であり、図9(B)は図9(A)線C-Dにおける断面図である。

【0224】

図9(A)で示すように、画素領域306、走査線駆動回路である駆動回路領域304a、駆動回路領域304bが、シール材392によって、支持基板310と対向基板395との間に封止され、支持基板310上にドライバICによって形成された信号線駆動回路である駆動回路領域307が設けられている。画素領域306にはトランジスタ375及び容量素子376が設けられ、駆動回路領域304bにはトランジスタ373及びトランジスタ374を有する駆動回路が設けられている。本実施の形態の半導体装置においても実施の形態1で示す本発明を用いた高性能及び高信頼性の半導体基板を適用する。

40

【0225】

画素領域306には、ブロッキング層311、接合面を有する絶縁層314、保護層313を介してスイッチング素子となるトランジスタ375が設けられている。本実施の形態では、トランジスタ375にマルチゲート型薄膜トランジスタ(TFT)を用い、ソース領域及びドレイン領域として機能する不純物領域を有する単結晶半導体層、ゲート絶縁層、2層の積層構造であるゲート電極層、ソース電極層及びドレイン電極層を有し、ソース電極層又はドレイン電極層は、単結晶半導体層の不純物領域と画素電極層ともいわれる表示素子に用いる電極層320に接して電気的に接続している。

【0226】

単結晶半導体層中の不純物領域は、その濃度を制御することにより高濃度不純物領域及び

50

低濃度不純物領域とすることができます。このように低濃度不純物領域を有する薄膜トランジスタを、LDD (Light doped drain) 構造と呼ぶ。また低濃度不純物領域は、ゲート電極と重なるように形成することができ、このような薄膜トランジスタを、GOLD (Gate Overlapped LDD) 構造と呼ぶ。また薄膜トランジスタの極性は、不純物領域にリン (P) 等を用いることによりn型とする。p型とする場合は、ボロン (B) 等を添加すればよい。その後、ゲート電極等を覆う絶縁膜317及び絶縁膜318を形成する。

【0227】

さらに平坦性を高めるため、層間絶縁膜として絶縁膜319を形成する。絶縁膜319には、有機材料、又は無機材料、若しくはそれらの積層構造を用いることができる。例えば酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素、窒化アルミニウム、酸化窒化アルミニウム、窒素含有量が酸素含有量よりも多い窒化酸化アルミニウムまたは酸化アルミニウム、ダイアモンドライクカーボン (DLC)、ポリシラザン、窒素含有炭素 (CN)、PSG (リンガラス)、BPSG (リンボロンガラス)、アルミナ、その他の無機絶縁性材料を含む物質から選ばれた材料で形成することができる。また、有機絶縁性材料を用いてもよく、有機材料としては、感光性、非感光性どちらでも良く、ポリイミド、アクリル、ポリアミド、ポリイミドアミド、レジスト又はベンゾシクロブテン、シロキサン樹脂などを用いることができる。

10

【0228】

半導体素子に用いる単結晶半導体層を、本発明を用いた実施の形態1と同様に形成するので、単結晶半導体基板より転載した単結晶半導体層とすることができます、画素領域と駆動回路領域を同一基板上に一体形成することができる。その場合、画素領域306のトランジスタと、駆動回路領域308bのトランジスタとは同時に形成される。もちろん、駆動回路領域307も同様に同一基板上に一体形成してもよい。駆動回路領域308bに用いるトランジスタは、CMOS回路を構成する。CMOS回路を構成する薄膜トランジスタは、GOLD構造であるが、トランジスタ375のようなLDD構造を用いることもできる。

20

【0229】

次に、表示素子に用いる電極層320及び絶縁膜319を覆うように、印刷法や液滴吐出法により、配向膜として機能する絶縁層381を形成する。なお、絶縁層381は、スクリーン印刷法やオフセット印刷法を用いれば、選択的に形成することができる。その後、ラビング処理を行う。このラビング処理は液晶のモード、例えばVAモードのときには処理を行わないときがある。配向膜として機能する絶縁層383も絶縁層381と同様である。続いて、シール材392を液滴吐出法により画素を形成した周辺の領域に形成する。

30

【0230】

その後、配向膜として機能する絶縁層383、対向電極層ともいわれる表示素子に用いる電極層384、カラーフィルタとして機能する着色層385、及び偏光子391 (偏光板ともいう) が設けられた対向基板395と、TFT基板である支持基板310とをスペーサ387を介して貼り合わせ、その空隙に液晶層382を設ける。本実施の形態の半導体装置は透過型であるため、支持基板310の素子を有する面と反対側にも偏光子 (偏光板) 393を設ける。偏光子と着色層の積層構造も図9に限定されず、偏光子及び着色層の材料や作製工程条件によって適宜設定すればよい。偏光子は、接着層によって基板に設けることができる。シール材にはフィラーが混入されていても良く、さらに対向基板395には、遮蔽膜 (ブラックマトリクス) などが形成されていても良い。なお、カラーフィルタ等は、液晶表示装置をフルカラー表示とする場合、赤色 (R)、緑色 (G)、青色 (B) を呈する材料から形成すればよく、モノカラー表示とする場合、着色層を無くす、もしくは少なくとも一つの色を呈する材料から形成すればよい。また、半導体装置の視認側、反射防止機能を有する反射防止膜を設けてもよい。偏光板と、液晶層との間に位相差板を有した状態で積層してもよい。

40

【0231】

50

なお、バックライトにRGBの発光ダイオード(LED)等を配置し、時分割によりカラー表示する継時加法混色法(フィールドシーケンシャル法)を採用するときには、カラー フィルタを設けない場合がある。ブラックマトリクスは、トランジスタやCMOS回路の配線による外光の反射を低減するため、トランジスタやCMOS回路と重なるように設けるとよい。なお、ブラックマトリクスは、容量素子に重なるように形成してもよい。容量素子を構成する金属膜による反射を防止することができるからである。

【0232】

液晶層を形成する方法として、ディスペンサ式(滴下式)や、素子を有する支持基板310と対向基板395とを貼り合わせてから毛細管現象を用いて液晶を注入する注入法を用いることができる。滴下法は、注入法を適用しづらい大型基板を扱うときに適用するといい。

10

【0233】

スペーサは数μmの粒子を散布して設ける方法でも良いが、本実施の形態では基板全面に樹脂膜を形成した後これをエッティング加工して形成する方法を採用する。このようなスペーサの材料を、スピナーで塗布した後、露光と現像処理によって所定のパターンに形成する。さらにクリーンオーブンなどで150~200で加熱して硬化させる。このようにして作製されるスペーサは露光と現像処理の条件によって形状を異ならせることができるが、好ましくは、スペーサの形状は柱状で頂部が平坦な形状となるようにすると、対向側の基板を合わせたときに半導体装置としての機械的な強度を確保することができる。スペーサの形状は円錐状、角錐状なども用いることができ、特別な限定はない。

20

【0234】

続いて、画素領域と電気的に接続されている端子電極層378に、異方性導電体層396を介して、接続用の配線基板であるFPC394を設ける。FPC394は、外部からの信号や電位を伝達する役目を担う。上記工程を経て、表示機能を有する半導体装置を作製することができる。

20

【0235】

本実施の形態の半導体装置においても、実施の形態1で示したように、単結晶半導体基板より支持基板に転載され、全領域においてレーザ光照射による溶融状態を経て再単結晶化された単結晶半導体層を有する半導体基板を用いるため、単結晶半導体層は結晶欠陥も低減され結晶性が高く、かつ平坦性も高い。

30

【0236】

従って、高性能及び高信頼性な半導体装置を歩留まり良く作製することができる。

【0237】

本実施の形態は、実施の形態1乃至4と適宜組み合わせることができる。

【0238】

(実施の形態6)

本発明を適用して発光素子を有する半導体装置を形成することができるが、該発光素子から発せられる光は、下面放射、上面放射、両面放射のいずれかを行う。本実施の形態では、下面放射型、両面放射型、上面放射型の高性能及び高信頼性を付与された半導体装置として表示機能を有する半導体装置(表示装置、発光装置ともいう)を歩留まり良く生産することを目的とした半導体装置の作製方法の例を、図10、図11(A)(B)を用いて説明する。

40

【0239】

図10の半導体装置は、矢印の方向に下面射出する構造である。図10において、図10(A)は半導体装置の平面図であり、図10(B)は、図10(A)において線E-Fの断面図である。図10において半導体装置は、外部端子接続領域252、封止領域253、駆動回路領域254、画素領域256を有している。

【0240】

図10に示す半導体装置は、素子基板600、薄膜トランジスタ655、薄膜トランジスタ677、薄膜トランジスタ667、薄膜トランジスタ668、第1の電極層685と発

50

光層 688 と第 2 の電極層 689 とを含む発光素子 690、充填材 693、シール材 692、プロッキング層 601、絶縁層 604、酸化膜 603、ゲート絶縁層 675、絶縁膜 607、絶縁膜 665、絶縁層 686、封止基板 695、配線層 679、端子電極層 678、異方性導電層 696、FPC 694 によって構成されている。半導体装置は、外部端子接続領域 252、封止領域 253、駆動回路領域 254、画素領域 256 を有している。充填材 693 は、液状の組成物の状態で、滴下法によって形成することができる。滴下法によって充填材が形成された素子基板 600 と封止基板 695 を張り合わせて半導体装置（発光表示装置）を封止する。

【0241】

図 10 の半導体装置において、第 1 の電極層 685 は、発光素子 690 より射出する光を透過できるように、透光性を有する導電性材料を用い、一方第 2 の電極層 689 は発光素子 690 より射出する光を反射する、反射性を有する導電性材料を用いて形成する。

【0242】

第 2 の電極層 689 としては、反射性を有すればよいので、チタン、タンゲステン、ニッケル、金、白金、銀、銅、タンタル、モリブデン、アルミニウム、マグネシウム、カルシウム、リチウム、およびそれらの合金からなる導電膜などを用いればよい。好ましくは、可視光の領域で反射性が高い物質を用いることがよく、本実施の形態では、アルミニウム膜を用いる。

【0243】

第 1 の電極層 685 に、具体的には透光性を有する導電性材料からなる透明導電膜を用いればよく、酸化タンゲステンを含むインジウム酸化物、酸化タンゲステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物などを用いることができる。勿論、インジウム錫酸化物（ITO）、インジウム亜鉛酸化物（IZO）、酸化ケイ素を添加したインジウム錫酸化物（ITSO）なども用いることができる。

【0244】

図 11 (A) の半導体装置は、矢印の方向に上面射出する構造である。図 11 (A) に示す半導体装置は、素子基板 1600、薄膜トランジスタ 1655、薄膜トランジスタ 1665、薄膜トランジスタ 1675、薄膜トランジスタ 1685、配線層 1624、第 1 の電極層 1617、発光層 1619、第 2 の電極層 1620、充填材 1622、シール材 1632、プロッキング層 1601、絶縁層 1604、酸化膜 1603、ゲート絶縁層 1610、絶縁膜 1611、絶縁膜 1612、絶縁層 1614、封止基板 1625、配線層 1633、端子電極層 1681、異方性導電層 1682、FPC 1683 によって構成されている。

【0245】

図 11 (A) において半導体装置は、外部端子接続領域 282、封止領域 283、駆動回路領域 284、画素領域 286 を有している。図 11 (A) の半導体装置は、第 1 の電極層 1617 の下に、反射性を有する金属層である配線層 1624 を形成する。配線層 1624 の上に透明導電膜である第 1 の電極層 1617 を形成する。配線層 1624 としては、反射性を有すればよいので、チタン、タンゲステン、ニッケル、金、白金、銀、銅、タンタル、モリブデン、アルミニウム、マグネシウム、カルシウム、リチウム、およびそれらの合金からなる導電膜などを用いればよい。好ましくは、可視光の領域で反射性が高い物質を用いることがよい。また、第 1 の電極層 1617 にも導電膜を用いてもよく、その場合、反射性を有する配線層 1624 は設けなくてもよい。

【0246】

第 1 の電極層 1617 及び第 2 の電極層 1620 に、具体的には透光性を有する導電性材料からなる透明導電膜を用いればよく、酸化タンゲステンを含むインジウム酸化物、酸化タンゲステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物などを用いることができる。勿論、インジウム錫酸化物（ITO）、インジウム亜鉛酸化物（IZO）、酸化ケイ素を添加したインジウム錫酸化物

10

20

30

40

50

(I T S O) なども用いることができる。

【 0 2 4 7 】

また、透光性を有さない金属膜のような材料であっても膜厚を薄く（好ましくは、5 nm ~ 30 nm 程度の厚さ）して光を透過可能な状態としておくことで、第1の電極層 1617、第2の電極層 1620 から光を放射することが可能となる。また、第1の電極層 1617、第2の電極層 1620 に用いることのできる金属薄膜としては、チタン、タンゲステン、ニッケル、金、白金、銀、アルミニウム、マグネシウム、カルシウム、リチウム、およびそれらの合金からなる導電膜などを用いることができる。

【 0 2 4 8 】

図 11 (B) に示す半導体装置は、素子基板 1300、薄膜トランジスタ 1355、薄膜トランジスタ 1365、薄膜トランジスタ 1375、薄膜トランジスタ 1385、第1の電極層 1317、発光層 1319、第2の電極層 1320、充填材 1322、シール材 1332、ブロッキング層 1301、絶縁層 1304、酸化膜 1303、ゲート絶縁層 1310、絶縁膜 1311、絶縁膜 1312、絶縁層 1314、封止基板 1325、配線層 1333、端子電極層 1381、異方性導電層 1382、FPC 1383 によって構成されている。半導体装置は、外部端子接続領域 272、封止領域 273、駆動回路領域 274、画素領域 276 を有している。

【 0 2 4 9 】

図 11 (B) の半導体装置は、両面放射型であり、矢印の方向に素子基板 1300 側からも、封止基板 1325 側からも光を放射する構造である。よって、第1の電極層 1317 及び第2の電極層 1320 として透光性電極層を用いる。

【 0 2 5 0 】

本実施の形態においては、透光性電極層である第1の電極層 1317 及び第2の電極層 1320 に、具体的には透光性を有する導電性材料からなる透明導電膜を用いればよく、酸化タンゲステンを含むインジウム酸化物、酸化タンゲステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物などを用いることができる。勿論、インジウム錫酸化物 (ITO)、インジウム亜鉛酸化物 (IZO)、酸化ケイ素を添加したインジウム錫酸化物 (ITSO) なども用いることができる。

【 0 2 5 1 】

また、透光性を有さない金属膜のような材料であっても膜厚を薄く（好ましくは、5 nm ~ 30 nm 程度の厚さ）して光を透過可能な状態としておくことで、第1の電極層 1317 及び第2の電極層 1320 から光を放射することが可能となる。また、第1の電極層 1317 及び第2の電極層 1320 に用いることのできる金属薄膜としては、チタン、タンゲステン、ニッケル、金、白金、銀、アルミニウム、マグネシウム、カルシウム、リチウム、およびそれらの合金からなる導電膜などを用いることができる。

【 0 2 5 2 】

以上のように、図 11 (B) の半導体装置は、発光素子 1305 より放射される光が、第1の電極層 1317 及び第2の電極層 1320 両方を通過して、両面から光を放射する構成となる。

【 0 2 5 3 】

発光素子を用いて形成する半導体装置の画素は、単純マトリクス方式、若しくはアクティブラマトリクス方式で駆動することができる。また、デジタル駆動、アナログ駆動どちらでも適用可能である。

【 0 2 5 4 】

封止基板にカラーフィルタ（着色層）を形成してもよい。カラーフィルタ（着色層）は、蒸着法や液滴吐出法によって形成することができ、カラーフィルタ（着色層）を用いること、高精細な表示を行うこともできる。カラーフィルタ（着色層）により、各 RGB の発光スペクトルにおいてプロードなピークが鋭いピークになるように補正できるからである。

【 0 2 5 5 】

単色の発光を示す材料を形成し、カラーフィルタや色変換層を組み合わせることによりフ

10

20

30

40

50

ルカラー表示を行うことができる。カラーフィルタ(着色層)や色変換層は、例えば封止基板に形成し、素子基板へ貼り合わせればよい。

【0256】

もちろん単色発光の表示を行ってもよい。例えば、単色発光を用いてエリアカラータイプの半導体装置を形成してもよい。エリアカラータイプは、パッシブマトリクス型の表示部が適しており、主に文字や記号を表示することができる。

【0257】

単結晶半導体層を用いることにより、画素領域と駆動回路領域を同一基板上に一体形成することができる。その場合、画素領域のトランジスタと、駆動回路領域のトランジスタとは同時に形成される。

10

【0258】

本実施の形態においても、図10及び図11(A)(B)に示す本実施の形態の半導体装置に設けられるトランジスタは、実施の形態2で示したトランジスタと同様に作製することができる。

【0259】

本実施の形態の半導体装置においても、実施の形態1で示したように、単結晶半導体基板より支持基板に転載され、全領域においてレーザ光照射による溶融状態を経て再単結晶化された単結晶半導体層を有する半導体基板を用いるため、単結晶半導体層は結晶欠陥も低減され結晶性が高く、かつ平坦性も高い。

20

【0260】

従って、高性能及び高信頼性な半導体装置を歩留まり良く作製することができる。

【0261】

本実施の形態は、上記の実施の形態1乃至4と適宜組み合わせることができる。

【0262】

(実施の形態7)

本実施の形態では、高性能及び高信頼性を付与された半導体装置として表示機能を有する半導体装置(表示装置、発光装置ともいう)の例について説明する。詳しくは表示素子に発光素子を用いる発光表示装置について説明する。

【0263】

本実施の形態では、本発明の表示装置の表示素子として適用することのできる発光素子の構成を、図13を用いて説明する。

30

【0264】

図13は発光素子の素子構造であり、第1の電極層870と第2の電極層850との間に、EL層860が挟持されている発光素子である。EL層860は、図示した通り、第1の層804、第2の層803、第3の層802から構成されている。図13において第2の層803は発光層であり、第1の層804及び第3の層802は機能層である。

40

【0265】

第1の層804は、第2の層803に正孔(ホール)を輸送する機能を担う層である。図13では第1の層804に含まれる正孔注入層は、正孔注入性の高い物質を含む層である。モリブデン酸化物やバナジウム酸化物、ルテニウム酸化物、タンゲステン酸化物、マンガン酸化物等を用いることができる。この他、フタロシアニン(略称:H₂PC)や銅フタロシアニン(CuPC)等のフタロシアニン系の化合物、4,4'-ビス[N-(4-ジフェニルアミノフェニル)-N-フェニルアミノ]ビフェニル(略称:DPAAB)、4,4'-ビス(N-[4-[N-(3-メチルフェニル)-N-フェニルアミノ]フェニル]-N-フェニルアミノ)ビフェニル(略称:DNTPD)等の芳香族アミン化合物、或いはポリ(エチレンジオキシチオフェン)/ポリ(スチレンスルホン酸)(PEDOT/PPS)等の高分子等によっても第1の層804を形成することができる。

【0266】

また、正孔注入層として、有機化合物と無機化合物とを複合してなる複合材料を用いることができる。特に、有機化合物と、有機化合物に対して電子受容性を示す無機化合物とを

50

含む複合材料は、有機化合物と無機化合物との間で電子の授受が行われ、キャリア密度が増大するため、正孔注入性、正孔輸送性に優れている。

【0267】

また、正孔注入層として有機化合物と無機化合物とを複合してなる複合材料を用いた場合、電極層とオーム接触をすることが可能となるため、仕事関数に関わらず電極層を形成する材料を選ぶことができる。

【0268】

複合材料に用いる無機化合物としては、遷移金属の酸化物であることが好ましい。また元素周期表における第4族乃至第8族に属する金属の酸化物を挙げることができる。具体的には、酸化バナジウム、酸化ニオブ、酸化タンタル、酸化クロム、酸化モリブデン、酸化タンクス滕、酸化マンガン、酸化レニウムは電子受容性が高いため好ましい。中でも特に、酸化モリブデンは大気中で安定であり、吸湿性が低く、扱いやすいため好ましい。

10

【0269】

複合材料に用いる有機化合物としては、芳香族アミン化合物、カルバゾール誘導体、芳香族炭化水素、高分子化合物（オリゴマー、デンドリマー、ポリマー等）など、種々の化合物を用いることができる。なお、複合材料に用いる有機化合物としては、正孔輸送性の高い有機化合物であることが好ましい。具体的には、 $10^{-6} \text{ cm}^2 / \text{Vs}$ 以上の正孔移動度を有する物質であることが好ましい。但し、電子よりも正孔の輸送性の高い物質であれば、これら以外のものを用いてもよい。以下では、複合材料に用いることのできる有機化合物を具体的に列挙する。

20

【0270】

例えば、芳香族アミン化合物としては、N,N'-ジ(p-トリル)-N,N'-ジフェニル-p-フェニレンジアミン（略称：D TD P P A）、4,4'-ビス[N-(4-ジフェニルアミノフェニル)-N-フェニルアミノ]ビフェニル（略称：D P A B）、4,4'-ビス(N-{4-[N-(3-メチルフェニル)-N-フェニルアミノ]フェニル}-N-フェニルアミノ)ビフェニル（略称：D N T P D）、1,3,5-トリス[N-(4-ジフェニルアミノフェニル)-N-フェニルアミノ]ベンゼン（略称：D P A 3 B）等を挙げることができる。

【0271】

複合材料に用いることのできるカルバゾール誘導体としては、具体的には、3-[N-(9-フェニルカルバゾール-3-イル)-N-フェニルアミノ]-9-フェニルカルバゾール（略称：P C z P C A 1）、3,6-ビス[N-(9-フェニルカルバゾール-3-イル)-N-フェニルアミノ]-9-フェニルカルバゾール（略称：P C z P C A 2）、3-[N-(1-ナフチル)-N-(9-フェニルカルバゾール-3-イル)アミノ]-9-フェニルカルバゾール（略称：P C z P C N 1）等を挙げることができる。

30

【0272】

また、4,4'-ジ(N-カルバゾリル)ビフェニル（略称：C B P）、1,3,5-トリス[4-(N-カルバゾリル)フェニル]ベンゼン（略称：T C P B）、9-[4-(N-カルバゾリル)]フェニル-10-フェニルアントラセン（略称：C z P A）、1,4-ビス[4-(N-カルバゾリル)フェニル]-2,3,5,6-テトラフェニルベンゼン等を用いることができる。

40

【0273】

また、複合材料に用いることのできる芳香族炭化水素としては、例えば、2-tert-ブチル-9,10-ジ(2-ナフチル)アントラセン（略称：t-BuDNA）、2-tert-ブチル-9,10-ジ(1-ナフチル)アントラセン、9,10-ビス(3,5-ジフェニルフェニル)アントラセン（略称：DPPA）、2-tert-ブチル-9,10-ビス(4-フェニルフェニル)アントラセン（略称：t-BuDBA）、9,10-ジ(2-ナフチル)アントラセン（略称：DNA）、9,10-ジフェニルアントラセン（略称：DPA nth）、2-tert-ブチルアントラセン（略称：t-BuAnt）、9,10-ビス(4-メチル-1-ナフチル)アントラセン（略称：DMNA）、

50

2 - t e r t - プチル - 9 , 10 - ビス [2 - (1 - ナフチル) フェニル] アントラセン、9 , 10 - ビス [2 - (1 - ナフチル) フェニル] アントラセン、2 , 3 , 6 , 7 - テトラメチル - 9 , 10 - ジ (1 - ナフチル) アントラセン、2 , 3 , 6 , 7 - テトラメチル - 9 , 10 - ジ (2 - ナフチル) アントラセン、9 , 9 ' - ビアントリル、10 , 10 ' - デフェニル - 9 , 9 ' - ビアントリル、10 , 10 ' - ビス [(2 , 3 , 4 , 5 , 6 - ペンタフェニル) フェニル] - 9 , 9 ' - ビアントリル、アントラセン、テトラセン、ルブレン、ペリレン、2 , 5 , 8 , 11 - テトラ (t e r t - プチル) ペリレン等が挙げられる。また、この他、ペンタセン、コロネン等も用いることができる。このように、 $1 \times 10^{-6} \text{ cm}^2 / \text{Vs}$ 以上の正孔移動度を有し、炭素数 14 ~ 42 である芳香族炭化水素を用いることがより好ましい。

10

【 0 2 7 4 】

なお、複合材料に用いることのできる芳香族炭化水素は、ビニル骨格を有していてもよい。ビニル基を有している芳香族炭化水素としては、例えば、4 , 4 ' - ビス (2 , 2 - ジフェニルビニル) ビフェニル (略称 : DPVBi) 、9 , 10 - ビス [4 - (2 , 2 - ジフェニルビニル) フェニル] アントラセン (略称 : DPVPA) 等が挙げられる。

【 0 2 7 5 】

また、ポリ (N - ビニルカルバゾール) (略称 : PVK) やポリ (4 - ビニルトリフェニルアミン) (略称 : PVTPA) 等の高分子化合物を用いることもできる。

20

【 0 2 7 6 】

図 13 では第 1 の層 804 に含まれる正孔輸送層を形成する物質としては、正孔輸送性の高い物質、具体的には、芳香族アミン (すなわち、ベンゼン環 - 窒素の結合を有するもの) の化合物であることが好ましい。広く用いられている材料として、4 , 4 ' - ビス [N - (3 - メチルフェニル) - N - フェニルアミノ] ビフェニル、その誘導体である 4 , 4 ' - ビス [N - (1 - ナフチル) - N - フェニルアミノ] ビフェニル (以下、NPB と記す) 、4 , 4 ' , 4 '' - トリス (N , N - ジフェニル - アミノ) トリフェニルアミン、4 , 4 ' , 4 '' - トリス [N - (3 - メチルフェニル) - N - フェニルアミノ] トリフェニルアミンなどのスターバースト型芳香族アミン化合物が挙げられる。ここに述べた物質は、主に $10^{-6} \text{ cm}^2 / \text{Vs}$ 以上の正孔移動度を有する物質である。但し、電子よりも正孔の輸送性の高い物質であれば、これら以外のものを用いてもよい。なお、正孔輸送層は、単層のものだけでなく、上記物質の混合層、あるいは二層以上積層したものであってもよい。

30

【 0 2 7 7 】

第 3 の層 802 は、第 2 の層 803 に電子を輸送、注入する機能を担う層である。図 13 では第 3 の層 802 に含まれる電子輸送層について説明する。電子輸送層は、電子輸送性の高い物質を用いることができる。例えば、トリス (8 - キノリノラト) アルミニウム (略称 : Alq) 、トリス (4 - メチル - 8 - キノリノラト) アルミニウム (略称 : Almq) 、ビス (10 - ヒドロキシベンゾ [h] キノリナト) ベリリウム (略称 : BeBq) 、ビス (2 - メチル - 8 - キノリノラト) (4 - フェニルフェノラト) アルミニウム (略称 : BALq) など、キノリン骨格またはベンゾキノリン骨格を有する金属錯体等からなる層である。また、この他ビス [2 - (2 - ヒドロキシフェニル) ベンゾオキサゾラト] 亜鉛 (略称 : Zn (BOX)₂) 、ビス [2 - (2 - ヒドロキシフェニル) ベンゾチアゾラト] 亜鉛 (略称 : Zn (BTZ)₂) などのオキサゾール系、チアゾール系配位子を有する金属錯体なども用いることができる。さらに、金属錯体以外にも、2 - (4 - ビフェニリル) - 5 - (4 - t e r t - プチルフェニル) - 1 , 3 , 4 - オキサジアゾール (略称 : PBD) や、1 , 3 - ビス [5 - (p - t e r t - プチルフェニル) - 1 , 3 , 4 - オキサジアゾール - 2 - イル] ベンゼン (略称 : OXD - 7) 、3 - (4 - ビフェニリル) - 4 - フェニル - 5 - (4 - t e r t - プチルフェニル) - 1 , 2 , 4 - トリアゾール (略称 : TAZ) 、バソフェナントロリン (略称 : BPhen) 、バソキュプロイン (略称 : BCP) なども用いることができる。ここに述べた物質は、主に 10^{-6} cm^2

40

50

/ V s 以上の電子移動度を有する物質である。なお、正孔よりも電子の輸送性の高い物質であれば、上記以外の物質を電子輸送層として用いても構わない。また、電子輸送層は、単層のものだけでなく、上記物質からなる層が二層以上積層したものとしてもよい。

【0278】

図13では第3の層802に含まれる電子注入層について説明する。電子注入層は、電子注入性の高い物質を用いることができる。電子注入層としては、フッ化リチウム(LiF)、フッ化セシウム(CsF)、フッ化カルシウム(CaF₂)等のようなアルカリ金属又はアルカリ土類金属又はそれらの化合物を用いることができる。例えば、電子輸送性を有する物質からなる層中にアルカリ金属又はアルカリ土類金属又はそれらの化合物を含有させたもの、例えばAlq中にマグネシウム(Mg)を含有させたもの等を用いることができる。なお、電子注入層として、電子輸送性を有する物質からなる層中にアルカリ金属又はアルカリ土類金属を含有させたものを用いることにより、電極層からの電子注入が効率良く行われるためより好ましい。

10

【0279】

次に、発光層である第2の層803について説明する。発光層は発光機能を担う層であり、発光性の有機化合物を含む。また、無機化合物を含む構成であってもよい。発光層は、種々の発光性の有機化合物、無機化合物を用いて形成することができる。ただし、発光層は、膜厚は10nm～100nm程度が好ましい。

【0280】

発光層に用いられる有機化合物としては、発光性の有機化合物であれば特に限定されることはなく、例えば、9,10-ジ(2-ナフチル)アントラセン(略称:DNA)、9,10-ジ(2-ナフチル)-2-tert-ブチルアントラセン(略称:t-BuDNA)、4,4'-ビス(2,2-ジフェニルビニル)ビフェニル(略称:DPVBi)、クマリン30、クマリン6、クマリン545、クマリン545T、ペリレン、ルブレン、ペリフランテン、2,5,8,11-テトラ(tert-ブチル)ペリレン(略称:TBPe)、9,10-ジフェニルアントラセン(略称:DPA)、5,12-ジフェニルテトラセン、4-(ジシアノメチレン)-2-メチル-[p-(ジメチルアミノ)スチリル]-4H-ピラン(略称:DCM1)、4-(ジシアノメチレン)-2-メチル-6-[2-(ジユロリジン-9-イル)エテニル]-4H-ピラン(略称:DCM2)、4-(ジシアノメチレン)-2,6-ビス[p-(ジメチルアミノ)スチリル]-4H-ピラン(略称:BisDCM)等が挙げられる。また、ビス[2-(4',6'-ジフルオロフェニル)ピリジナト-N,C^{2'}]イリジウム(ピコリナート)(略称:FIrpic)、ビス{2-[3',5'-ビス(トリフルオロメチル)フェニル]ピリジナト-N,C^{2'}}イリジウム(ピコリナート)(略称:Ir(CF₃ppy)₂(pic))、トリス(2-フェニルピリジナト-N,C^{2'})イリジウム(略称:Ir(ppy)₃)、ビス(2-フェニルピリジナト-N,C^{2'})イリジウム(アセチルアセトナート)(略称:Ir(ppy)₂(acac))、ビス[2-(2'-チエニル)ピリジナト-N,C^{3'}]イリジウム(アセチルアセトナート)(略称:Ir(thp)₂(acac))、ビス(2-フェニルキノリナト-N,C^{2'})イリジウム(アセチルアセトナート)(略称:Ir(pq)₂(acac))、ビス[2-(2'-ベンゾチエニル)ピリジナト-N,C^{3'}]イリジウム(アセチルアセトナート)(略称:Ir(btp)₂(acac))などの熒光を放出できる化合物用いることもできる。

20

30

40

【0281】

発光層を一重項励起発光材料の他、金属錯体などを含む三重項励起材料を用いても良い。例えば、赤色の発光性の画素、緑色の発光性の画素及び青色の発光性の画素のうち、輝度半減時間が比較的短い赤色の発光性の画素を三重項励起発光材料で形成し、他を一重項励起発光材料で形成する。三重項励起発光材料は発光効率が良いので、同じ輝度を得るのに消費電力が少なくて済むという特徴がある。すなわち、赤色画素に適用した場合、発光素子に流す電流量が少なくて済むので、信頼性を向上させることができる。低消費電力化として、赤色の発光性の画素と緑色の発光性の画素とを三重項励起発光材料で形成し、青色

50

の発光性の画素を一重項励起発光材料で形成しても良い。人間の視感度が高い緑色の発光素子も三重項励起発光材料で形成することで、より低消費電力化を図ることができる。

【0282】

また、発光層においては、上述した発光を示す有機化合物だけでなく、さらに他の有機化合物が添加されていてもよい。添加できる有機化合物としては、例えは、先に述べたTDA、MTDATA、m-MTDAB、TPD、NPB、DNTPD、TCTA、Alq₃、Almq₃、Bebq₂、BALq、Zn(BOX)₂、Zn(BTZ)₂、BPheN、BCP、PBD、OXD-7、TPBI、TAZ、p-EtTAZ、DNA、t-BuDNA、DPVBiなどの他、4,4'-ビス(N-カルバゾリル)ビフェニル(略称:CBP)、1,3,5-トリス[4-(N-カルバゾリル)フェニル]ベンゼン(略称:TCPB)などを用いることができるが、これらに限定されることはない。なお、このように有機化合物以外に添加する有機化合物は、有機化合物を効率良く発光させるため、有機化合物の励起エネルギーよりも大きい励起エネルギーを有し、かつ有機化合物よりも多く添加されていることが好ましい(それにより、有機化合物の濃度消光を防ぐことができる)。あるいはまた、他の機能として、有機化合物と共に発光を示してもよい(それにより、白色発光なども可能となる)。

10

【0283】

発光層は、発光波長帯の異なる発光層を画素毎に形成して、カラー表示を行う構成としても良い。典型的には、R(赤)、G(緑)、B(青)の各色に対応した発光層を形成する。この場合にも、画素の光放射側にその発光波長帯の光を透過するフィルターを設けた構成とすることで、色純度の向上や、画素領域の鏡面化(映り込み)の防止を図ることができる。フィルターを設けることで、従来必要であるとされていた円偏光板などを省略することが可能となり、発光層から放射される光の損失を無くすことができる。さらに、斜方から画素領域(表示画面)を見た場合に起こる色調の変化を低減することができる。

20

【0284】

発光層で用いることのできる材料は低分子系有機発光材料でも高分子系有機発光材料でもよい。高分子系有機発光材料は低分子系に比べて物理的強度が高く、素子の耐久性が高い。また塗布により成膜することができるるので、素子の作製が比較的容易である。

【0285】

発光色は、発光層を形成する材料で決まるため、これらを選択することで所望の発光を示す発光素子を形成することができる。発光層の形成に用いることができる高分子系の電界発光材料は、ポリパラフェニレンビニレン系、ポリパラフェニレン系、ポリチオフェン系、ポリフルオレン系が挙げられる。

30

【0286】

ポリパラフェニレンビニレン系には、ポリ(パラフェニレンビニレン) [PPV] の誘導体、ポリ(2,5-ジアルコキシ-1,4-フェニレンビニレン) [RO-PPV]、ポリ(2-(2'-エチル-ヘキソキシ)-5-メトキシ-1,4-フェニレンビニレン) [MEH-PPV]、ポリ(2-(ジアルコキシフェニル)-1,4-フェニレンビニレン) [ROPh-PPV] 等が挙げられる。ポリパラフェニレン系には、ポリパラフェニレン [PPP] の誘導体、ポリ(2,5-ジアルコキシ-1,4-フェニレン) [RO-PPP]、ポリ(2,5-ジヘキソキシ-1,4-フェニレン) 等が挙げられる。ポリチオフェン系には、ポリチオフェン [PT] の誘導体、ポリ(3-アルキルチオフェン) [PAT]、ポリ(3-ヘキシルチオフェン) [PHT]、ポリ(3-シクロヘキシルチオフェン) [PCHT]、ポリ(3-シクロヘキシル-4-メチルチオフェン) [PCHMT]、ポリ(3,4-ジシクロヘキシルチオフェン) [PDCHT]、ポリ[3-(4-オクチルフェニル)-2,2ビチオフェン] [POPT]、ポリ[3-(4-オクチルフェニル)-2,2ビチオフェン] [PTOPT] 等が挙げられる。ポリフルオレン系には、ポリフルオレン [PF] の誘導体、ポリ(9,9-ジアルキルフルオレン) [PDAF]、ポリ(9,9-ジオクチルフルオレン) [PDOF] 等が挙げられる。

40

【0287】

50

発光層で用いられる無機化合物としては、有機化合物の発光を消光しにくい無機化合物であれば何であってもよく、種々の金属酸化物や金属窒化物を用いることができる。特に、周期表第13族または第14族の金属酸化物は、有機化合物の発光を消光しにくいため好ましく、具体的には酸化アルミニウム、酸化ガリウム、酸化ケイ素、酸化ゲルマニウムが好適である。ただし、これらに限定されることはない。

【0288】

なお、発光層は、上述した有機化合物と無機化合物の組み合わせを適用した層を、複数積層して形成していてもよい。また、他の有機化合物あるいは他の無機化合物をさらに含んでいてもよい。発光層の層構造は変化しうるものであり、特定の電子注入領域や発光領域を備えていない代わりに、電子注入用の電極層を備えたり、発光性の材料を分散させて備えたりする変形は、本発明の趣旨を逸脱しない範囲において許容されうるものである。

10

【0289】

上記のような材料で形成した発光素子は、順方向にバイアスすることで発光する。発光素子を用いて形成する半導体装置の画素は、単純マトリクス方式、若しくはアクティブマトリクス方式で駆動することができる。いずれにしても、個々の画素は、ある特定のタイミングで順方向バイアスを印加して発光させることとなるが、ある一定期間は非発光状態となっている。この非発光時間に逆方向のバイアスを印加することで発光素子の信頼性向上させることができる。発光素子では、一定駆動条件下で発光強度が低下する劣化や、画素内で非発光領域が拡大して見かけ上輝度が低下する劣化モードがあるが、順方向及び逆方向にバイアスを印加する交流的な駆動を行うことで、劣化の進行を遅くすることができ、発光素子を有する半導体装置の信頼性を向上させることができる。また、デジタル駆動、アナログ駆動どちらでも適用可能である。

20

【0290】

よって、封止基板にカラーフィルタ（着色層）を形成してもよい。カラーフィルタ（着色層）は、蒸着法や液滴吐出法によって形成することができ、カラーフィルタ（着色層）を用いると、高精細な表示を行うこともできる。カラーフィルタ（着色層）により、各RGBの発光スペクトルにおいてプロードなピークが鋭いピークになるように補正できるからである。

30

【0291】

単色の発光を示す材料を形成し、カラーフィルタや色変換層を組み合わせることによりフルカラー表示を行うことができる。カラーフィルタ（着色層）や色変換層は、例えば封止基板に形成し、素子基板へ貼り合わせればよい。

【0292】

もちろん単色発光の表示を行ってもよい。例えば、単色発光を用いてエリアカラータイプの半導体装置を形成してもよい。エリアカラータイプは、パッシブマトリクス型の表示部が適しており、主に文字や記号を表示することができる。

【0293】

第1の電極層870及び第2の電極層850は仕事関数を考慮して材料を選択する必要があり、そして第1の電極層870及び第2の電極層850は、画素構成によりいずれも陽極（電位が高い電極層）、又は陰極（電位が低い電極層）となりうる。駆動用薄膜トランジスタの極性がpチャネル型である場合、図13（A）のように第1の電極層870を陽極、第2の電極層850を陰極とするとよい。また、駆動用薄膜トランジスタの極性がnチャネル型である場合、図13（B）のように、第1の電極層870を陰極、第2の電極層850を陽極とすると好ましい。第1の電極層870および第2の電極層850に用いることのできる材料について述べる。第1の電極層870、第2の電極層850が陽極として機能する場合は仕事関数の大きい材料（具体的には4.5eV以上の材料）が好ましく、第1の電極層、第2の電極層850が陰極として機能する場合は仕事関数の小さい材料（具体的には3.5eV以下の材料）が好ましい。しかしながら、第1の層804の正孔注入、正孔輸送特性や、第3の層802の電子注入性、電子輸送特性が優れているため、第1の電極層870、第2の電極層850共に、ほとんど仕事関数の制限を受けること

40

50

なく、種々の材料を用いることができる。

【0294】

図13(A)、(B)における発光素子は、第1の電極層870より光を取り出す構造のため、第2の電極層850は、必ずしも光透光性を有する必要はない。第2の電極層850としては、Ti、Ni、W、Cr、Pt、Zn、Sn、In、Ta、Al、Cu、Au、Ag、Mg、Ca、LiまたはMoから選ばれた元素、または窒化チタン、Ti_{Si_xN_y}、WSi_x、窒化タンゲステン、WSi_xN_y、NbNなどの前記元素を主成分とする合金材料もしくは化合物材料を主成分とする膜またはそれらの積層膜を総膜厚100nm～800nmの範囲で用いればよい。

【0295】

また、第2の電極層850に第1の電極層870で用いる材料のような透光性を有する導電性材料を用いると、第2の電極層850からも光を取り出す構造となり、発光素子から放射される光は、第1の電極層870と第2の電極層850との両方より放射される両面放射構造とすることができます。

【0296】

なお、第1の電極層870や第2の電極層850の種類を変えることで、本発明の発光素子は様々なバリエーションを有する。

【0297】

図13(B)は、EL層860が、第1の電極層870側から第3の層802、第2の層803、第1の層804の順で構成されているケースである。

10

20

【0298】

図13(C)は、図13(A)において、第1の電極層870に反射性を有する電極層を用い、第2の電極層850に透光性を有する電極層を用いており、発光素子より放射された光は第1の電極層870で反射され、第2の電極層850を透過して放射される。同様に図13(D)は、図13(B)において、第1の電極層870に反射性を有する電極層を用い、第2の電極層850に透光性を有する電極層を用いており、発光素子より放射された光は第1の電極層870で反射され、第2の電極層850を透過して放射される。

【0299】

なお、EL層860に有機化合物と無機化合物が混合させて設ける場合、その形成方法としては種々の手法を用いることができる。例えば、有機化合物と無機化合物の両方を抵抗加熱により蒸発させ、共蒸着する手法が挙げられる。その他、有機化合物を抵抗加熱により蒸発させる一方で、無機化合物をエレクトロンビーム(EB)により蒸発させ、共蒸着してもよい。また、有機化合物を抵抗加熱により蒸発させると同時に、無機化合物をスパッタリングし、両方を同時に堆積する手法も挙げられる。その他、湿式法により成膜してもよい。

30

【0300】

第1の電極層870および第2の電極層850の作製方法としては、抵抗加熱による蒸着法、EB蒸着法、スパッタリング法、CVD法、スピンドル法、印刷法、ディスペンサ法または液滴吐出法などを用いることができる。

40

【0301】

本実施の形態は、実施の形態1乃至4、及び実施の形態6と適宜組み合わせることができる。

【0302】

(実施の形態8)

本実施の形態では、高性能及び高信頼性を付与された半導体装置として表示機能を有する半導体装置の他の例を説明する。本実施の形態では、本発明の半導体装置における発光素子に適用することのできる他の構成を、図12を用いて説明する。

【0303】

エレクトロルミネセンスを利用する発光素子は、発光材料が有機化合物であるか、無機化合物であるかによって区別され、一般的に、前者は有機EL素子、後者は無機EL素子と

50

呼ばれている。

【0304】

無機EL素子は、その素子構成により、分散型無機EL素子と薄膜型無機EL素子とに分類される。前者は、発光材料の粒子をバインダ中に分散させた電界発光層を有し、後者は、発光材料の薄膜からなる電界発光層を有している点に違いはあるが、高電界で加速された電子を必要とする点では共通である。なお、得られる発光のメカニズムとしては、ドナー準位とアクセプター準位を利用するドナー-アクセプター再結合型発光と、金属イオンの内殻電子遷移を利用する局在型発光がある。一般的に、分散型無機ELではドナー-アクセプター再結合型発光、薄膜型無機EL素子では局在型発光である場合が多い。

【0305】

本発明で用いることのできる発光材料は、母体材料と発光中心となる不純物元素とで構成される。含有させる不純物元素を変化させることで、様々な色の発光を得ることができる。発光材料の作製方法としては、固相法や液相法（共沈法）などの様々な方法を用いることができる。また、噴霧熱分解法、複分解法、プレカーサーの熱分解反応による方法、逆ミセル法やこれらの方針と高温焼成を組み合わせた方法、凍結乾燥法などの液相法なども用いることができる。

【0306】

固相法は、母体材料と、不純物元素又は不純物元素を含む化合物を秤量し、乳鉢で混合、電気炉で加熱、焼成を行い反応させ、母体材料に不純物元素を含有させる方法である。焼成温度は、700～1500が好ましい。温度が低すぎる場合は固相反応が進まず、温度が高すぎる場合は母体材料が分解してしまうからである。なお、粉末状態で焼成を行ってもよいが、ペレット状態で焼成を行うことが好ましい。比較的高温での焼成を必要とするが、簡単な方法であるため、生産性がよく大量生産に適している。

【0307】

液相法（共沈法）は、母体材料又は母体材料を含む化合物と、不純物元素又は不純物元素を含む化合物を溶液中で反応させ、乾燥させた後、焼成を行う方法である。発光材料の粒子が均一に分布し、粒径が小さく低い焼成温度でも反応が進むことができる。

【0308】

発光材料に用いる母体材料としては、硫化物、酸化物、窒化物を用いることができる。硫化物としては、例えば、硫化亜鉛（ZnS）、硫化カドミウム（CdS）、硫化カルシウム（CaS）、硫化イットリウム（Y₂S₃）、硫化ガリウム（Ga₂S₃）、硫化ストロンチウム（SrS）、硫化バリウム（BaS）等を用いることができる。また、酸化物としては、例えば、酸化亜鉛（ZnO）、酸化イットリウム（Y₂O₃）等を用いることができる。また、窒化物としては、例えば、窒化アルミニウム（AlN）、窒化ガリウム（GaN）、窒化インジウム（InN）等を用いることができる。さらに、セレン化亜鉛（ZnSe）、テルル化亜鉛（ZnTe）等も用いることができ、硫化カルシウム-ガリウム（CaGa₂S₄）、硫化ストロンチウム-ガリウム（SrGa₂S₄）、硫化バリウム-ガリウム（BaGa₂S₄）、等の3元系の混晶であってもよい。

【0309】

局在型発光の発光中心として、マンガン（Mn）、銅（Cu）、サマリウム（Sm）、テルビウム（Tb）、エルビウム（Er）、ツリウム（Tm）、ユーロピウム（Eu）、セリウム（Ce）、プラセオジウム（Pr）などを用いることができる。なお、フッ素（F）、塩素（Cl）などのハロゲン元素が添加されていてもよい。上記ハロゲン元素は電荷補償として機能することができる。

【0310】

一方、ドナー-アクセプター再結合型発光の発光中心として、ドナー準位を形成する第1の不純物元素及びアクセプター準位を形成する第2の不純物元素を含む発光材料を用いることができる。第1の不純物元素は、例えば、フッ素（F）、塩素（Cl）、アルミニウム（Al）等を用いることができる。第2の不純物元素としては、例えば、銅（Cu）、銀（Ag）等を用いることができる。

10

20

30

40

50

【0311】

ドナー - アクセプター再結合型発光の発光材料を固相法を用いて合成する場合、母体材料と、第1の不純物元素又は第1の不純物元素を含む化合物と、第2の不純物元素又は第2の不純物元素を含む化合物をそれぞれ秤量し、乳鉢で混合した後、電気炉で加熱、焼成を行う。母体材料としては、上述した母体材料を用いることができ、第1の不純物元素又は第1の不純物元素を含む化合物としては、例えば、フッ素(F)、塩素(Cl)、硫化アルミニウム(Al₂S₃)等を用いることができ、第2の不純物元素又は第2の不純物元素を含む化合物としては、例えば、銅(Cu)、銀(Ag)、硫化銅(Cu₂S)、硫化銀(Ag₂S)等を用いることができる。焼成温度は、700～1500が好ましい。温度が低すぎる場合は固相反応が進まず、温度が高すぎる場合は母体材料が分解してしまうからである。なお、粉末状態で焼成を行ってもよいが、ペレット状態で焼成を行うことが好ましい。

10

【0312】

また、固相反応を利用する場合の不純物元素として、第1の不純物元素と第2の不純物元素で構成される化合物を組み合わせて用いてもよい。この場合、不純物元素が拡散されやすく、固相反応が進みやすくなるため、均一な発光材料を得ることができる。さらに、余分な不純物元素が入らないため、純度の高い発光材料を得ることができる。第1の不純物元素と第2の不純物元素で構成される化合物としては、例えば、塩化銅(CuCl)、塩化銀(AgCl)等を用いることができる。

20

【0313】

なお、これらの不純物元素の濃度は、母体材料に対して0.01～10atom%であればよく、好ましくは0.05～5atom%の範囲である。

【0314】

薄膜型無機ELの場合、電界発光層は、上記発光材料を含む層であり、抵抗加熱蒸着法、電子ビーム蒸着(EB蒸着)法等の真空蒸着法、スパッタリング法等の物理気相成長法(PVD)、有機金属CVD法、ハイドライド輸送減圧CVD法等の化学気相成長法(CVD)、原子層エピタキシ法(ALE)等を用いて形成することができる。

30

【0315】

図12(A1)乃至(C1)に発光素子として用いることのできる薄膜型無機EL素子の一例を示す。図12(A1)乃至(C1)において、発光素子は、第1の電極層50、電界発光層52、第2の電極層53を含む。

【0316】

図12(B1)及び図12(C1)に示す発光素子は、図12(A1)の発光素子において、電極層と電界発光層間に絶縁層を設ける構造である。図12(B1)に示す発光素子は、第1の電極層50と電界発光層52との間に絶縁層54を有し、図12(C1)に示す発光素子は、第1の電極層50と電界発光層52との間に絶縁層54a、第2の電極層53と電界発光層52との間に絶縁層54bとを有している。このように絶縁層は電界発光層を挟持する一対の電極層のうち一方の間にのみ設けてもよいし、両方の間に設けてもよい。また絶縁層は単層でもよいし複数層からなる積層でもよい。

40

【0317】

また、図12(B1)では第1の電極層50に接するように絶縁層54が設けられているが、絶縁層と電界発光層の順番を逆にして、第2の電極層53に接するように絶縁層54を設けてもよい。

【0318】

分散型無機ELの場合、粒子状の発光材料をバインダ中に分散させ膜状の電界発光層を形成する。発光材料の作製方法によって、十分に所望の大きさの粒子が得られない場合は、乳鉢等で粉碎などによって粒子状に加工すればよい。バインダとは、粒状の発光材料を分散した状態で固定し、電界発光層としての形状に保持するための物質である。発光材料は、バインダによって電界発光層中に均一に分散し固定される。

50

【0319】

分散型無機ELの場合、電界発光層の形成方法は、選択的に電界発光層を形成できる液滴吐出法や、印刷法（スクリーン印刷やオフセット印刷など）、スピンドルコート法などの塗布法、ディッピング法、ディスペンサ法などを用いることもできる。膜厚は特に限定されることはないが、好ましくは、10~1000 nmの範囲である。また、発光材料及びバインダを含む電界発光層において、発光材料の割合は50 wt%以上80 wt%以下とするよい。

【0320】

図12(A2)乃至(C2)に発光素子として用いることのできる分散型無機EL素子の一例を示す。図12(A2)における発光素子は、第1の電極層60、電界発光層62、第2の電極層63の積層構造を有し、電界発光層62中にバインダによって保持された発光材料61を含む。

10

【0321】

本実施の形態に用いることのできるバインダとしては、有機材料や無機材料を用いることができ、有機材料及び無機材料の混合材料を用いてもよい。有機材料としては、シアノエチルセルロース系樹脂のように、比較的誘電率の高いポリマーや、ポリエチレン、ポリプロピレン、ポリスチレン系樹脂、シリコーン樹脂、エポキシ樹脂、フッ化ビニリデンなどの樹脂を用いることができる。また、芳香族ポリアミド、ポリベンゾイミダゾール（polybenzimidazole）などの耐熱性高分子、又はシロキサン樹脂を用いてもよい。なお、シロキサン樹脂とは、Si-O-Si結合を含む樹脂に相当する。シロキサンは、シリコン（Si）と酸素（O）との結合で骨格構造が構成される。置換基として、少なくとも水素を含む有機基（例えばアルキル基、芳香族炭化水素）が用いられる。置換基として、フルオロ基を用いてもよい。または置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。また、ポリビニルアルコール、ポリビニルブチラルなどのビニル樹脂、フェノール樹脂、ノボラック樹脂、アクリル樹脂、メラミン樹脂、ウレタン樹脂、オキサゾール樹脂（ポリベンゾオキサゾール）等の樹脂材料を用いてもよい。これらの樹脂に、チタン酸バリウム（BaTiO₃）やチタン酸ストロンチウム（SrTiO₃）などの高誘電率の微粒子を適度に混合して誘電率を調整することもできる。

20

【0322】

バインダに含まれる無機材料としては、酸化珪素（SiO_x）、窒化珪素（SiN_x）、酸素及び窒素を含む珪素、窒化アルミニウム（AlN）、酸素及び窒素を含むアルミニウムまたは酸化アルミニウム（Al₂O₃）、酸化チタン（TiO₂）、BaTiO₃、SrTiO₃、チタン酸鉛（PbTiO₃）、ニオブ酸カリウム（Nb₂O₅）、ニオブ酸鉛（PbNbO₃）、酸化タンタル（Ta₂O₅）、タンタル酸バリウム（BaTa₂O₆）、タンタル酸リチウム（LiTaO₃）、酸化イットリウム（Y₂O₃）、酸化ジルコニウム（ZrO₂）、ZnSその他の無機材料を含む物質から選ばれた材料で形成することができる。有機材料に、誘電率の高い無機材料を含ませる（添加等によって）ことによって、発光材料及びバインダよりなる電界発光層の誘電率をより制御することができ、より誘電率を大きくすることができる。

30

【0323】

作製工程において、発光材料はバインダを含む溶液中に分散されるが本実施の形態に用いることのできるバインダを含む溶液の溶媒としては、バインダ材料が溶解し、電界発光層を形成する方法（各種ウエットプロセス）及び所望の膜厚に適した粘度の溶液を作製できるような溶媒を適宜選択すればよい。有機溶媒等を用いることができ、例えばバインダとしてシロキサン樹脂を用いる場合は、プロピレングリコールモノメチルエーテル、プロピレングリコールモノメチルエーテルアセテート（PGMEAともいう）、3-メトシキ-3メチル-1-ブタノール（MMBともいう）などを用いることができる。

40

【0324】

図12(B2)及び図12(C2)に示す発光素子は、図12(A2)の発光素子において、電極層と電界発光層間に絶縁層を設ける構造である。図12(B2)に示す発光素子は、第1の電極層60と電界発光層62との間に絶縁層64を有し、図12(C2)に示

50

す発光素子は、第1の電極層60と電界発光層62との間に絶縁層64a、第2の電極層63と電界発光層62との間に絶縁層64bとを有している。このように絶縁層は電界発光層を挟持する一対の電極層のうち一方の間にのみ設けてもよいし、両方の間に設けてもよい。また絶縁層は単層でもよいし複数層からなる積層でもよい。

【0325】

また、図12(B2)では第1の電極層60に接するように絶縁層64が設けられているが、絶縁層と電界発光層の順番を逆にして、第2の電極層63に接するように絶縁層64を設けてもよい。

【0326】

図12における絶縁層54、絶縁層64のような絶縁層は、特に限定されることはないが、絶縁耐圧が高く、緻密な膜質であることが好ましく、さらには、誘電率が高いことが好ましい。例えば、酸化シリコン(SiO₂)、酸化イットリウム(Y₂O₃)、酸化チタン(TiO₂)、酸化アルミニウム(Al₂O₃)、酸化ハフニウム(HfO₂)、酸化タンタル(Ta₂O₅)、チタン酸バリウム(BaTiO₃)、チタン酸ストロンチウム(SrTiO₃)、チタン酸鉛(PbTiO₃)、窒化シリコン(Si₃N₄)、酸化ジルコニウム(ZrO₂)等やこれらの混合膜又は2種以上の積層膜を用いることができる。これらの絶縁膜は、スパッタリング、蒸着、CVD等により成膜することができる。また、絶縁層はこれら絶縁材料の粒子をバインダ中に分散して成膜してもよい。バインダ材料は、電界発光層に含まれるバインダと同様な材料、方法を用いて形成すればよい。膜厚は特に限定されることはないが、好ましくは10~1000nmの範囲である。

10

20

【0327】

本実施の形態で示す発光素子は、電界発光層を挟持する一対の電極層間に電圧を印加することで発光が得られるが、直流駆動又は交流駆動のいずれにおいても動作することができる。

【0328】

本実施の形態は、実施の形態1乃至4、及び実施の形態6と適宜組み合わせることができる。

【0329】

(実施の形態9)

本発明によって形成される表示素子を有する半導体装置によって、テレビジョン装置を完成させることができる。高性能で、かつ高信頼性を付与することを目的としたテレビジョン装置の例を説明する。

30

【0330】

図16はテレビジョン装置(液晶テレビジョン装置、又はELテレビジョン装置等)の主要な構成を示すブロック図を示している。

30

【0331】

その他の外部回路の構成として、映像信号の入力側では、チューナ1904で受信した信号のうち、映像信号を增幅する映像信号增幅回路1905と、そこから出力される信号を赤、緑、青の各色に対応した色信号に変換する映像信号処理回路1906と、その映像信号をドライバICの入力仕様に変換するためのコントロール回路1907などからなっている。コントロール回路1907は、走査線側と信号線側にそれぞれ信号が出力する。デジタル駆動する場合には、信号線側に信号分割回路1908を設け、入力デジタル信号をm個に分割して供給する構成としても良い。

40

【0332】

チューナ1904で受信した信号のうち、音声信号は、音声信号增幅回路1909に送られ、その出力は音声信号処理回路1910を経てスピーカ1913に供給される。制御回路1911は受信局(受信周波数)や音量の制御情報を入力部1912から受け、チューナ1904や音声信号処理回路1910に信号を送出する。

【0333】

表示モジュールを、図20(A)、(B)に示すように、筐体に組みこんで、テレビジョ

50

ン装置を完成させることができる。FPCまで取り付けられた図1のような表示パネルのことを一般的にはEL表示モジュールともいう。よってEL表示モジュールを用いると、ELテレビジョン装置を完成することができ、液晶表示モジュールを用いると、液晶テレビジョン装置を完成することができる。表示モジュールにより主画面2003が形成され、その他付属設備としてスピーカー部2009、操作スイッチなどが備えられている。このように、本発明によりテレビジョン装置を完成させることができる。

【0334】

また、位相差板や偏光板を用いて、外部から入射する光の反射光を遮断するようにしてもよい。また上面放射型の半導体装置ならば、隔壁となる絶縁層を着色しブラックマトリクスとして用いてもよい。この隔壁は液滴吐出法などによっても形成することができ、顔料系の黒色樹脂や、ポリイミドなどの樹脂材料に、カーボンブラック等を混合させてもよく、その積層でもよい。液滴吐出法によって、異なった材料を同領域に複数回吐出し、隔壁を形成してもよい。位相差板としては、1/4板と1/2板とを用い、光を制御できるように設計すればよい。構成としては、TFT素子基板側から順に、発光素子、封止基板（封止材）、位相差板（1/4、1/2）、偏光板という構成になり、発光素子から放射された光は、これらを通過し偏光板側より外部に放射される。この位相差板や偏光板は光が放射される側に設置すればよく、両面放射される両面放射型の半導体装置であれば両方に設置することもできる。また、偏光板の外側に反射防止膜を有していても良い。これにより、より高繊細で精密な画像を表示することができる。

【0335】

図20(A)に示すように、筐体2001に表示素子を利用した表示用パネル2002が組みこまれ、受信機2005により一般的なテレビ放送の受信をはじめ、モデム2004を介して有線又は無線による通信ネットワークに接続することにより一方向（送信者から受信者）又は双方向（送信者と受信者間、又は受信者間同士）の情報通信をすることもできる。テレビジョン装置の操作は、筐体に組みこまれたスイッチ又は別体のリモコン操作機2006により行うことが可能であり、このリモコン操作機にも出力する情報を表示する表示部2007が設けられていても良い。

【0336】

また、テレビジョン装置にも、主画面2003の他にサブ画面2008を第2の表示用パネルで形成し、チャネルや音量などを表示する構成が付加されていても良い。この構成において、主画面2003を視野角の優れたEL表示用パネルで形成し、サブ画面を低消費電力で表示可能な液晶表示用パネルで形成しても良い。また、低消費電力化を優先させるためには、主画面2003を液晶表示用パネルで形成し、サブ画面をEL表示用パネルで形成し、サブ画面は点滅可能とする構成としても良い。本発明を用いると、このような大型基板を用いて、多くのTFTや電子部品を用いても、高性能で、かつ信頼性の高い半導体装置を生産性よく作製することができる。

【0337】

図20(B)は例えば20~80インチの大型の表示部を有するテレビジョン装置であり、筐体2010、操作部であるキーボード部2012、表示部2011、スピーカー部2013等を含む。本発明は、表示部2011の作製に適用される。図20(B)の表示部は、わん曲可能な物質を用いているので、表示部がわん曲したテレビジョン装置となっている。このように表示部の形状を自由に設計することができるので、所望な形状のテレビジョン装置を作製することができる。

【0338】

本発明により、表示機能を有する高性能かつ高信頼性の半導体装置を、生産性よく作製することができる。よって高性能、高信頼性のテレビジョン装置を生産性よく作製することができる。

【0339】

勿論、本発明はテレビジョン装置に限定されず、パーソナルコンピュータのモニタをはじめ、鉄道の駅や空港などにおける情報表示盤や、街頭における広告表示盤など大面積の表

10

20

30

40

50

示媒体としても様々な用途に適用することができる。

【0340】

(実施の形態10)

本実施の形態では、高性能、かつ高い信頼性を付与することを目的とした半導体装置の例について説明する。詳しくは半導体装置の一例として、マイクロプロセッサ及び非接触でデータの送受信を行うことのできる演算機能を備えた半導体装置の一例について説明する。

【0341】

図17は半導体装置の一例として、マイクロプロセッサ500を示す。このマイクロプロセッサ500は、上記したように本形態に係る半導体基板により製造されるものである。このマイクロプロセッサ500は、演算回路501(Arithmetic logic unit。ALUともいう。)、演算回路制御部502(ALU Controller)、命令解析部503(Instruction Decoder)、割り込み制御部504(Interrupt Controller)、タイミング制御部505(Timing Controller)、レジスタ506(Register)、レジスタ制御部507(Register Controller)、バスインターフェース508(Bus I/F)、読み出し専用メモリ509、及びメモリインターフェース510(ROM I/F)を有している。

10

【0342】

バスインターフェース508を介してマイクロプロセッサ500に入力された命令は、命令解析部503に入力され、デコードされた後、演算回路制御部502、割り込み制御部504、レジスタ制御部507、タイミング制御部505に入力される。演算回路制御部502、割り込み制御部504、レジスタ制御部507、タイミング制御部505は、デコードされた命令に基づき各種制御を行う。具体的に演算回路制御部502は、演算回路501の動作を制御するための信号を生成する。また、割り込み制御部504は、マイクロプロセッサ500のプログラム実行中に、外部の入出力装置や周辺回路からの割り込み要求を、その優先度やマスク状態から判断して処理する。レジスタ制御部507は、レジスタ506のアドレスを生成し、マイクロプロセッサ500の状態に応じてレジスタ506の読み出しや書き込みを行う。タイミング制御部505は、演算回路501、演算回路制御部502、命令解析部503、割り込み制御部504、レジスタ制御部507の動作のタイミングを制御する信号を生成する。例えばタイミング制御部505は、基準クロック信号CLK1を元に、内部クロック信号CLK2を生成する内部クロック生成部を備えており、クロック信号CLK2を上記各種回路に供給する。なお、図17に示すマイクロプロセッサ500は、その構成を簡略化して示した一例にすぎず、実際にはその用途によって多種多様な構成を備えることができる。

20

【0343】

このようなマイクロプロセッサ500は、ガラス基板上に接合された結晶方位が一定の単結晶半導体層によって集積回路が形成されているので、処理速度の高速化のみならず低消費電力化を図ることができる。

30

【0344】

次に、非接触でデータの送受信を行うことのできる演算機能を備えた半導体装置の一例について図18を参照して説明する。図18は無線通信により外部装置と信号の送受信を行って動作するコンピュータ(以下、「RFCPU」という)の一例を示す。RFCPU511は、アナログ回路部512とデジタル回路部513を有している。アナログ回路部512として、共振容量を有する共振回路514、整流回路515、定電圧回路516、リセット回路517、発振回路518、復調回路519と、変調回路520を有している。デジタル回路部513は、RFインターフェース521、制御レジスタ522、クロックコントローラ523、インターフェース524、中央処理ユニット525、ランダムアクセスメモリ526、読み出し専用メモリ527を有している。

40

【0345】

50

このような構成の R F C P U 5 1 1 の動作は概略以下の通りである。アンテナ 5 2 8 が受信した信号は共振回路 5 1 4 により誘導起電力を生じる。誘導起電力は、整流回路 5 1 5 を経て容量部 5 2 9 に充電される。この容量部 5 2 9 はセラミックコンデンサーや電気二重層コンデンサーなどのキャパシタで形成されていることが好ましい。容量部 5 2 9 は R F C P U 5 1 1 と一緒に形成されている必要はなく、別部品として R F C P U 5 1 1 を構成する絶縁表面を有する基板に取り付けられていれば良い。

【 0 3 4 6 】

リセット回路 5 1 7 は、デジタル回路部 5 1 3 をリセットし初期化する信号を生成する。例えば、電源電圧の上昇に遅延して立ち上がる信号をリセット信号として生成する。発振回路 5 1 8 は、定電圧回路 5 1 6 により生成される制御信号に応じて、クロック信号の周波数とデューティー比を変更する。ローパスフィルタで形成される復調回路 5 1 9 は、例えば振幅変調 (A S K) 方式の受信信号の振幅の変動を二値化する。変調回路 5 2 0 は、送信データを振幅変調 (A S K) 方式の送信信号の振幅を変動させて送信する。変調回路 5 2 0 は、共振回路 5 1 4 の共振点を変化させることで通信信号の振幅を変化させている。クロックコントローラ 5 2 3 は、電源電圧又は中央処理ユニット 5 2 5 における消費電流に応じてクロック信号の周波数とデューティー比を変更するための制御信号を生成している。電源電圧の監視は電源管理回路 5 3 0 が行っている。

10

【 0 3 4 7 】

アンテナ 5 2 8 から R F C P U 5 1 1 に入力された信号は復調回路 5 1 9 で復調された後、R F インターフェース 5 2 1 で制御コマンドやデータなどに分解される。制御コマンドは制御レジスタ 5 2 2 に格納される。制御コマンドには、読み出し専用メモリ 5 2 7 に記憶されているデータの読み出し、ランダムアクセスメモリ 5 2 6 へのデータの書き込み、中央処理ユニット 5 2 5 への演算命令などが含まれている。中央処理ユニット 5 2 5 は、インターフェース 5 2 4 を介して読み出し専用メモリ 5 2 7 、ランダムアクセスメモリ 5 2 6 、制御レジスタ 5 2 2 にアクセスする。インターフェース 5 2 4 は、中央処理ユニット 5 2 5 が要求するアドレスより、読み出し専用メモリ 5 2 7 、ランダムアクセスメモリ 5 2 6 、制御レジスタ 5 2 2 のいずれかに対するアクセス信号を生成する機能を有している。

20

【 0 3 4 8 】

中央処理ユニット 5 2 5 の演算方式は、読み出し専用メモリ 5 2 7 に O S (オペレーティングシステム) を記憶させておき、起動とともにプログラムを読み出し実行する方式を採用することができる。また、専用回路で演算回路を構成して、演算処理をハードウェア的に処理する方式を採用することもできる。ハードウェアとソフトウェアを併用する方式では、専用の演算回路で一部の処理を行い、残りの演算をプログラムを使って中央処理ユニット 5 2 5 が実行する方式を適用することができる。

30

【 0 3 4 9 】

このような R F C P U 5 1 1 は、ガラス基板上に接合された結晶方位が一定の単結晶半導体層によって集積回路が形成されているので、処理速度の高速化のみならず低消費電力化を図ることができる。それにより、電力を供給する容量部 5 2 9 を小型化しても長時間の動作を保証することができる。

40

【 0 3 5 0 】

(実施の形態 1 1)

本実施の形態を図 1 4 を用いて説明する。本実施の形態は、実施の形態 1 乃至 8 で作製する半導体装置を有するパネルを用いたモジュールの例を示す。本実施の形態では、高性能で、かつ高信頼性を付与することを目的とした半導体装置を有するモジュールの例を説明する。

【 0 3 5 1 】

図 1 4 (A) に示す情報端末のモジュールは、プリント配線基板 9 4 6 に、コントローラ 9 0 1 、中央処理装置 (C P U) 9 0 2 、メモリ 9 1 1 、電源回路 9 0 3 、音声処理回路 9 2 9 及び送受信回路 9 0 4 や、その他、抵抗、バッファ、容量素子等の素子が実装され

50

ている。また、パネル 900 がフレキシブル配線基板 (FPC) 908 を介してプリント配線基板 946 に接続されている。

【0352】

パネル 900 には、発光素子が各画素に設けられた画素領域 905 と、画素領域 905 が有する画素を選択する第1の走査線駆動回路 906a、第2の走査線駆動回路 906b と、選択された画素にビデオ信号を供給する信号線駆動回路 907 とが設けられている。

【0353】

プリント配線基板 946 に備えられたインターフェース (I/F) 909 を介して、各種制御信号の入出力が行われる。また、アンテナとの間の信号の送受信を行なうためのアンテナ用ポート 910 が、プリント配線基板 946 に設けられている。

10

【0354】

なお、本実施の形態ではパネル 900 にプリント配線基板 946 が FPC 908 を介して接続されているが、必ずしもこの構成に限定されない。COG (Chip on Glass) 方式を用い、コントローラ 901、音声処理回路 929、メモリ 911、CPU 902 または電源回路 903 をパネル 900 に直接実装させるようにしても良い。また、プリント配線基板 946 には、容量素子、バッファ等の各種素子が設けられ、電源電圧や信号にノイズがのったり、信号の立ち上がりが鈍ったりすることを防いでいる。

【0355】

図14 (B) は、図14 (A) に示したモジュールのブロック図を示す。このモジュール 999 は、メモリ 911 として VRAM 932、DRAM 925、フラッシュメモリ 926 などが含まれている。VRAM 932 にはパネルに表示する画像のデータが、DRAM 925 には画像データまたは音声データが、フラッシュメモリには各種プログラムが記憶されている。

20

【0356】

電源回路 903 では、パネル 900、コントローラ 901、CPU 902、音声処理回路 929、メモリ 911、送受信回路 931 に与える電源電圧が生成される。またパネルの仕様によっては、電源回路 903 に電流源が備えられている場合もある。

20

【0357】

CPU 902 は、制御信号生成回路 920、デコーダ 921、レジスタ 922、演算回路 923、RAM 924、CPU 用のインターフェース 935 などを有している。インターフェース 935 を介して CPU 902 に入力された各種信号は、一旦、レジスタ 922 に保持された後、演算回路 923、デコーダ 921 などに入力される。演算回路 923 では、入力された信号に基づき演算を行ない、各種命令を送る場所を指定する。一方、デコーダ 921 に入力された信号はデコードされ、制御信号生成回路 920 に入力される。制御信号生成回路 920 は入力された信号に基づき、各種命令を含む信号を生成し、演算回路 923 において指定された場所、具体的にはメモリ 911、送受信回路 931、音声処理回路 929、コントローラ 901 などに送る。

30

【0358】

メモリ 911、送受信回路 931、音声処理回路 929、コントローラ 901 は、それぞれ受けた命令に従って動作する。以下その動作について簡単に説明する。

40

【0359】

入力手段 930 から入力された信号は、インターフェース 909 を介してプリント配線基板 946 に実装された CPU 902 に送られる。制御信号生成回路 920 は、ポインティングデバイスやキーボードなどの入力手段 930 から送られてきた信号に従い、VRAM 932 に格納してある画像データを所定のフォーマットに変換し、コントローラ 901 に送付する。

【0360】

コントローラ 901 は、パネルの仕様に合わせて CPU 902 から送られてきた画像データを含む信号にデータ処理を施し、パネル 900 に供給する。またコントローラ 901 は、電源回路 903 から入力された電源電圧や CPU 902 から入力された各種信号をもと

50

に、H sync 信号、V sync 信号、クロック信号CLK、交流電圧(AC Cont)、切り替え信号L/Rを生成し、パネル900に供給する。

【0361】

送受信回路904では、アンテナ933において電波として送受信される信号が処理されており、具体的にはアイソレータ、バンドパスフィルタ、VCO(Voltage Controlled Oscillator)、LPF(Low Pass Filter)、カプラ、バランなどの高周波回路を含んでいる。送受信回路904において送受信される信号のうち音声情報を含む信号が、CPU902からの命令に従って、音声処理回路929に送られる。

【0362】

CPU902の命令に従って送られてきた音声情報を含む信号は、音声処理回路929において音声信号に復調され、スピーカー928に送られる。またマイク927から送られてきた音声信号は、音声処理回路929において変調され、CPU902からの命令に従って、送受信回路904に送られる。

【0363】

コントローラ901、CPU902、電源回路903、音声処理回路929、メモリ911を、本実施の形態のパッケージとして実装することができる。本実施の形態は、アイソレータ、バンドパスフィルタ、VCO(Voltage Controlled Oscillator)、LPF(Low Pass Filter)、カプラ、バランなどの高周波回路以外であれば、どのような回路にも応用することができる。

【0364】

(実施の形態12)

本実施の形態を図14及び図15を用いて説明する。図15は、この実施の形態9で作製するモジュールを含む無線を用いた持ち運び可能な小型電話機(携帯電話)の一態様を示している。パネル900はハウジング1000に脱着自在に組み込んでモジュール999と容易に組み合わせできるようにしている。ハウジング1000は組み入れる電子機器に合わせて、形状や寸法を適宜変更することができる。

【0365】

パネル900を固定したハウジング1000はプリント配線基板946に嵌着されモジュールとして組み立てられる。プリント配線基板946には、コントローラ、CPU、メモリ、電源回路、その他、抵抗、バッファ、容量素子等が実装されている。さらに、マイクロフォン994及びスピーカー995を含む音声処理回路、送受信回路などの信号処理回路993が備えられている。パネル900はFPC908を介してプリント配線基板946に接続される。

【0366】

このようなモジュール999、入力手段998、バッテリ997は筐体996に収納される。パネル900の画素領域は筐体996に形成された開口窓から視認できよう配置されている。

【0367】

図15で示す筐体996は、電話機の外観形状を一例として示している。しかしながら、本実施の形態に係る電子機器は、その機能や用途に応じてさまざまな態様に変容し得る。以下に示す実施の形態で、その態様の一例を説明する。

【0368】

(実施の形態13)

本発明を適用して、様々な表示機能を有する半導体装置を作製することができる。即ち、それら表示機能を有する半導体装置を表示部に組み込んだ様々な電子機器に本発明を適用できる。本実施の形態では、高性能でかつ高信頼性を付与することを目的とした表示機能を有する半導体装置を有する電子機器の例を説明する。

【0369】

その様な本発明に係る電子機器として、テレビジョン装置(単にテレビ、又はテレビジョ

10

20

30

40

50

ン受信機ともよぶ)、デジタルカメラ、デジタルビデオカメラ等のカメラ、携帯電話装置(単に携帯電話機、携帯電話ともよぶ)、PDA等の携帯情報端末、携帯型ゲーム機、コンピュータ用のモニタ、コンピュータ、カーオーディオ等の音響再生装置、家庭用ゲーム機等の記録媒体を備えた画像再生装置(具体的にはDigital Versatile Disc (DVD))等が挙げられる。その具体例について、図19及び図24を参照して説明する。

【0370】

図19(A)に示す携帯情報端末機器は、本体9201、表示部9202等を含んでいる。表示部9202は、本発明の半導体装置を適用することができる。その結果、高性能でかつ信頼性の高い携帯情報端末機器を提供することができる。

10

【0371】

図19(B)に示すデジタルビデオカメラは、表示部9701、表示部9702等を含んでいる。表示部9701は本発明の半導体装置を適用することができる。その結果、高性能でかつ信頼性の高いデジタルビデオカメラを提供することができる。

【0372】

図19(C)に示す携帯電話機は、本体9101、表示部9102等を含んでいる。表示部9102は、本発明の半導体装置を適用することができる。その結果、高性能でかつ信頼性の高い携帯電話機を提供することができる。

20

【0373】

図19(D)に示す携帯型のテレビジョン装置は、本体9301、表示部9302等を含んでいる。表示部9302は、本発明の半導体装置を適用することができる。その結果、高性能でかつ信頼性の高い携帯型のテレビジョン装置を提供することができる。またテレビジョン装置としては、携帯電話機などの携帯端末に搭載する小型のものから、持ち運びをすることができる中型のもの、また、大型のもの(例えば40インチ以上)まで、幅広いものに、本発明の半導体装置を適用することができる。

【0374】

図19(E)に示す携帯型のコンピュータは、本体9401、表示部9402等を含んでいる。表示部9402は、本発明の半導体装置を適用することができる。その結果、高性能でかつ信頼性の高い携帯型のコンピュータを提供することができる。

30

【0375】

図24は本発明を適用した携帯電話機の一例であり、図15及び図19(C)に示した携帯電話機とは異なる例を示す。図24の携帯電話機において図24(A)が正面図、図24(B)が背面図、図24(C)が展開図である。携帯電話機は、電話と携帯情報端末の双方の機能を備えており、コンピュータを内蔵し、音声通話以外にも様々なデータ処理が可能な所謂スマートフォンである。

【0376】

携帯電話機は、筐体1001及び1002の二つの筐体で構成されている。筐体1001には、表示部1101、スピーカー1102、マイクロフォン1103、操作キー1104、ポインティングデバイス1105、カメラ用レンズ1106、外部接続端子1107、イヤホン端子1108等が備えられ、筐体1002には、キーボード1201、外部メモリスロット1202、カメラ用レンズ1203、ライト1204等が備えられている。また、アンテナは筐体1001内部に内蔵されている。

40

【0377】

また、上記構成に加えて、非接触ICチップ、小型記録装置等を内蔵していてもよい。

【0378】

他の上記実施の形態に示される半導体装置を組み込むことが可能である表示部1101は、使用形態に応じて表示の方向が適宜変化する。表示部1101と同一面上にカメラ用レンズ1106を備えているため、テレビ電話が可能である。また、表示部1101をファインダーとしてカメラ用レンズ1203及びライト1204で静止画及び動画の撮影が可能である。スピーカー1102及びマイクロフォン1103は音声通話に限らず、テレビ

50

電話、録音、再生等が可能である。操作キー1104では、電話の発着信、電子メール等の簡単な情報入力、画面のスクロール、カーソル移動等が可能である。更に、図24(A)に示す重なり合った筐体1001と筐体1002は、スライドして図24(C)のように展開し、携帯情報端末として使用できる。この場合、キーボード1201、ポインティングデバイス1105を用い円滑な操作が可能である。外部接続端子1107はACアダプタ及びUSBケーブル等の各種ケーブルと接続可能であり、充電及びコンピュータ等とのデータ通信が可能である。また、外部メモリスロット1202に記録媒体を挿入しより大量のデータ保存及び移動に対応できる。

【0379】

また、上記機能に加えて、赤外線通信機能、テレビ受信機能等を備えたものであってよい。

【0380】

表示部1101は、本発明の半導体装置を適用することができるため、高性能でかつ信頼性の高い携帯電話機を提供することができる。

【0381】

また、本発明の半導体装置は、照明装置として用いることもできる。本発明を適用した半導体装置は、小型の電気スタンドや室内の大型な照明装置として用いることもできる。さらに、本発明の半導体装置を液晶表示装置のバックライトとして用いることもできる。

【0382】

このように、本発明の半導体装置により、高性能であり、かつ信頼性の高い電子機器を提供することができる。

【実施例1】

【0383】

本実施例では、本発明を用いて再単結晶化して形成した半導体基板の実験結果を示す。

【0384】

厚さ0.7mmのガラス基板に単結晶シリコン基板より転載した単結晶シリコン層を形成する。単結晶シリコン基板にイオン照射により脆弱化層を形成する。単結晶シリコン基板をガラス基板に貼り合わせ(接合し)、加熱処理を行って、ガラス基板に単結晶シリコン層を形成した。接合は絶縁層を介して行い、試料の構造はガラス基板、酸化珪素膜(膜厚50nm)、窒化酸化珪素膜(膜厚50nm)、酸化窒化珪素膜(膜厚50nm)、単結晶シリコン層の積層構造とした。なお、酸化珪素膜は、有機シランガスを用いて化学気相成長法により形成した。

【0385】

単結晶シリコン層にパルス発振の波長308nmのエキシマレーザを照射した。なおエネルギー密度は482mJ/cm²とした。マスクを用いて、照射領域と非照射領域は2μm間隔とした。また、試料は500℃に加熱したステージ上に設置した。

【0386】

結晶性の向上の効果は、ラマンシフト(Raman Shift)、ラマンスペクトルの半値全幅(FWHM; full width at half maximum)、電子後方散乱回折像(EBSP; Electron Back Scatter Diffraction Pattern)により評価することができる。

【0387】

レーザ照射前の単結晶シリコン層(図27では未照射と記載し点線で示す)及びレーザ照射後の単結晶シリコン層(図27では照射と記載し実線で示す)にラマン測定を行った。図27にラマン測定結果を示す。なお、図27において横軸は波数であり縦軸は強度である。図27の測定結果より、未照射の単結晶シリコン層及び照射後の単結晶シリコン層のラマンシフトと半値全幅を表1のように得た。

【0388】

10

20

30

40

【表1】

	ラマンシフト[cm ⁻¹]	半値全幅[cm ⁻¹]
未照射	519.414	4.68195
照射	519.243	3.41082

【0389】

表1に示すように、未照射の単結晶シリコン層と比較して、照射後の単結晶シリコン層は、半値全幅が小さくなっていること、より良好な結晶状態をとったことが確認できる。

【0390】

また図28(A)に、照射後の単結晶シリコン層の表面のEBSPの測定データから得られた結果を示す。

10

【0391】

図28(A)は、単結晶シリコン層の表面のEBSPの測定データから得られた逆極点図(IPF; inverse pole figure)マップであり、図28(B)は、結晶の各面方位をカラーコード化し、IPFマップの配色と結晶方位(結晶軸)の関係を示すカラーコードマップである。

【0392】

図28(A)のIPFマップから、単結晶シリコン層の表面は(001)方位を有していることが分かる。図28(A)のIPFのマップが、図28(B)のカラーコードマップの(001)方位を示す色(カラー画面では赤色)一色である像であることから、再単結晶化を行っても結晶方位が(100)に揃っていることが確認できる。

20

【0393】

また、図29に照射後の単結晶シリコン層の走査電子顕微鏡(SEM; Scanning Electron Microscope)による観察を行った。図29に照射後の単結晶シリコン層のSEM像を示す。図29のSEM像において、白い領域が照射領域であり、周囲の灰色の単結晶領域を結晶成長の核として照射領域において再単結晶化が行われている。

【0394】

以上のように、本発明によりガラス基板へ転載された単結晶シリコン層の結晶性を向上することができる。そのような単結晶半導体層を用いて、高性能及び高信頼性な様々な半導体素子、記憶素子、集積回路などを含む半導体装置を歩留まり良く作製することができる。

30

【図面の簡単な説明】

【0395】

【図1】本発明の半導体基板の作製方法を説明する図。

40

【図2】本発明の半導体基板の作製方法を説明する図。

【図3】本発明の半導体基板の作製方法を説明する図。

【図4】本発明の半導体基板の作製方法を説明する図。

【図5】本発明の半導体基板の作製方法を説明する図。

【図6】本発明の半導体基板の作製方法を説明する図。

【図7】本発明の半導体装置の作製方法を説明する図。

【図8】本発明の半導体装置の作製方法を説明する図。

【図9】本発明の半導体装置を説明する図。

【図10】本発明の半導体装置を説明する図。

【図11】本発明の半導体装置を説明する図。

【図12】本発明に適用できる発光素子の構成を説明する図。

【図13】本発明に適用できる発光素子の構成を説明する図。

【図14】本発明が適用される電子機器を示す図。

【図15】本発明が適用される電子機器を示す図。

50

【図16】本発明が適用される電子機器の主要な構成を示すブロック図。

【図17】半導体基板により得られるマイクロプロセッサの構成を示すブロック図。

【図18】半導体基板により得られるR F C P Uの構成を示すブロック図。

【図19】本発明が適用される電子機器を示す図。

【図20】本発明が適用される電子機器を示す図。

【図21】本発明の半導体装置の作製方法を説明する図。

【図22】本発明の半導体装置の作製方法を説明する図。

【図23】本発明の半導体基板の作製方法を説明する図。

【図24】本発明が適用される電子機器を示す図。

【図25】水素イオン種のエネルギーダイアグラムについて示す図である。 10

【図26】イオンの質量分析結果を示す図である。

【図27】単結晶シリコン層のラマン測定結果を示す

【図28】単結晶シリコン層の表面のE B S Pの測定データから得られた結果を示す図。

【図29】単結晶シリコン層のS E M像を示す図。

【図30】イオンの質量分析結果を示す図である。

【図31】加速電圧を80kVとした場合の水素元素の深さ方向のプロファイル(実測値及び計算値)を示す図である。

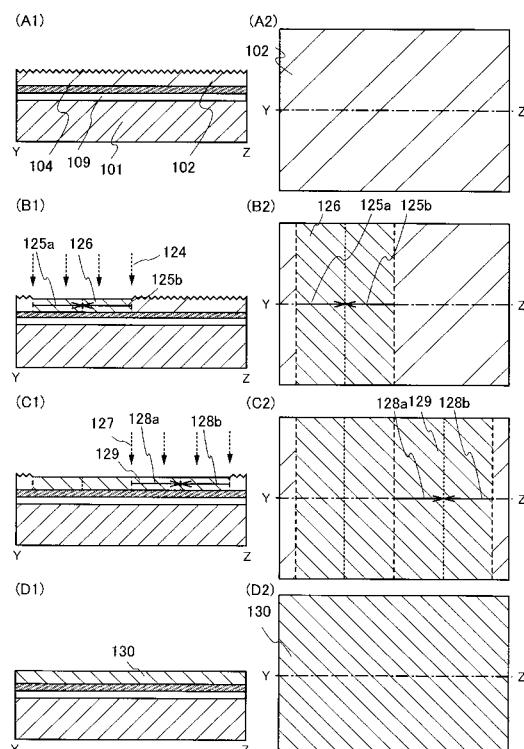
【図32】加速電圧を80kVとした場合の水素元素の深さ方向のプロファイル(実測値、計算値、及びフィッティング関数)を示す図である。

【図33】加速電圧を60kVとした場合の水素元素の深さ方向のプロファイル(実測値、計算値、及びフィッティング関数)を示す図である。

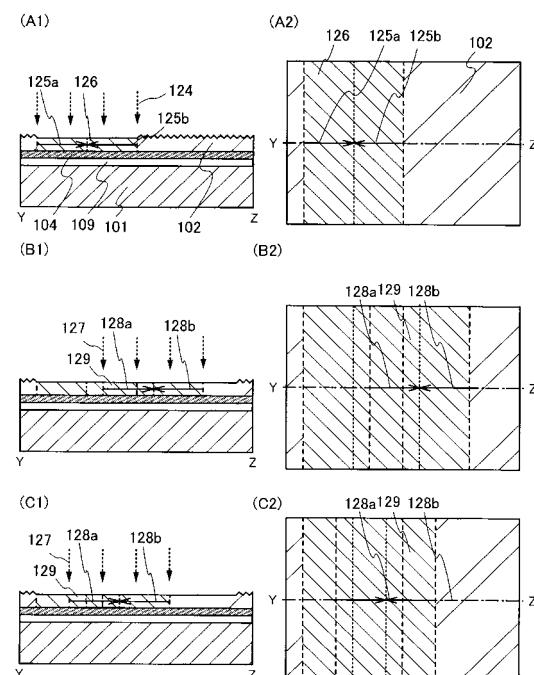
【図34】加速電圧を40kVとした場合の水素元素の深さ方向のプロファイル(実測値、計算値、及びフィッティング関数)を示す図である。

【図35】フィッティングパラメータの比(水素元素比及び水素イオン種比)をまとめた図である。

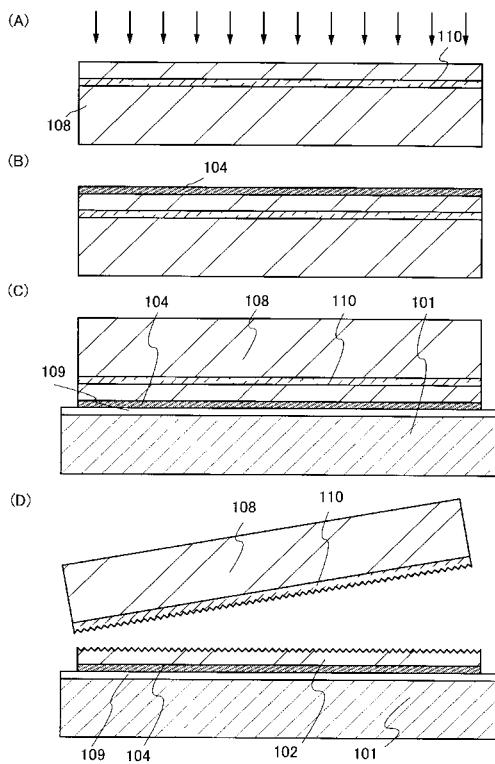
【図1】



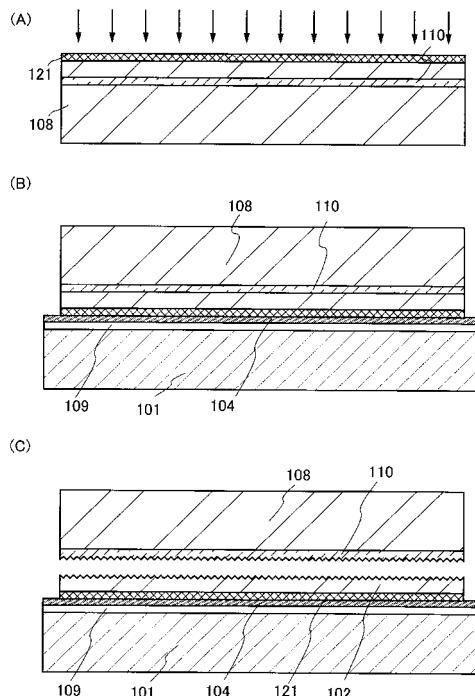
【図2】



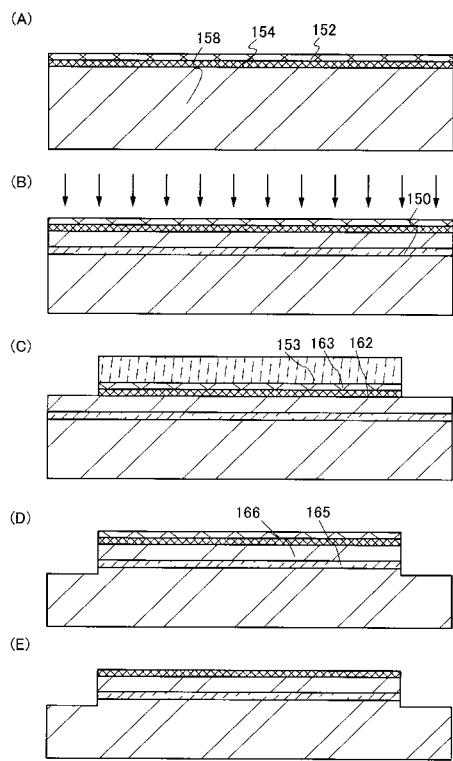
【図3】



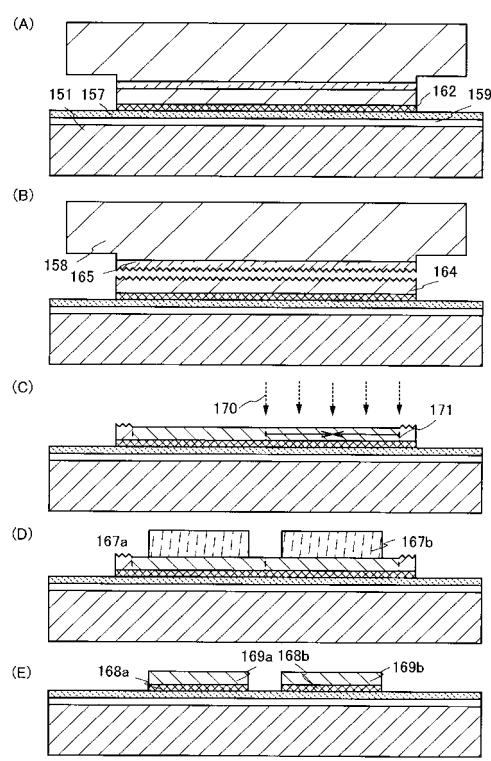
【図4】



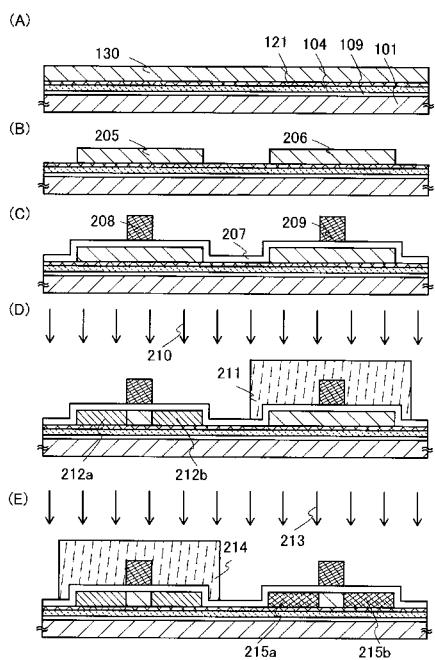
【図5】



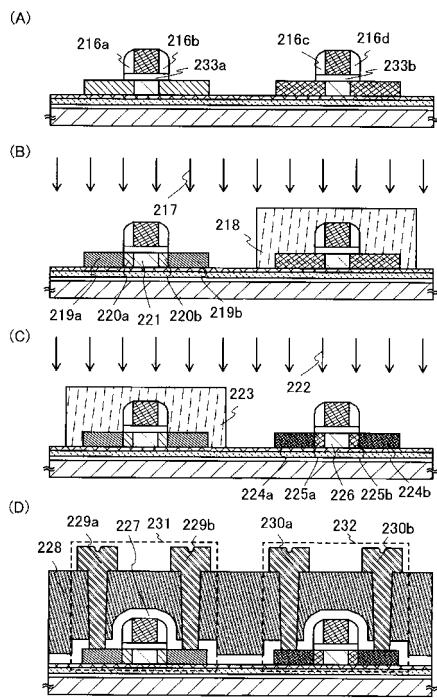
【図6】



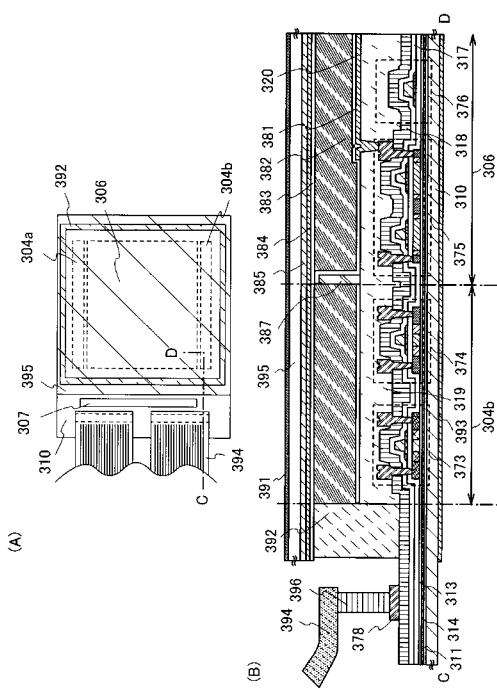
【図7】



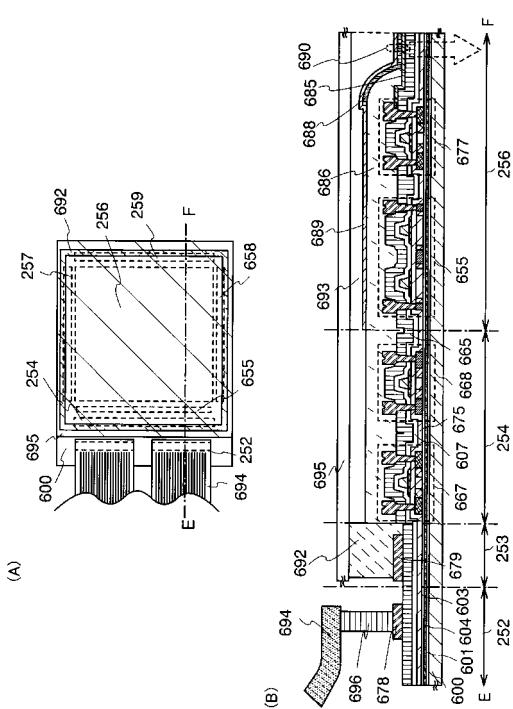
【図8】



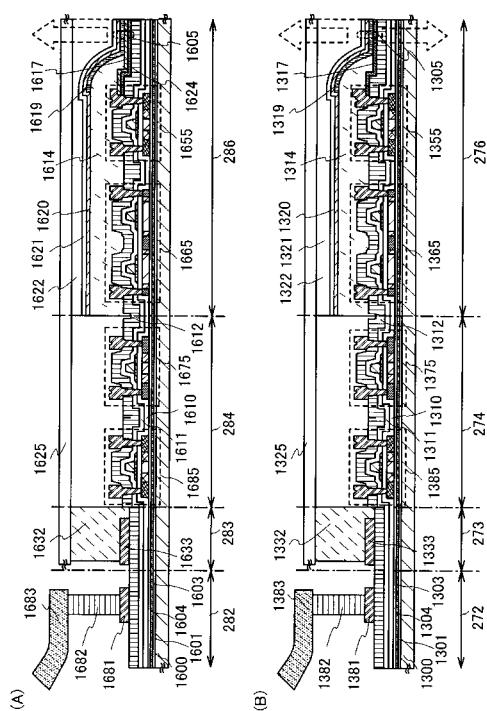
【図9】



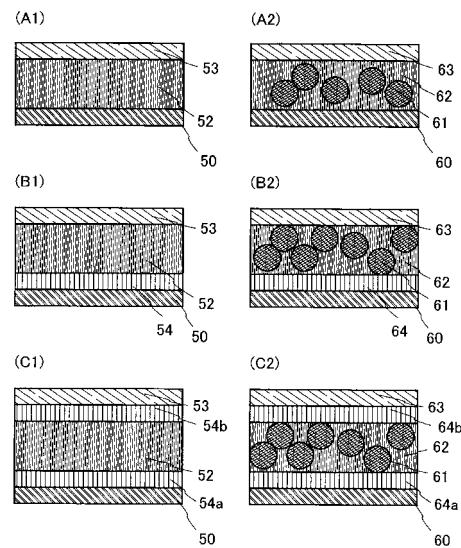
【図10】



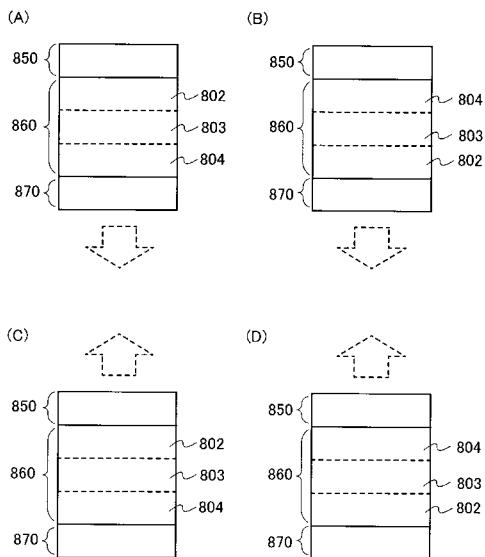
【 図 1 1 】



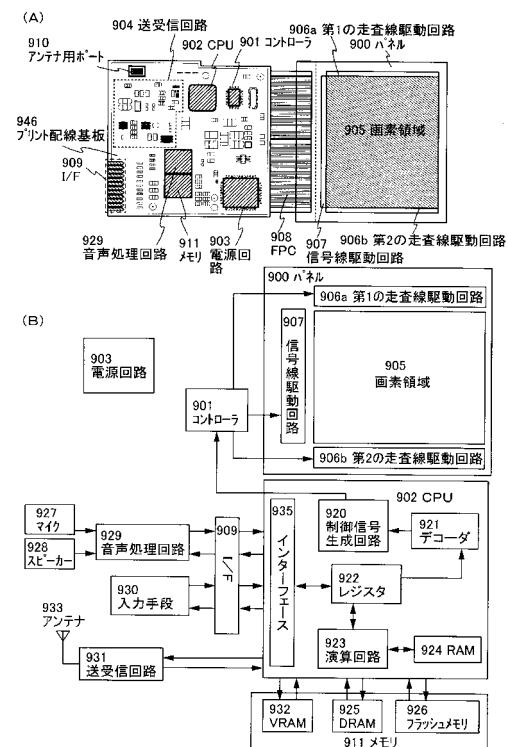
【図12】



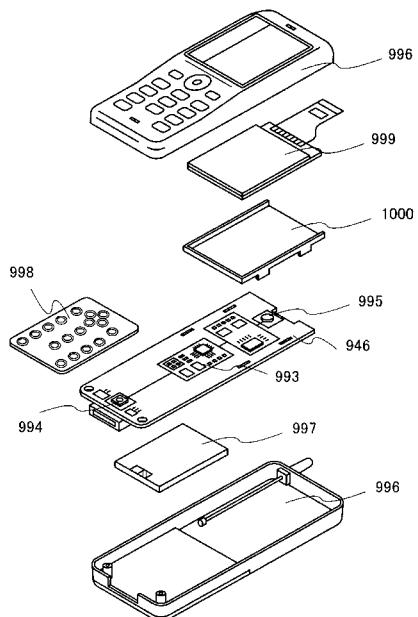
【 図 1 3 】



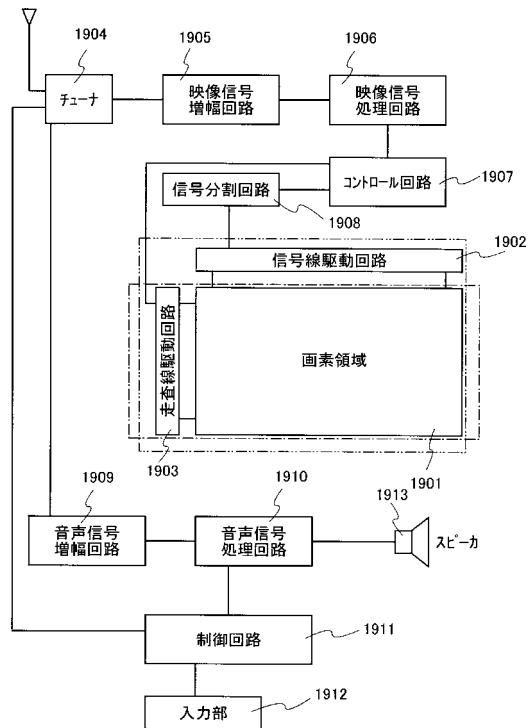
【 図 1 4 】



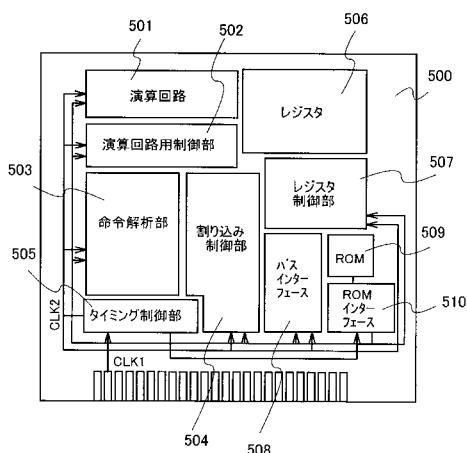
【図15】



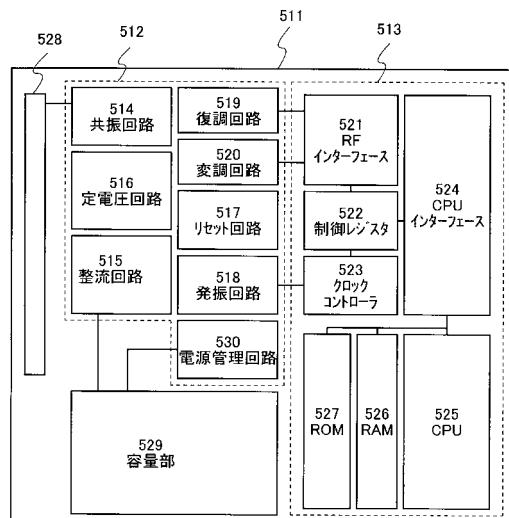
【図16】



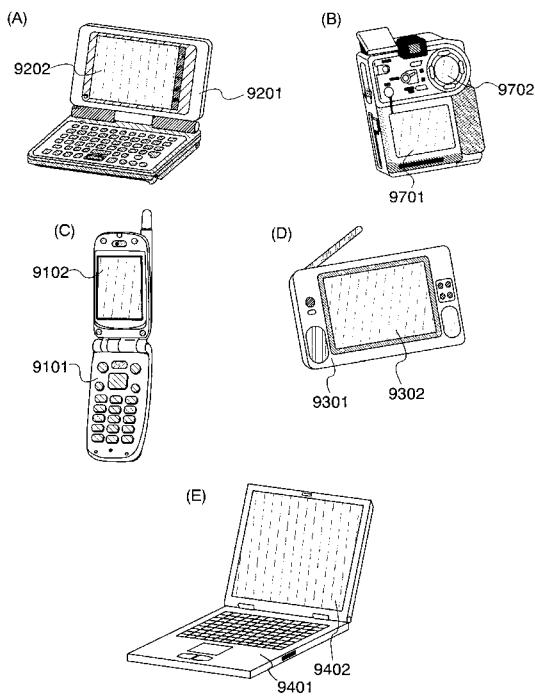
【図17】



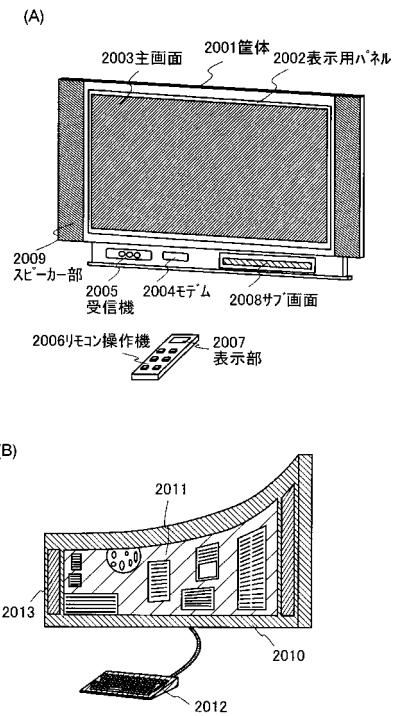
【図18】



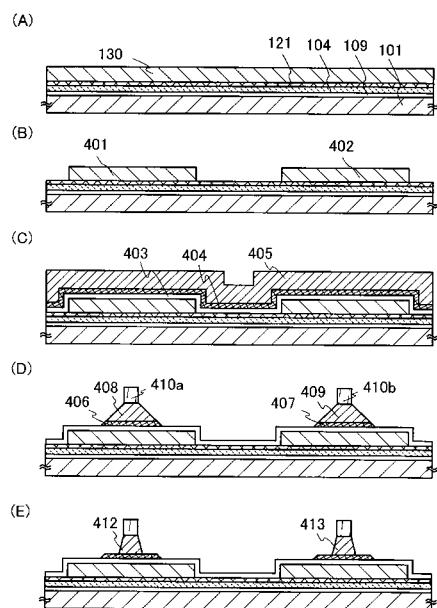
【図19】



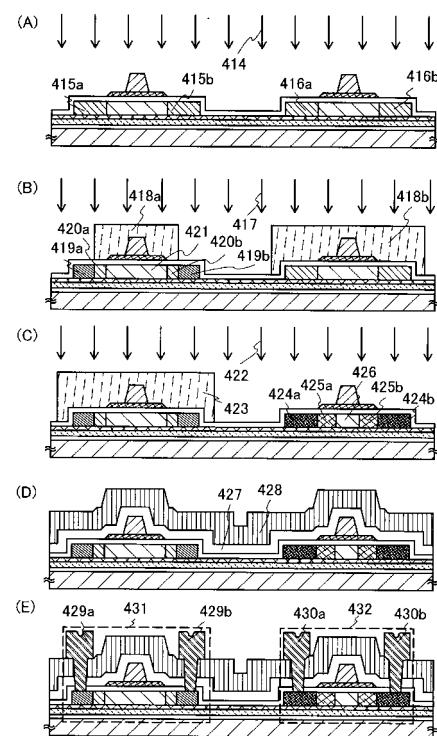
【図20】



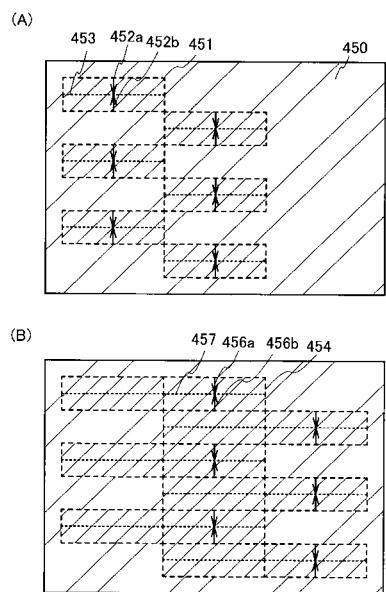
【図21】



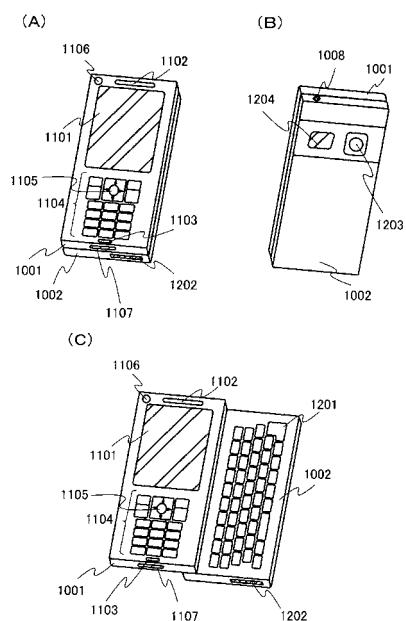
【図22】



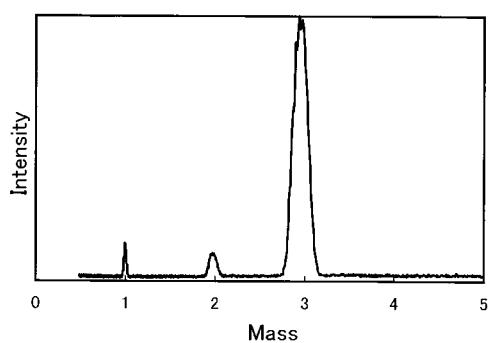
【図23】



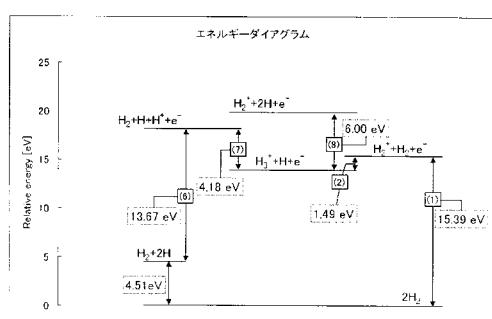
【図24】



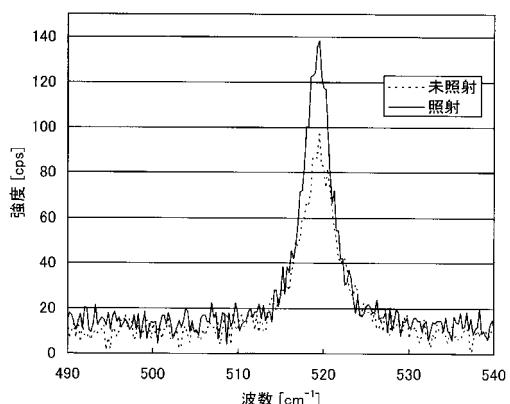
【図25】



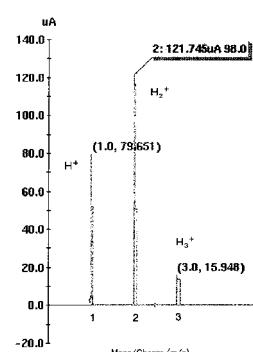
【図26】



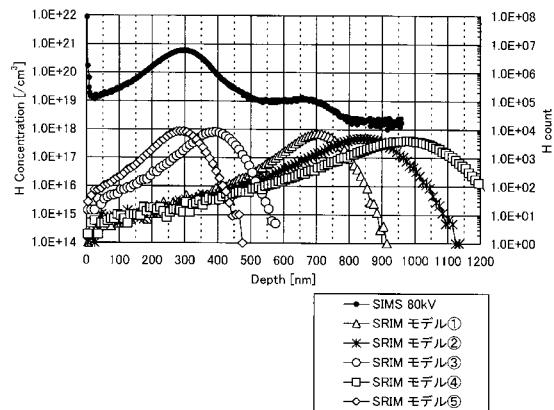
【図27】



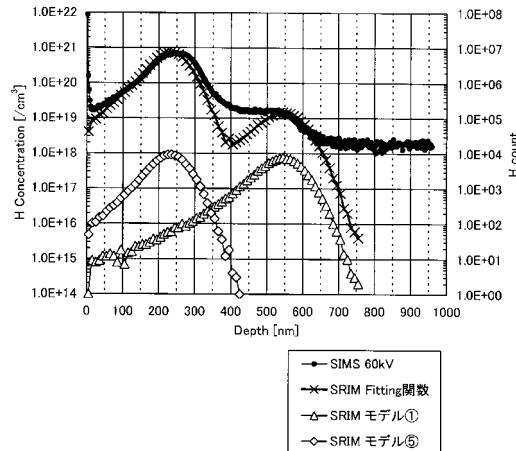
【図30】



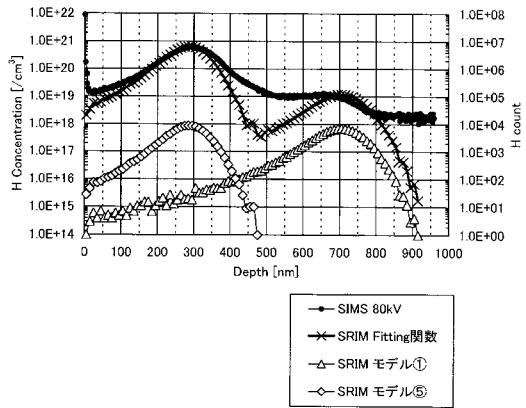
【図3-1】



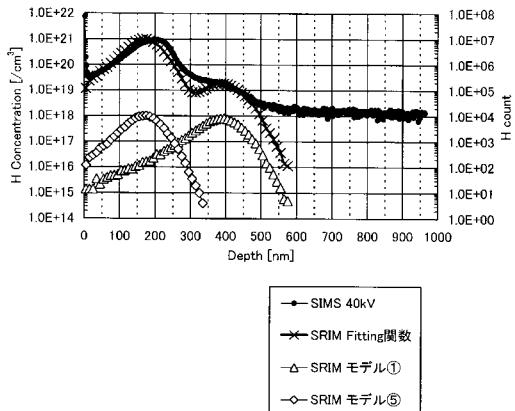
【図3-3】



【図3-2】



【図3-4】

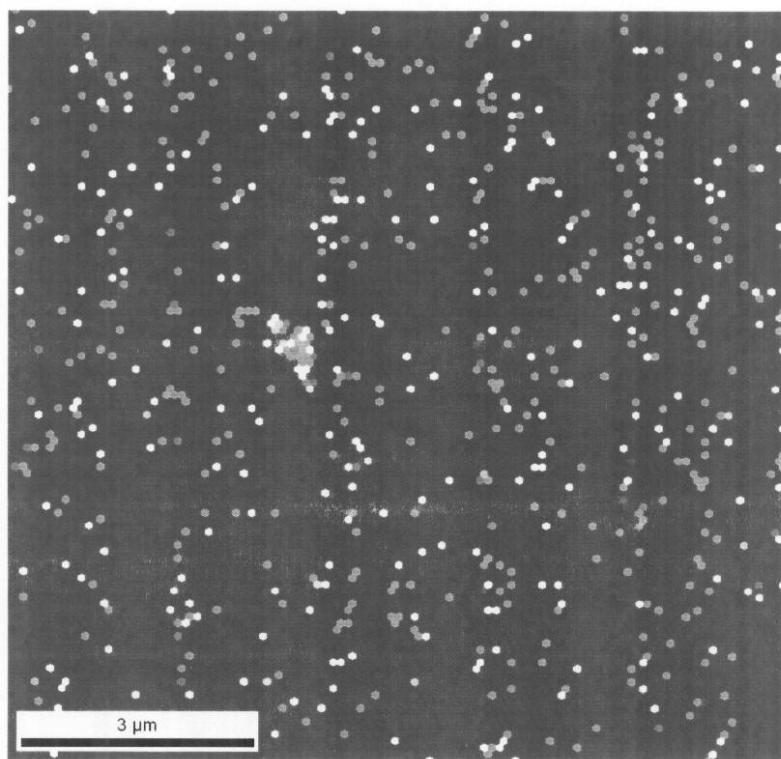


【図3-5】

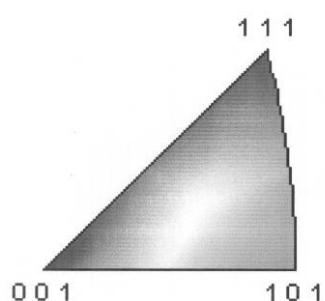
加速電圧	水素元素(H)比 (X : Y)	水素イオン種比 (X : Y / 3)
80kV	1 : 44.1	1 : 14.7
60kV	1 : 42.5	1 : 14.2
40kV	1 : 43.5	1 : 14.5

【図28】

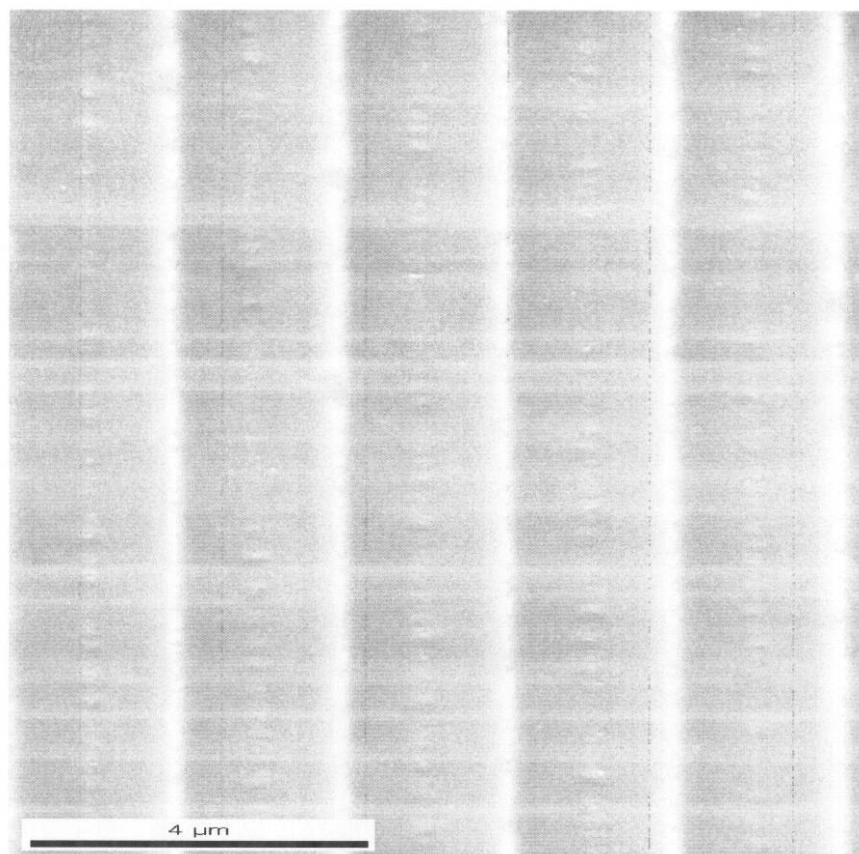
(A)



(B)



【図29】



フロントページの続き

(51) Int.Cl.	F I	テーマコード(参考)
H 01 L 29/786 (2006.01)	H 01 L 29/78	627D
H 01 L 27/08 (2006.01)	H 01 L 27/08	331E
H 01 L 51/50 (2006.01)	H 05 B 33/14	A
H 01 L 21/322 (2006.01)	H 01 L 21/322	X