(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3952323号
(P3952323)
(45)発行日　平成19年8月1日(2007.8.1)　(24)登録日　平成19年5月11日(2007.5.11)

(51)Int.Cl.　F I
H03L 7/093 (2006.01)　H03L 7/08 E

請求項の数 7 (全 7 頁)

(21)出願番号　特願平9-110460
(22)出願日　平成9年4月11日(1997.4.11)
(65)公開番号　特開平10-41813
(43)公開日　平成10年2月13日(1998.2.13)
審査請求日　平成15年5月28日(2003.5.28)
(31)優先権主張番号　9608622.8
(32)優先日　平成8年4月25日(1996.4.25)
(33)優先権主張国　英国(GB)

前置審査

(73)特許権者　593096712
インテル　コーポレイション
アメリカ合衆国　９５０５２　カリフォルニア州　サンタ　クララ　ミッション　カレッジ　ブールバード　２２００
(74)代理人　100079980
弁理士　飯田　伸行
(72)発明者　デイヴィット　スチュアート　クラーク
イギリス　エスエヌ２　６ティゼット，ウイルトシア　，キングズダウン，ウイロウブルック，プリチャード　クロウス　１
(72)発明者　アイアン　ゴットフリイ　フォベスター
イギリス　ジーエル７　４エイアール，グロスターシア，フェアフォード，ロンドン　ロード，パンカー（番地なし）
最終頁に続く

(54)【発明の名称】位相同期回路

(57)【特許請求の範囲】
【請求項１】
電圧制御発振器と、前記電圧制御発振器を駆動するための増幅手段と、前記電圧制御発振器の出力から引き出された信号と基準発振器から引き出された信号の間の位相誤差に従って極性が変化するパルスのための出力を有する電荷ポンプ回路とを有する位相同期回路において、
前記増幅手段は、信号を受信するための電荷ポンプ回路の出力と接続された第１の増幅器と、前記第１の増幅器と直列に接続された第２の増幅器とを有し、
前記第１の増幅器又は第２の増幅器の一方の増幅器の出力は供給電圧の電位差の大部分を振動させることができ、その周波数を制御するための前記電圧制御発振器に接続され、前記第１の増幅器又は第２の増幅器の他方の増幅器はループフィルタにより電荷ポンプ回路の出力に接続された低インピーダンスの出力を有することを特徴とする位相同期回路。
【請求項２】
前記第１の増幅器又は第２の増幅器の一方は、その出力が前記電圧制御発振器に接続され、高インピーダンスの出力を有する請求項１記載の位相同期回路。
【請求項３】
前記電圧制御発振器に接続された出力を有する増幅器は前記第１の増幅器である請求項１または２記載の位相同期回路。
【請求項４】
前記第２の増幅器は前記第２の増幅器のゲインが１よりも小さい大きさの抵抗フィードバ

ックを有する請求項３記載の位相同期回路。
【請求項５】
前記第１の増幅器と第２の増幅器は抵抗手段によって接続されている請求項４記載の位相同期回路。
【請求項６】
前記第２の増幅器はＮＰＮトランジスタのみを用いる請求項４または５記載の位相同期回路。
【請求項７】
請求項１から６のいずれかに記載のＲＦチャンネルシンセサイザのための位相同期回路を有することを特徴とするトランシーバ。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明はトランシーバのＲＦチャンネル周波数シンセサイザに用いられる位相同期回路に関し、特に無線ＬＡＮに使用されるトランシーバに関する。後者の一つの応用は、ホストプロセッサと通信を行なうラップトップやＰＯＳ端末などのポータブル端末に用いられ、トランシーバはＰＣＭＣＩＡ（パーソナルコンピュータメモリカード国際協会）カードのような標準ＰＣ拡張カードに適合する。このカードは標準供給電圧は3.0 ボルト±10％であり位相同期回路を導入することにより最低供給電圧を2.7 ボルトに制限することになる。
【０００２】
【従来の技術】
従来の多くの位相同期回路シンセサイザでは、図４に示すように電荷ポンプ回路は電圧制御発振器（ＶＣＯ）を直接駆動するように使用されるループフィルタを構成する部分は、出力が接地された電荷ポンプ回路に接続されている。
【０００３】
位相検出器１は電源２からの正のパルスまたは電源３からの負のパルスを、電圧制御発振器４の周波数が基準発振器の周波数より高周波であるか低周波であるかにより、電圧制御発振器４に供給する。
【０００４】
高周波回路に使われるれるＮＰＮトランジスタを全てに用いているバイポーラ電荷ポンプ回路が提案されている（GB-B-2 249 443）。なぜならＰＮＰトランジスタは利用できないか成果が低いからである。この場合、電荷ポンプ回路は電荷ポンプの出力を一定電圧に保つためのオペアンプに接続され、オペアンプの出力はＶＣＯ制御電圧を供給する。ＶＣＯの周波数分布が広範囲のときには、参照される低供給電圧の場合に、ＶＣＯからの必要な同調範囲を得るために増幅器の出力を供給電圧の振幅に近づけることが必要である。
【０００５】
従来のオペアンプ装置は図５に示されるように補足的な出力の段を用いる。しかしこれは一般的な３ボルトの電圧を供給する場合において相当な電圧を示す少なくとも２倍のダイオードｄｒｏｐ（トータルで約1.6 ボルト）によって出力の有用な増幅を減ずることになる。
【０００６】
図６に示される二者択一出力段階は（図５に見られるようなコレクタ接地よりも寧ろ）エミッタ接地モードの相補トランジスタを用いる。そしてこの二者択一出力段階はもし出力段階が適切に設計されていれば電圧ロスをほんの数100ミリボルトに減らすことができる。しかしながら、この電圧ロスを削減する過程で出力インピーダンスが図５に比べて増加してしまい、このことでオペアンプの仮想接地入力電圧における電荷ポンプの出力を制御することが難しくなる。
【０００７】
【発明が解決しようとする課題】

上記に加えて、全てのＮＰＮトランジスタを使っている電荷ポンプ回路が図６に見られる出力段階をもつオペアンプとの連結に使われているとすると、実際に実現するのは難しい。　何故なら電荷ポンプ出力電流は良いノイズパフォーマンスのため相対的に高い（１MHz において少なくとも±１ミリアンプ に10ｎｓから１μｓ継続されるパルス）からである。そしてこの電荷ポンプ出力電流はもしループ設定時間が影響を受けていなければ過渡現象下で増幅出力から供給される。多くの高周波数の行程においては図６にみられるような適切なゲインで１ミリアンプ 電源を必要とする相補ＰＮＰトランジスタ対は非常に大きくなる。

【０００８】

本発明は、従来の一般的な増幅器を二つの部分に分割することによって電圧制御発振器に増幅率の大きな電圧を供給し、また電荷ポンプ回路と共に用いる時に必要な低出力インピーダンスの高出力電流を供給することを可能とする位相同期回路を提供することを目的とする。

【０００９】

【課題を解決するための手段】

かかる目的を達成するために、本発明の位相同期回路は、電圧制御発振器と、電圧制御発振器を駆動するための増幅手段と、電圧制御発振器の出力から引き出された信号と基準発振器から引き出された信号の間の位相誤差に従って極性が変化するパルスのための出力を有する電荷ポンプ回路とを有する位相同期回路において、増幅手段は、信号を受信するための電荷ポンプ回路の出力と接続された第１の増幅器と、第１の増幅器と直列に接続された第２の増幅器とを有し、第１の増幅器又は第２の増幅器の一方の増幅器の出力は供給電圧の電位差の大部分を振動させることができ、その周波数を制御するための電圧制御発振器に接続され、第１の増幅器又は第２の増幅器の他方の増幅器はループフィルタにより電荷ポンプ回路の出力に接続された低インピーダンスの出力を有することを特徴とする。

【００１０】

【発明の実施の形態】

図１または図２を用いて本発明の位相同期回路の第一の実施形態を説明する。

図１に関して、位相同期回路は無線ＬＡＮに使用されるトランシーバのＲＦチャンネルをシンセサイズするためのローカル回路を形成する。トランシーバはＰＣＭＣＩＡ（パーソナルコンピュータメモリカード国際協会）サイズのカードに含まれている。ＰＣＭＣＩＡサイズのカードはラップトップやポスシステムに用いられる携帯用端末に合うように調整されている。会話のための周波数は2.4 ～2.5 ＧＨｚの範囲に含まれる。ＶＣＯは典型的に2.05～2.15ＧＨｚに同調される。このカードの標準供給電圧は3.0 ボルト ±10%であり、それゆえ少なくとも2.7 ボルト である。

【００１１】

ＲＦチャンネルは第１の増幅器５ａと第２の増幅器５ｂとが直列に接続された形式でオペアンプとして機能する増幅手段からの制御電圧を入力するＶＣＯ４の出力においてシンセサイズされ、オペアンプの反転入力は増幅器の出力へのフィードバック通路に設けられた第３の順のフィルタ６を有する。反転入力は電荷ポンプ７に接続され、非反転入力は電荷ポンプ７の基準電圧に接続されている。反転入力は位相検出器１によって制御されている。位相検出器１は基準発振器８の位相とカウンタ９で除算されたＶＣＯの出力との位相を比較する。カウンタ９での割り算の比率は異なる出力周波数に固定するための回路にあわせるために増加又は減少させられる。電荷ポンプ７はパルス幅や極性を位相誤差によって変化させるオペアンプへパルスを供給するが、そのパルスはいつも一定の振幅である。電荷ポンプは英国特許GB-B-2 249 443に示されているように動作する。

【００１２】

次に図２を用いて電荷ポンプ７と増幅手段の構成を詳細に説明する。

電荷ポンプ７から出力され操作増幅器５ａ，５ｂの非反転入力に入力されるパルスは１MHz で発生させられ、10nsから1 μｓまでの長さに延ばされ、振幅は±1ミリアンプである。電荷ポンプにはＮＰＮトランジスタだけを使う。なぜなら集積回路においてはＰＮＰ

トランジスタは有用ではなく、ゲインが限られ、周波数応答が電流の素早い切替えを妨げるからである。

【００１３】

基準発振器の位相に対応する位相検出器からの“up”パルス（ＶＣＯ出力のパルスの位相を進ませる）に応じて、電流源$Ｉ_1$によってバイアスされた異なったペアのトランジスタＱ３，Ｑ４はＡ（オペアンプ５ａの反転入力）におけるある極性の出力パルスを供給するためのトランジスタＱ５を駆動する。また、ＶＣＯの位相を遅らせる基準発振器に応じて、“ｄｏｗｎ”パルスは$Ｉ_2$によってバイアスされたトランジスタの異なるペアＱ１，Ｑ２によって発生させられ、またこの“ｄｏｗｎ”パルスはＡにも入力される。

【００１４】

Ｂ（オペアンプ５ａの非反転入力）は電流源Ｉ３によってバイアスされたトランジスタＱ６によってセットされた基準である。Ｑ１からＱ６はＮＰＮトランジスタである。Ａは仮想アースである。ステージ５ａはほぼ最大電圧振幅を供給するエミッタ接地出力段を用いた高出力インピーダンスを伴う高電圧ゲイン段であり、その出力は電圧制御発振器４の制御電圧に接続されている。ＡとＢの間の異なる入力はコレクタロードにおいてＱ９によってバイアスされ、コレクタロードにおいて別々のトランジスタＱ１０，Ｑ１１，Ｑ１２につながるＮＰＮトランジスタの異なるペアＱ７，Ｑ８に適用される。トランジスタＱ８のコレクタ出力はトランジスタＱ１３，Ｑ１４を通ってエミッタ接地の出力段につながれたトランジスタＱ１５，Ｑ１６のベースに供給され、トランジスタＱ８のコレクタ出力は上記のようにＶＣＯの制御電圧に供給される。

【００１５】

トランジスタＱ８のコレクタ出力はループフィルタを経て直に反転出力Ａと接続されることはない。なぜならＡにおける電圧振幅をこのＱ８のコレクタ出力に負わせており、またＡが高インピーダンスのために、Ａの水準に影響するからである。それゆえオペアンプ５ａ，５ｂはＡに必要な電流を供給する全てＮＰＮトランジスタからなる低インピーダンスの出力段からなる第２の段５ｂをもつ。増幅器の段は抵抗Ｒ１を経由して接続され、従来のオペアンプである段５ｂは抵抗性のフィードバック抵抗Ｒ２を有し、Ｒ２とＲ１の比率はこの比率のゲインを供給するために１よりも低く設定されている。それゆえに出力は供給電圧の半分以上を増幅させることができ、また出力段の飽和という問題も起こらない。段５ｂはＮＰＮトランジスタだけを用いている。

【００１６】

第２の実施形態の位相同期回路は、図３に示されているように電圧制御発振器４、Ｎカウンタ９を用いた除算回路、基準発振器８、位相検出器１、電荷ポンプ７、第１の実施形態と同様のオペアンプとを有して構成される。しかし、増幅器の１５ａ，１５ｂ段は第１の実施形態のステージ５ａ，５ｂと比べて逆になっている。それ故、第１の増幅器１５ａは従来の増幅器であり、ループフィルタ６を駆動し電荷ポンプ出力電流を供給する出力において高電流駆動信号を供給する低インピーダンス出力段を有し、また第１の増幅器１５ａはＶｃｃを２Ｖの範囲で増幅し、電圧制御発振器を駆動する高出力電圧振幅と高出力インピーダンスとを備えた第２の増幅器に続く。抵抗Ｒ３とＲ４の比率は第２の増幅器１５ｂのために典型的な×３倍のゲインを供給するためのものであり、第２の増幅器のもう一方の入力は基準電圧に接続されている。

【００１７】

もちろん、本発明の範囲を逸脱することなくバリエーションを作ることができる。したがって本発明の位相同期回路はＲＦ周波数チャンネルシンセサイザにだけ用いられるものではない。

【００１８】

以上の説明より明らかなように、本発明の位相同期回路は、段落【０００４】に述べているところから電荷ポンプとＶＣＯとの間にオペアンプが設けられていることが分かる。そのような構成は，電荷ポンプ出力を一定電圧に保つのに役立ち、オペアンプはＶＣＯを制御するのに使用される。ＶＣＯの必要な同調範囲を得るために増幅器の出力電圧を供給電

圧の振幅に近づける必要がある。従来のオペアンプ回路は、補足的な出力段を用いているが，ダイオードの電圧低下による出力に電圧振幅を制限していた。共通エミッタ接地を用いる二者択一回路は電圧振幅を改善するが、出力インピーダンスは電荷ポンプ出力の電圧を制御することが困難になる。これらの従来技術の両方の構成は図５と図６に示されている。

【００１９】

本発明は、２つのオペアンプの段を使用することによってこれらの課題を解消しようとするものである。その回路は図１及び図２に示されている。段落【００１４】に述べているように、第１の段の増幅器５ａは高出力インピーダンスを有する高電圧利得段であり、ほぼ最大電圧振幅を供給する共通エミッタ接地を用いている。この段の出力は電圧制御発振器に接続されている。この高インピーダンス出力は電荷ポンプの出力を制御するのに用いることはできないので、全てＮＰＮ低インピーダンスの出力段からなる第２の段の増幅器５ｂが用いられている。これは第１の段の入力（電荷ポンプの出力）にフィードバックされ、電荷ポンプの出力電圧の必要な制御を与える。第１の増幅段において好ましい電圧振幅を得ることができる一つの可能なトランジシタ構成は図２に示されている。

【００２０】

【発明の効果】

このように、本発明の位相同期回路は、増幅回路を２つの部分に分割することにより電圧制御発振器に増幅率の大きな電圧を供給し、また電荷ポンプ回路と共に用いる時に必要な高出力電流を低出力インピーダンスに供給することができるようになる。

【図面の簡単な説明】

【図１】本発明に基づく位相同期回路の第一形態を表すブロック回路図である。

【図２】図１に示した電荷送出と増幅手段の一部分をより詳細に示した図である

【図３】本発明に基づく位相同期回路の第二の実施形態を示すブロック回路図である。

【図４】従来の位相同期回路の一部を表すブロック回路図である。

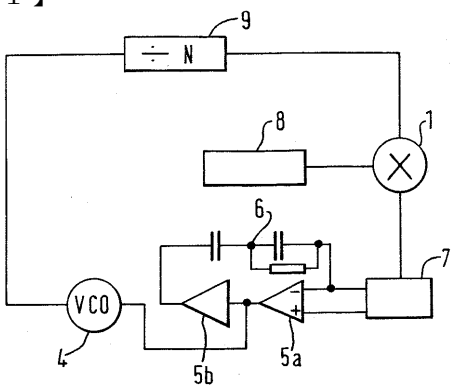
【図５】典型的な操作増幅器の出力段を表す図である。

【図６】大きな電圧振幅を得るための他のの典型的な回路

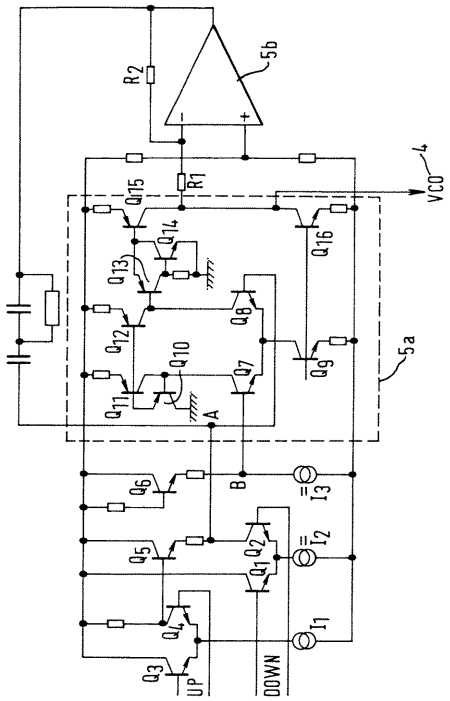
【符号の説明】

１　位相検出器
２　電源
３　電源
４　電圧制御発振器
５ａ、５ｂ　増幅器
６　ループフィルタ
７　電荷ポンプ
８　基準発振器
９　カウンタ
１５ａ，１５ｂ　増幅器

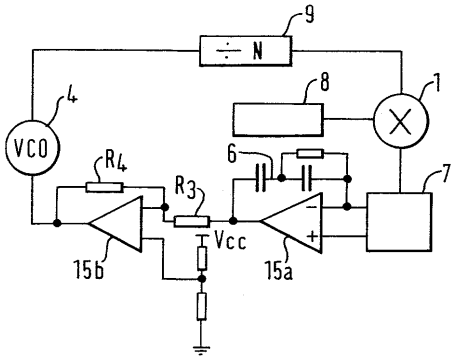
【図１】



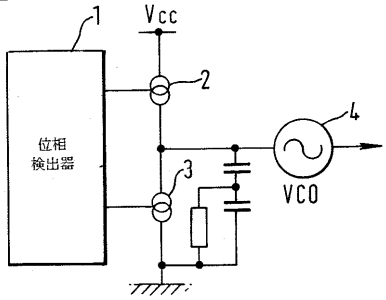
【図２】



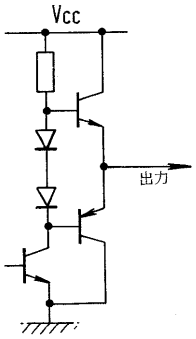
【図３】



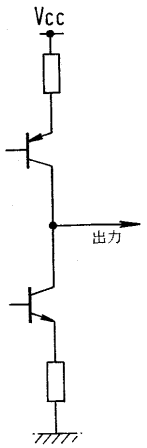
【図４】



【図５】



【図６】



フロントページの続き

審査官　甲斐　哲雄

(56)参考文献　特開平８－１６３１１２（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
H03L 7/06-7/23