



(12) 发明专利

(10) 授权公告号 CN 103176944 B

(45) 授权公告日 2016. 01. 20

(21) 申请号 201310069655. X

CN 102023697 A, 2011. 04. 20,

(22) 申请日 2013. 03. 01

CN 102609075 A, 2012. 07. 25, 全文.

WO 2005037388 A1, 2005. 04. 28, 全文.

(73) 专利权人 福州瑞芯微电子股份有限公司

地址 350000 福建省福州市鼓楼区软件大道  
89号18号楼

审查员 刘燕

(72) 发明人 廖裕民

(74) 专利代理机构 福州市鼓楼区京华专利事务  
所(普通合伙) 35212

代理人 宋连梅

(51) Int. Cl.

G06F 15/76(2006. 01)

(56) 对比文件

CN 101661321 A, 2010. 03. 03,

CN 101477398 A, 2009. 07. 08,

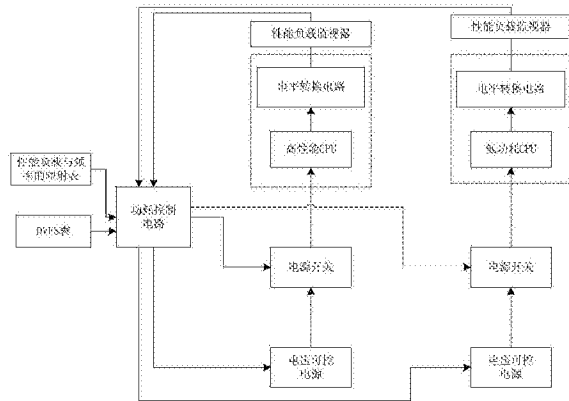
权利要求书2页 说明书5页 附图1页

(54) 发明名称

基于不同制造工艺实现的低功耗多核 SOC 及其设计方法

(57) 摘要

本发明提供一种基于不同制造工艺实现的低功耗多核 SOC 及其设计方法,所述低功耗多核 SOC 内设有至少一个高性能 CPU 和至少一个低功耗 CPU,每一 CPU 均连接一性能负载监视器,且每一 CPU 还通过一电源开关连接一电压可控电源,性能负载监视器均连接至一功耗控制电路,功耗控制电路还分别连接各电源开关和各电源可控电源;性能负载监视器将 CPU 的实时性能负载值送往功耗控制电路,功耗控制电路首先将各实时性能负载值进行累加得到总体性能负载值,再将总体性能负载值与高性能和低功耗的负载门限进行比较,功耗控制电路根据比较结果控制各电源开关的开启或关闭,以及电压可控电源输出的电压值,从而实现了低功耗和高性能之间的平衡。



1. 基于不同制造工艺实现的低功耗多核 SOC, 其特征在于: 包括至少一个高性能 CPU 和至少一个低功耗 CPU, 每一 CPU 均连接一性能负载监视器, 且每一 CPU 还通过一电源开关连接一电压可控电源, 所述电源开关控制其对应的 CPU 的电源开关状态, 所述性能负载监视器均连接至一功耗控制电路, 所述功耗控制电路还分别连接各电源开关和各电源可控电源; 所述高性能 CPU 是使用 Foundry 提供的高性能库综合 rtl 代码产生的高性能 CPU, 所述低功耗 CPU 是使用 Foundry 提供的低功耗库综合 rtl 代码产生低功耗 CPU;

所述性能负载监视器负责实时监视其对应 CPU 的实时性能负载值, 并将其对应 CPU 的实时性能负载值送往所述功耗控制电路;

所述电压可控电源负责向其对应的 CPU 电压域供电, 所述电压可控电源的输出电压由所述功耗控制电路控制;

所述电源开关负责控制其对应 CPU 的电源的开启和关闭状态, 所述电源开关的开启和关闭状态由所述功耗控制电路控制;

所述功耗控制电路首先对各 CPU 的实时性能负载值进行累加, 得到总体性能负载值, 再将所述总体性能负载值与高性能和低功耗的负载门限进行比较, 得到比较结果: 保持高性能 CPU 工作或转变为低功耗 CPU 工作, 所述功耗控制电路根据比较结果控制各电源开关的开启或关闭, 接着所述功耗控制电路通过一性能负载与频率的映射表查询正在工作的 CPU 要达到所需的总体性能负载值所对应需要的工作频率, 然后通过一 DVFS 表查询到正在工作的 CPU 在该工作频率下对应的电压值, 最后所述功耗控制电路控制所述电压可控电源输出查询到该电压值, 从而实现了低功耗和高性能之间的平衡; 所述性能负载与频率的映射表中存储着各 CPU 要达到某一总体性能负载能力所对应需要的工作频率, 供所述功耗控制电路查询; 所述 DVFS 表中存储着各 CPU 要达到某一工作频率所对应需要的电压值, 供所述功耗控制电路查询。

2. 根据权利要求 1 所述的基于不同制造工艺实现的低功耗多核 SOC 设计方法, 其特征在于: 每一 CPU 均通过电平转换电路连接所述性能负载监视器, 所述电平转换电路避免不同电压域通信时产生错误。

3. 基于不同制造工艺实现的低功耗多核 SOC 设计方法, 其特征在于: 所述低功耗多核 SOC 内设有高性能 CPU、低功耗 CPU、性能负载监视器、电源开关、电压可控电源以及功耗控制电路, 所述高性能 CPU 是使用 Foundry 提供的高性能库综合 rtl 代码产生的高性能 CPU, 所述低功耗 CPU 是使用 Foundry 提供的低功耗库综合 rtl 代码产生低功耗 CPU, 所述低功耗多核 SOC 设计方法具体包括如下步骤:

步骤 1、移动设备开始工作时, SOC 内只有高性能 CPU 处于开启状态;

步骤 2、各所述性能负载监视器将其对应的 CPU 的实时性能负载值送往所述功耗控制电路;

步骤 3、所述功耗控制电路对各 CPU 的实时性能负载值进行累加, 得到总体性能负载值;

步骤 4、所述功耗控制电路将所述总体性能负载值与高性能和低功耗的负载门限进行比较, 得到比较结果: 保持高性能 CPU 工作或转变为低功耗 CPU 工作, 所述功耗控制电路根据比较结果控制各电源开关的开启或关闭;

步骤 5、所述功耗控制电路先通过一性能负载与频率的映射表查询正在工作的 CPU 要

达到所需的总体性能负载值所对应需要的工作频率,再通过一 DVFS 表查询到正在工作的 CPU 在该工作频率下对应的电压值,所述功耗控制电路控制所述电压可控电源输出查询到该电压值,从而实现了低功耗和高性能之间的平衡;所述性能负载与频率的映射表中存储着各 CPU 要达到某一总体性能负载能力所对应需要的工作频率,供所述功耗控制电路查询;所述 DVFS 表中存储着各 CPU 要达到某一工作频率所对应需要的电压值,供所述功耗控制电路查询。

4. 根据权利要求 3 所述的基于不同制造工艺实现的低功耗多核 SOC 设计方法,其特征在于:每一 CPU 均通过电平转换电路连接所述性能负载监视器,所述电平转换电路避免不同电压域通信时产生错误。

## 基于不同制造工艺实现的低功耗多核 SOC 及其设计方法

### 【技术领域】

[0001] 本发明涉及电子信息领域,特别涉及一种基于不同制造工艺实现的低功耗多核 SOC 及其设计方法。

### 【背景技术】

[0002] 移动设备的待机能力和续航能力一直是用户关注的焦点,而同时,用户也对移动设备的性能要求越来越高。现有移动设备内所采用的多核 SOC 芯片大都采用相同工艺的 CPU,要么全采用高性能的 CPU,要么全采用低功耗的 CPU,无法在低功耗和高性能之间达到平衡。

[0003] 同时,当前很多移动设备的芯片设计中采用不同的 CPU 型号或者是 CPU 加 DSP 来实现多核切换,由于 CPU 型号的不同,指令集也必然不同,这就意味着要给不同的 CPU 准备不同的代码,这给多核切换带来了相当大的难度和不必要的软件开销,因此少有实现。

### 【发明内容】

[0004] 本发明要解决的技术问题之一,在于提供一种基于不同制造工艺实现的低功耗多核 SOC。

[0005] 本发明通过以下技术方案解决上述技术问题一:

[0006] 基于不同制造工艺实现的低功耗多核 SOC,包括至少一个高性能 CPU 和至少一个低功耗 CPU,每一 CPU 均连接一性能负载监视器,且每一 CPU 还通过一电源开关连接一电压可控电源,所述电源开关控制其对应的 CPU 的电源开关状态,所述性能负载监视器均连接至一功耗控制电路,所述功耗控制电路还分别连接各电源开关和各电源可控电源;其工作原理是:

[0007] 所述性能负载监视器负责实时监视其对应 CPU 的实时性能负载值,并将其对应 CPU 的实时性能负载值送往所述功耗控制电路;

[0008] 所述电压可控电源负责向其对应的 CPU 电压域供电,所述电压可控电源的输出电压由所述功耗控制电路控制;

[0009] 所述电源开关负责控制其对应 CPU 的电源的开启和关闭状态,所述电源开关的开启和关闭状态由所述功耗控制电路控制;

[0010] 所述功耗控制电路首先对各 CPU 的实时性能负载值进行累加,得到总体性能负载值,再将所述总体性能负载值与高性能和低功耗的负载门限进行比较,得到比较结果:保持高性能 CPU 工作或转变为低功耗 CPU 工作,所述功耗控制电路根据比较结果控制各电源开关的开启或关闭,接着所述功耗控制电路通过一性能负载与频率的映射表查询正在工作的 CPU 要达到所需的总体性能负载值所对应需要的工作频率,然后通过一 DVFS 表查询到正在工作的 CPU 在该工作频率下对应的电压值,最后所述功耗控制电路控制所述电压可控电源输出查询到该电压值,从而实现了低功耗和高性能之间的平衡;所述性能负载与频率的映射表中存储着各 CPU 要达到某一总体性能负载能力所对应需要的工作频率,供所述功耗控

制电路查询；所述 DVFS 表中存储着各 CPU 要达到某一工作频率所对应需要的电压值，供所述功耗控制电路查询。

[0011] 进一步地，每一 CPU 均通过电平转换电路连接所述性能负载监视器，所述电平转换电路避免不同电压域通信时产生错误。

[0012] 本发明要解决的技术问题之二，在于提供一种基于不同制造工艺实现的低功耗多核 SOC 设计方法。

[0013] 本发明通过以下技术方案解决上述技术问题二：

[0014] 基于不同制造工艺实现的低功耗多核 SOC 设计方法，所述低功耗多核 SOC 内设有高性能 CPU、低功耗 CPU、性能负载监视器、电源开关、电压可控电源以及功耗控制电路，所述低功耗多核 SOC 设计方法具体包括如下步骤：

[0015] 步骤 1、移动设备开始工作时，SOC 内只有高性能 CPU 处于开启状态；

[0016] 步骤 2、各所述性能负载监视器将其对应的 CPU 的实时性能负载值送往所述功耗控制电路；

[0017] 步骤 3、所述功耗控制电路对各 CPU 的实时性能负载值进行累加，得到总体性能负载值；

[0018] 步骤 4、所述功耗控制电路将所述总体性能负载值与高性能和低功耗的负载门限进行比较，得到比较结果：保持高性能 CPU 工作或转变为低功耗 CPU 工作，所述功耗控制电路根据比较结果控制各电源开关的开启或关闭；

[0019] 步骤 5、所述功耗控制电路先通过一性能负载与频率的映射表查询正在工作的 CPU 要达到所需的总体性能负载值所对应需要的工作频率，再通过一 DVFS 表查询到正在工作的 CPU 在该工作频率下对应的电压值，所述功耗控制电路控制所述电压可控电源输出查询到该电压值，从而实现了低功耗和高性能之间的平衡；所述性能负载与频率的映射表中存储着各 CPU 要达到某一总体性能负载能力所对应需要的工作频率，供所述功耗控制电路查询；所述 DVFS 表中存储着各 CPU 要达到某一工作频率所对应需要的电压值，供所述功耗控制电路查询。

[0020] 进一步地，每一 CPU 均通过电平转换电路连接所述性能负载监视器，所述电平转换电路避免不同电压域通信时产生错误。

[0021] 本发明具有如下优点：

[0022] 1、同时采用高性能 CPU 和低功耗 CPU，并通过功率控制电路对各 CPU 的工作状态及工作电压进行控制，能够同时满足高性能和低功耗的要求，动态适应各种应用场景，达到功耗和性能的最佳动态平衡；

[0023] 2、对于不同 CPU 电压域，通过对应的电压可控电源单独供电，能进一步优化平衡性能和功耗；

[0024] 3、采用工艺制造不同但指令集相同的 CPU，CPU 使用同样的指令集，相同的代码在高性能 CPU 和低功耗 CPU 上都可以运行，指令兼容性最佳。

#### 【附图说明】

[0025] 下面参照附图结合实施例对本发明作进一步的说明。

[0026] 图 1 为本发明基于不同制造工艺实现的低功耗多核 SOC 的示意图。

**【具体实施方式】**

[0027] 请参阅图 1,对本发明实施例进行详细阐述。图中的虚线箭头是供电的电源线,实线箭头为数据信号线和控制信号线。

[0028] 基于不同制造工艺实现的低功耗多核 SOC,包括至少一个高性能 CPU 和至少一个低功耗 CPU,每一 CPU 均连接一性能负载监视器,在本实施例中,每一 CPU 均通过电平转换电路连接所述性能负载监视器,所述电平转换电路避免不同电压域通信时产生错误。每一 CPU 还通过一电源开关连接一电压可控电源,所述电源开关控制其对应的 CPU 的电源开关状态,所述性能负载监视器均连接至一功耗控制电路,所述功耗控制电路还分别连接各电源开关和各电源可控电源;其工作原理是:

[0029] 所述性能负载监视器负责实时监视其对应 CPU 的实时性能负载值,并将其对应 CPU 的实时性能负载值送往所述功耗控制电路;所述实时性能负载值是指:统计得到的单位时间内执行机器指令的个数,比如在 1ms 内统计执行了 1000 条指令,换算为秒为单位则是 1000x1000 条指令每秒;

[0030] 所述电压可控电源负责向其对应的 CPU 电压域供电,所述电压可控电源的输出电压由所述功耗控制电路控制;

[0031] 所述电源开关负责控制其对应 CPU 的电源的开启和关闭状态,所述电源开关的开启和关闭状态由所述功耗控制电路控制;每一 CPU 均通过电平转换电路连接所述性能负载监视器,所述电平转换电路避免不同电压域通信时产生错误。

[0032] 所述功耗控制电路首先对各 CPU 的实时性能负载值进行累加,得到总体性能负载值,再将所述总体性能负载值与高性能和低功耗的负载门限进行比较,得到比较结果:保持高性能 CPU 工作或转变为低功耗 CPU 工作,所述功耗控制电路根据比较结果控制各电源开关的开启或关闭,接着所述功耗控制电路通过一性能负载与频率的映射表查询正在工作的 CPU 要达到所需的总体性能负载值所对应需要的工作频率,然后通过一 DVFS 表(DVFS 全称: Dynamic Voltage And Frequency Scaling,中文:动态电压和频率调节)查询到正在工作的 CPU 在该工作频率下对应的电压值,最后所述功耗控制电路控制所述电压可控电源输出查询到该电压值,从而实现了低功耗和高性能之间的平衡;所述性能负载与频率的映射表中存储着各 CPU 要达到某一总体性能负载能力所对应需要的工作频率,供所述功耗控制电路查询;所述 DVFS 表中存储着各 CPU 要达到某一工作频率所对应需要的电压值,供所述功耗控制电路查询。所述负载门限是用于判断使用高性能 CPU 工作还是使用低功耗 CPU 工作的一个判决值,例如,负载门限值是 10000 条指令每秒,当检测得到当前运行的 CPU 的总体性能负载值超过 10000 条指令每秒,则当前运行的 CPU 必须切换为高性能 CPU,所述功耗控制电路关闭低功耗 CPU 的电源开关;当检测得到当前运行的 CPU 的总体性能负载值低于 10000 条指令每秒,则当前运行的 CPU 必须切换为低功耗 CPU,所述功耗控制电路关闭高性能 CPU 的电源开关。

[0033] 需要说明的是:

[0034] 所述高性能 CPU 是使用 Foundry (晶圆代工厂)提供的高性能库综合 rtl 代码产生的高性能 CPU,在综合高性能 CPU 时,使用高频率约束和性能优先的综合策略,使其达到该类型 CPU 的最高性能,而不关心其面积和功耗;

[0035] 所述低功耗 CPU 是使用 Foundry（晶圆代工厂）提供的低功耗库综合 rtl 代码产生低功耗 CPU，在综合低功耗 CPU 时，使用较低频率约束和节省面积优先的综合策略，使其在实现中优先使用面积较小功耗较低的电路器件，最终达到节省面积和功耗的目的，而不考虑其最高性能。

[0036] 请参阅图 1，基于不同制造工艺实现的低功耗多核 SOC 设计方法，所述低功耗多核 SOC 内设有高性能 CPU、低功耗 CPU、性能负载监视器、电源开关、电压可控电源以及功耗控制电路，在本实施例中，每一 CPU 均通过电平转换电路连接所述性能负载监视器，所述电平转换电路用以避免不同电压域通信时产生错误。

[0037] 所述低功耗多核 SOC 设计方法具体包括如下步骤：

[0038] 步骤 1、移动设备开始工作时，SOC 内只有高性能 CPU 处于开启状态；

[0039] 步骤 2、各所述性能负载监视器将其对应的 CPU 的实时性能负载值送往所述功耗控制电路；所述实时性能负载值是指：统计得到的单位时间内执行机器指令的个数，比如在 1ms 内统计执行了 1000 条指令，换算为秒为单位则是 1000x1000 条指令每秒；

[0040] 步骤 3、所述功耗控制电路对各 CPU 的实时性能负载值进行累加，得到总体性能负载值；

[0041] 步骤 4、所述功耗控制电路将所述总体性能负载值与高性能和低功耗的负载门限进行比较，得到比较结果：保持高性能 CPU 工作或转变为低功耗 CPU 工作，所述功耗控制电路根据比较结果控制各电源开关的开启或关闭；所述负载门限是用于判断使用高性能 CPU 工作还是使用低功耗 CPU 工作的一个判决值，例如，负载门限值是 10000 条指令每秒，当检测得到当前运行的 CPU 的总体性能负载值超过 10000 条指令每秒，则当前运行的 CPU 必须切换为高性能 CPU，所述功耗控制电路关闭低功耗 CPU 的电源开关；当检测得到当前运行的 CPU 的总体性能负载值低于 10000 条指令每秒，则当前运行的 CPU 必须切换为低功耗 CPU，所述功耗控制电路关闭高性能 CPU 的电源开关；

[0042] 步骤 5、所述功耗控制电路先通过一性能负载与频率的映射表查询正在工作的 CPU 要达到所需的总体性能负载值所对应需要的工作频率，再通过一 DVFS 表（DVFS 全称：Dynamic Voltage And Frequency Scaling，中文：动态电压和频率调节）查询到正在工作的 CPU 在该工作频率下对应的电压值，所述功耗控制电路控制所述电压可控电源输出查询到该电压值，从而实现了低功耗和高性能之间的平衡；所述性能负载与频率的映射表中存储着各 CPU 要达到某一总体性能负载能力所对应需要的工作频率，供所述功耗控制电路查询；所述 DVFS 表中存储着各 CPU 要达到某一工作频率所对应需要的电压值，供所述功耗控制电路查询。所述（）

[0043] 需要说明的是：

[0044] 所述高性能 CPU 是使用 Foundry（晶圆代工厂）提供的高性能库综合 rtl 代码产生的高性能 CPU，在综合高性能 CPU 时，使用高频率约束和性能优先的综合策略，使其达到该类型 CPU 的最高性能，而不关心其面积和功耗；

[0045] 所述低功耗 CPU 是使用 Foundry（晶圆代工厂）提供的低功耗库综合 rtl 代码产生低功耗 CPU，在综合低功耗 CPU 时，使用较低频率约束和节省面积优先的综合策略使其在实现中优先使用面积较小功耗较低的电路器件，最终达到节省面积和功耗的目的，而不考虑其最高性能。

[0046] 本发明同时采用高性能CPU和低功耗CPU,并通过功率控制电路对各CPU的工作状态及工作电压进行控制,能够同时满足高性能和低功耗的要求,动态适应各种应用场景,达到功耗和性能的最佳动态平衡;同时对于不同CPU电压域,通过对应的电压可控电源单独供电,能进一步优化平衡性能和功耗。除此之外,相同电路可以使指令兼容性最佳

[0047] 虽然以上描述了本发明的具体实施方式,但是熟悉本技术领域的技术人员应当理解,我们所描述的具体的实施例只是说明性的,而不是用于对本发明的范围的限定,熟悉本领域的技术人员在依照本发明的精神所作的等效的修饰以及变化,都应当涵盖在本发明的权利要求所保护的范围内。



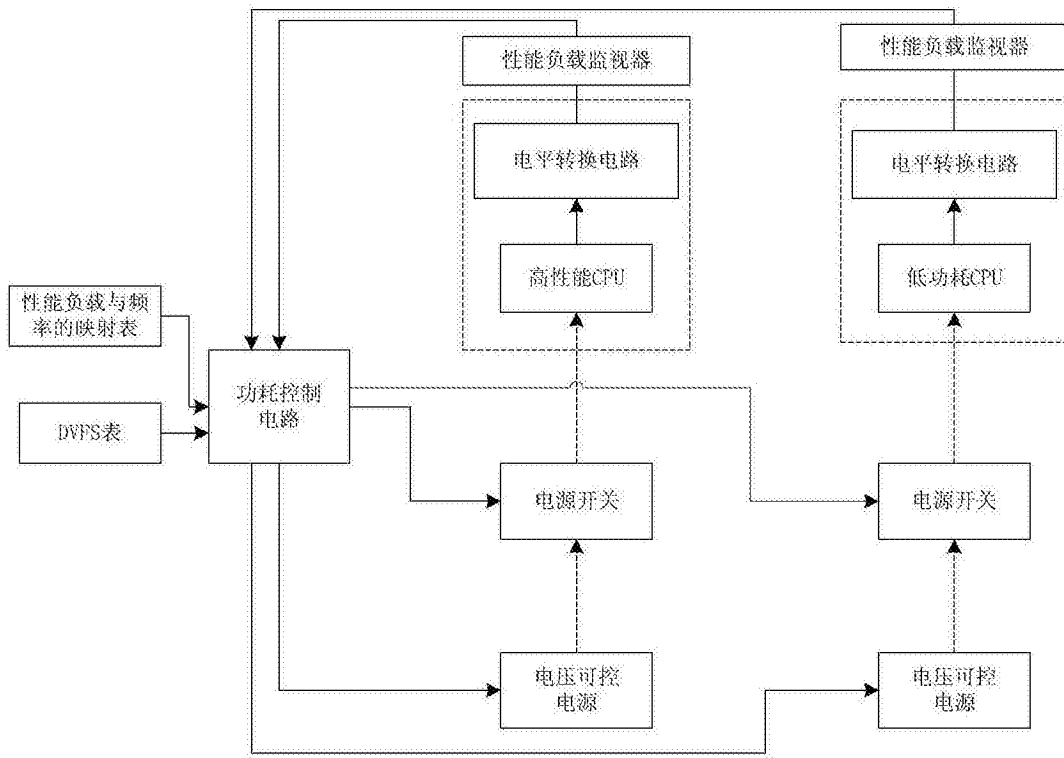


图 1