

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 6 部門第 3 区分  
 【発行日】平成20年7月31日(2008.7.31)

【公表番号】特表2008-509452(P2008-509452A)  
 【公表日】平成20年3月27日(2008.3.27)  
 【年通号数】公開・登録公報2008-012  
 【出願番号】特願2007-518269(P2007-518269)  
 【国際特許分類】

**G 0 6 F 17/50 (2006.01)**

【F I】

G 0 6 F 17/50 6 6 2 G

G 0 6 F 17/50 6 6 4 A

G 0 6 F 17/50 6 5 2 A

【手続補正書】  
 【提出日】平成20年6月10日(2008.6.10)  
 【手続補正 1】  
 【補正対象書類名】特許請求の範囲  
 【補正対象項目名】全文  
 【補正方法】変更  
 【補正の内容】  
 【特許請求の範囲】  
 【請求項 1】

少なくとも一のデジタル電子要素と、少なくとも一のアナログノ混合信号要素と、少なくとも一の光ノ電子要素と、を具えるモノリシック集積回路構造の設計、レイアウトおよび検査を実行する構成において：

複数の設計モジュールであって、前記複数の設計モジュールの個別モジュールにおいて前記少なくとも一のデジタル要素と、前記少なくとも一のアナログノ混合信号要素と、前記少なくとも一の光ノ電子要素と、動作ノロジック設計の必要性によって規定し合成する、複数の設計モジュールと；

前記複数の設計モジュールからのロジック設計出力に応じて、各タイプの要素をシミュレートして、同時に前記組み合わせのロジカルな機能を査定する、共通シミュレーションモジュールと；

複数の物理的レイアウトモジュールであって、各々が関連する設計モジュールからのロジック設計出力に回答し、そのロジック設計を物理的レイアウト構成に変換する複数の物理的レイアウトモジュールと；

共通検査モジュールであって、前記複数の物理的レイアウトモジュールからの物理的レイアウト出力に回答し、各タイプの要素の物理的配置と、前記要素の組み合わせの性能の査定を同時に検査する共通検査モジュールと；

共通シミュレーションと共通検査モジュールからの出力に応じて、前記出力間で十分な相関関係に達したかどうかを決定して、最終的なテープアウトを実行するコンパレータと；

を具えることを特徴とする構成。

【請求項 2】

請求項 1 に記載の構成において、前記少なくとも一のデジタル要素に関連する前記設計モジュールが、レジスタトランスファレベル(RTL)回路を用いて、前記デジタル集積回路ロジック設計を提供することを特徴とする構成。

【請求項 3】

請求項 1 に記載の構成において、前記少なくとも一のアナログノ混合信号要素に関連する

前記設計モジュールがスキマティックカプチャ設計ツールを用いて前記ロジック設計を提供することを特徴とする構成。

【請求項 4】

請求項 1 に記載の構成において、前記少なくとも一の光 - 電子要素に関連する前記設計モジュールが、光学ロジック設計用の O E - C A D 設計ツールを用いることを特徴とする構成。

【請求項 5】

請求項 1 に記載の構成において、前記複数の設計モジュールからの出力として「ネットリスト」を発生することを特徴とする構成。

【請求項 6】

請求項 1 に記載の構成において、前記少なくとも一のデジタル電子要素の物理的レイアウトに「配置配線」レイアウトツールが用いられていることを特徴とする構成。

【請求項 7】

請求項 1 に記載の構成において、前記少なくとも一のアナログ / 混合信号回路要素に関連する設計モジュール内で、全カスタム物理的レイアウト設計が用いられていることを特徴とする構成。

【請求項 8】

請求項 1 に記載の構成において、前記少なくとも一の光 - 電子回路要素に関連する設計モジュール内で、全カスタム物理的レイアウト設計が用いられていることを特徴とする構成。

【請求項 9】

デジタル電子要素、混合信号要素、及び光 - 電子要素を含むモノリシック回路構成の統合的な設計、シミュレーション、および検査を提供する方法において、当該方法が：

- a) 統合する設計に含まれるべき要素セットを規定するステップと；
- b) デジタル、混合信号、および光 - 電子の各タイプの要素について別々のロジック設計を作るステップと；
- c) 前記ロジック設計を全体の設計に組み合わせて、組み合わせたロジック設計の共通シミュレーションを実行するステップと；
- d) ステップ b) でつくったロジック設計に基づいて、各タイプの要素について別々の物理的レイアウトを生成するステップと；
- e) 物理的レイアウトを全体の物理的レイアウトと組み合わせて、組み合わせた物理的レイアウトの共通検査を実行するステップと；
- f) 前記共通シミュレーションの結果を前記共通検査結果と比較するステップと；
- g) 受け入れ可能である場合は、組立に必要な情報を生成するステップ；さもなければ；
- h) 変更すべき特定のロジック及び / 又は物理的設計を同定するステップと；
- i) 前記同定した変更を実行するステップと；及び
- j) ステップ c) と、e) ないし g) を、結果として受け入れ可能な合致が得られるまで繰り返すステップと；

を具えることを特徴とする方法。

【請求項 10】

請求項 9 に規定の方法において、ステップ c) の前記共通シミュレーションを実行する前に、各ロジック設計を満足する結果が達成されるまで個別にシミュレートされることを特徴とする方法。

【請求項 11】

請求項 9 において規定する方法が、ステップ e) の前記共通検査を実行する前に、各物理的レイアウトを満足する結果が達成されるまで個別に検査することを特徴とする方法。

【請求項 12】

少なくとも一のデジタル電子要素を含む第一のユニットと、少なくとも一のアナログ / 混合信号要素を含む第二のユニットと、少なくとも一の光 - 電子要素を含む第三のユニットと、を具える集積回路構造の設計、レイアウトおよび検査を実行する構成において：

複数の設計モジュールであって、前記複数の設計モジュールの個別モジュールにおいて前記少なくとも一のデジタル要素と、前記少なくとも一のアナログ／混合信号要素と、前記少なくとも一の光・電子要素を、動作／ロジック設計の必要性によって規定し合成する、複数の設計モジュールと；

前記複数の設計モジュールからのロジック設計出力に応じて、各タイプの要素をシミュレートして、同時に前記組み合わせのロジカルな機能を査定する、共通シミュレーションモジュールと；

複数の物理的レイアウトモジュールであって、各々が関連する設計モジュールからのロジック設計出力に回答し、そのロジック設計を物理的レイアウト構成に変換する複数の物理的レイアウトモジュールと；

共通検査モジュールであって、前記複数の物理的レイアウトモジュールからの物理的レイアウト出力に回答し、各タイプの要素の物理的配置と、前記要素の組み合わせの性能の査定を同時に検査する共通検査モジュールと；

共通シミュレーションと共通検査モジュールからの出力に応じて、前記出力間で十分な相関関係に達したかどうかを決定して、最終的なテブアウトを実行するコンパレータと；

を具備することを特徴とする構成。

【請求項 13】

請求項 12 に記載の構成において、前記少なくとも一のデジタル要素に関連する前記設計モジュールが、レジスタトランスファレベル（RTL）回路を用いて、前記デジタル集積回路ロジック設計を提供することを特徴とする構成。

【請求項 14】

請求項 12 に記載の構成において、前記少なくとも一のアナログ／混合信号要素に関連する前記設計モジュールがスケマティックカプチャ設計ツールを用いて前記ロジック設計を提供することを特徴とする構成。

【請求項 15】

請求項 12 に記載の構成において、前記少なくとも一の光・電子要素に関連する前記設計モジュールが、光学ロジック設計用の O E - C A D 設計ツールを用いることを特徴とする構成。

【請求項 16】

デジタル電子要素、混合信号要素、及び少なくともこの別々の構造体に形成した光・電子要素を含む回路構成の統合的な設計、シミュレーション、および検査を提供する方法において、当該方法が；

a) 統合する設計に含まれるべき要素セットを規定するステップと；

b) デジタル、混合信号、および光・電子の各タイプの要素について別々のロジック設計を作るステップと；

c) 前記ロジック設計を全体の設計に組み合わせて、組み合わせたロジック設計の共通シミュレーションを実行するステップと；

d) ステップ b) でつくったロジック設計に基づいて、各タイプの要素について別々の物理的レイアウトを生成するステップと；

e) 物理的レイアウトを全体の物理的レイアウトと組み合わせて、組み合わせた物理的レイアウトの共通検査を実行するステップと；

f) 前記共通シミュレーションの結果を前記共通検査結果と比較するステップと；

g) 受け入れ可能である場合は、組立に必要な情報を生成するステップ；さもなければ；

h) 変更すべき特定のロジック及び／又は物理的設計を同定するステップと；

i) 前記同定した変更を実行するステップと；及び

j) ステップ c) と、e) ないし g) を、結果として受け入れ可能な合致が得られるまで繰り返すステップと；

を具備することを特徴とする方法。

【請求項 17】

請求項 16 に規定の方法において、ステップ c) の前記共通シミュレーションを実行する前に、各ロジック設計を満足する結果が達成されるまで個別にシミュレートされることを特徴とする方法。

【請求項 18】

請求項 16 において規定する方法が、ステップ e) の前記共通検査を実行する前に、各物理的レイアウトを満足する結果が達成されるまで個別に検査することを特徴とする方法。