(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2018 年 10 月 4 日 (04.10.2018)

WIPO | PCT

(10) 国际公布号
WO 2018/176566 A1

(51) 国际专利分类号:
H01L 27/12 (2006.01)

(21) 国际申请号: PCT/CN2017/082813

(22) 国际申请日: 2017 年 5 月 3 日 (03.05.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201710204719.0 2017年3月30日 (30.03.2017) CN

(71) 申请人: 武 汉 华 星 光 电 技 术 有 限 公 司 (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD) [CN/CN]; 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋谭玉, Hubei 430079 (CN)。

(72) 发明人: 洪光辉 (HONG, Guanghui); 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋谭玉, Hubei 430079 (CN)。 龚强 (GONG, Qiang); 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋谭玉, Hubei 430079 (CN)。

(74) 代理人: 深圳翼盛智成知识产权事务所（普通合伙） (ESSEN PATENT & TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道6021号喜年中心A座1709-1711, Guangdong 518040 (CN)。

(81) 指定国 (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,

(54) **Title:** METHOD FOR MANUFACTURING ARRAY SUBSTRATE, AND ARRAY SUBSTRATE

(54) **发明名称**: 一种阵列基板的制作方法及阵列基板

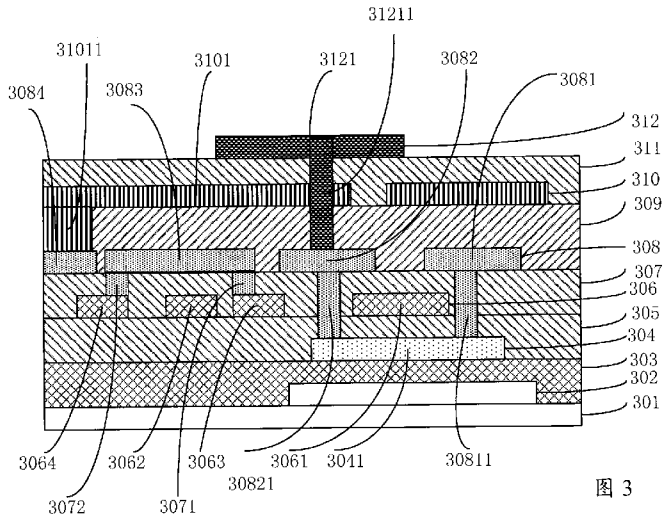


图 3

(57) **Abstract:** A method for manufacturing an array substrate, and an array substrate. The array substrate comprises: a first metal layer (306) used for forming a gate (3061), a scan line (3062), a first data line (3063), and a second data line (3064) of a thin film transistor, wherein the first data line (3063) and the second data line (3064) are located at two ends of the scan line (3062) and are not connected with each other; and a second metal layer (308) used for forming a source (3081), a drain (3082), a connection line (3083), and a touch signal line (3084) of the thin film transistor, wherein the connection line (3083) is used for connecting the first data line (3063) and the second data line (3064).

(57) **摘要**: 一种阵列基板的制作方法及阵列基板，包括第一金属层（306），以形成薄膜晶体管的栅极（3061）、扫描线（3062）、第一数据线（3063）以及第二数据线（3064）；其中，第一数据线（3063）与第二数据线（3064）位于扫描线（3062）两端，且互不连接；第二金属层（308），以形成薄膜晶体管的源极（3081）、漏极（3082）、连接线（3083）以及触控信号线（3084）；其中，连接线（3083）用于连接第一数据线（3063）与第二数据线（3064）。

WO 2018/176566 A1

[见续页]

CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告(条约第21条(3))。

一种阵列基板的制作方法及阵列基板

技术领域

[1] 本发明涉及显示技术领域，尤其涉及一种阵列基板的制作方法及阵列基板。

背景技术

[2] 现在开发的自容内嵌式（Incell Touch）触控技术是将有效显示区的公共电极分成小区块作为触控电极。每个触控电极都有连接触控芯片的触控信号线以接收触控信号。

[3] 参阅图1，图1为现有的阵列基板的结构示意图，如图1所示，在现有的阵列基板制程中，在基板101上生长有源层，以形成薄膜晶体管的导电沟道102。在有源层上依次生长第一绝缘层103和第一金属层，以形成薄膜晶体管的栅极104和扫描线105。在第一金属层上生长第二绝缘层106，随后在第二绝缘层上生长第二金属层，以形成薄膜晶体管的源极107和漏极108，以及数据线109，接着在第二金属层上依次生长有机平坦化层110和第三金属层，以形成触控信号线111。在第三金属层上依次生长第三绝缘层112和第四金属层，以形成触控电极113。在第四金属层上生长第四绝缘层114和第五金属层，以形成像素电极115。其中，像素115电极通过第一过孔116与薄膜晶体管的漏极108连接，触控电极113通过第二过孔117与触控信号线111连接。

[4] 由此可见，为了制作触控信号线111，在制作阵列基板时，新增一道金属制程，及第三金属层，其增加了产品的制作成本并且会降低产品的良率。

[5] 故，有必要提供一种阵列基板的制作方法及阵列基板，以解决现有技术所存在的问题。

对发明的公开

技术问题

[6] 本发明的目的在于提供一种阵列基板的制作方法及阵列基板，能够简化工艺流程，进而节约成本，提高产品的良率以及市场竞争力。

问题的解决方案

技术解决方案

[7] 本发明提供一种阵列基板的制作方法，包括：

[8] 基板；

[9] 在所述基板上生长有源层，以形成薄膜晶体管的导电沟道；

[10] 在所述有源层上生长第一绝缘层；

[11] 在所述第一绝缘层上生长第一金属层，以形成所述薄膜晶体管的栅极、扫描线、第一数据线以及第二数据线；其中，所述第一数据线与所述第二数据线位于所述扫描线两端，且互不连接；

[12] 在所述第一金属层上生长第二绝缘层；

[13] 在所述第二绝缘层上生长第二金属层，以形成所述薄膜晶体管的源极、漏极、连接线以及触控信号线；其中，所述连接线用于连接所述第一数据线与所述第二数据线；

[14] 在所述第二金属层上生长有机平坦化层；

[15] 在所述有机平坦化层上生长第三金属层，以形成触控电极，其中，所述触控电极与所述触控信号线连接；

[16] 在所述第三金属层上生长第三绝缘层；

[17] 在所述第三绝缘层上生长第四金属层，以形成像素电极，所述像素电极与所述薄膜晶体管的漏极连接；

[18] 所述第二绝缘层上设有第一通孔和第二通孔，所述连接线通过所述第一通孔与所述第一数据线连接，所述连接线通过所述第二通孔与所述第二数据线连接；

[19] 所述薄膜晶体管的源极通过第三通孔与所述薄膜晶体管的导电沟道的一端连接，所述薄膜晶体管的漏极通过第四通孔与所述薄膜晶体管的导电沟道的另一端连接。

[20] 在本发明的阵列基板的制作方法中，所述第三通孔以及所述第四通孔均贯穿所述第一绝缘层和所述第二绝缘层。

[21] 在本发明的阵列基板的制作方法中，所述像素电极通过第五通孔与所述薄膜晶体管的漏极连接。

[22] 在本发明的阵列基板的制作方法中，所述第五通孔均贯穿所述第三绝缘层、所

述第三金属层以及所述有机平坦化层。

[23] 在本发明的阵列基板的制作方法中，所述触控电极通过第六通孔与所述触控信号线连接。

[24] 在本发明的阵列基板的制作方法中，所述第六通孔贯穿所述有机平坦化层。

[25] 在本发明的阵列基板的制作方法中，在所述在所述基板上生长有源层，以形成薄膜晶体管的导电沟道的步骤之前，还包括：

[26] 在所述基板上依次形成遮光层以及第四绝缘层。

[27] 本发明还提供一种阵列基板的制作方法，包括：

[28] 基板；

[29] 在所述基板上生长有源层，以形成薄膜晶体管的导电沟道；

[30] 在所述有源层上生长第一绝缘层；

[31] 在所述第一绝缘层上生长第一金属层，以形成所述薄膜晶体管的栅极、扫描线、第一数据线第二数据线；其中，所述第一数据线与所述第二数据线位于所述扫描线两端，且互不连接；

[32] 在所述第一金属层上生长第二绝缘层；

[33] 在所述第二绝缘层上生长第二金属层，以形成所述薄膜晶体管的源极、漏极、连接线以及触控信号线；其中，所述连接线用于连接所述第一数据线与所述第二数据线；

[34] 在所述第二金属层上生长有机平坦化层；

[35] 在所述有机平坦化层上生长第三金属层，以形成触控电极，其中，所述触控电极与所述触控信号线连接；

[36] 在所述第三金属层上生长第三绝缘层；

[37] 在所述第三绝缘层上生长第四金属层，以形成像素电极，所述像素电极与所述薄膜晶体管的漏极连接。

[38] 在本发明的阵列基板的制作方法中，所述第二绝缘层上设有第一通孔和第二通孔，所述连接线通过所述第一通孔与所述第一数据线连接，所述连接线通过所述第二通孔与所述第二数据线连接。

[39] 在本发明的阵列基板的制作方法中，所述薄膜晶体管的源极通过第三通孔与所

述薄膜晶体管的导电沟道的一端连接，所述薄膜晶体管的漏极通过第四通孔与所述薄膜晶体管的导电沟道的另一端连接。

[40] 在本发明的阵列基板的制作方法中，所述第三通孔以及所述第四通孔均贯穿所述第一绝缘层和所述第二绝缘层。

[41] 在本发明的阵列基板的制作方法中，所述像素电极通过第五通孔与所述薄膜晶体管的漏极连接。

[42] 在本发明的阵列基板的制作方法中，所述第五通孔均贯穿所述第三绝缘层、所述第三金属层以及所述有机平坦化层。

[43] 在本发明的阵列基板的制作方法中，所述触控电极通过第六通孔与所述触控信号线连接。

[44] 在本发明的阵列基板的制作方法中，所述第六通孔贯穿所述有机平坦化层。

[45] 在本发明的阵列基板的制作方法中，在所述在所述基板上生长有源层，以形成薄膜晶体管的导电沟道的步骤之前，还包括：

[46] 在所述基板上依次形成遮光层以及第四绝缘层。

[47] 依据本发明的上述目的，还提供一种阵列基板，包括：

[48] 基板；

[49] 在所述基板上的有源层，以形成薄膜晶体管的导电沟道；

[50] 在所述有源层上的第一绝缘层；

[51] 在所述第一绝缘层上的第一金属层，以形成所述薄膜晶体管的栅极、扫描线、第一数据线第二数据线；其中，所述第一数据线与所述第二数据线位于所述扫描线两端，且互不连接；

[52] 在所述第一金属层上的第二绝缘层；

[53] 在所述第二绝缘层上的第二金属层，以形成所述薄膜晶体管的源极、漏极、连接线以及触控信号线；其中，所述连接线用于连接所述第一数据线与所述第二数据线；

[54] 在所述第二金属层上的有机平坦化层；

[55] 在所述有机平坦化层上的第三金属层，以形成触控电极，其中，所述触控电极与所述触控信号线连接；

[56] 在所述第三金属层上的第三绝缘层；

[57] 在所述第三绝缘层上的第四金属层，以形成像素电极，所述像素电极与所述薄膜晶体管的漏极连接。

[58] 在本发明的阵列基板中，所述第二绝缘层上设有第一通孔和第二通孔，所述连接线通过所述第一通孔与所述第一数据线连接，所述连接线通过所述第二通孔与所述第二数据线连接。

[59] 在本发明的阵列基板中，所述薄膜晶体管的源极通过第三通孔与所述薄膜晶体管的导电沟道的一端连接，所述薄膜晶体管的漏极通过第四通孔与所述薄膜晶体管的导电沟道的另一端连接。

[60] 在本发明的阵列基板中，所述触控电极通过第六通孔与所述触控信号线连接。

发明的有益效果

有益效果

[61] 本发明的阵列基板的制作方法及阵列基板，通过在第一绝缘层上生长第一金属层，以形成薄膜晶体管的栅极、扫描线、第一数据线第二数据线，且在第二绝缘层上生长第二金属层，以形成薄膜晶体管的源极、漏极、连接线以及触控信号线；其中，连接线用于连接第一数据线与第二数据线，从而简化了工艺流程，进而节约成本，提高产品的良率以及市场竞争力。

对附图的简要说明

附图说明

[62] 为让本发明的上述内容能更明显易懂，下文特举优选实施例，并配合所附图式，作详细说明如下：

[63] 下面结合附图，通过对本发明的具体实施方式详细描述，将使本发明的技术方案及其它有益效果显而易见。

[64] 图1为现有的阵列基板的结构示意图；

[65] 图2为本发明优选实施例提供的阵列基板的制作方法的步骤流程示意图；

[66] 图3为本发明优选实施例的阵列基板的制作方法制成的阵列基板结构示意图。

实施该发明的最佳实施例

本发明的最佳实施方式

[67] 为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

[68] 参阅图2，图2为本发明优选实施例提供的阵列基板的制作方法的步骤流程示意图。如图1所示，本优选实施例的阵列基板的制作方法，包括以下步骤：

[69] 步骤S101，在基板上生长有源层，以形成薄膜晶体管的导电沟道。

[70] 步骤S102，在有源层上生长第一绝缘层。

[71] 步骤S103，在第一绝缘层上生长第一金属层，以形成薄膜晶体管的栅极、扫描线、第一数据线以及第二数据线；其中，第一数据线与第二数据线位于扫描线两端，且互不连接。

[72] 步骤S104，在第一金属层上生长第二绝缘层。

[73] 步骤S105，在第二绝缘层上生长第二金属层，以形成薄膜晶体管的源极、漏极、连接线以及触控信号线；其中，连接线用于连接第一数据线与第二数据线。

[74] 步骤S106，在第二金属层上生长有机平坦化层。

[75] 步骤S107，在有机平坦化层上生长第三金属层，以形成触控电极，其中，触控电极与触控信号线连接。

[76] 步骤S108，在第三金属层上生长第三绝缘层。

[77] 步骤S109，在第三绝缘层上生长第四金属层，以形成像素电极，像素电极与薄膜晶体管的漏极连接。

[78] 特别地，本优选实施例的阵列基板的制作方法中，为了防止阵列基板的显示区中的薄膜晶体管器件漏电，一般会在薄膜晶体管的导电沟道的下方设置一遮光层，其中，该遮光层采用的材料为金属。因而，在采用本发明的阵列基板的制作方法时，上述步骤S102之前，还包括：在基板上依次形成遮光层以及第四绝缘层。其中，第四绝缘层用于阻隔遮光层与有源层，使得导电沟道与遮光层阻隔开。

[79] 具体地，以下对本优选实施例的阵列基板的制作方法形成的阵列基板的结构进行详细描述。参阅图3，图3为本发明优选实施例的阵列基板的制作方法制成的阵列基板结构示意图。如图3所示，在基板301上依次形成遮光层302、第四绝缘层303、有源层304、第一绝缘层305、第一金属层306、第二绝缘层307、第二金属层308、有机平坦化层309、第三金属层310、第三绝缘层311以及第四金属层312。其中，遮光层302设置在阵列基板中的薄膜晶体管的下方；有源层304图形化形成薄膜晶体管的导电沟道3041；第一金属层306形成薄膜晶体管的栅极3061、扫描线3062、第一数据线3063以及第二数据线3064；第二金属层308形成薄膜晶体管的源极3081、漏极3082、连接线3083以及触控信号线3084；第三金属层310用于形成触控电极3101；第四金属层312用于形成像素电极3121。

[80] 本优选实施例与现有技术的区别在于，现有技术是通过生长三层金属层分别形成数据线、扫描线以及触控信号线，制程步骤较复杂，而本优选实施例的阵列基板的制作方法，则是通过生长两层金属层形成数据线、扫描线以及触控信号线，简化了工艺，进而节约了成本。

[81] 具体地，在第一金属层306中同时形成的扫描线3062、第一数据线3063以及第二数据线3064，其中第一数据线3063与第二数据线3064位于扫描线3062两端，为了使第一数据线3063和第二数据线3064连接并且不与扫描线3062连接，通过在第二金属层308中形成一连接线3083用于连接第一数据线3063与第二数据线3064，并且在第二绝缘层307中开设第一通孔3071和第二通孔3072，连接线3083通过第一通孔3071与第一数据线3063的一端连接，连接线3083通过第二通孔3072与第二数据线3064的另一端连接。同时在第二金属层308中还形成触控信号线3084，触控信号线3084与连接线3083无连接关系并且通过将触控信号线3084设置在黑色矩阵区域，可以提高开口率。

[82] 另外，薄膜晶体管的源极3081通过第三通孔30811与薄膜晶体管的导电沟道3041的一端连接，薄膜晶体管的漏极3082通过第四通孔30821与薄膜晶体管的导电沟道3041的另一端连接。第三通孔30811以及第四通孔30821均贯穿第一绝缘层305和第二绝缘层307。

[83] 像素电3121通过第五通孔31211与薄膜晶体管的漏极3082连接。第五通孔31211

均贯穿第三绝缘层311、第三金属层310以及有机平坦化层309。

[84] 触控电极3101通过第六通孔31011与触控信号线3084连接。第六通孔31011贯穿有机平坦化层309。

[85] 本优选实施例的阵列基板的制作方法，通过在第一绝缘层上生长第一金属层，以形成薄膜晶体管的栅极、扫描线、第一数据线第二数据线，且在第二绝缘层上生长第二金属层，以形成薄膜晶体管的源极、漏极、连接线以及触控信号线；其中，连接线用于连接第一数据线与第二数据线，从而简化了工艺流程，进而节约成本，提高产品的良率以及市场竞争力。

[86] 本发明还提供一种阵列基板，包括：

[87] 基板；在基板上的有源层，以形成薄膜晶体管的导电沟道；在有源层上的第一绝缘层；在第一绝缘层上的第一金属层，以形成薄膜晶体管的栅极、扫描线、第一数据线第二数据线；其中，第一数据线与第二数据线位于扫描线两端，且互不连接；在第一金属层上的第二绝缘层；在第二绝缘层上的第二金属层，以形成薄膜晶体管的源极、漏极、连接线以及触控信号线；其中，连接线用于连接第一数据线与第二数据线；在第二金属层上的有机平坦化层；在有机平坦化层上的第三金属层，以形成触控电极，其中，触控电极与触控信号线连接；在第三金属层上的第三绝缘层；在第三绝缘层上的第四金属层，以形成像素电极，像素电极与薄膜晶体管的漏极连接。

[88] 第二绝缘层上设有第一通孔和第二通孔，连接线通过第一通孔与第一数据线连接，连接线通过第二通孔与第二数据线连接。

[89] 薄膜晶体管的源极通过第三通孔与薄膜晶体管的导电沟道的一端连接，薄膜晶体管的漏极通过第四通孔与薄膜晶体管的导电沟道的另一端连接。

[90] 第三通孔以及所述第四通孔均贯穿第一绝缘层和第二绝缘层。

[91] 像素电极通过第五通孔与薄膜晶体管的漏极连接。第五通孔均贯穿第三绝缘层、第三金属层以及有机平坦化层。

[92] 触控电极通过第六通孔与触控信号线连接。第六通孔贯穿平坦化层。

[93] 另外，在基板上还包括遮光层以及第四绝缘层。

[94] 本发明的阵列基板与上述阵列基板的制作方法形成的阵列基板一致，具体可参

照上述阵列基板的制作方法的优选实施例的描述，在此不再赘述。

[95] 本发明的阵列基板的制作方法及阵列基板，通过在第一绝缘层上生长第一金属层，以形成薄膜晶体管的栅极、扫描线、第一数据线第二数据线，且在第二绝缘层上生长第二金属层，以形成薄膜晶体管的源极、漏极、连接线以及触控信号线；其中，连接线用于连接第一数据线与第二数据线，从而简化了工艺流程，进而节约成本，提高产品的良率以及市场竞争力。

[96] 综上，虽然本发明已以优选实施例揭露如上，但上述优选实施例并非用以限制本发明，本领域的普通技术人员，在不脱离本发明的精神和范围内，均可作各种更动与润饰，因此本发明的保护范围以权利要求界定的范围为准。

权利要求书

[权利要求 1] 一种阵列基板的制作方法，其包括：

基板；

在所述基板上生长有源层，以形成薄膜晶体管的导电沟道；

在所述有源层上生长第一绝缘层；

在所述第一绝缘层上生长第一金属层，以形成所述薄膜晶体管的栅极、扫描线、第一数据线以及第二数据线；其中，所述第一数据线与所述第二数据线位于所述扫描线两端，且互不连接；

在所述第一金属层上生长第二绝缘层；

在所述第二绝缘层上生长第二金属层，以形成所述薄膜晶体管的源极、漏极、连接线以及触控信号线；其中，所述连接线用于连接所述第一数据线与所述第二数据线；

在所述第二金属层上生长有机平坦化层；

在所述有机平坦化层上生长第三金属层，以形成触控电极，其中，所述触控电极与所述触控信号线连接；

在所述第三金属层上生长第三绝缘层；

在所述第三绝缘层上生长第四金属层，以形成像素电极，所述像素电极与所述薄膜晶体管的漏极连接；

所述第二绝缘层上设有第一通孔和第二通孔，所述连接线通过所述第一通孔与所述第一数据线连接，所述连接线通过所述第二通孔与所述第二数据线连接；

所述薄膜晶体管的源极通过第三通孔与所述薄膜晶体管的导电沟道的一端连接，所述薄膜晶体管的漏极通过第四通孔与所述薄膜晶体管的导电沟道的另一端连接。

[权利要求 2] 根据权利要求1所述的阵列基板的制作方法，其中所述第三通孔以及所述第四通孔均贯穿所述第一绝缘层和所述第二绝缘层。

[权利要求 3] 根据权利要求1所述的阵列基板的制作方法，其中所述像素电极通过第五通孔与所述薄膜晶体管的漏极连接。

[权利要求 4] 根据权利要求3所述的阵列基板的制作方法，其中所述第五通孔均贯穿所述第三绝缘层、所述第三金属层以及所述有机平坦化层。

[权利要求 5] 根据权利要求1所述的阵列基板的制作方法，其中所述触控电极通过第六通孔与所述触控信号线连接。

[权利要求 6] 根据权利要求5所述的阵列基板的制作方法，其中所述第六通孔贯穿所述有机平坦化层。

[权利要求 7] 根据权利要求1所述的阵列基板的制作方法，其中在所述在所述基板上生长有源层，以形成薄膜晶体管的导电沟道的步骤之前，还包括：

在所述基板上依次形成遮光层以及第四绝缘层。

[权利要求 8] 一种阵列基板的制作方法，其包括：

基板；

在所述基板上生长有源层，以形成薄膜晶体管的导电沟道；

在所述有源层上生长第一绝缘层；

在所述第一绝缘层上生长第一金属层，以形成所述薄膜晶体管的栅极、扫描线、第一数据线以及第二数据线；其中，所述第一数据线与所述第二数据线位于所述扫描线两端，且互不连接；

在所述第一金属层上生长第二绝缘层；

在所述第二绝缘层上生长第二金属层，以形成所述薄膜晶体管的源极、漏极、连接线以及触控信号线；其中，所述连接线用于连接所述第一数据线与所述第二数据线；

在所述第二金属层上生长有机平坦化层；

在所述有机平坦化层上生长第三金属层，以形成触控电极，其中，所述触控电极与所述触控信号线连接；

在所述第三金属层上生长第三绝缘层；

在所述第三绝缘层上生长第四金属层，以形成像素电极，所述像素电极与所述薄膜晶体管的漏极连接。

[权利要求 9] 根据权利要求8所述的阵列基板的制作方法，其中所述第二绝缘层

上设有第一通孔和第二通孔，所述连接线通过所述第一通孔与所述第一数据线连接，所述连接线通过所述第二通孔与所述第二数据线连接。

[权利要求 10] 根据权利要求8所述的阵列基板的制作方法，其中所述薄膜晶体管的源极通过第三通孔与所述薄膜晶体管的导电沟道的一端连接，所述薄膜晶体管的漏极通过第四通孔与所述薄膜晶体管的导电沟道的另一端连接。

[权利要求 11] 根据权利要求10所述的阵列基板的制作方法，其中所述第三通孔以及所述第四通孔均贯穿所述第一绝缘层和所述第二绝缘层。

[权利要求 12] 根据权利要求8所述的阵列基板的制作方法，其中所述像素电极通过第五通孔与所述薄膜晶体管的漏极连接。

[权利要求 13] 根据权利要求12所述的阵列基板的制作方法，其中所述第五通孔均贯穿所述第三绝缘层、所述第三金属层以及所述有机平坦化层。

[权利要求 14] 根据权利要求8所述的阵列基板的制作方法，其中所述触控电极通过第六通孔与所述触控信号线连接。

[权利要求 15] 根据权利要求14所述的阵列基板的制作方法，其中所述第六通孔贯穿所述有机平坦化层。

[权利要求 16] 根据权利要求8所述的阵列基板的制作方法，其中在所述在所述基板上生长有源层，以形成薄膜晶体管的导电沟道的步骤之前，还包括：

在所述基板上依次形成遮光层以及第四绝缘层。

[权利要求 17] 一种阵列基板，其包括：

基板；

在所述基板上的有源层，以形成薄膜晶体管的导电沟道；

在所述有源层上的第一绝缘层；

在所述第一绝缘层上的第一金属层，以形成所述薄膜晶体管的栅极、扫描线、第一数据线第二数据线；其中，所述第一数据线与

所述第二数据线位于所述扫描线两端，且互不连接；

在所述第一金属层上的第二绝缘层；

在所述第二绝缘层上的第二金属层，以形成所述薄膜晶体管的源极、漏极、连接线以及触控信号线；其中，所述连接线用于连接所述第一数据线与所述第二数据线；

在所述第二金属层上的有机平坦化层；

在所述有机平坦化层上的第三金属层，以形成触控电极，其中，所述触控电极与所述触控信号线连接；

在所述第三金属层上的第三绝缘层；

在所述第三绝缘层上的第四金属层，以形成像素电极，所述像素电极与所述薄膜晶体管的漏极连接。

[权利要求 18] 根据权利要求17所述的阵列基板，其中所述第二绝缘层上设有第一通孔和第二通孔，所述连接线通过所述第一通孔与所述第一数据线连接，所述连接线通过所述第二通孔与所述第二数据线连接。

[权利要求 19] 根据权利要求17所述的阵列基板，其中所述薄膜晶体管的源极通过第三通孔与所述薄膜晶体管的导电沟道的一端连接，所述薄膜晶体管的漏极通过第四通孔与所述薄膜晶体管的导电沟道的另一端连接。

[权利要求 20] 根据权利要求17所述的阵列基板，其中所述触控电极通过第六通孔与所述触控信号线连接。

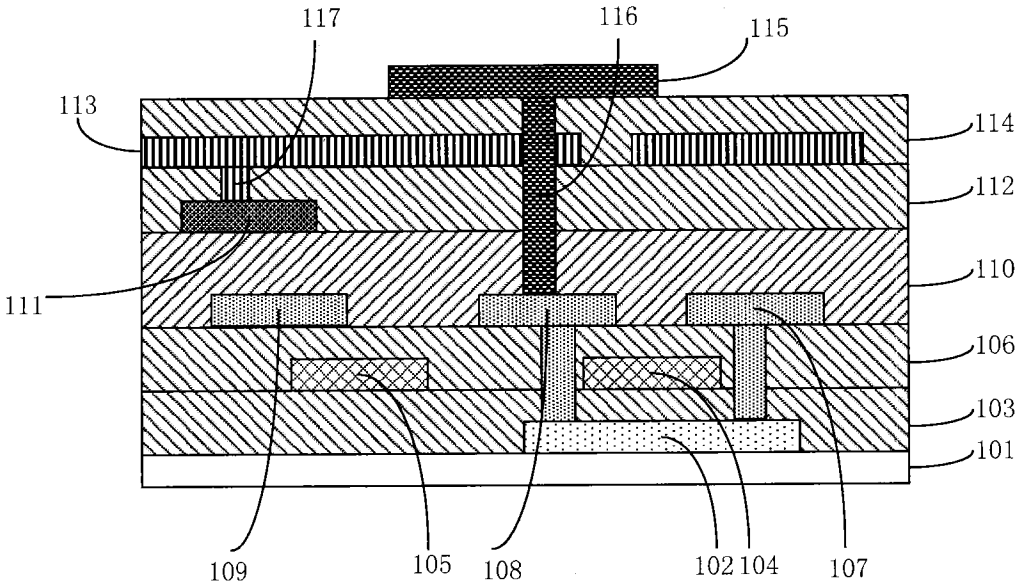

117
116
115
113
114
112
111
110
106
103
101
109
105
108
102
104
107

图 1

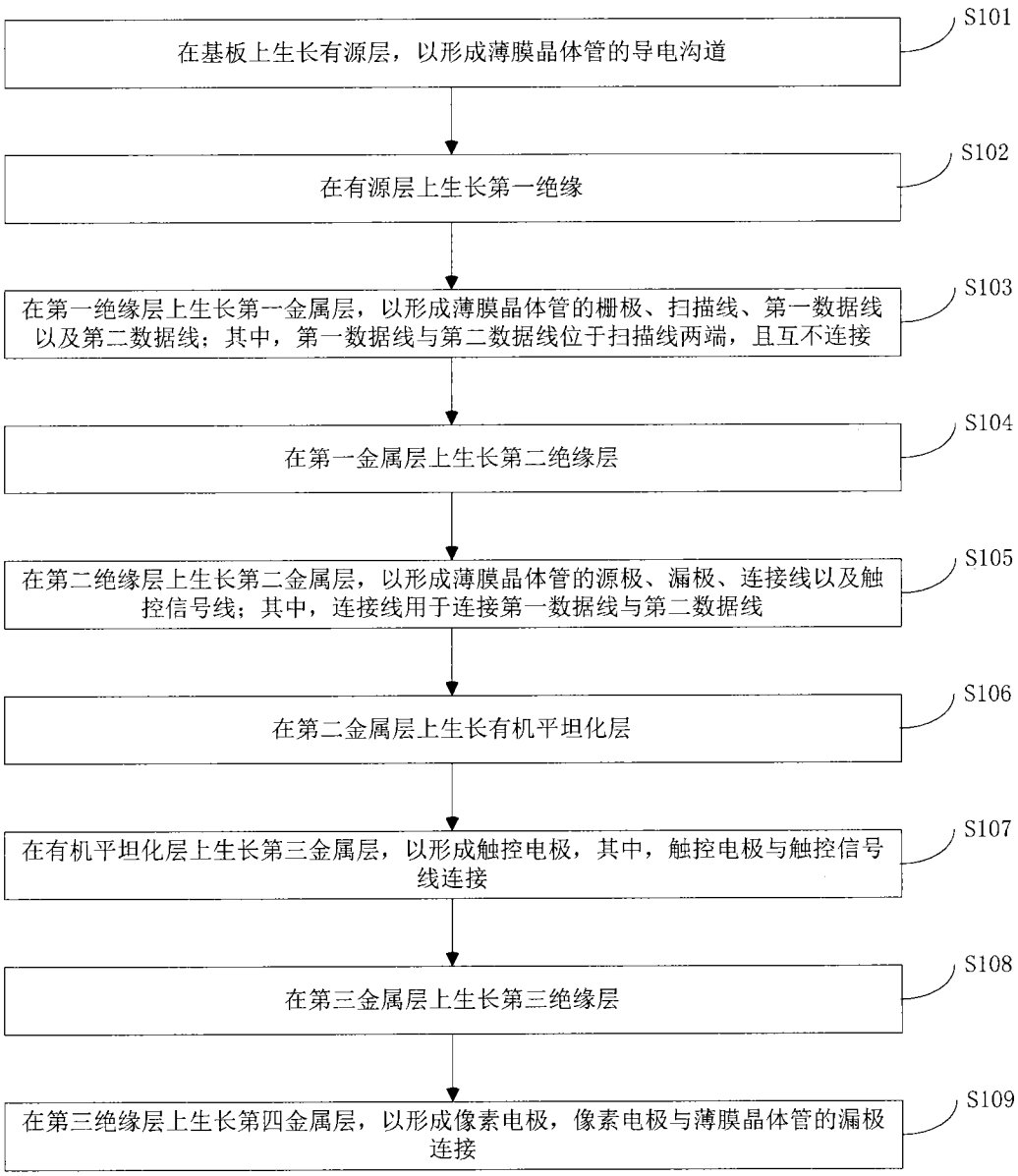

在基板上生长有源层，以形成薄膜晶体管的导电沟道
S101
在有源层上生长第一绝缘
S102
在第一绝缘层上生长第一金属层，以形成薄膜晶体管的栅极、扫描线、第一数据线以及第二数据线；其中，第一数据线与第二数据线位于扫描线两端，且互不连接
S103
在第一金属层上生长第二绝缘层
S104
在第二绝缘层上生长第二金属层，以形成薄膜晶体管的源极、漏极、连接线以及触控信号线；其中，连接线用于连接第一数据线与第二数据线
S105
在第二金属层上生长有机平坦化层
S106
在有机平坦化层上生长第三金属层，以形成触控电极，其中，触控电极与触控信号线连接
S107
在第三金属层上生长第三绝缘层
S108
在第三绝缘层上生长第四金属层，以形成像素电极，像素电极与薄膜晶体管的漏极连接
S109

图 2

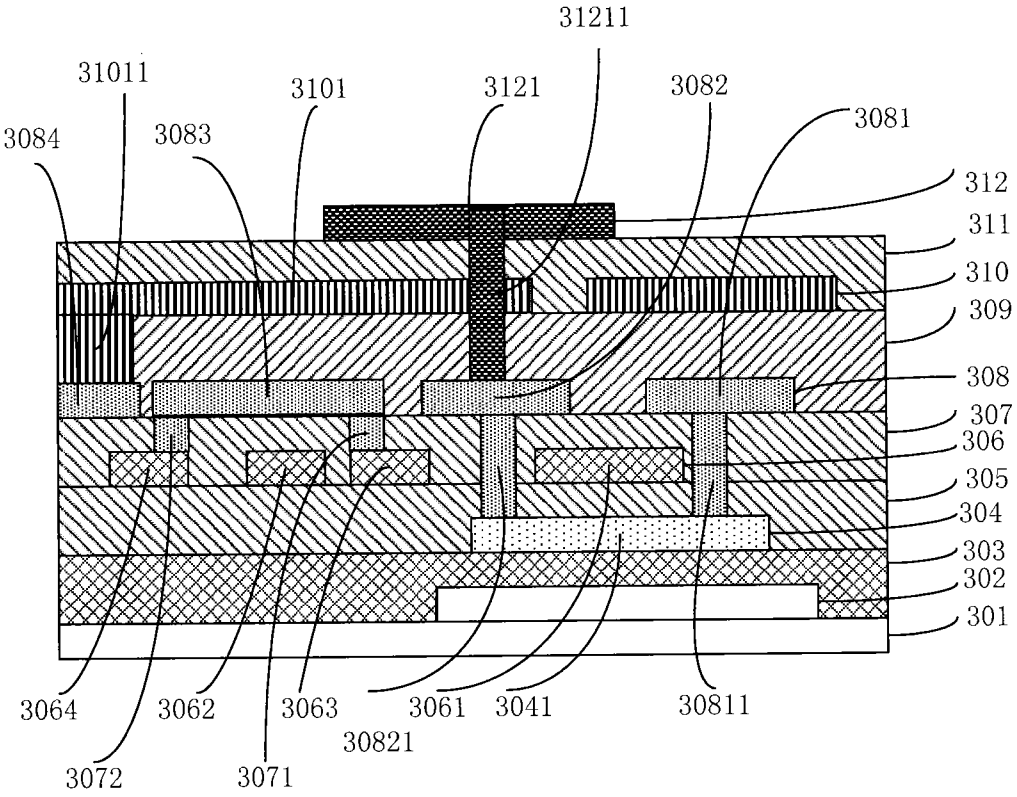

31211
31011
3101
3121
3082
3081
3084
3083
312
311
310
309
308
307
306
305
304
303
302
301
3064
3062
3063
3061
3041
30811
30821
3072
3071

图 3

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/082813

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 27/

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: 触摸, 触控, 源, 漏, 栅, 数据线, 扫描线, 同 7d 层, touch, source, drain, gate, data 1w line, scan+ 1w line, (same or identical) 7d layer

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 106168865 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 30 November 2016 (30.11.2016), description, paragraphs [0004]-[0017], [0034]-[0039] and [0090], and figures 1-2	1-20
A	CN 203688937 U (HEFEI BOE OPTOELECTRONICS TECHNOLOGY CO., LTD. et al.), 02 July 2014 (02.07.2014), entire document	1-20
A	CN 104699340 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 10 June 2015 (10.06.2015), entire document	1-20
A	CN 202473923 U (BOE TECHNOLOGY GROUP CO., LTD.), 03 October 2012 (03.10.2012), entire document	1-20
A	US 2016147109 A1 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.), 26 May 2016 (26.05.2016), entire document	1-20
A	CN 103699284 A (BOE TECHNOLOGY GROUP CO., LTD.), 02 April 2014 (02.04.2014), entire document	1-20

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
06 December 2017	28 December 2017
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer GUO, Wanhong Telephone No. (86-10) 010-62413500

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/082813

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 106168865 A	30 November 2016	None	
CN 203688937 U	02 July 2014	None	
CN 104699340 A	10 June 2015	US 2016283002 A1	29 September 2016
CN 202473923 U	03 October 2012	None	
US 2016147109 A1	26 May 2016	JP 2016206642 A	08 December 2016
		KR 20160063251 A	03 June 2016
CN 103699284 A	02 April 2014	WO 2015096315 A1	02 July 2015
		US 2016004346 A1	07 January 2016
		US 9477361 B2	25 October 2016
		CN 103699284 B	21 September 2016

国际检索报告

国际申请号 PCT/CN2017/082813

A. 主题的分类

H01L 27/12(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L27/

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

CNPAT, CNKI, WPI, EPODOC: 触摸，触控，源，漏，栅，数据线，扫描线，同 7d 层，touch，source，drain，gate，data lw line，scan+ lw line，(same or identical) 7d layer

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	CN 106168865 A (京东方科技集团股份有限公司 等) 2016年 11月 30日 (2016-11-30) 说明书第[0004]-[0017]，[0034]-[0039]，[0090]段、附图1-2	1-20
A	CN 203688937 U (合肥京东方光电科技有限公司 等) 2014年 7月 2日 (2014-07-02) 全文	1-20
A	CN 104699340 A (京东方科技集团股份有限公司 等) 2015年 6月 10日 (2015-06-10) 全文	1-20
A	CN 202473923 U (京东方科技集团股份有限公司) 2012年 10月 3日 (2012-10-03) 全文	1-20
A	US 2016147109 A1 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 2016年 5月 26日 (2016-05-26) 全文	1-20
A	CN 103699284 A (京东方科技集团股份有限公司) 2014年 4月 2日 (2014-04-02) 全文	1-20

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2017年 12月 6日	2017年 12月 28日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 郭万红 电话号码 (86-10)010-62413500

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2017/082813

检索报告引用的专利文件			公布日（年/月/日）	同族专利			公布日（年/月/日）
CN	106168865	A	2016年 11月 30日	无			
CN	203688937	U	2014年 7月 2日	无			
CN	104699340	A	2015年 6月 10日	US	2016283002	A1	2016年 9月 29日
CN	202473923	U	2012年 10月 3日	无			
US	2016147109	A1	2016年 5月 26日	JP	2016206642	A	2016年 12月 8日
				KR	20160063251	A	2016年 6月 3日
CN	103699284	A	2014年 4月 2日	WO	2015096315	A1	2015年 7月 2日
				US	2016004346	A1	2016年 1月 7日
				US	9477361	B2	2016年 10月 25日
				CN	103699284	B	2016年 9月 21日