

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2011 年 3 月 24 日(24.03.2011)

PCT

(10) 国際公開番号
WO 2011/034089 A1

- (51) 国際特許分類:
C23C 14/34 (2006.01) H01L 21/3205 (2006.01)
H01L 21/28 (2006.01) H01L 23/52 (2006.01)
H01L 21/285 (2006.01)
- (21) 国際出願番号: PCT/JP2010/065936
- (22) 国際出願日: 2010 年 9 月 15 日(15.09.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2009-217657 2009 年 9 月 18 日(18.09.2009) JP
- (71) 出願人(米国を除く全ての指定国について): 株式会社アルバック(ULVAC, Inc.) [JP/JP]; 〒2538543 神奈川県茅ヶ崎市萩園 2 5 0 0 Kana-gawa (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 中西 茂雄 (NAKANISHI Shigeo) [JP/JP]; 〒4101231 静岡県裾野市須山 1 2 2 0-1 株式会社アルバック 半導体電子技術研究所内 Shizuoka (JP). 小平 周司(KODAIRA Shuji) [JP/JP]; 〒4101231 静岡県裾

野市須山 1 2 2 0-1 株式会社アルバック 半導体電子技術研究所内 Shizuoka (JP). 鎌田 恒吉(KAMADA Koukichi) [JP/JP]; 〒4101231 静岡県裾野市須山 1 2 2 0-1 株式会社アルバック 半導体電子技術研究所内 Shizuoka (JP). 堀田 和正(HORITA Kazumasa) [JP/JP]; 〒4101231 静岡県裾野市須山 1 2 2 0-1 株式会社アルバック 半導体電子技術研究所内 Shizuoka (JP). 濱口 純一(HAMAGUCHI Junichi) [JP/JP]; 〒4101231 静岡県裾野市須山 1 2 2 0-1 株式会社アルバック 半導体電子技術研究所内 Shizuoka (JP). 吉浜 知之(YOSHIHAMA Tomoyuki) [JP/JP]; 〒4101231 静岡県裾野市須山 1 2 2 0-1 株式会社アルバック 半導体電子技術研究所内 Shizuoka (JP). 豊田 聡(Toyoda Satoru) [JP/JP]; 〒4101231 静岡県裾野市須山 1 2 2 0-1 株式会社アルバック 半導体電子技術研究所内 Shizuoka (JP).

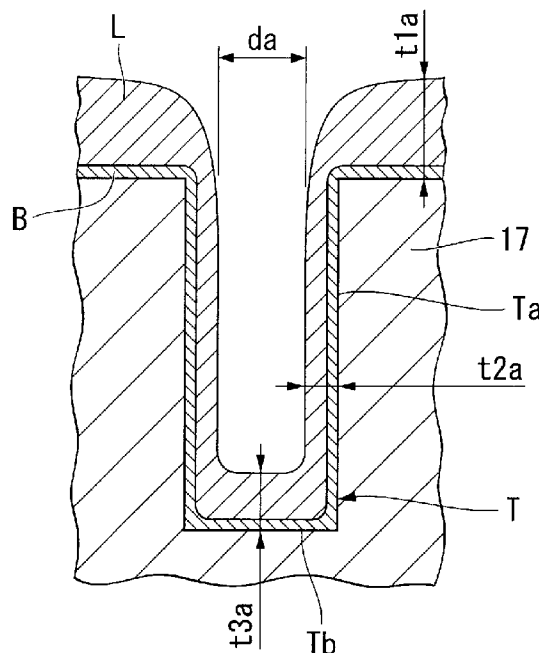
(74) 代理人: 志賀 正武, 外(SHIGA Masatake et al.); 〒1006620 東京都千代田区丸の内一丁目 9 番 2 号 Tokyo (JP).

[続葉有]

(54) Title: FILM FORMATION METHOD

(54) 発明の名称: 成膜方法

[図3]



(57) Abstract: A film formation method comprising: providing a base plate having fine pores or fine grooves formed on the surface thereof; forming a thin film comprising tantalum on the whole surface of the base plate, including the pores or side walls and bottoms of the grooves; and forming a thin film comprising copper on the whole surface of the thin film comprising tantalum while maintaining the base plate at a temperature of 10 to 70°C inclusive.

(57) 要約: この成膜方法では、表面に微細な孔又は溝が形成された基板を準備し、該孔又は該溝の側壁部及び底部を含む前記基板の全面にタンタルからなる薄膜を形成し、前記基板の温度が10°C以上、70°C以下の範囲に設定された状態で、前記タンタルからなる薄膜の全面に銅からなる薄膜を形成する。



(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,

MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称： 成膜方法

技術分野

[0001] 本発明は、基板の表面に薄膜を形成するための成膜方法に関する。特に、本発明は、基板上に形成された高アスペクト比の孔（ホール）、溝（トレンチ）、又は微細パターンを確実に被覆するための成膜方法に関する。

本願は、２００９年９月１８日に、日本に出願された特願２００９－２１７６５７号に基づき優先権を主張し、その内容をここに援用する。

背景技術

[0002] 一般に、半導体デバイスの製作に用いられる成膜方法においては、基板と銅（Ｃｕ）等からなる配線層との間にバリアメタル層を設けることによって、配線層を構成する材料が基板に拡散して起こる配線の劣化を防止している。

前記バリアメタル層は、スパッタ等のＰＶＤ法や、気相成長法によって、金属又は金属化合物からなる薄膜を基板に成膜することによって形成される。

例えば、低誘電率（ｌｏｗ－ｋ）材料又は酸化シリコン（ＳｉＯ_２）からなる基板に、窒化タンタル（ＴａＮ）、タンタル（Ｔａ）、及びそれらを組み合わせた膜からなるバリアメタル層が形成された銅配線を有する半導体素子が開示されている（特許文献１）。

[0003] また、近年の配線パターンの微細化に伴い、処理すべき基板全面に亘って、深さと幅の比が３を超えるような高アスペクト比のホール、トレンチ、又は微細パターンに対して被覆性よく成膜できること、即ち、カバレッジの向上が強く要求されている。

先行技術文献

特許文献

[0004] 特許文献１：特開２００３－１７９１３３号公報

発明の概要

発明が解決しようとする課題

- [0005] ところで、バリアメタル層の上に成膜されるCuは、Cuの表面張力によって玉状（球状）に形成されることがある。この現象を抑えるために、Cuを高速で成膜することが必要とされる。しかしながら、Cuの成膜を高速で行うと、例えばプラズマの輻射熱によって基板が熱を持つという問題が生じる。この発熱を抑える目的で、基板を冷却させながら成膜を行うことが一般的であった。
- [0006] 従来の成膜方法においては、基板を冷却させつつCuを成膜することで、高い被覆性で成膜を行うことが可能であった。しかし、近年、高アスペクト比のホールやトレンチにCuを成膜することが要求されるようになると、ホールやトレンチの開口部にオーバーハング（底部における径よりも開口部における径が小さくなる）が発生したり、これに伴ってホールやトレンチの側壁部の被覆性が低下したりする問題が生じている。
- [0007] 図4は、基板17に対しCuからなる被膜を成膜した際、トレンチTにオーバーハングが発生した状態を示す模式的な断面図である。トレンチTは、側壁部Ta、底部Tbとから構成される溝状の凹部である。また、図4に示す符号Bはバリアメタル層を示し、符号Lは成膜された薄膜を示している。図4に示すように、スパッタリングを行う際、オーバーハングが形成されていると、スパッタ粒子がトレンチTに入ることをオーバーハングが物理的に妨げ、サイドカバレッジ（ t_{2b}/t_{1b} ）、およびボトムカバレッジ（ t_{3b}/t_{1b} ）も悪化する。
- [0008] 本発明は、以上の点に鑑み、基板上に形成された高アスペクト比のホールやトレンチ、また微細パターンに対して、開口部におけるオーバーハングの発生や、側壁部における被覆性の低下を抑制することができる成膜方法を提供する。

課題を解決するための手段

- [0009] 本発明の第1態様の成膜方法は、表面に微細な孔又は溝が形成された基板

を準備し、該孔又は該溝の側壁部及び底部を含む前記基板の全面にタantalからなる薄膜を形成し、前記基板の温度が10℃以上、70℃以下の範囲に設定された状態で、前記タantalからなる薄膜の全面に銅からなる薄膜を形成する。

本発明の第1態様の成膜方法においては、前記銅からなる薄膜を形成する際には、前記基板の温度を20℃以上、60℃以下の範囲とすることが好ましい。

本発明の第1態様の成膜方法においては、前記タantalからなる薄膜及び前記銅からなる薄膜の少なくとも一方は、スパッタ法によって前記基板上に形成されることが好ましい。

[0010] 本発明の第2態様の成膜方法は、表面に微細な孔又は溝が形成された基板を準備し、該孔又は該溝の側壁部及び底部を含む前記基板の全面に銅の拡散に対してバリア性を有するバリア膜を形成し、前記基板の温度が10℃以上、70℃以下の範囲に設定された状態で、前記バリア膜の全面に銅からなる薄膜を形成する。

本発明の第2態様の成膜方法においては、前記銅からなる薄膜を形成する際には、前記基板の温度を20℃以上、60℃以下の範囲とすることが好ましい。

本発明の第2態様の成膜方法においては、前記バリア膜及び前記銅からなる薄膜の少なくとも一方は、スパッタ法によって前記基板上に形成されることが好ましい。

発明の効果

[0011] 本発明によれば、基板上に形成された高アスペクト比のホールやトレンチ、微細パターンに対し、オーバーハングの発生を抑えることにより十分な最小開口を確保することができるので、側壁部の被覆性を高めることができる。

図面の簡単な説明

[0012] [図1]本発明に係る成膜装置の概略図である。

[図2] 本発明に係る成膜装置を構成する成膜チャンバの概略断面図である。

[図3] 本発明に係る成膜方法を用いて成膜された高アスペクト比のトレンチもしくはホールの様式的断面図である。

[図4] 成膜された高アスペクト比のトレンチもしくはホールの様式的断面図であり、オーバーハングが形成されていることを示す図である。

[図5] 基板温度と最小開口との関係を示すグラフである。

発明を実施するための形態

[0013] (第1の実施の形態)

以下、図面を参照して本発明の実施の形態について説明する。図1は、本発明の成膜方法を実施するのに用いられる成膜装置1の一例の概略図である。図2は、成膜装置1を構成するチャンバである成膜チャンバ4a、4bの概略断面図である。

成膜装置1は、搬送室2の周囲にゲートバルブ6を介して、ロードロックチャンバ3、複数の成膜チャンバ4a、4b、温度調整チャンバ5が配置されて構成されている。搬送室2は所定の真空度に減圧されている。搬送室2の内部には基板搬送ロボット(図示略)が設置されている。ロードロックチャンバ3は、デガス室として機能し、図示しないヒーターによって処理すべき基板を減圧下において高温で加熱処理してデガスを行い、基板に含まれているガスを除去する。

[0014] 符号4a、4bはともに成膜チャンバであるが、第1の成膜チャンバ4aは、基板17(図2参照)にバリアメタル層を形成するバリアメタル成膜用のチャンバとして機能する。第2の成膜チャンバ4bは、バリアメタル層が形成された基板17にCuを成膜するための、Cu成膜用のチャンバとして機能する。

温度調整チャンバ5は、加熱装置及び冷却装置を備えており、該温度調整チャンバ5内に成膜前の基板及び成膜後の基板の少なくとも一方を搬送し、基板を冷却又は加熱することができる。

[0015] なお、チャンバの配置数等は、適宜変更可能である。例えば、ロードロッ

クチャンバは、搬入用と搬出用のチャンバをそれぞれ別個に設ける構成としてもよいし、バリア成膜前に行う基板クリーニング用のチャンバを設ける機構としてもよい。また、温度調整チャンバ5は必ずしも設ける必要はない。また、搬送室2を設けることなく、ロードロックチャンバ、成膜チャンバなどを工程順に接続するような構成としてもよい。

[0016] 図2は、上記成膜装置1を構成し、本発明の薄膜の形成に用いることができる成膜チャンバ4a、4bを詳しく説明するための概略断面図である。該成膜チャンバ4a、4bは、スパッタ法により基板に薄膜を形成するための処理室である。

成膜チャンバ4a、4bは、真空槽20を有している。真空槽20の天井には、カソード電極14が固定されている。カソード電極14の表面にはターゲット15が配置されている。カソード電極14には、カソード電極14に負電圧を印加する直流電源19が接続されている。

真空槽20外のカソード電極14の裏面位置には、永久磁石からなる磁気回路18が設けられている。真空槽20は、磁気回路18が形成する磁束がカソード電極14とターゲット15を貫通し、ターゲット15表面に漏洩磁界が形成されるように構成されている。スパッタリングを行う際にはその漏洩磁界に電子がトラップされ、プラズマが高密度化する。

[0017] 真空槽20の底面には、基板ホルダー16が設けられている。基板ホルダー16の表面には、シリコン基板等からなる基板17が、ターゲット15と略平行に対向配置されている。

また、基板ホルダー16内には基板電極21が設けられている。この基板電極21は、高周波バイアス電力を基板電極21に印加する高周波電源22に接続されている。

また、基板ホルダー16内には、ヒーター23が設けられており、薄膜を形成する際にヒーター23に通電し、基板温度を調整することが可能である。

[0018] 真空槽20にはガス導入口12と真空排気口13とが設けられている。ガ

ス導入口 12 にはスパッタリングガスが充填されたガスボンベが接続され、真空排気口 13 には、真空ポンプが接続されている（ただし、図 2 には、ガスボンベと真空ポンプを図示していない）。

[0019] 上述したように、成膜チャンバ 4a と成膜チャンバ 4b とは同様の構成を有しているが、成膜する材質に応じてターゲットの材質も変更される。本実施の形態においては、成膜チャンバ 4a のターゲット 15 は、T a から形成されており、成膜チャンバ 4b のターゲット 15 は、C u から形成されている。

[0020] 次に、この成膜装置 1 を用いて成膜する工程について説明する。

搬送室 2、各成膜チャンバ 4a、4b、および温度調整チャンバ 5 の内部は予め減圧され、チャンバ内に存在するガスが除去されている。

まず、トレンチ T が形成された基板 17 を複数枚カセットに配置し、基板 17 が配置されたカセットをロードロックチャンバ 3 内部に配置する。

ロードロックチャンバ 3 の内部を減圧してチャンバ内に存在するガスを除去し、ロードロックチャンバ 3 の内部を所定圧力の真空雰囲気としてから、ロードロックチャンバ 3 から基板 17 を取り出し、成膜チャンバ 4a（バリアメタル成膜用のチャンバ）に搬入する。

[0021] 成膜チャンバ 4a には、ターゲットとして T a ターゲット 15 が配置されている。

成膜チャンバ 4a 内部が所定圧力の成膜雰囲気となるように、成膜チャンバ 4a を減圧し、成膜チャンバ 4a 内部に存在するガスを除去しながら成膜チャンバ 4a 内部にスパッタリングガスを供給する。基板 17 にバイアス電圧を印加し、ターゲット 15 をスパッタリングする。すると、スパッタ粒子は基板 17 表面に略垂直に入射するため、スパッタ粒子はトレンチ T 周囲の基板 17 表面上だけでなく、トレンチ T の内部にも入射し、T a からなるバリアメタル層 B が形成される（図 3 参照）。

T a からなるバリアメタル層 B を形成する際の基板 17 の温度は、室温（20℃～30℃）程度が好ましい。バリアメタル層 B は、5nm～10nm

程度の厚さであることが好ましい。

[0022] なお、ここではTaからなるバリアメタル層Bを形成する工程について説明したが、バリアメタル層Bとしては、Cu拡散に対してバリア性を有する金属又は金属化合物からなる膜（バリア膜）であればよい。一例として、チタン（Ti）からなるバリアメタル層Bを採用することもできる。その場合は、ターゲット15としてTiターゲットを配置する。

[0023] バリアメタルとしては、機械強度が大きい、緻密な膜形成が可能、配線層と基板との間のバリア効果を有する、電気抵抗が低い、などの特徴を有する材料であれば、上記したようなTa、Tiに限ることはない。例えば、TiN、TiWなどのTi化合物、またはTa₂N₅、Ni、Co、Re、Ru、Sn、W、WN、Zr、ZrN、Hf、HfNなどもバリアメタル層Bを成膜するための材料として採用することができる。

[0024] 次に、基板17を成膜チャンバ4bに搬入する。成膜チャンバ4bには、ターゲット15としてCuターゲット15が配置されている。

基板17を基板ホルダー16に静電吸着させた後、基板17の温度が20℃以上、60℃以下となるようにヒーター23を制御する。

基板17は、静電吸着によって基板ホルダー16に取り付けられているため、基板17の温度は基板ホルダー16と略同じになる。よって、ヒーター23を用いて基板ホルダー16の温度を調整することによって、基板17の温度を制御することが可能となる。

図示しない温度センサーを用いて、基板17の温度が上記範囲となったことを確認し、上述したバリアメタル層Bを形成する方法と同様の方法で、Cuのスパッタリングを行う。Cuの成膜時間は7秒～10秒であり、Cuからなる薄膜の厚さは20nm～25nm程度が好ましい。

[0025] なお、基板17の温度が高温である場合（例えば100℃等）、バリアメタル層Bの形成後、基板17を温度調整チャンバ5に搬送し、強制的に基板17を冷却することによって、より速く基板17の温度を調整することができる。

温度調整チャンバ5を使用せずに、自然冷却により基板17の温度を下げてもよい。

[0026] 上記成膜装置1では、基板17の温度が20℃以上、60℃以下となるように温度制御を行うことによって、ホール又はトレンチにオーバーハングが形成されることを抑制し、高い被覆性を実現することができる。

[0027] (実験例)

以下、本発明の成膜方法について行った実験例について説明する。図1に示す成膜装置1を用い、高アスペクト比のトレンチが形成されている基板上にTaからなるバリアメタル層及びCu膜を成膜した。

基板17として、φ300mmのSiウエハ表面全体に亘ってシリコン酸化物膜を形成した後、このシリコン酸化物膜中に公知の方法で微細トレンチ(幅35nm、深さ120nm)がパターニングによって形成された基板を用いた。また、Cuターゲットとして、Cuの組成比が99%で、スパッタ面の径がφ400mmに作製したターゲットを用いた。ターゲットと基板との間の距離を400mmに設定した。

[0028] さらに、成膜条件として、スパッタガスとしてArを用い、0~15sccmの流量で導入した。また、Cuターゲットへの投入電力を18kW(電流30A)に設定した。スパッタ時間を10秒に設定してCu膜の成膜を行った。

このとき、基板17の温度を-20℃~+80℃に変化させてCuの成膜を行い、薄膜の変化について観察した。第1の評価項目は、成膜後のトレンチの最小開口da(図3参照)であり、オーバーハングの発生の有無を判定するものである。第2の評価項目は、成膜されたCu膜の側壁部の被覆性である。

[0029] 図5は、基板17の温度とトレンチTの最小開口との関係を示すグラフである。図5において、横軸はCu成膜時の基板温度、縦軸は最小開口である。

このグラフより、基板温度30℃~100℃において、最小開口が16n

m以上となることがわかった。一方、基板温度 $-20^{\circ}\text{C}\sim 0^{\circ}\text{C}$ の範囲では、図4に示すようにトレンチの開口部にオーバーハングが形成されたことにより、最小開口d bが小さくなる結果となった。

[0030] 表1の最小開口の項目について、記号「◎」は16 nm以上の十分な最小開口が確保されていることを示し、即ち、最良な結果が得られたことを示す。記号「○」は、14 nm以上の最小開口が確保されていることを示し、即ち、良好な結果が得られたことを示す。記号「×」は、最小開口が14 nm以下であることを示し、即ち、不良な結果が得られたことを示す。

側壁部の被覆性の項目については、記号「◎」は、側壁部の被覆率60%以上であり、十分な膜厚が得られたことを示し、即ち、最良な結果が得られたことを示す。記号「○」は、側壁部の被覆率が40%～60%であり、即ち、良好な結果が得られたことを示す。記号「×」は、側壁部の被覆率が40%以下であり、即ち、不良な結果が得られたことを示す。

[0031] [表1]

	Cu成膜時の基板温度 [$^{\circ}\text{C}$]										
	-20	-10	0	10	20	30	40	50	60	70	80
最小開口 (第1の評価項目)	×	×	×	○	◎	◎	◎	◎	◎	◎	◎
側壁部の被覆性 (第2の評価項目)	◎	◎	◎	◎	◎	◎	◎	◎	◎	○	×

[0032] 表1から明らかなように、 $+20^{\circ}\text{C}\sim 60^{\circ}\text{C}$ の範囲においては、最小開口、及び側壁部の被覆性ともに、最良の評価「◎」が得られ、この温度範囲が被覆性の良い成膜に適していることがわかった。

$+10^{\circ}\text{C}$ の基板温度においては、最小開口が約14 nmとやや狭かったものの、側壁部の被覆性は良好な結果が得られた。

$+70^{\circ}\text{C}$ の基板温度においては、側壁部の被覆性が若干劣っていたものの、最小開口は16 nmであった。

[0033] 図3は、基板温度を 30°C に調整した上で、Cuを成膜した高アスペクト比のトレンチの模式的断面図を示す。符号Tは高アスペクト比のトレンチ、

符号Bはバリアメタル層、符号Lは成膜された薄膜をそれぞれ示している。一方、図4は、基板温度を -20°C に冷却した上で、Cuを成膜したトレンチの断面である。

図4においては、トレンチTの上部の膜厚 t_{1b} と下部の膜厚 t_{2b} とが不均一である。一方、図3においては、トレンチTの上部の膜厚 t_{1a} と下部の膜厚 t_{2a} とが略均一である。

また、図3の最小開口 d_a と図4の最小開口 d_b とを比較すると、図3に示すように基板温度を 30°C に調整することによって、より大きな開口を確保できたことがわかる。さらに、図3のトレンチT底部の膜厚 t_{3a} と、図4の膜厚 t_{3b} とを比較すると、膜厚 t_{3a} の厚みを十分に確保できており、ボトムカバレッジ(t_{3a}/t_{1a})が改善されていることがわかる。

さらに、側壁部に付着した膜の凹凸構造（モフォロジー）が、図4に示すようなモフォロジー（構造）から図3に示すようなモフォロジー（構造）へと改善されることがわかる。

[0034] なお、本実験例においては、トレンチが形成された基板に対してCuの成膜を行ったが、高アスペクト比のホールに対して同様の条件でCuの成膜を行った場合も、オーバーハングがなく、高い被膜性を実現することができた。

産業上の利用可能性

[0035] 本発明の成膜方法は、高アスペクト比のホールやトレンチ、及び微細パターンが形成された基板に対し被覆性よく成膜するための成膜方法として、半導体デバイスの製作に特に好適に適用することができる。その他、表面に微細な孔又は溝が形成された基板に成膜する方法として本発明は利用可能である。

符号の説明

[0036] B…バリアメタル層、L…薄膜、T…トレンチ、1…成膜装置、2…搬送室、3…ロードロックチャンバ、4a、4b…成膜チャンバ、5…温度調整チャンバ、14…カソード電極、15…ターゲット、16…基板ホルダー、1

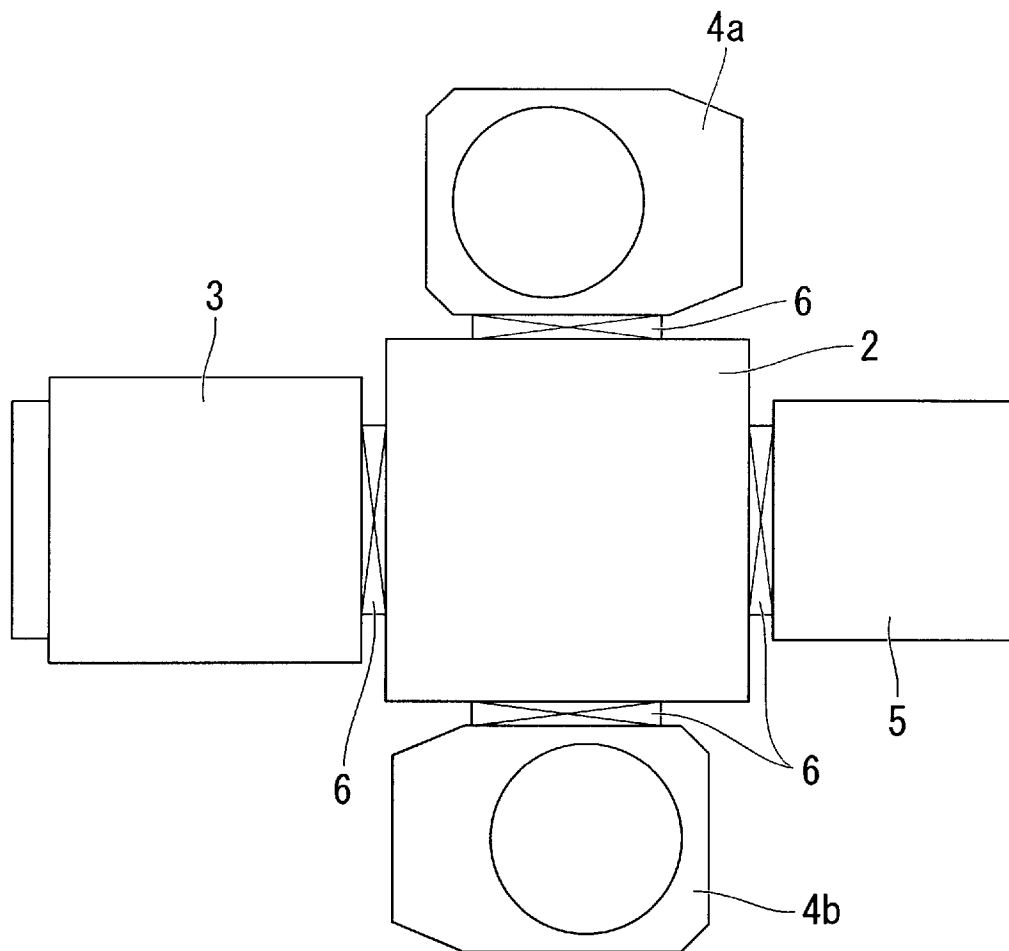
7…基板、18…磁気回路、20…真空槽、21…基板電極、23…ヒータ

—

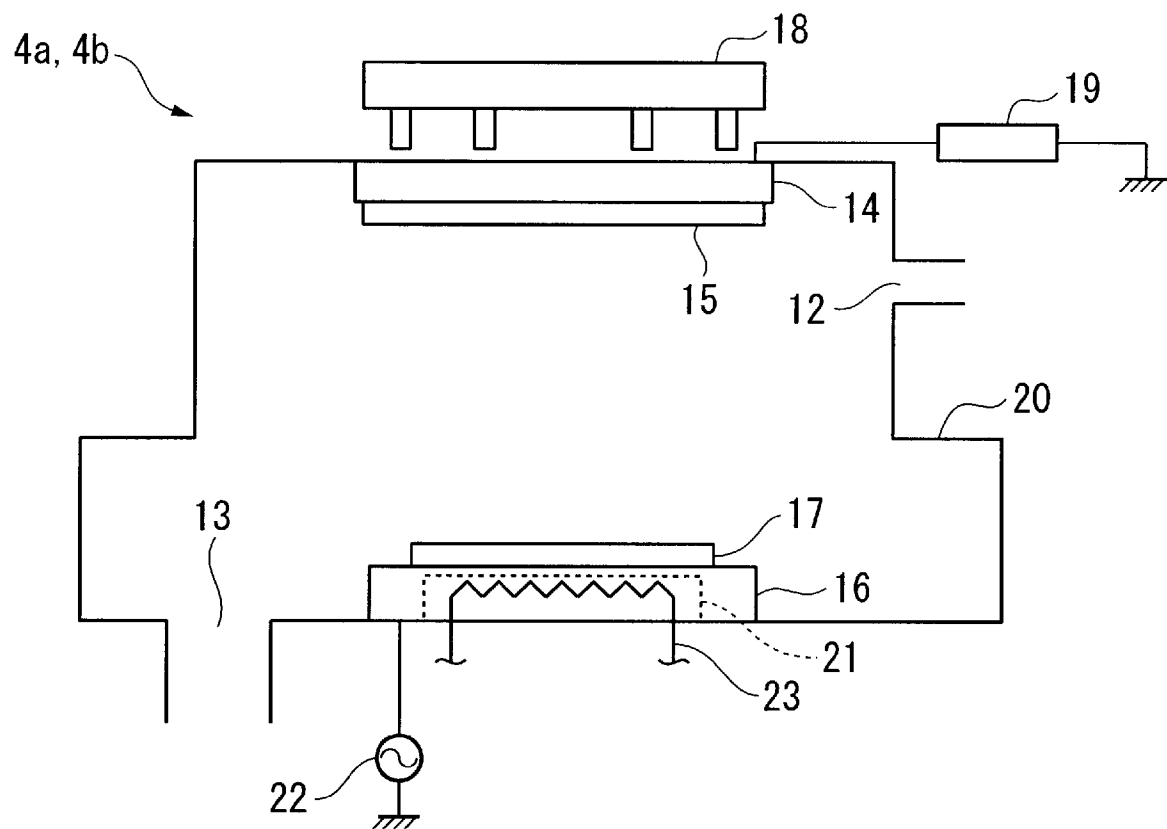
請求の範囲

- [請求項1] 表面に微細な孔又は溝が形成された基板を準備し、
該孔又は該溝の側壁部及び底部を含む前記基板の全面にタンタルからなる薄膜を形成し、
前記基板の温度が10℃以上、70℃以下の範囲に設定された状態で、前記タンタルからなる薄膜の全面に銅からなる薄膜を形成することを特徴とする成膜方法。
- [請求項2] 前記銅からなる薄膜を形成する際には、前記基板の温度を20℃以上、60℃以下の範囲とすることを特徴とする請求項1に記載の成膜方法。
- [請求項3] 前記タンタルからなる薄膜及び前記銅からなる薄膜の少なくとも一方は、スパッタ法によって前記基板上に形成されることを特徴とする請求項1又は2に記載の成膜方法。
- [請求項4] 表面に微細な孔又は溝が形成された基板を準備し、
該孔又は該溝の側壁部及び底部を含む前記基板の全面に銅の拡散に対してバリア性を有するバリア膜を形成し、
前記基板の温度が10℃以上、70℃以下の範囲に設定された状態で、前記バリア膜の全面に銅からなる薄膜を形成することを特徴とする成膜方法。
- [請求項5] 前記銅からなる薄膜を形成する際には、前記基板の温度を20℃以上、60℃以下の範囲とすることを特徴とする請求項4に記載の成膜方法。
- [請求項6] 前記バリア膜及び前記銅からなる薄膜の少なくとも一方は、スパッタ法によって前記基板上に形成されることを特徴とする請求項4又は5に記載の成膜方法。

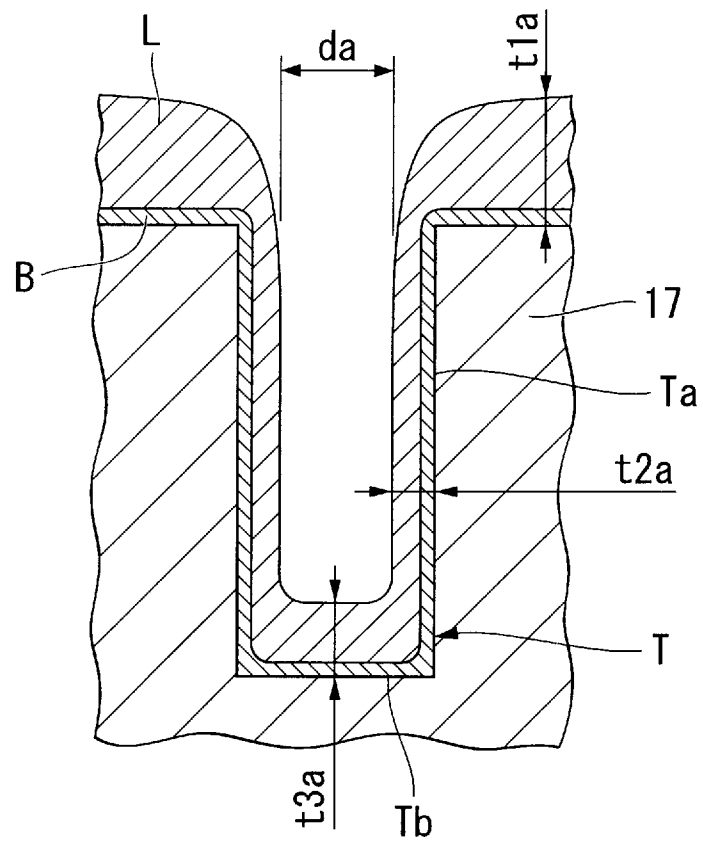
[図1]



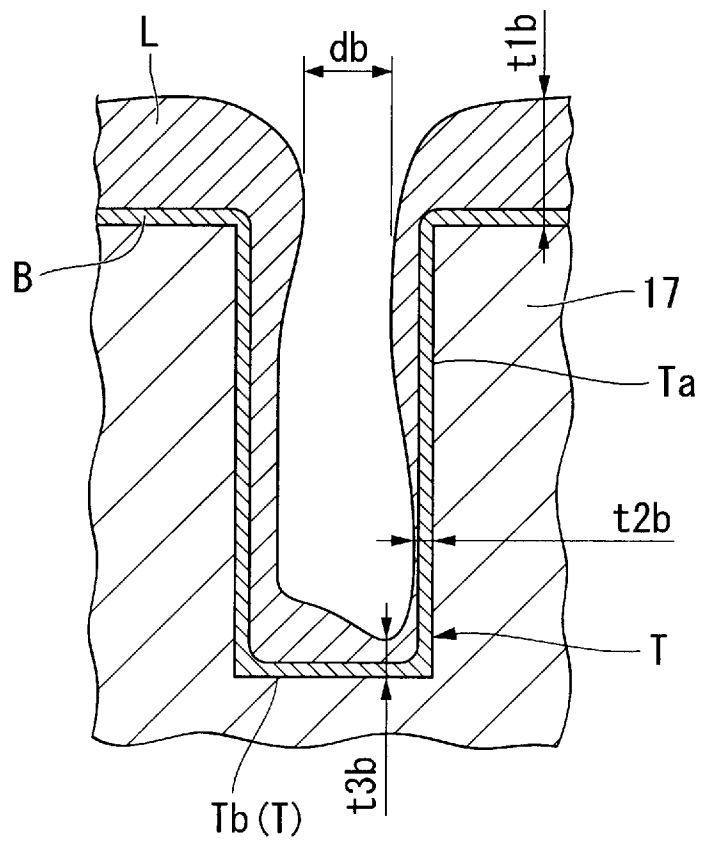
[図2]



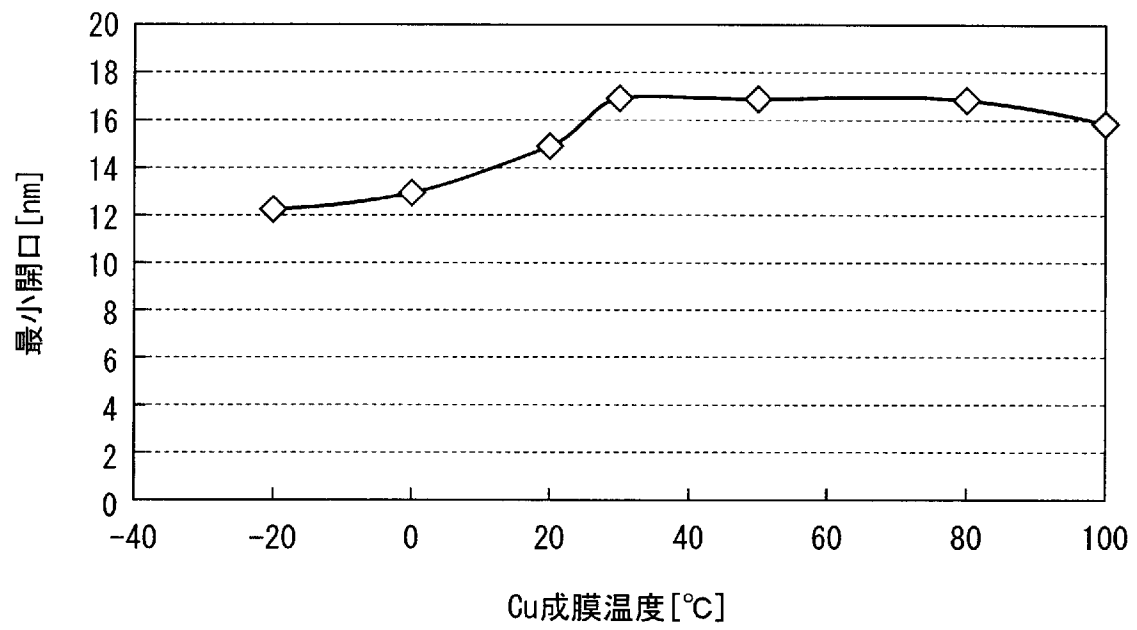
[図3]



[図4]



[図5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/065936

A. CLASSIFICATION OF SUBJECT MATTER

C23C14/34(2006.01)i, H01L21/28(2006.01)i, H01L21/285(2006.01)i,
H01L21/3205(2006.01)i, H01L23/52(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

C23C14/34, H01L21/28, H01L21/285, H01L21/768, H01L21/3205, H01L23/52

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2005-203476 A (Oki Electric Industry Co., Ltd.), 28 July 2005 (28.07.2005), paragraphs [0015] to [0016]; fig. 1 & US 2005/0151224 A1 & US 2008/0293245 A1	1-6
X	JP 2005-019721 A (Oki Electric Industry Co., Ltd.), 20 January 2005 (20.01.2005), paragraph [0019]; fig. 1 & US 2004/0266169 A1	1-6
X	JP 2002-053971 A (Sony Corp.), 19 February 2002 (19.02.2002), paragraphs [0045] to [0048]; fig. 3 (Family: none)	1-6



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
02 December, 2010 (02.12.10)

Date of mailing of the international search report
14 December, 2010 (14.12.10)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/065936

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 10-079388 A (NEC Corp.), 24 March 1998 (24.03.1998), paragraphs [0028], [0036] to [0038] & US 5959359 A	4-6
A	JP 2008-016697 A (Renesas Technology Corp.), 24 January 2008 (24.01.2008), entire text (Family: none)	1-6
A	JP 2005-012236 A (Tokyo Electron Ltd.), 13 January 2005 (13.01.2005), entire text (Family: none)	1-6
A	JP 2002-534807 A (Applied Materials Inc.), 15 October 2002 (15.10.2002), entire text & US 2002/0068449 A1 & US 2001/0021584 A1 & EP 1149416 A & WO 2000/041235 A1 & TW 518714 B	1-6

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/065936

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The invention in claim 1 does not have novelty and a special technical feature.

Therefore, this application is considered to involve a plurality of invention groups comprising main invention constituted from the inventions in claim 1 and claims dependent on claim 1, and other inventions constituted from the inventions in claim 4 that is an independent claim other than claim 1 and claims dependent on claim 4.

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☒ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

請求項1に係る発明は、新規性を有しておらず、特別な技術的特徴を有するものでない。

したがって、この出願は、請求項1に係る発明とそれに従属する請求項から構成される主発明と、請求項1以外の独立形式請求項である請求項4とそれに従属する発明から構成される別発明との、複数の発明群を包含するものと認められる。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☒ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. C23C14/34(2006.01)i, H01L21/28(2006.01)i, H01L21/285(2006.01)i, H01L21/3205(2006.01)i, H01L23/52(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. C23C14/34, H01L21/28, H01L21/285, H01L21/768, H01L21/3205, H01L23/52

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 0 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 0 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 0 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2005-203476 A（沖電気工業株式会社）2005.07.28, 段落[0015]-[0016], 図1 & US 2005/0151224 A1 & US 2008/0293245 A1	1-6
X	JP 2005-019721 A（沖電気工業株式会社）2005.01.20, 段落[0019], 図1 & US 2004/0266169 A1	1-6

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 2 . 1 2 . 2 0 1 0

国際調査報告の発送日

1 4 . 1 2 . 2 0 1 0

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

若土 雅之

4 G

3 7 7 4

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 1 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2002-053971 A (ソニー株式会社) 2002. 02. 19, 段落[0045]-[0048], 図 3 (ファミリーなし)	1-6
X	JP 10-079388 A (日本電気株式会社) 1998. 03. 24, 段落[0028], [0036]-[0038] & US 5959359 A	4-6
A	JP 2008-016697 A (株式会社ルネサステクノロジ) 2008. 01. 24, 全文 (ファミリーなし)	1-6
A	JP 2005-012236 A (東京エレクトロン株式会社) 2005. 01. 13, 全文 (ファミリーなし)	1-6
A	JP 2002-534807 A (アプライド マテリアルズ インコーポレイテ ッド) 2002. 10. 15, 全文 & US 2002/0068449 A1 & US 2001/0021584 A1 & EP 1149416 A & WO 2000/041235 A1 & TW 518714 B	1-6